

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年10月6日(06.10.2016)



(10) 国際公開番号

WO 2016/158960 A1

- (51) 国際特許分類:
H01L 23/29 (2006.01) H01L 23/31 (2006.01)
H01L 21/56 (2006.01) H01L 25/065 (2006.01)
H01L 21/60 (2006.01) H01L 25/07 (2006.01)
H01L 21/603 (2006.01) H01L 25/18 (2006.01)
- (21) 国際出願番号: PCT/JP2016/060144
- (22) 国際出願日: 2016年3月29日(29.03.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-071893 2015年3月31日(31.03.2015) JP
- (71) 出願人: デクセリアルズ株式会社 (DEXERIALS CORPORATION) [JP/JP]; 〒1410032 東京都品川区大崎1丁目11番2号 ゲートシティ大崎イーストタワー8階 Tokyo (JP).
- (72) 発明者: 齋藤 崇之 (SAITO, Takayuki); 〒1410032 東京都品川区大崎1丁目11番2号ゲートシティ大崎イーストタワー8階デクセリアルズ株式会社内 Tokyo (JP). 小山 太一 (KOYAMA, Tai-ichi); 〒1410032 東京都品川区大崎1丁目11番2号ゲートシティ大崎イーストタワー8階デクセリアルズ株式会社内 Tokyo (JP). 増渕 広和

(MASUBUCHI, Hirokazu); 〒1410032 東京都品川区大崎1丁目11番2号ゲートシティ大崎イーストタワー8階デクセリアルズ株式会社内 Tokyo (JP).

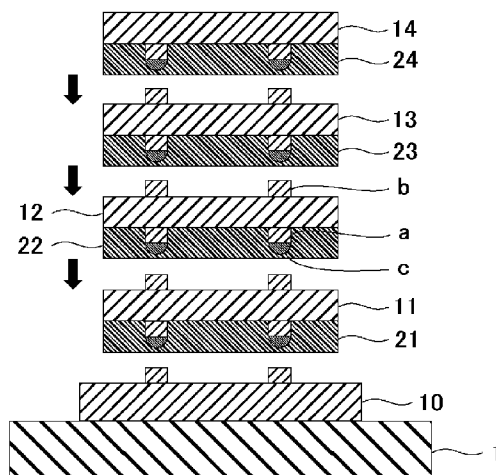
- (74) 代理人: 野口 信博 (NOGUCHI, Nobuhiro); 〒1010054 東京都千代田区神田錦町3-16-1 エルヴァージュ神田錦町2階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(54) 発明の名称: 半導体装置の製造方法

[図1]



(57) Abstract: Provided is a semiconductor device manufacturing method which can suppress a mounting misalignment when a group of semiconductor chips arranged in layers is pressed using a thermal compression bonding tool, whereby good bonding property can be obtained. The semiconductor device manufacturing method comprises: an arranging step of arranging semiconductor chips having through electrodes in a plurality of layers, with the interposition of a thermosetting adhesive; and a curing step of curing the thermosetting adhesive by pressing the group of semiconductor chips, in which the thermosetting adhesive and the semiconductor chips are arranged in a plurality of layers, using a thermal compression bonding tool at a temperature of between 300°C and 400°C. The thermosetting adhesive has a reaction rate, as calculated according to the Ozawa method using a differential scanning calorimeter, of not less than 40% and not more than 60% when the temperature is increased to 200°C in five seconds, and of not less than 75% and not more than 85% when the temperature is increased to 250°C in five seconds.

(57) 要約: 積層配置された半導体チップ群を熱圧着ツールにて押圧した際の実装ズレを抑制し、良好な接合性を得ることができる半導体装置の製造方法を提供する。熱硬化性接着剤を介して、貫通電極を有する半導体チップを複数積

層配置させる配置工程と、熱硬化性接着剤と半導体チップとが複数積層配置された半導体チップ群を300°C~400°Cの温度の熱圧着ツールにて押圧し、熱硬化性接着剤を硬化させる硬化工程とを有し、熱硬化性接着剤は、示差走査熱量計を用いた小沢法により算出された5秒間に200°Cまで温度を上げたときの反応率が40%以上60%以下であり、5秒間に250°Cまで温度を上げたときの反応率が75%以上85%以下である。

WO 2016/158960 A1



MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, 添付公開書類:
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, — 国際調査報告 (条約第 21 条(3))
KM, ML, MR, NE, SN, TD, TG).

明 細 書

発明の名称：半導体装置の製造方法

技術分野

[0001] 本発明は、熱硬化性接着剤を用いて半導体チップを複数積層させる半導体装置の製造方法に関する。本出願は、日本国において2015年3月31日に出願された日本特許出願番号特願2015-071893を基礎として優先権を主張するものであり、この出願は参照されることにより、本出願に援用される。

背景技術

[0002] 従来、熱硬化性接着剤を用いてシリコン貫通電極（TSV：through silicon via）を有する半導体チップを1段ずつ積層実装する方法が知られている（例えば、特許文献1参照。）。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-154697号公報

発明の概要

発明が解決しようとする課題

[0004] 半導体チップを1段ずつ積層実装する方法は、生産性が低いため、積層配置された半導体チップ群を一括圧着させる方法が望まれている。

[0005] しかしながら、積層配置された半導体チップ群を一括圧着させる方法は、熱圧着ツールからの距離が長くなるに伴って、熱硬化性接着剤に伝わる温度が低くなり、硬化が遅延する。この結果、上下の電極ズレが生じた状態で実装される実装ズレが発生する頻度が多くなる。また、単純に、実装ズレを抑制するために硬化を早くすると、接合性が悪化してしまう傾向にある。

[0006] 本発明は、このような従来の実情に鑑みて提案されたものであり、積層配置された半導体チップ群を熱圧着ツールにて押圧した際の実装ズレを抑制し、良好な接合性を得ることができる半導体装置の製造方法を提供する。

課題を解決するための手段

[0007] 本件発明者は、鋭意検討を行った結果、はんだ溶融前の温度における熱硬化性接着剤の反応率と、はんだ溶融後の温度における熱硬化性接着剤の反応率とを規定することにより、複数積層配置された半導体チップ群を熱圧着ツールにて押圧した際の実装ズレを抑制し、良好な接合性が得られることを見出し、本発明を完成させるに至った。

[0008] すなわち、本発明に係る半導体装置の製造方法は、熱硬化性接着剤を介して、貫通電極と一方の面に形成されたはんだ付き電極とを有する半導体チップを複数積層配置させる配置工程と、前記熱硬化性接着剤と前記半導体チップとが複数積層配置された半導体チップ群を300℃～400℃の温度の熱圧着ツールにて押圧し、前記熱硬化性接着剤を硬化させる硬化工程とを有し、前記熱硬化性接着剤は、示差走査熱量計を用いた小沢法により算出された5秒間に200℃まで温度を上げたときの反応率が40%以上60%以下であり、5秒間に250℃まで温度を上げたときの反応率が75%以上85%以下であることを特徴とする。

[0009] また、本発明に係る半導体装置の製造方法は、熱硬化性接着剤を介して、貫通電極と一方の面に形成されたはんだ付き電極とを有する半導体チップを複数積層配置させる配置工程と、前記熱硬化性接着剤と前記半導体チップとが複数積層配置された半導体チップ群を300℃～400℃の温度の熱圧着ツールにて押圧し、前記熱硬化性接着剤を硬化させる硬化工程とを有し、前記熱硬化性接着剤は、所定の昇温速度にて前記はんだ付き電極のはんだの融点より30℃低い温度まで上げたときの反応率が40%以上60%以下であり、前記所定の昇温速度にて前記はんだの融点より20℃高い温度まで上げたときの反応率が75%以上85%以下であることを特徴とする。

発明の効果

[0010] 本発明によれば、はんだ溶融前の温度における熱硬化性接着剤の反応率が40%以上60%以下であり、はんだ溶融後の温度における熱硬化性接着剤の反応率が75%以上85%以下であることにより、複数積層配置された半

導体チップ群を熱圧着ツールにて押圧した際の実装ズレを抑制し、良好な接合性を得ることができる。

図面の簡単な説明

[0011] [図1]図1は、搭載前の複数の半導体チップを模式的に示す断面図である。

[図2]図2は、搭載時の半導体チップ群を模式的に示す断面図である。

[図3]図3は、最上層のアンダーフィルフィルム（ポイントA）の温度、及び最下層のアンダーフィルフィルム（ポイントB）の温度を示すグラフである。

発明を実施するための形態

[0012] 以下、本発明の実施の形態について、下記順序にて詳細に説明する。

1. 半導体装置の製造方法

2. 実施例

[0013] <1. 半導体装置の製造方法>

本実施の形態に係る半導体装置の製造方法は、熱硬化性接着剤を介して、貫通電極と一方の面に形成されたはんだ付き電極とを有する半導体チップを複数積層配置させる配置工程と、熱硬化性接着剤と半導体チップとが複数積層配置された半導体チップ群を300℃～400℃の温度の熱圧着ツールにて押圧し、熱硬化性接着剤を硬化させる硬化工程とを有するものである。

[0014] また、熱硬化性接着剤は、示差走査熱量計を用いた小沢法により算出された5秒間に200℃まで温度を上げたときの反応率が40%以上60%以下である。これにより、はんだ溶融前に、バンプをある程度固定させることができ、実装ズレを抑制することができる。

[0015] また、熱硬化性接着剤は、示差走査熱量計を用いた小沢法により算出された5秒間に250℃まで温度を上げたときの反応率が75%以上85%以下である。これにより、はんだ溶融後のはんだの良好な流動性及び濡れ性が得られ、良好な接合性を得ることができる。

[0016] 温度を上げる前の初期温度は、はんだ付き電極のはんだの溶融温度未満、且つ熱硬化性接着剤の最低溶融粘度到達温度と略同一であることが好ましく

、具体的には50℃～150℃であることが好ましく、60℃～100℃であることがより好ましい。また、はんだ付き電極のはんだの融点は、220℃～240℃であることが好ましい。

[0017] このような半導体装置の製造方法によれば、積層配置された半導体チップ群を、例えば10秒間、一括圧着することにより、良好なはんだ接合性を実現することができるとともに、より高信頼性の半導体積層パッケージを得ることができる。

[0018] 以上を換言すれば、本実施の形態に係る半導体装置の製造方法に使用される熱硬化性接着剤は、所定の昇温速度にてはんだの融点より30℃低い温度まで上げたときの反応率が40%以上60%以下であり、所定の昇温速度にてはんだの融点より20℃高い温度まで上げたときの反応率が75%以上85%以下である。このようにはんだの溶融前及び溶融後の熱硬化性接着剤の反応率を所定範囲とすることにより、はんだ溶融前に、バンプをある程度固定させて実装ズレを抑制するとともに、はんだ溶融後のはんだの良好な流動性及び濡れ性により、良好な接合性を得ることができる。

[0019] また、積層配置された半導体チップ群を300℃～400℃の温度の熱圧着ツールにて押圧した際、最上層の熱硬化性接着剤の温度と最下層の熱硬化性接着剤の温度との差は、40℃以上、好ましくは40℃以上60℃以下、より好ましくは40℃以上80℃以下、さらに好ましくは40℃以上100℃以下である。多くの半導体チップを積層配置させるほど、最上層の熱硬化性接着剤の温度と最下層の熱硬化性接着剤の温度との差は大きくなる。

[0020] また、前述の配置工程において、熱硬化性接着剤を介して、インターポーザ上に半導体チップを複数積層配置させ、硬化工程において、インターポーザを含む半導体チップ群を熱圧着ツールにて押圧し、熱硬化性接着剤を硬化させてもよい。

[0021] また、熱硬化性接着剤として、フィルム状の熱硬化性接着フィルムを用い、配置工程において、熱硬化性接着フィルムがはんだ付き電極の形成面に貼り合わされた半導体チップを複数積層配置させてもよい。

[0022] また、配置工程において、同じ熱硬化性接着剤を使用して半導体チップを複数積層配置させてもよい。これにより、例えば、１段目用、２段目用といった熱硬化性接着剤の管理を行わなくてもよい。

[0023] また、熱硬化性接着剤は、アクリル硬化系とエポキシ硬化系とを含有し、アクリル硬化系とエポキシ硬化系との配合比が、７０：３０～３０：７０であることが好ましい。速硬化のアクリル硬化系と、遅硬化のエポキシ硬化系とを配合することにより、はんだの溶融前及び溶融後の熱硬化性接着剤の反応率を所定範囲とすることができる。

[0024] [具体例]

以下、半導体チップを４段積層実装させる具体例について、図１及び図２を用いて説明する。図１は、搭載前の複数の半導体チップを模式的に示す断面図であり、図２は、搭載時の半導体チップ群を模式的に示す断面図である。

[0025] 図１に示すように、具体例として示す配置工程において、インターポーザ１０上に、中間層の第１～第３の半導体チップ１１～１３と、最上層の第４の半導体チップ１４とを、第１～第４のアンダーフィルフィルム２１～２４を介して積層配置させる。

[0026] ステージ１は、インターポーザ１０を保持する機能を有するとともに、インターポーザ１０を含む積層体を加熱する機能を有する。ステージ１の温度は、はんだ付き電極ａのはんだｃの溶融温度未満、且つの最低溶融粘度到達温度と略同一であることが好ましく、具体的には５０℃～１５０℃であることが好ましく、６０℃～１００℃であることがより好ましい。

[0027] インターポーザ１０は、半導体チップを機械的に支持する機能と、半導体チップ上の端子を再配線してパッケージの端子（例えば、プリント基板実装用のはんだボール）に電氣的に接続する機能とを有する。

[0028] 中間層の第１～第３の半導体チップ１１～１３は、シリコン貫通電極（TSV：through silicon via）と、一方の面に形成されたはんだ付き電極ａと、他方の面に形成された電極ｂとを有する。シリコン貫通電極は、半導体チップ

の内部を垂直に貫通する電極であり、上下のチップ同士の接続を行う。はんだ付き電極 a は、例えば Cu ピラー頂上にはんだをメッキしたものである。はんだ付き電極 a のはんだ c は、所謂 Pb フリーはんだであり、はんだ c としては、例えば、Sn / Ag / Cu はんだ（融点：220℃～240℃）、Sn / Ag はんだ（融点：220℃）などが挙げられる。電極 b は、他の半導体チップのはんだ付き電極と接続されるものであり、電極 b としては、例えば Cu ピラーなどが挙げられる。

[0029] 最上層の第4の半導体チップ14は、一方の面に形成されたはんだ付き電極 a を有する。はんだ付き電極 a は、中間層の第1～第3の半導体チップ11～13と同様、例えば Cu ピラー頂上にはんだをメッキしたものである。

[0030] また、第1～第4の半導体チップ11～14のはんだ付き電極 a が形成された一方の面には、それぞれ熱硬化性接着剤である第1～第4のアンダーフィルフィルム21～24が予め貼り合わされている。これにより、半導体チップ11～14を積層配置する工程数を削減することができる。

[0031] これらの第1～第4の半導体チップ11～14は、第1～第4のアンダーフィルフィルム21～24に流動性は生じるが、本硬化は生じない程度の所定の温度、圧力、時間の条件で積層配置される。

[0032] 次に、図2に示すように、具体例として示す硬化工程において、第1～第4のアンダーフィルフィルム21～24と第1～第4の半導体チップ11～14とが複数積層配置された半導体チップ群を300℃～400℃の温度の熱圧着ツールにて押圧し、第1～第4のアンダーフィルフィルム21～24を硬化させる。

[0033] 半導体チップ群を熱圧着ツールにて押圧した際、最上層の第4のアンダーフィルフィルム24の温度と最下層の第1のアンダーフィルフィルム21の温度との差は40℃以上であることが好ましい。多くの半導体チップを積層配置させるほど、最上層の第4のアンダーフィルフィルム24の温度と最下層の第1のアンダーフィルフィルム21の温度との差は大きくなる。

[0034] この硬化工程では、例えば第1の温度から第2の温度まで所定の昇温速度

で昇温させるボンディング条件で、はんだ付き電極のはんだを溶融させて金属結合を形成させるとともに、 $120^{\circ}\text{C}\sim 200^{\circ}\text{C}$ の温度条件でキュアし、第1～第4のアンダーフィルフィルム21～24を完全硬化させる。

[0035] 第1の温度は、第1～第4のアンダーフィルフィルム21～24の最低溶融粘度到達温度と略同一であることが好ましく、 50°C 以上 150°C 以下であることが好ましい。これによりアンダーフィル材の硬化挙動をボンディング条件に合致させることができ、ボイドの発生を抑制することができる。

[0036] また、昇温速度は、 $50^{\circ}\text{C}/\text{sec}$ 以上 $150^{\circ}\text{C}/\text{sec}$ 以下であることが好ましい。また、第2の温度は、はんだの種類にもよるが、 200°C 以上 280°C 以下であることが好ましく、より好ましくは 220°C 以上 260°C 以下である。これにより、はんだ付き電極aと電極bとをはんだcにより結合させるとともに、アンダーフィルフィルム21～24を完全硬化させ、インターポーザ10と、第1～第4の半導体チップ11～14とを電氣的、機械的に接続させることができる。

[0037] このような半導体装置の製造方法によれば、インターポーザ10と、中間層の第1～第3の半導体チップ11～13と、最上層の第4の半導体チップ14とを一括圧着した際の実装ズレを抑制し、良好な接合性を得ることができる。

[0038] また、従来のように半導体チップを1段ずつ圧着実装する方法では、例えば1段圧着 $5\text{ sec}\times 4\text{ 段}=20\text{ sec}$ の実装タクトであったのに対し、本法では、例えば一括圧着 10 sec の実装タクトとすることができる。また、本法では、例えば 10 sec の実装とすることにより、従来よりも良好なはんだ付け性を得ることができる。

[0039] なお、具体例では、アンダーフィルフィルム21～24を介して、インターポーザ10上に第1～第4の半導体チップ11～14を複数積層配置させ、一括圧着させたが、インターポーザ10と第1の半導体チップ11とを圧着させた後、第1の半導体チップ11上に、第2～第4の半導体チップ12～14を複数積層配置させ、一括圧着させるようにしてもよい。また、例え

ば4段の半導体チップを複数積層配置させて一括圧着させた後、さらに、4段の半導体チップを複数積層配置させて一括圧着させ、8段の半導体チップの積層体を得るようにしてもよい。

[0040] [アンダーフィルフィルム]

次に、前述した具体例として示す半導体装置の製造方法に用いられるアンダーフィルフィルムについて説明する。アンダーフィルフィルムは、熱硬化性接着剤であるアンダーフィル材をフィルム状に成形したものである。

[0041] アンダーフィル材は、アクリル硬化系とエポキシ硬化系とを含有する。また、アクリル硬化系とエポキシ硬化系との配合比は、70：30～30：70であることが好ましい。速硬化のアクリル硬化系と、遅硬化のエポキシ硬化系とを配合することにより、はんだの溶融前及び溶融後の熱硬化性接着剤の反応率を所定範囲とすることができる。

[0042] アクリル硬化系は、(メタ)アクリレートと、有機過酸化物とを含有することが好ましい。なお、本明細書において、(メタ)アクリレートとは、アクリル酸エステル(アクリレート)とメタクリル酸エステル(メタクリレート)とを包含する意味である。

[0043] (メタ)アクリレートとしては、単官能(メタ)アクリレート、2官能以上の(メタ)アクリレートを使用可能である。単官能(メタ)アクリレートとしては、メチル(メタ)アクリレート、エチル(メタ)アクリレート、*n*-プロピル(メタ)アクリレート、*i*-プロピル(メタ)アクリレート、*n*-ブチル(メタ)アクリレートなどが挙げられる。2官能以上の(メタ)アクリレートとしては、フルオレン型(メタ)アクリレート、ビスフェノールF-E O変性ジ(メタ)アクリレート、ビスフェノールA-E O変性ジ(メタ)アクリレート、トリメチロールプロパンPO変性(メタ)アクリレート、多官能ウレタン(メタ)アクリレートなどを挙げることができる。これらの(メタ)アクリレートは、単独で用いてもよいし、2種以上を組み合わせ用いてもよい。これらの中でも、本実施の形態では、フルオレン型(メタ)アクリレートが好適に用いられる。

[0044] 有機過酸化物としては、例えば、パーオキシケタール、パーオキシエステル、ハイドロパーオキサイド、ジアルキルパーオキサイド、ジアシルパーオキサイド、パーオキシジカーボネートなどを挙げることができる。これらの有機過酸化物は、単独で用いてもよいし、2種以上を組み合わせ用いてもよい。これらの中でも、本実施の形態では、パーオキシケタールが好適に用いられる。

[0045] エポキシ硬化系は、エポキシ化合物と、酸無水物とを含有することが好ましい。エポキシ化合物としては、例えば、ジシクロペンタジエン型エポキシ樹脂、グリシジルエーテル型エポキシ樹脂、グリシジルアミン型エポキシ樹脂、ビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、ビスフェノールS型エポキシ樹脂、スピロ環型エポキシ樹脂、ナフタレン型エポキシ樹脂、ビフェニル型エポキシ樹脂、テルペン型エポキシ樹脂、テトラブROMビスフェノールA型エポキシ樹脂、クレゾールノボラック型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、 α -ナフトールノボラック型エポキシ樹脂、臭素化フェノールノボラック型エポキシ樹脂などを挙げることができる。これらのエポキシ化合物は、1種を単独で用いても、2種類以上を組み合わせ用いてもよい。これらの中でも、本実施の形態では、高接着性、耐熱性の点から、多官能ノボラック型エポキシ化合物を用いることが好ましい。

[0046] 酸無水物は、はんだ表面の酸化膜を除去するフラックス機能を有するため、優れた接続信頼性を得ることができる。酸無水物としては、例えば、テトラプロペニル無水コハク酸、ドデセニル無水コハク酸などの脂肪族酸無水物、ヘキサヒドロ無水フタル酸、メチルテトラヒドロ無水フタル酸などの脂環式酸無水物、無水フタル酸、無水トリメリット酸、無水ピロメリット酸などの芳香族酸無水物などを挙げることができる。これらのエポキシ硬化剤は、1種を単独で用いても、2種類以上を組み合わせ用いてもよい。これらの酸無水物の中でも、脂環式酸無水物を用いることが好ましい。

[0047] また、アンダーフィル材は、膜形成樹脂を含有することが好ましい。膜形

成樹脂は、重量平均分子量が 10×10^4 以上の高分子量樹脂に相当し、フィルム形成性の観点から、 $10 \times 10^4 \sim 100 \times 10^4$ の重量平均分子量であることが好ましい。膜形成樹脂としては、アクリルゴムポリマー、フェノキシ樹脂、エポキシ樹脂、変性エポキシ樹脂、ウレタン樹脂等の種々の樹脂を用いることができる。これらの膜形成樹脂は、1種を単独で用いても、2種類以上を組み合わせ用いてもよい。これらの中でも、本実施の形態では、膜強度及び接着性の観点から、アクリルゴムポリマーが好適に用いられる。

[0048] また、アンダーフィル材は、硬化促進剤を含有することが好ましい。硬化促進剤の具体例としては、2-メチルイミダゾール、2-エチルイミダゾール、2-エチル-4-メチルイミダゾールなどのイミダゾール類、1,8-ジアザビシクロ(5,4,0)ウンデセン-7塩(DBU塩)、2-(ジメチルアミノメチル)フェノールなどの第3級アミン類、トリフェニルホスフィンなどのホスフィン類、オクチル酸スズなどの金属化合物などが挙げられる。

[0049] また、アンダーフィル材は、無機フィラーを含有することが好ましい。無機フィラーを含有することにより、圧着時における樹脂層の流動性を調整することができる。無機フィラーとしては、シリカ、タルク、酸化チタン、炭酸カルシウム、酸化マグネシウム等を用いることができる。

[0050] また、その他の添加組成物として、必要に応じて、エポキシ系、アミノ系、メルカプト・スルフィド系、ウレイド系などのシランカップリング剤を添加してもよい。

[0051] このような構成からなるアンダーフィル材は、示差走査熱量計(DSC: Differential Scanning Calorimeter)を用いた小沢法により算出された5秒間に 200°C まで温度を上げたときの反応率が40%以上60%以下であり、5秒間に 250°C まで温度を上げたときの反応率が75%以上85%以下である。これにより、はんだ溶融前に、バンプをある程度固定させることができ、実装ズレを抑制するとともに、はんだ溶融後のはんだの良好な流動性及び濡れ性が得られるため、良好な接合性を得ることができる。

[0052] DSC－小沢法による反応率の算出方法は、次の通りである。まず、サンプルについての等速昇温データよりピーク全体の熱量、ピーク温度及びピークトップまでの変化率を算出する。次に、昇温スピードの常用対数値を縦軸にとり、ピーク温度の逆数値を横軸にとることにより小沢プロットを作成し、サンプルについての活性化エネルギー、頻度因子、及び反応次数を求める。そして、活性エネルギー、頻度因子及び反応次数より反応予測図を作成することにより、所定の昇温速度にて所定温度まで上げたときの反応率を算出することができる。

[0053] 以上を換言すれば、アンダーフィル材は、所定の昇温速度にてはんだの融点より30℃低い温度まで上げたときの反応率が40%以上60%以下であり、所定の昇温速度にてはんだの融点より20℃高い温度まで上げたときの反応率が75%以上85%以下である。このようにはんだの溶融前及び溶融後の熱硬化性接着剤の反応率を所定範囲とすることにより、はんだ溶融前に、バンプをある程度固定させて実装ズレを抑制するとともに、はんだ溶融後のはんだの良好な流動性及び濡れ性により、良好な接合性を得ることができる。

実施例

[0054] <2. 実施例>

以下、本発明の実施例について説明する。本実施例では、アンダーフィルフィルムを作製し、DSC－小沢法により所定の昇温速度で所定温度まで温度を上げたときの反応率を算出した。そして、アンダーフィルフィルムを用いて3次元実装体を作製し、3次元実装体の実装ズレ、及び接合性について評価した。なお、本発明はこれらの実施例に限定されるものではない。

[0055] アンダーフィルフィルムの反応率の算出、3次元実装体の作製、実装ズレの評価、及び接合性の評価は、次のように行った。

[0056] [所定温度における反応率の算出]

所定温度における反応率の算出は、以下の手順により算出した。

(1) 示差走査熱量計(DSC)を使用して、同装置に添付されているDS

C小沢法ソフトウェアのマニュアルの記述に従い、各試料についての等速昇温データ（昇温スピード $5^{\circ}\text{C}/\text{min}$ 、 $10^{\circ}\text{C}/\text{min}$ 、 $20^{\circ}\text{C}/\text{min}$ ）よりピーク全体の熱量、ピーク温度、及びピークトップまでの変化率を求めた。変化率は、ピーク温度までの熱量をピーク全体の熱量で除した値である。

（２）昇温スピードの常用対数値を縦軸にとり、ピーク温度の逆数値を横軸にとることにより小沢プロットを作成後、各試料についての活性化エネルギー、頻度因子、反応次数を求めた。

（３）（２）で求めた活性エネルギー、頻度因子及び反応次数より反応予測図を作成し、この図より、５秒間に 80°C から 200°C まで温度を上げたときの反応率、及び５秒間に 80°C から 250°C まで温度を上げたときの反応率を算出した。

[0057] [３次元実装体の作製]

図１及び図２に示すように、アンダーフィルフィルムを用いて、インターポーザ上に積層配置された中間層の３個の半導体チップと最上層の半導体チップとを含む半導体チップ群を熱圧着ツールにて押圧し、シリコン貫通電極（TSV：through silicon via）にて接続させ、３次元実装体を作製した。インターポーザ、中間層の半導体チップ、及び最上層の半導体チップは、次のものを使用した。

インターポーザ（Si）

大きさ： $8\times 8\text{mm}$ □、厚み： $200\mu\text{m}$

バンプ仕様：Cuピラー（ $7\mu\text{m}$ ）、Ni/Auメッキ、 $\phi 20\mu\text{m}$ 、バンプ数 1000pin

中間層の半導体チップ

大きさ： $6\times 6\text{mm}$ □、厚み： $50\mu\text{m}$

上側バンプ仕様：Cuピラー（ $7\mu\text{m}$ ）、 $\phi 20\mu\text{m}$ 、バンプ数 1000pin

下側バンプ仕様：Cuピラー（ $7\mu\text{m}$ ）+Sn/Agはんだ（ $5\mu\text{m}$ ）、

$\phi 20\ \mu\text{m}$ 、バンプ数1000pin、

アンダーフィル厚み： $20\ \mu\text{m}$

最上層の半導体チップ

大きさ： $6\times 6\text{mm}$ □、厚み： $50\ \mu\text{m}$

バンプ仕様：Cuピラー（ $7\ \mu\text{m}$ ）+Sn／Agはんだ（ $5\ \mu\text{m}$ ）、 $\phi 20\ \mu\text{m}$ 、バンプ数1000pin

アンダーフィル厚み： $20\ \mu\text{m}$

[0058] フリップチップボンダーを用いて、 80°C のステージに保持されたインターポーザ上に、アンダーフィルフィルムが貼り合わされた中間層の半導体チップを3段、及びアンダーフィルフィルムが貼り合わされた最上層の半導体チップを1段、順次積層配置した。

[0059] そして、実装装置（FCB3、Panasonic（株））を用いて、 $350^\circ\text{C}-10$ 秒の条件にて押圧した。さらに、 $170^\circ\text{C}-2$ 時間の条件でキュアし、3次元実装体を作製した。

[0060] 図3は、インターポーザ上に積層配置された中間層の3個の半導体チップと最上層の半導体チップとを含む半導体チップ群を 350°C の温度の熱圧着ツールにて30秒間押圧したときの最上層のアンダーフィルフィルム（ポイントA）の温度、及び最下層のアンダーフィルフィルム（ポイントB）の温度を示すグラフである。なお、ポイントA及びポイントBは、図1及び図2において、それぞれ第4のアンダーフィルフィルム24及び第1のアンダーフィルフィルム21に対応する。また、アンダーフィルフィルムの温度は、熱電対により実温を測定したものである。

[0061] 最上層の半導体チップと中間層の半導体チップとの間にあるポイントAのアンダーフィルフィルムの温度は、5秒において約 250°C であった。また、インターポーザと中間層の半導体チップとの間にあるポイントBのアンダーフィルフィルムの温度は、5秒において約 200°C であった。すなわち、ポイントAとポイントBのアンダーフィルムの温度差は約 50°C であり、この温度差は、30秒でもほとんど変わらなかった。

[0062] [実装ズレの評価]

バンプ部分をX線観察し、実装後のバンプのズレが $10\mu\text{m}$ 以上あった場合の評価を「×」とし、実装後のバンプのズレが $10\mu\text{m}$ 未満である場合の評価を「○」とした。

[0063] [接合性の評価]

デジタルマルチメーター（商品名：デジタルマルチメーター7561、横河電機社製）を用いて、実装後のバンプのズレが $10\mu\text{m}$ 未満である3次元実装体の導通抵抗（ Ω ）を測定した。導通抵抗が $70\Omega \pm 20\%$ 未満の場合の評価を「○」、それ以外の場合の評価を「×」とした。

[0064] <比較例1>

表1に示すように、アクリルゴムポリマー（品名：テイサンレジンスGP3、ナガセケムテックス社製）を40質量部、2官能フルオレン型アクリレート（品名：オグソールEA-0200、大阪ガスケミカル（株））を98質量部、有機過酸化物（品名：パーヘキサV、日油（株））2質量部、DBU系テトラフェニルボレート塩（品名：UCAT-5002、サンアプロ（株））を1質量部、及びフィラー（品名：アエロジルRY200、日本アエロジル（株））を15質量部配合し、アクリル硬化系とエポキシ硬化系との配合比が、100：0であるアンダーフィルフィルムの樹脂組成物を調製した。DSC－小沢法により算出された5秒間で 200°C まで温度をあげたときの反応率は70％であり、5秒間で 250°C まで温度をあげたときの反応率は95％であった。

[0065] これを、剥離処理されたPET（Polyethylene terephthalate）にバーコーターを用いて塗布し、 80°C のオーブンで3分間乾燥させ、厚み $20\mu\text{m}$ のアンダーフィルフィルムを作製した（カバー剥離PET（ $25\mu\text{m}$ ）／アンダーフィルフィルム（ $20\mu\text{m}$ ）／ベース剥離PET（ $50\mu\text{m}$ ））。

[0066] 比較例1のアンダーフィルフィルムを用いて3次元実装体を作製したところ、実装ズレの評価は○、及び接合性の評価は×であった。

[0067] <実施例1>

表1に示すように、アクリルゴムポリマー（品名：テイサンレジンSGP3、ナガセケムテックス社製）を40質量部、2官能フルオレン型アクリレート（品名：オグソールEA-0200、大阪ガスケミカル（株））を68質量部、有機過酸化物（品名：パーヘキサV、日油（株））2質量部、ノボラック型エポキシ化合物（4官能）（品名：JER1031S、三菱化学（株））20質量部、脂環式酸無水物（品名：JER1031S、三菱化学（株））10質量部、DBU系テトラフェニルボレート塩（品名：UCAT-5002、サンアプロ（株））を1質量部、及びフィラー（品名：アエロジルRY200、日本アエロジル（株））を15質量部配合し、アクリル硬化系とエポキシ硬化系との配合比が、70：30であるアンダーフィルフィルムの樹脂組成物を調製した。DSC－小沢法により算出された5秒間で200℃まで温度をあげたときの反応率は60％であり、5秒間で250℃まで温度をあげたときの反応率は85％であった。これ以外は、比較例1と同様にして、アンダーフィルフィルムを作製した。実施例1のアンダーフィルフィルムを用いて3次元実装体を作製したところ、実装ズレの評価は○、及び接合性の評価は○であった。

[0068] <実施例2>

表1に示すように、アクリルゴムポリマー（品名：テイサンレジンSGP3、ナガセケムテックス社製）を40質量部、2官能フルオレン型アクリレート（品名：オグソールEA-0200、大阪ガスケミカル（株））を49質量部、有機過酸化物（品名：パーヘキサV、日油（株））1質量部、ノボラック型エポキシ化合物（4官能）（品名：JER1031S、三菱化学（株））30質量部、脂環式酸無水物（品名：JER1031S、三菱化学（株））20質量部、DBU系テトラフェニルボレート塩（品名：UCAT-5002、サンアプロ（株））を1質量部、及びフィラー（品名：アエロジルRY200、日本アエロジル（株））を15質量部配合し、アクリル硬化系とエポキシ硬化系との配合比が、50：50であるアンダーフィルフィルムの樹脂組成物を調製した。DSC－小沢法により算出された5秒間で

200℃まで温度をあげたときの反応率は50%であり、5秒間で250℃まで温度をあげたときの反応率は80%であった。これ以外は、比較例1と同様にして、アンダーフィルフィルムを作製した。実施例2のアンダーフィルフィルムを用いて3次元実装体を作製したところ、実装ズレの評価は○、及び接合性の評価は○であった。

[0069] <実施例3>

表1に示すように、アクリルゴムポリマー（品名：テイサンレジンスグループ3、ナガセケムテックス社製）を40質量部、2官能フルオレン型アクリレート（品名：オグソールEA-0200、大阪ガスケミカル（株））を29質量部、有機過酸化物（品名：パーヘキサV、日油（株））1質量部、ノボラック型エポキシ化合物（4官能）（品名：JER1031S、三菱化学（株））40質量部、脂環式酸無水物（品名：JER1031S、三菱化学（株））30質量部、DBU系テトラフェニルボレート塩（品名：UCAT-5002、サンアプロ（株））を1質量部、及びフィラー（品名：アエロジルRY200、日本アエロジル（株））を15質量部配合し、アクリル硬化系とエポキシ硬化系との配合比が、30：70であるアンダーフィルフィルムの樹脂組成物を調製した。DSC-小沢法により算出された5秒間で200℃まで温度をあげたときの反応率は40%であり、5秒間で250℃まで温度をあげたときの反応率は75%であった。これ以外は、比較例1と同様にして、アンダーフィルフィルムを作製した。実施例3のアンダーフィルフィルムを用いて3次元実装体を作製したところ、実装ズレの評価は○、及び接合性の評価は○であった。

[0070] <比較例2>

表1に示すように、アクリルゴムポリマー（品名：テイサンレジンスグループ3、ナガセケムテックス社製）を40質量部、ノボラック型エポキシ化合物（4官能）（品名：JER1031S、三菱化学（株））60質量部、脂環式酸無水物（品名：MH-700、新日本理化（株））40質量部、DBU系テトラフェニルボレート塩（品名：UCAT-5002、サンアプロ

(株)) を 1 質量部、及びフィラー (品名: アエロジル R Y 2 0 0、日本アエロジル (株)) を 1 5 質量部配合し、アクリル硬化系とエポキシ硬化系との配合比が、0 : 1 0 0 であるアンダーフィルフィルムの樹脂組成物を調製した。D S C - 小沢法により算出された 5 秒間で 2 0 0 °C まで温度をあげたときの反応率は 3 0 % であり、5 秒間で 2 5 0 °C まで温度をあげたときの反応率は 7 0 % であった。これ以外は、比較例 1 と同様にして、アンダーフィルフィルムを作製した。比較例 2 のアンダーフィルフィルムを用いて 3 次元実装体を作製したところ、実装ズレの評価は ×、及び接合性の評価は ○ であった。

[0071] [表1]

		比較例1	実施例1	実施例2	実施例3	比較例2
成分	デイスンレジン SG-P3 (ナガセケムテックス(株))	40	40	40	40	40
アクリレート	オグソール EA-0200 (大阪ガスケミカル(株))	90	68	48	29	—
有機過酸化物	パーヘキサV (日油(株))	2	2	1	1	—
エポキシ化合物	JER 1031S (三菱化学(株))	—	20	30	40	80
酸無水物	MH-700 (新日本理化(株))	—	10	20	30	40
硬化促進剤	U-CAT-5002 (サンアプロ(株))	1	1	1	1	1
フィラー	アエロジル R202 (日本アエロジル(株))	15	15	15	15	15
合計 [質量部]		156	156	156	156	156
速硬化成分 (アクリル硬化系)		100	70	50	30	0
遅硬化成分 (エポキシ硬化系)		0	30	50	70	100
5秒間で200℃まで温度をあげたときの反応率 [%]		70	60	50	40	30
5秒間で250℃まで温度をあげたときの反応率 [%]		95	85	80	75	70
実装ズレの評価		○	○	○	○	×
接合性の評価		×	○	○	○	○

[0072] 比較例 1 のように D S C - 小沢法により算出された 5 秒間で 2 0 0 °C まで温度をあげたときの反応率が 7 0 % であり、5 秒間で 2 5 0 °C まで温度をあげたときの反応率が 9 5 % であるアンダーフィルフィルムを用いた場合、良好な接合性が得られなかった。また、比較例 2 のように D S C - 小沢法により算出された 5 秒間で 2 0 0 °C まで温度をあげたときの反応率が 3 0 % であり、5 秒間で 2 5 0 °C まで温度をあげたときの反応率が 7 0 % である場合、

実装ズレが生じた。

[0073] 一方、実施例 1～3 のように、DSC－小沢法により算出された 5 秒間で 200℃まで温度をあげたときの反応率が 40%～60%であり、5 秒間で 250℃まで温度をあげたときの反応率が 75%～85%であるアンダーフィルフィルムを用いた場合、実装ズレを抑制し、良好な接合性が得られた。

符号の説明

[0074] 1 ステージ、10 インターポーザ、11 第 1 の半導体チップ、12 第 2 の半導体チップ、13 第 3 の半導体チップ、14 第 4 の半導体チップ、21 第 1 のアンダーフィルフィルム、22 第 2 のアンダーフィルフィルム、23 第 3 のアンダーフィルフィルム、24 第 4 のアンダーフィルフィルム

請求の範囲

- [請求項1] 熱硬化性接着剤を介して、貫通電極と一方の面に形成されたはんだ付き電極とを有する半導体チップを複数積層配置させる配置工程と、
前記熱硬化性接着剤と前記半導体チップとが複数積層配置された半導体チップ群を300℃～400℃の温度の熱圧着ツールにて押圧し、
前記熱硬化性接着剤を硬化させる硬化工程とを有し、
前記熱硬化性接着剤は、示差走査熱量計を用いた小沢法により算出された5秒間に200℃まで温度を上げたときの反応率が40%以上60%以下であり、5秒間に250℃まで温度を上げたときの反応率が75%以上85%以下である半導体装置の製造方法。
- [請求項2] 前記半導体チップ群を前記熱圧着ツールにて押圧した際、最上層の熱硬化性接着剤の温度と最下層の熱硬化性接着剤の温度との差が40℃以上である請求項1記載の半導体装置の製造方法。
- [請求項3] 前記はんだ付き電極のはんだの融点が、220℃～240℃である請求項1又は2記載の半導体装置の製造方法。
- [請求項4] 前記熱硬化性接着剤が、アクリル硬化系とエポキシ硬化系とを含有し、
前記アクリル硬化系と前記エポキシ硬化系との配合比が、70：30～30：70である請求項1乃至3のいずれか1項に記載の半導体装置の製造方法。
- [請求項5] 前記アクリル硬化系が、フルオレン型（メタ）アクリレートと、有機過酸化物とを含有し、
前記エポキシ硬化系が、多官能エポキシ化合物と、酸無水物とを含有する請求項4記載の半導体装置の製造方法。
- [請求項6] 前記配置工程では、熱硬化性接着剤を介して、インターポーザ上に前記半導体チップを複数積層配置させ、
前記硬化工程では、前記インターポーザを含む半導体チップ群を前記熱圧着ツールにて押圧し、前記熱硬化性接着剤を硬化させる請求項

1 乃至 5 のいずれか 1 項に記載の半導体装置の製造方法。

[請求項7] 前記熱硬化性接着剤が、フィルム状の熱硬化性接着フィルムであり

、

前記配置工程では、前記熱硬化性接着フィルムが前記はんだ付き電極の形成面に貼り合わされた半導体チップを複数積層配置させる請求項 1 乃至 6 のいずれか 1 項に記載の半導体装置の製造方法。

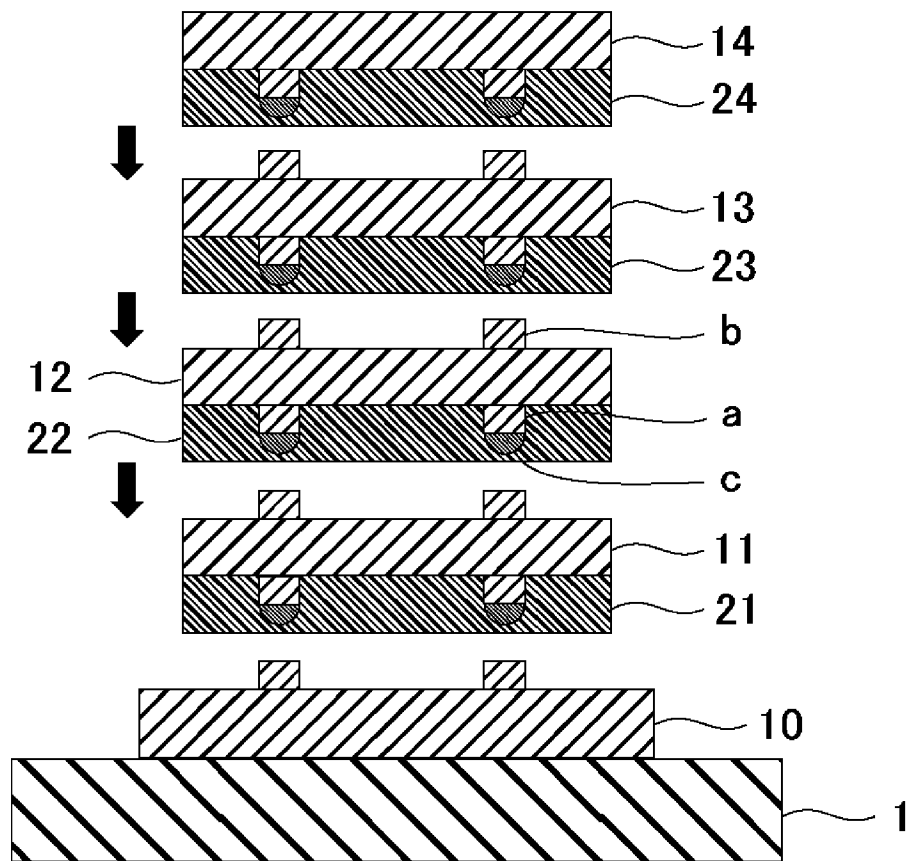
[請求項8] 前記配置工程では、同じ熱硬化性接着剤を使用して半導体チップを複数積層配置させる請求項 1 乃至 7 のいずれか 1 項に記載の半導体装置の製造方法。

[請求項9] 熱硬化性接着剤を介して、貫通電極と一方の面に形成されたはんだ付き電極とを有する半導体チップを複数積層配置させる配置工程と、

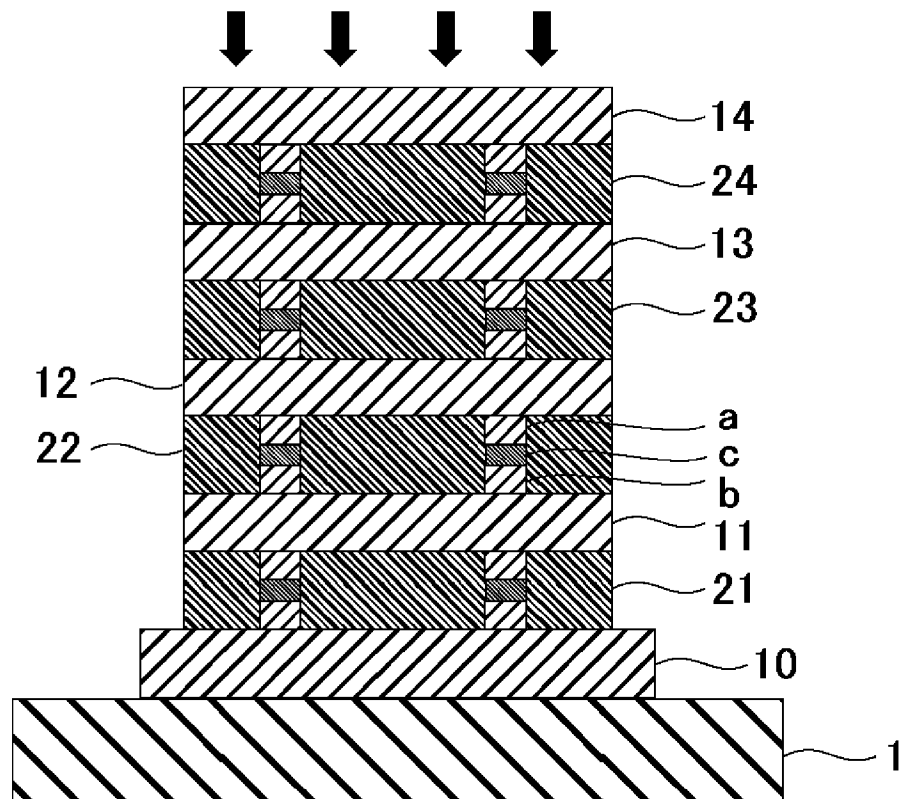
前記熱硬化性接着剤と前記半導体チップとが複数積層配置された半導体チップ群を 300℃～400℃の温度の熱圧着ツールにて押圧し、前記熱硬化性接着剤を硬化させる硬化工程とを有し、

前記熱硬化性接着剤は、所定の昇温速度にて前記はんだ付き電極のはんだの融点より 30℃低い温度まで上げたときの反応率が 40%以上 60%以下であり、前記所定の昇温速度にて前記はんだの融点より 20℃高い温度まで上げたときの反応率が 75%以上 85%以下である半導体装置の製造方法。

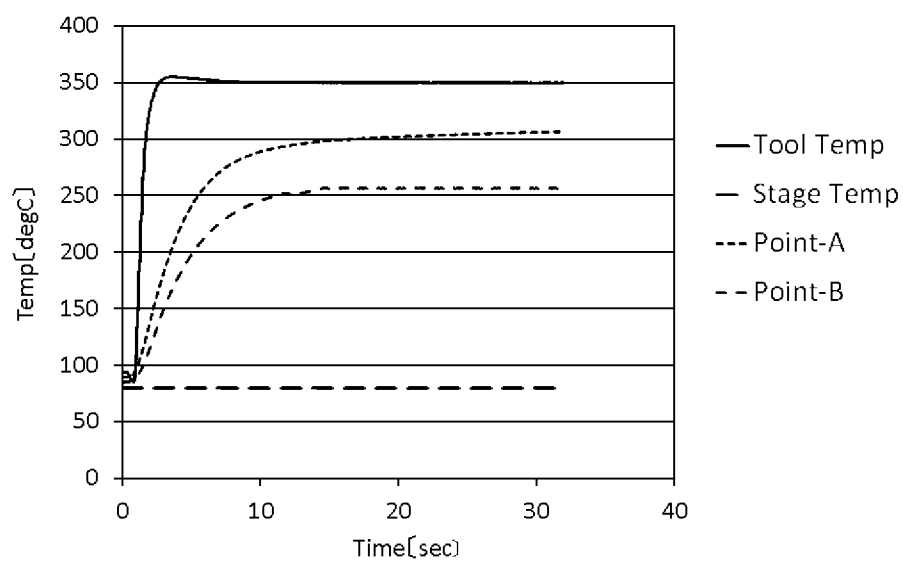
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/060144

A. CLASSIFICATION OF SUBJECT MATTER H01L23/29(2006.01)i, H01L21/56(2006.01)i, H01L21/60(2006.01)i, H01L21/603(2006.01)i, H01L23/31(2006.01)i, H01L25/065(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L23/29, H01L21/56, H01L21/60, H01L21/603, H01L23/31, H01L25/065, H01L25/07, H01L25/18 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2016 Kokai Jitsuyo Shinan Koho 1971-2016 Toroku Jitsuyo Shinan Koho 1994-2016 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-056464 A (Dexerials Corp.), 23 March 2015 (23.03.2015), paragraphs [0017], [0020] to [0026], [0044], [0047] to [0049], [0054], [0066] & US 2016/0017191 A1 paragraphs [0029], [0032] to [0038], [0056], [0059] to [0061], [0066], [0078] & WO 2015/037634 A1 & TW 201528452 A & CN 105283948 A	1-9
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 20 May 2016 (20.05.16)		Date of mailing of the international search report 31 May 2016 (31.05.16)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/060144

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-056479 A (Dexerials Corp.), 23 March 2015 (23.03.2015), paragraphs [0017], [0020] to [0026], [0047], [0051] to [0053], [0058], [0074] & US 2015/0348858 A1 paragraphs [0028], [0031] to [0037], [0058], [0062] to [0064], [0069], [0084] & WO 2015/037632 A1 & TW 201522485 A	1-9
Y	JP 2013-225642 A (Sumitomo Bakelite Co., Ltd.), 31 October 2013 (31.10.2013), paragraphs [0028] to [0034], [0072] to [0076], [0096] to [0098] & US 2014/0312511 A1 paragraphs [0246] to [0275], [0346] to [0370], [0412] to [0421] & WO 2013/069798 A1 & TW 201330217 A	1-9
Y	WO 2013/133015 A1 (Toray Industries, Inc.), 12 September 2013 (12.09.2013), paragraphs [0001], [0015], [0020] to [0052]; fig. 4 & US 2015/0050778 A1 paragraphs [0001], [0023], [0028] to [0060]; fig. 4 & CN 104145328 A & KR 10-2014-0140042 A & TW 201347054 A	1-9

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/29(2006.01)i, H01L21/56(2006.01)i, H01L21/60(2006.01)i, H01L21/603(2006.01)i,
H01L23/31(2006.01)i, H01L25/065(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/29, H01L21/56, H01L21/60, H01L21/603, H01L23/31, H01L25/065, H01L25/07, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-056464 A（デクセリアルズ株式会社）2015.03.23, 段落[0017], [0020]-[0026], [0044], [0047]-[0049], [0054], [0066] & US 2016/0017191 A1, 段落[0029], [0032]-[0038], [0056], [0059]-[0061], [0066], [0078] & WO 2015/037634 A1 & TW 201528452 A & CN 105283948 A	1-9

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 0 5 . 2 0 1 6

国際調査報告の発送日

3 1 . 0 5 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小山 和俊

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

5 D

9 3 6 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-056479 A (デクセリアルズ株式会社) 2015. 03. 23, 段落[0017], [0020]-[0026], [0047], [0051]-[0053], [0058], [0074] & US 2015/0348858 A1, 段落[0028], [0031]-[0037], [0058], [0062]-[0064], [0069], [0084] & WO 2015/037632 A1 & TW 201522485 A	1-9
Y	JP 2013-225642 A (住友ベークライト株式会社) 2013. 10. 31, 段落[0028]-[0034], [0072]-[0076], [0096]-[0098] & US 2014/0312511 A1, 段落[0246]-[0275], [0346]-[0370], [0412]-[0421] & WO 2013/069798 A1 & TW 201330217 A	1-9
Y	WO 2013/133015 A1 (東レ株式会社) 2013. 09. 12, 段落[0001], [0015], [0020]-[0052], 第 4 図 & US 2015/0050778 A1, 段落[0001], [0023], [0028]-[0060], 第 4 図 & CN 104145328 A & KR 10-2014-0140042 A & TW 201347054 A	1-9