

申請日期： 89.10.9	案號： 89121084
類別： H01L 21/60	

(以上各欄由本局填註)

公告本	發明專利說明書	462097
-----	---------	--------

一、發明名稱	中文	半導體裝置及其佈線方法
	英文	SEMICONDUCTOR DEVICE AND ITS WIRING METHOD
二、發明人	姓名 (中文)	1. 野尻勳 2. 真壁立
	姓名 (英文)	1. 2.
	國籍	1. 日本 2. 日本
	住、居所	1. 日本國東京都千代田區丸の内二丁目2番3號 三菱電機株式会社内 2. 同1
三、申請人	姓名 (名稱) (中文)	1. 三菱電機股份有限公司
	姓名 (名稱) (英文)	1. 三菱電機株式会社
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都千代田區丸の内二丁目2番3號
	代表人 姓名 (中文)	1. 谷口一郎
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利

日本 JP

申請日期

2000/01/17 2000-007923

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明(1)

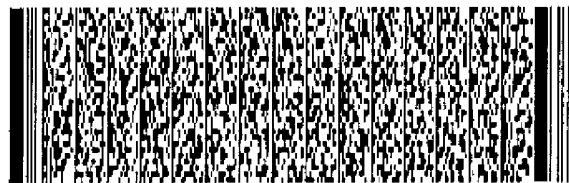
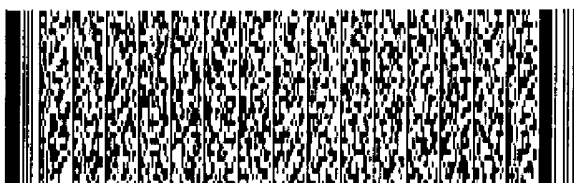
[發明所屬之技術領域]

本發明有關於組裝在母基板上之半導體裝置及其佈線方法。實質上，有關於將包含有半導體元件之一個或多個之晶片裝載在電路基板(子基板)上，以合接線(bonding wire)等電連接設在晶片上之焊接點電極和設在電路基板上之另外之焊接點電極之半導體裝置(例如晶片組)及其佈線方法。

[習知之技術]

為著達成在有限面積之母基板上組裝多個半導體裝置或半導體零件(例如晶片組)之目的，所以提供晶片積層型組件[例如，S-CSP (Stacked Chip Scale Package)，S-MCP (Multi Chip Package)]，其中將一個之半導體晶片或重疊多個半導體晶片裝載在子基板之一面或兩面上。

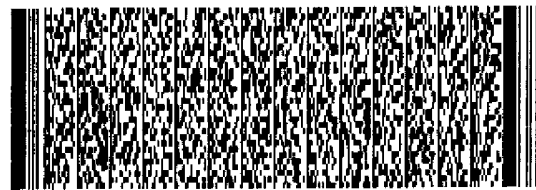
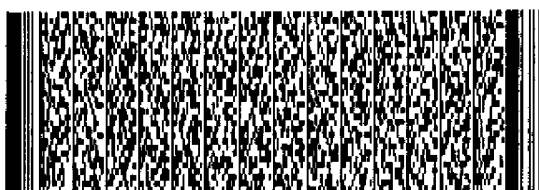
實質上，以圖11和圖12表示積層型組件(S-CSP)之一實例。在該組件100中，作為子基板之電路基板102在其上面佈線具有多個焊接點電極104(104₁~104₅)之電路。另外一方面，在電路基板102之下面，設有與焊接點電極104對應之多個焊接球106，該等對應之焊接點電極104和焊接球106經由形成在電路基板102之穿通孔108產生電連接。然後在電路基板102之上面順序的積層使用習知之半導體製造技術所形成之第1半導體晶片110和第2半導體晶片112。第1半導體晶片110具有與內部之電路元件電連接之焊接點電極114(114₂, 114₄)。另外一方面，第2半導體晶片112具有與內部之電路元件電連接之焊接點電極114(114₁, 114₃,



五、發明說明 (2)

114₅)。另外第1和第2半導體晶片110,112之焊接點電極從箭頭X-X'方向看時,配置成使焊接點電極114₂位於焊接點電極114₁和114₃之間,焊接點電極114₄位於焊接點電極114₃和114₅之間。另外,焊接點電極114₁~114₅經由合接線(金線)116電連接到對應之電路基板102上之焊接點電極104(104₁~104₅)。以此方式電連接之電路基板102和第1和第2半導體晶片110,112,利用樹脂密封該等之半導體晶片110,112和合接線116,用來完成半導體裝置。另外,在實際之半導體裝置中,於電路基板和第1和第2半導體晶片上,存在有比圖中所示之數目多之焊接點電極,但是為著使圖面簡化,所以在圖10和圖11中只顯示該等之一部份。
[發明所欲解決之問題]

但是,如上所述,半導體晶片110,112和電路基板102之電連接之進行是利用設在兩者之表面上之焊接點電極104,114和與該等連接之合接線116,在此種半導體裝置100中,必需依照箭頭Y-Y'之方向順序的配置半導體晶片110,112之焊接點電極114₁~114₅和電路基板102之焊接點電極104₁~104₅。實質上使用圖12說明時,在電路基板102上依照箭頭Y-Y'方向配置成一系列之5個焊接點電極104₁~104₅,必需分別對應到半導體晶片110,112之焊接點電極114₁~114₅。相反的,電路基板102之焊接點電極104₁和箭頭Y-Y'方向之相反側之半導體晶片112之焊接點電極114₅,假如以合接線116連接時,會產生該合接線與其他之合接線交叉而接觸之問題。



五、發明說明 (3)

但是，實際上為著進行母基板之佈線和被配置在母基板上之其他電零件之電連接，所以例如在圖12中，要求使半導體晶片112之焊接點電極114₁連接到電路基板102之焊接點電極104₅。但是，假如要根據母基板變更半導體晶片110, 112之電路時，必需準備依照電路之不同之圖型曝光用遮罩。

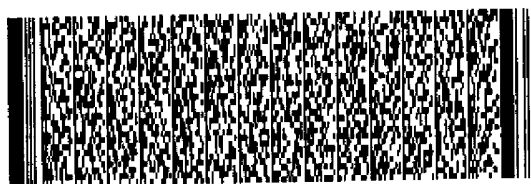
[解決問題之手段]

為著解決此種問題，本發明之目的是提供半導體裝置，不會受到合接線之限制，可以將半導體晶片之焊接點電極電連接到被配置在電路基板(子基板)之任意位置之電連接部。

另外，本發明之目的是提供半導體裝置，不需要變更半導體晶片之電路佈線，就可以組裝在具有不同之電路配置之各種母基板上。

另外，本發明之目的是提供半導體裝置，當超過合接線可連接之範圍時亦可以進行半導體晶片和電路基板之電連接。

用以達成上述目的之本發明之半導體裝置包含有：電路基板，被配置在母基板上；和半導體晶片，被配置在上述之電路基板上。該電路基板在用以支持半導體晶片之表面上具有：焊接點電極；中繼電極，設在與該焊接點電極分離之位置；和佈線，用來電連接焊接點電極和中繼電極。另外一方面，半導體晶片具有與上述電路基板之焊接點電極對應之焊接點電極。另外，電路基板之焊接點電極和半



五、發明說明 (4)

導體晶片之焊接點電極利用合接線進行電連接。

在本實施形態中，用以連接電路基板之焊接點電極和中繼電極之佈線可以是與焊接點電極和中繼電極一起印刷在電路基板上之佈線，亦可以是合接線。

本發明之佈線方法是在具有被配置在母基板上之電路基板，和被配置在電路基板上之半導體晶片之半導體裝置中，用來電連接電路基板和半導體晶片。此種佈線方法所包含之步驟有：準備電路基板，該電路基板具有：中繼電極；焊接點電極，設在與中繼電極分離之位置；和佈線，用來電連接中繼電極和焊接點電極；和利用合接線電連接電路基板之中繼電極和設在半導體晶片之焊接點電極。

本發明之另一形態之半導體裝置具有第1半導體晶片和被配置在該第1半導體晶片上之第2半導體晶片，設在第1半導體晶片上之焊接點電極和設在第2半導體晶片上之焊接電極產生電連接。

在本實施形態中，第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極最好以合接線進行連接。另外，亦可以使第1半導體晶片之焊接點電極被配置在第1半導體晶片之與第2半導體晶片面對之區域，和使第2半導體晶片之焊接點電極被配置在該第1半導體晶片之與第2半導體晶片面對之區域，第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極經由導電構件進行連接。

本發明之另一形態之佈線方法是在第1半導體晶片之上配置第2半導體晶片，電連接設在第1半導體晶片上之焊接



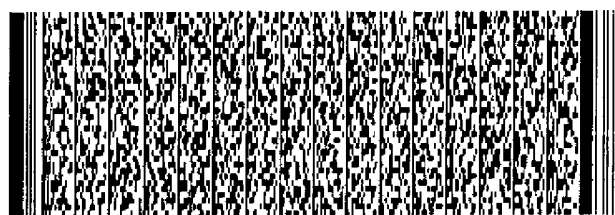
五、發明說明 (5)

點電極和設在第2半導體晶片上之焊接點電極。

在本實施形態中，第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極最好以合接線連接。另外，亦可以將第1半導體晶片之焊接點電極配置在第1半導體晶片之與第2半導體晶片面對之區域，和將第2半導體晶片之焊接點電極配置在第1半導體晶片之與第2半導體晶片面對之區域，第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極經由導電構件進行電連接。

本發明之另一實施形態之半導體裝置具有電路基板，第1半導體晶片，和第2半導體晶片，將第1半導體晶片裝載在電路基板上，和將第2半導體晶片裝載在該第1半導體晶片上，第1半導體晶片和第2半導體晶片分別電連接到電路基板，經由電路基板被組裝在母基板上。在該半導體裝置中，電路基板具有焊接點電極，第1半導體晶片具有2個之中繼用焊接點電極，和用以電連接該2個中繼用焊接點電極之佈線，第2半導體晶片具有焊接點電極。另外，第1半導體晶片之一方之中繼用焊接點電極和上述電路基板之焊接點電極產生電連接，第1半導體晶片之另外一方之中繼用焊接點和第2半導體晶片之焊接點電極產生電連接。

在本實施形態之半導體裝置中，第1半導體晶片之一方之中繼用焊接點電極和電路基板之焊接點電極之連接，和第1半導體晶片之另外一方之中繼用焊接點電極和上述第2半導體晶片之焊接點電極之連接，至少有一方可以以合接線進行。

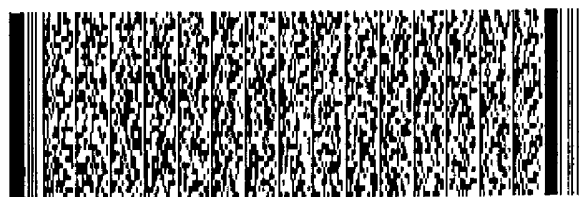


五、發明說明 (6)

本發明之另一實施形態之半導體裝置具有電路基板，第1半導體晶片，和第2半導體晶片，將第1半導體晶片裝載在電路基板上，和將第2半導體晶片裝載在該第1半導體晶片上，第1半導體晶片和第2半導體晶片分別電連接在電路基板，經由電路基板被組裝在母基板上。在該半導體裝置中，電路基板具有2個之焊接點電極，第1半導體晶片具有2個之中繼用焊接點電極，和用以電連接該2個中繼用焊接點電極之佈線，第2半導體晶片具有焊接點電極。另外，電路基板之一方之焊接點電極和第1半導體晶片之一方之中繼用焊接點電極產生連接，電路基板之另外一方之焊接點電極和第1半導體晶片之另外一方之中繼用焊接點電極產生連接，和電路基板之另外一方之焊接點電極和第2半導體晶片之焊接點電極產生連接。

在本實施形態之半導體裝置中，電路基板之一方之焊接點電極和第1半導體晶片之一方之中繼用焊接點電極之連接，電路基板之另外一方之焊接點電極和第1半導體晶片之另外一方之中繼用焊接點電極之連接，和電路基板之另外一方之焊接點電極和第2半導體晶片之焊接點電極之連接，至少有一方最好以合接線進行。

本發明之另一實施形態之半導體裝置具有電路基板，第1半導體晶片，和第2半導體晶片，將第1半導體晶片裝載在電路基板上，和將第2半導體晶片裝載在該第1半導體晶片上，第1半導體晶片和第2半導體晶片分別電連接到電路基板，經由電路基板被組裝在母基板上。在該半導體裝置

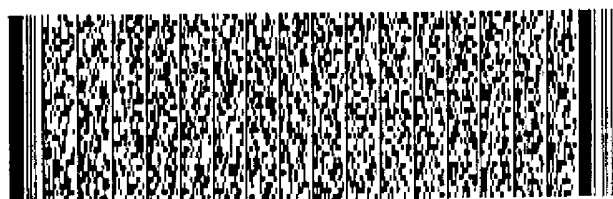


五、發明說明 (7)

中，電路基板具有焊接點電極，第1半導體晶片具有2個之中繼用焊接點電極，和用以電連接該2個中繼用焊接點電極之佈線，第2半導體晶片具有焊接點電極。另外，電路基板之焊接點電極和上述第1半導體晶片之一方之中繼用焊接點電極產生連接，上述第1半導體晶片之另外一方之中繼用焊接點電極和上述第2半導體晶片之焊接點電極產生電連接。

在本實施形態之半導體裝置中，電路基板之焊接點電極和第1半導體晶片之一方之中繼用焊接點電極之連接，和第1半導體晶片之另外一方之中繼用焊接點電極和第2半導體晶片之焊接點電極之連接，至少有一方最好以合接線進行。

本發明之另一實施形態之半導體裝置具有電路基板，第1半導體晶片，和第2半導體晶片，將上述之第1半導體晶片裝載在上述之基板電路上，和將上述之第2半導體晶片裝載在上述之第1半導體晶片上，上述之第1半導體晶片和上述之第2半導體晶片分別電連接在上述之電路基板，經由上述之電路基板被組裝在母基板上。在該半導體裝置中，電路基板具有2個之焊接點電極，第1半導體晶片具有中繼用焊接點電極，第2半導體晶片具有焊接點電極。另外，電路基板之一方之焊接點電極和第1半導體晶片之中繼用焊接點電極產生連接，第1半導體晶片之中繼用焊接點電極和電路基板之另外一方之焊接點電極產生連接，電路基板之另外一方之焊接點電極和第2半導體晶片之焊接



五、發明說明 (8)

點電極產生連接。

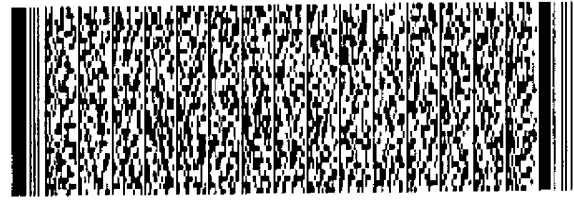
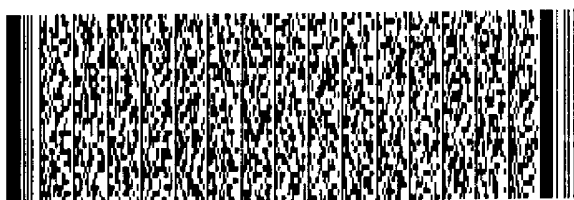
[發明之實施形態]

下面將參照附圖用來說明本發明之較佳實施形態。另外，在以下所說明之多個實施形態中，以共同之元件編號表示共同之部份或對應之部份。

(1) 實施形態1

圖1和圖2表示實施形態1之半導體裝置之一部份。在該等圖中，以元件編號10表示其全體之半導體裝置是將同種之半導體裝置或其他之電零件一起組裝在母基板12上之半導體電子零件(例如演算裝置，記憶裝置)。

該半導體裝置10具有電路基板14。電路基板14一般使用由絕緣性材料(例如，玻璃和環氧樹脂之成分，或聚醯亞胺樹脂)構成之四角形板之在表面和背面印刷有指定之佈線之矩形之印刷佈線基板(子基板)。對佈線更具體之說明時，印刷在電路基板14之表面之電路具有多個焊接點電極 $16_{x1}, 16_{x2}, \dots, 16_{y1}', 16_{y2}, 16_{y3}, \dots$ ，以箭頭X-X'方向和與其正交之箭頭Y-Y'方向延伸和沿著電路基板邊緣部。另外，在印刷電路包含有：連接用電極18，被配置在於箭頭Y-Y'方向，與元件編號 $16_{y1}'$ 所示焊接點電極或導電連接部(以下依照需要，將該電極稱為「中繼用焊接點電極」)隔開指定距離之位置；和佈線20，用來使中繼用焊接點電極 $16'$ 和連接用電極18產生電連接。另外一方面，在電路基板14之背面，固定有與除了中繼用焊接點電極 $16_{y1}'$ 外之其他多個焊接點電極 $16_{x1}, 16_{x2}, \dots, 16_{y2}, 16_{y3}, \dots$ 和連

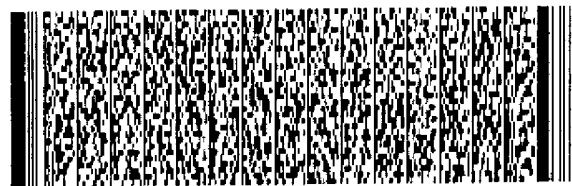
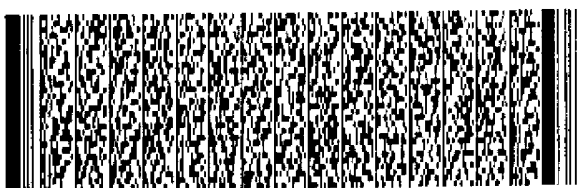


五、發明說明 (9)

接用電極18對應之焊接球22，該等焊接點電極 16_{x1} ， 16_{x2} ， $\dots$ ， 16_{y2} ， 16_{y3} ， $\dots$ 和連接用電極18與對應之焊接球22連接，經由形成在電路基板14之電佈線(例如貫穿電路基板14之表面和背面之間之穿通孔24)產生其電連接。

在電路基板14之表面裝載有比該電路基板14小之第1半導體晶片26，和在第1半導體晶片26之表面裝載有比該第1半導體晶片26小之第2半導體晶片30。該等電路基板14和第1半導體晶片26之固定，以及第1和第2半導體晶片26，30之固定可以以接著劑進行。另外，在本實施形態中，不只是電路基板14，第1和第2半導體晶片26，30之從上方(箭頭Z方向)看時之平面形狀亦可以成為四角形，該等之平面形狀不只限於四角形，亦可以成為其他之形狀。

第1和第2半導體晶片26，30包含有利用各種之半導體形成處理(包含習知之薄膜形成技術，蝕刻技術，曝光技術等)在矽基板之表面上形成之一個或多個之半導體電路元件(例如，電晶體)。另外，第1半導體晶片26具有依照箭頭X-X'方向和箭頭Y-Y'方向延伸之沿著邊緣部之多個焊接點電極(pad電極) 32_{x1} ， 32_{y2} ， $\dots$ 。同樣的，第2半導體晶片30具有依照箭頭X-X'方向和箭頭Y-Y'方向延伸之沿著邊緣部之多個焊接點電極(pad電極) 32_{x2} ， 32_{y1} ， 32_{y2} ， 32_{y3} ， $\dots$ 。該等焊接點電極 32_{x1} ， 32_{x2} ， $\dots$ ， 32_{y1} ， 32_{y2} ， 32_{y3} ， $\dots$ 對應到上述之電路基板14之焊接點電極 16_{x1} ， 16_{x2} ， $\dots$ ， 16_{y1} '， 16_{y2} ， 16_{y3} ， $\dots$ 。實質上，依照箭頭Y-Y'方向延伸之被配置在邊緣部近傍之焊接點電極 16_{y1} '和 32_{y1} ， 16_{y2} 和 32_{y2} ，及 16_{y3} 和

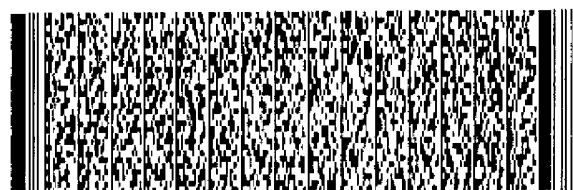
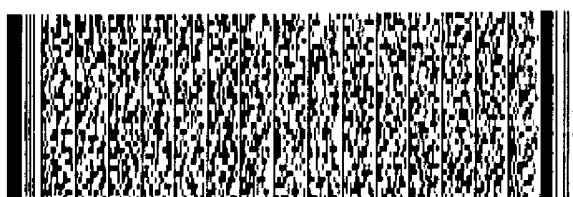


五、發明說明 (10)

32_{y3} 大致分別依照箭頭X-X' 方向延伸的被配置在同一直線上。另外，依照箭頭X-X' 方向延伸之被配置邊緣部近傍之焊接點電極 16_{x1} 和 32_{x1} ， 16_{x2} 和 32_{x2} ，及 16_{x3} 和 32_{x3} 大致分別依照Y-Y' 方向延伸的被配置在同一直線上。另外，該等之焊接點電極 32_{x1} ， 32_{x2} ，...， 32_{y1} ， 32_{y2} ， 32_{y3} ，... 亦可以以上述之半導體形成處理之一過程進行形成，亦可以與半導體形成處理分開的，利用習知之印刷技術形成。另外，焊接點電極 32_{x1} ， 32_{x2} ，...， 32_{y1} ， 32_{y2} ， 32_{y3} ...，在將第1 和第2 半導體晶片26, 30 固定在電路基板14 之後，利用習知之線合接(圖中未顯示)，在電路基板14 上之焊接點電極 16_{x1} ， 16_{x2} ，...， 16_{y1} ， 16_{y2} ， 16_{y3} ... 之間，設置合接線(金線)34 用來進行電連接。最後，圖中未顯示者，第1 和第2 半導體晶片26 和30 (包含合接線34 和焊接點電極) 被由絕緣材料構成之樹脂密封(參照圖10)。

依照上述方式形成之半導體裝置10 於被配置在遠比電路基板14 大之母基板12 之佈線上後，利用逆流爐等之加熱爐(圖中未顯示) 進行加熱用來使焊接球22 熔融，藉以使半導體晶片26, 30 永久的電連接在母基板上之指定之電路。

因此，在將半導體裝置10 組裝到母基板後之狀態，所欲連接半導體晶片30 之焊接點電極 32_{y1} 之母基板上之電路部份，即使不在與電路基板14 之中繼焊接點電極 16_{y1} 對應之位置之面對連接用電極18 之位置時(換言之，在箭頭Y-Y' 方向偏離焊接點電極 32_{y1} 之位置時)，依照此種半導體裝置10 時亦可以使焊接點電極 32_{y1} 連接在母基板上之所需要



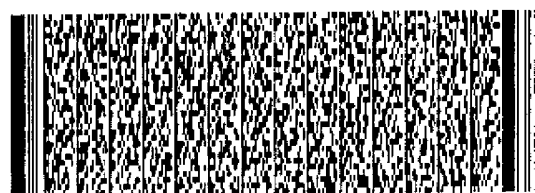
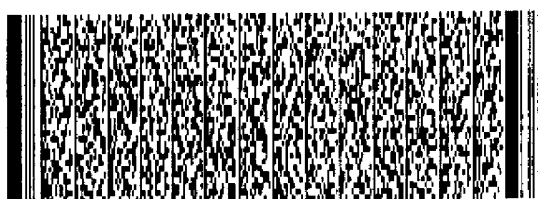
五、發明說明 (11)

之電路部份。換言之，不需要變更半導體晶片26,30之設計(特別是遮罩圖型)，利用電路基板14上之中繼焊接點電極等，可以使半導體晶片26,30之各個焊接點電極正確的連接在母基板上之指定之電路部份。另外，依照此種半導體裝置10時，不會有如習知技術所說明之方式之合接線之交叉接觸之問題。

(2) 實施形態2

圖3表示實施形態2之半導體裝置10₂之一部份。在該半導體裝置10₂中，形成在電路基板14之表面之電路，在依照箭頭Y方向與中繼用焊接點電極16_{y1}' 隔開指定距離之位置，設有連接用焊接點電極16_{y0}。另外，在第1半導體晶片26於依照箭頭Y-Y' 方向隔開指定距離之位置配置有2個之中繼用焊接點電極32_{y1}' 和32_{y0}'，和設有佈線36用來進行該等中繼用焊接點之電連接。另外，圖中未顯示者，在電路基板14之背面，於與連接用焊接點電極16_{y0}對應之位置設有焊接球，利用穿通孔之電連接用來連接該等之連接用焊接點電極16_{y0}和焊接球。另以，連接用焊接點電極16_{y0}和中繼用焊接點電極32_{y0}'，中繼用焊接點電極32_{y1}' 和16_{y1}'，以及中繼用焊接點電極16_{y1}' 和第2半導體晶片30之焊接點電極32_{y1}，以合接線34進行連接，利用此種方式，焊接點電極32_{y1}可以電連接到在箭頭Y-Y' 方向偏離該焊接點電極32_{y1}之連接用焊接點電極16_{y0}。

依照此種半導體裝置10₂時，與上述之實施形態1同樣的，只需要變更一方之半導體晶片26之遮罩圖型和用以將

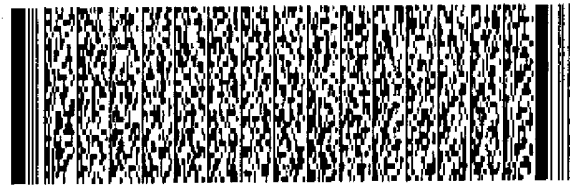
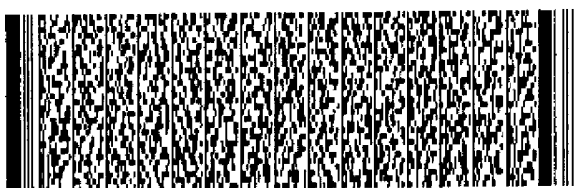


五、發明說明 (12)

電路印刷在電路基板之遮罩圖型之一部份，不需要變更另外一方之半導體晶片30之遮罩圖型，利用中繼用焊接點電極等電路基板14上之中繼焊接點電極等，就可以使半導體晶片26, 30之各個焊接點電極正確的連接在母基板上之指定之電路部份。另外，即使在電路基板14之表面沒有設置圖1所示之佈線20之空間時，經由如本實施形態之在半導體晶片上設置中繼用佈線，可以消除合接線之交叉。

(3) 實施形態3

圖4表示本實施形態之半導體裝置10₃之一部份，此種半導體裝置10₃是在實施形態2之變化例中，使半導體晶片30之焊接點電極32_{y1}和半導體晶片26之中繼用焊接點電極32_{y1}'，和半導體晶片26之中繼用焊接點32_{y0}'和電路基板14之連接用焊接點電極16_{y0}，分別以合接線34連接，利用此種方式，可以將焊接點電極32_{y1}連接到箭頭Y-Y'方向偏離該焊接點電極32_{y1}之連接用焊接點電極16_{y0}，而不會有合接線之交叉。另外，依照本實施形態3時，只要在第2半導體晶片26設置中繼用焊接點電極等即可，不需要變更電路基板14或第2半導體晶片30之遮罩圖型。另外，因為不需要實施形態2中之用以連接中繼用焊接點電極16_{y1}'和32_{y1}'之合接線，所以當與實施形態2比較時，可以使線合接(wire bonding)之工程簡化，而且可以因而降附成本。另外，因為焊接點電極32_{y1}和16_{y0}之合接線變短，所以可以減小該部份之電阻，流經該線之信號不會延遲，可以使信號之上升和下降變快。

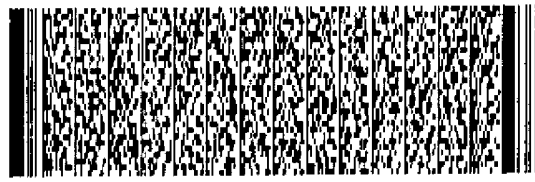
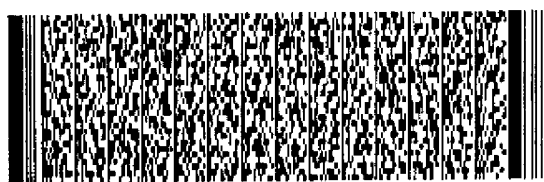


五、發明說明 (13)

(4) 實施形態4

圖5表示本實施形態之半導體裝置10₄之一部份。該半導體裝置10₄之形態是使半導體晶片30中之被配置成依照箭頭Y-Y'方向延伸之邊緣部近傍之焊接點電極，連接在電路基板14中之被配置成依照箭頭X-X'方向延伸之邊緣部近傍之焊接點電極。實質上，在半導體晶片26之依照箭頭Y-Y'方向延伸之邊緣部38之近傍表面，設置中繼用焊接點電極32_{y1}'，使其對應到鄰接該邊緣部38而且被設在半導體30之依照Y-Y'方向延伸之邊緣部40近傍表面之焊接點電極32_{y1}。另外，在半導體晶片26之依照箭頭X-X'方向延伸之邊緣部42之近傍表面，設置中繼用焊接點電極32_{x0}'，使其對應到鄰接該邊緣部42而且被設在電路基板14之依照X-X'方向延伸之邊緣部44近傍表面之焊接點電極16_{x0}。該等中繼用焊接點電極32_{y1}'和32_{x0}'利用在半導體晶片26之製造時之半導體形成處理所形成在該半導體晶片26之內部或外部之連接用佈線46產生電連接。另外，在電路基板14之背面設有電連接在焊接點電極16_{x0}之焊接球(圖中未顯示)。該等之焊接點電極32_{y1}和中繼用焊接點電極32_{y1}'，和中繼用焊接點電極32_{x0}'和焊接點電極16_{x0}分別以合接線34連接，利用此種方式可以將焊接點電極32_{y1}電連接到在X-X'方向和Y-Y'方向偏離該焊接點電極32_{y1}之焊接點電極16_{x0}。

依照此種半導體裝置10₄時，在超出合接線可佈線之範圍，可以在依照箭頭X-X'方向和箭頭Y-Y'方向偏離之2個



五、發明說明 (14)

電極之間設置佈線。因此，可以更進一步的提高半導體裝置對母基板之佈線之自由佈線之程度。

另外，在本實施形態中是使被配置半導體晶片之一邊近傍之焊接點電極，連接到被配置在電路基板之鄰接邊之焊接點電極，因為半導體晶片內之佈線可以以半導體形成處理自由的佈線，所以可以連接到被配置在該一邊之相反側之電路基板之另外一邊之近傍之焊接點電極。

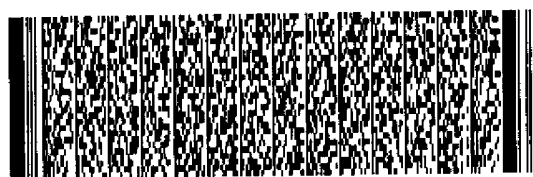
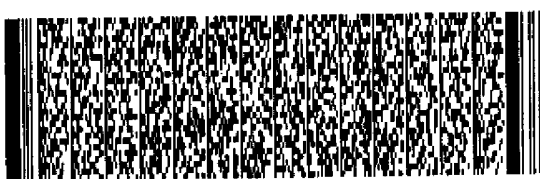
(5) 實施形態5

圖6表示實施形態5之半導體裝置10₅之一部份。本實施形態之半導體裝置10₅是實施形態1之變化例，設在電路基板14之中繼用焊接點電極16_{y1}'和連接用焊接點電極16_{y0}以合接線34連接。

依照此種半導體裝置10₅時，與實施形態1同樣的，不需要變更半導體晶片26, 30之遮罩圖型就可以將焊接點電極32_{y1}連到在箭頭Y-Y'方向(或經由設置另外一個中繼用焊接點電極時之箭頭X-X'方向)偏離該焊接點電極32_{y1}之電路基板上之焊接點電極。

(6) 實施形態6

圖7表示實施形態6之半導體裝置10₆之一部份。本實施形態之半導體裝置10₆是實施形態2之變化例，在半導體晶片26設有中繼用焊接點電極32_{y0}'，在半導體晶片30之焊接點電極32_{y1}和電路基板14之焊接點電極16_{y1}'之間，和電路基板14之焊接點電極16_{y1}'，和半導體晶片26之中繼用焊接點電極32_{y0}'之間，以及半導體晶片26之中繼用焊接點電極



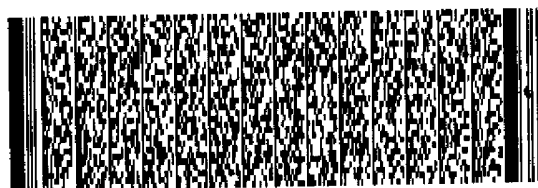
五、發明說明 (15)

32_{y0}' 和電路基板14之連接用焊接點電極16_{y0}之間，分別以合接線34連接，用來使半導體晶片30之焊接點電極32_{y1}，和在箭頭Y-Y'方向偏離該焊接點電極32_{y1}之位置之電路基板14之連接用焊接點電極16_{y0}產生電連接。

依照此種半導體裝置10₆時，不需要變更半導體晶片30之遮罩圖型就可以將該半導體晶片30之焊接點電極32_{y1}連接在分離位置之電路基板14上之焊接點電極，不會有合接線之交叉。

(7) 實施形態7

圖8表示實施形態7之半導體裝置10₇之一部份。在本實施形態之半導體裝置10₇中，連接到電路基板14之焊接點電極50_{y0}之半導體晶片30之焊接點電極52_{y1}，被設在半導體晶片30之背面54。另外一方面，在用以支持該半導體晶片30之另外一方之半導體晶片26之表面56，設有佈線部份58，當將半導體晶片30裝載在該表面56上時，位於面對焊接點電極52_{y1}之位置。該佈線部份58連接在佈線部份60，該佈線部份60形成在依照箭頭X'方向從該佈線部份58移動指定之距離後之用以裝載半導體晶片30之區域外側之區域，和該佈線部份60經由依照箭頭X方向從該配線部份60延伸之佈線部份62，連接到中繼焊接點電極64。另外，半導體晶片30之焊接點電極52_{y1}，在將半導體晶片30裝載在半導體晶片26上時，以焊接點電極52_{y1}和佈線部份58包夾焊劑66，用來與佈線部份58電連接。另外，焊劑66在後來被加熱熔融，用來使半導體晶片26和30密著。另外，半導



五、發明說明 (16)

體晶片26之佈線部份64和佈線基板14之焊接點電極50_{y0}經由合接線34產生電連接。

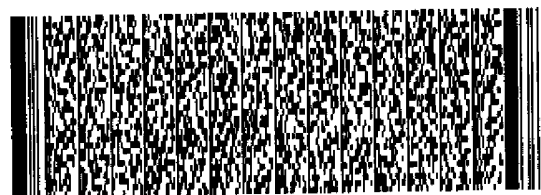
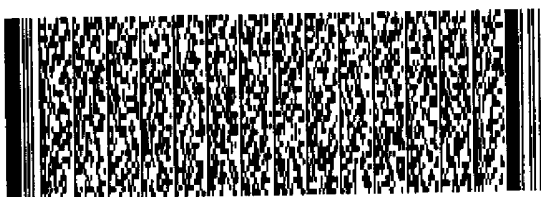
依照此種半導體裝置10₇時，可以使半導體晶片之焊接點電極，連接到被設在依照箭頭X-X'方向和Y-Y'方向離開該焊接點電極之位置之電路基板之焊接點電極，而不會有合接線之交叉。另外，依照半導體裝置10₇時，即使在上部之半導體晶片30佔用下部之半導體晶片26之大致所有之表面之情況，亦可以利用其殘餘之有限表面部份，使佈線位置依照箭頭X-X'和Y-Y'方向移位。另外，線合接之距離可以變短，可以減小線合接之成本和時間。

另外，在圖8中所示者是半導體晶片30之焊接點電極在該半導體晶片30之背面只存在一個之焊接點電極，但是半導體晶片30之焊接點電極亦可以全部設在該半導體晶片之背面。在此種情況，因為在半導體晶片30之表面未存在有焊接點電極，所以不需要以合接線連接該表面之焊接點電極和電路基板，因此可以提供高度被減低之小型之半導體裝置。但是亦可將焊接點電極52_{y1}或包含該焊接點電極52_{y1}之多個焊接點電極設在半導體晶片之背面，將其餘之焊接點電極配置在半導體晶片之表面。

另外，在本實施形態中是利用焊劑用來連接半導體晶片26之電極和與其面對之半導體晶片30之電極，但是只要能夠該兩個電極連接亦可以使用其他之電連接裝置。

(8) 實施形態8

圖9表示實施形態8之半導體裝置10₈之一部份。本實施



五、發明說明 (17)

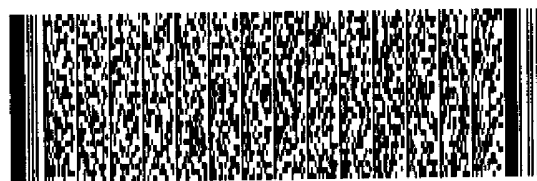
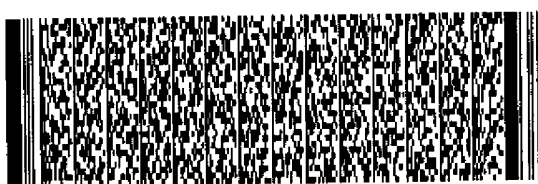
形態之半導體裝置 10_8 是實施形態7之半導體裝置之變化例，從半導體晶片26之表面56除去上述之電極部份62和64。另外一方面，在電路基板14之表面，除了焊接點電極 70_{y0} 外，亦形成有中繼電極 70_{y1} ，位於依照箭頭Y'方向與該焊接點電極 70_{y0} 隔開指定距離之位置，該等之焊接點電極 70_{y0} 和中繼電極 70_{y1} 利用佈線72產生電連接。另外，電極部份60和中繼電極 70_{y1} 以合接線68產生電連接。其他之構造實質上與實施形態7之半導體裝置 10_7 相同。因此，依照此種半導體裝置 10_8 時，可以獲得與上述之實施形態7之半導體裝置 10_7 相同之作用和效果。

(9) 實施形態9

圖10表示實施形態9之半導體裝置 10_9 之一部份。本實施形態之半導體裝置 10_9 是實施形態8之半導體裝置之變化例，電路基板14之焊接點電極 70_{y0} 和中繼電極 70_{y1} 以合接線34進行電連接。其他之構造與實施形態8之半導體裝置相同。因此，依照該半導體裝置 10_8 時，可以獲得與上述之實施形態7之半導體裝置 10_7 相同之作用和效果。

另外，在以上之實施形態中，電路基板是矩形之板，但是亦可以使用所謂之引線框架(lead frame)將由導電材料構成之板加工成指定之形狀。另外，在以上之實施形態中所示者是在電路基板上積層第1和第2半導體晶片之半導體裝置，但是本發明並不限制設在電路基板上之半導體晶片之數目。

[發明之效果]



五、發明說明 (18)

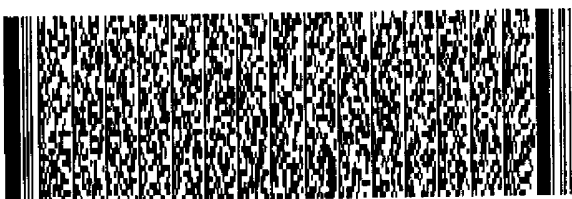
如上所述，本發明之半導體裝置不會受到線合接(wire bonding)之限制，和可以超越線合接之性能，可以使半導體晶片之焊接點電極電連接到被配置在電路基板之任意位置之電連接部。

另外，本發明之半導體裝置不需要變更半導體晶片之電路佈線就可以組裝在各種母基板上。

另外，本發明之半導體裝置在超過線合接可連接之範圍亦可以進行半導體晶片和電路基板之電連接。

[元件編號之說明]

10	半導體裝置
12	母基板
14	電路基板
16 _{X1} , 32 _{X1}	焊接點電極
16 _{Y1} '	中繼用焊接點電極
20	配線
26	第1半導體晶片
30	第2半導體晶片
34	合接線



圖式簡單說明

圖1是實施形態1之半導體裝置之部份斜視圖。

圖2是圖1所示之半導體裝置之側面圖。

圖3是實施形態2之半導體裝置之部份斜視圖。

圖4是實施形態3之半導體裝置之部份斜視圖。

圖5是實施形態4之半導體裝置之部份斜視圖。

圖6是實施形態5之半導體裝置之部份斜視圖。

圖7是實施形態6之半導體裝置之部份斜視圖。

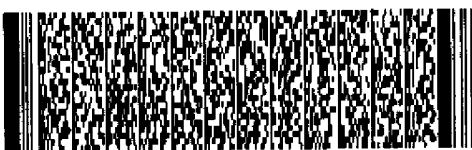
圖8是實施形態7之半導體裝置之部份斜視圖。

圖9是實施形態8之半導體裝置之部份斜視圖。

圖10是實施形態9之半導體裝置之部份斜視圖。

圖11是習知之半導體裝置之積層型組件(S-CSP)之側面圖。

圖12是圖11所示之積層型組件之斜視圖。



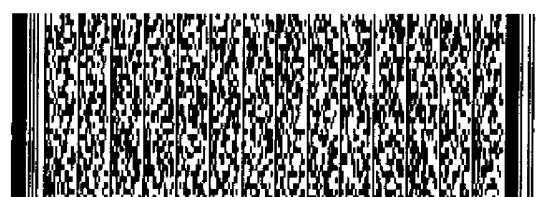
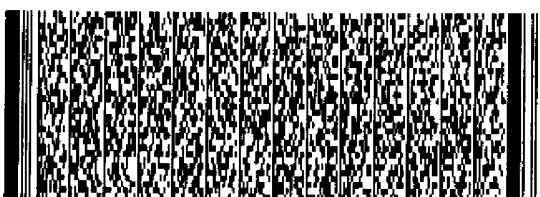
四、中文發明摘要 (發明之名稱：半導體裝置及其佈線方法)

本發明之目的是提供半導體裝置及其佈線方法，不會受到線合接之限制，和可以超越線合接之性能，可以將半導體晶片之焊接點電極連接到電路基板之任意之電連接部。本發明之解決手段是使半導體裝置(10)包含有被配置在母基板(12)上之電路基板(14)，和被配置在電路基板上之半導體晶片(26, 30)。電路基板在用以支持半導體晶片之表面上具有：焊接點電極(16_{y1}')；導電連接部(18)，設在與該焊接點電極分離之位置；和佈線(20)，用來電連接焊接點電極和導電連接部。另外一方面，半導體晶片具有與電路基板之焊接點電極對應之焊接點電極(32_{y1})。另外，電路基板之焊接點電極和半導體晶片之焊接電極以合接線(34)進行電連接。

英文發明摘要 (發明之名稱：SEMICONDUCTOR DEVICE AND ITS WIRING METHOD)

The object of the present invention is to provide a semiconductor device and its wiring method, which allow the connection pads on the semiconductor chips to be connected with any of the electrical connecting portions on the circuit board, which not subject to the restrictions imposed by the wire bonding.

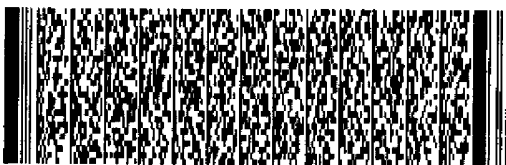
A semiconductor device mounted on a mother board has a circuit board to be positioned on the mother board and a semiconductor chip positioned on the



四、中文發明摘要 (發明之名稱：半導體裝置及其佈線方法)

英文發明摘要 (發明之名稱：SEMICONDUCTOR DEVICE AND ITS WIRING METHOD)

circuit board. The circuit board has a connection pad, a relay pad spaced away from the connection pad, and a wire connecting between the connection pad and the relay pad on a surface of the circuit board supporting the semiconductor chip. Also, the semiconductor chip has a connection pad corresponding to the connection pad formed on the circuit board. Further, the connection pad on the circuit board and the connection pad on the semiconductor chip are electrically connected to



四、中文發明摘要 (發明之名稱：半導體裝置及其佈線方法)

英文發明摘要 (發明之名稱：SEMICONDUCTOR DEVICE AND ITS WIRING METHOD)

each other through a bonding wire.



六、申請專利範圍

1. 一種半導體裝置，組裝在母基板上，其特徵是：

具有被配置在上述之母基板上之電路基板，和被配置在上述之電路基板上之半導體晶片；

(a) 上述之電路基板在用以支持上述半導體晶片之表面上具有：焊接點電極；中繼電極，設在與該焊接點電極分離之位置；和佈線，用來電連接上述之焊接點電極和中繼電極；

(b) 上述之半導體晶片具有與上述電路基板之焊接點電極對應之焊接點電極；和

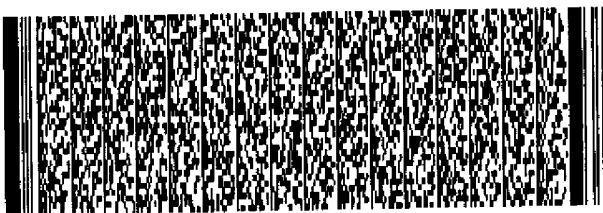
(c) 上述之電路基板之焊接點電極和上述之半導體晶片之焊接點電極利用合接線進行電連接。

2. 如申請專利範圍第1項之半導體裝置，其中用以連接上述之電路基板之焊接點電極和中繼電極之佈線是與上述之焊接點電極和中繼電極一起印刷在上述之電路基板上之佈線。

3. 如申請專利範圍第1項之半導體裝置，其中用以連接上述之電路基板之焊接點電極和中繼電極之佈線是合接線。

4. 一種佈線方法，在具有被配置在母基板上之電路基板，和被配置在上述電路基板上之半導體晶片之半導體裝置中，用來電連接上述之電路基板和半導體晶片，其特徵是所包含之步驟有：

(a) 準備電路基板，該電路基板具有：中繼電極；焊接點電極，設在與上述之中繼電極分離之位置；和佈線，用來



六、申請專利範圍

電連接上述之中繼電極和上述之焊接點電極；和

(b) 利用合接線電連接上述之電路基板之中繼電極和設在上述之半導體晶片之焊接點電極。

5. 一種半導體裝置，其特徵是具有第1半導體晶片和被配置在該第1半導體晶片上之第2半導體晶片，設在第1半導體晶片上之焊接點電極和設在第2半導體晶片上之焊接點電極產生電連接。

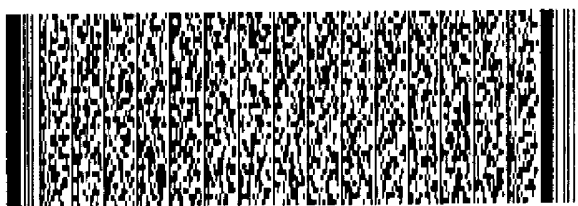
6. 如申請專利範圍第5項之半導體裝置，其中上述之第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極以合接線連接。

7. 如申請專利範圍第5項之半導體裝置，其中上述之第1半導體晶片之焊接點電極被配置在該第1半導體晶片之與第2半導體晶片面對之區域，上述之第2半導體晶片之焊接點電極被配置在該第1半導體晶片之與第2半導體晶片面對之區域，上述之第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極經由導電構件進行連接。

8. 一種佈線方法，其特徵是在第1半導體晶片之上配置第2半導體晶片，電連接設在第1半導體晶片上之焊接點電極和設在第2半導體晶片上之焊接點電極。

9. 如申請專利範圍第8項之佈線方法，其中以合接線連接上述之第1半導體晶片之焊接點電極和第2半導體晶片之焊接點電極。

10. 如申請專利範圍第8項之佈線方法，其中將上述之第1半導體晶片之焊接點電極配置在該第1半導體晶片之與第



六、申請專利範圍

2 半導體晶片面對之區域，將上述之第2 半導體晶片之焊接點電極配置在該第1 半導體晶片之與第2 半導體晶片面對之區域，經由導電構件電連接上述之第1 半導體晶片之焊接點電極和第2 半導體晶片之焊接點電極。

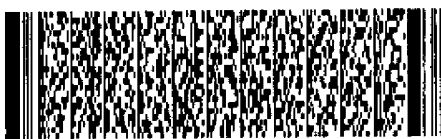


圖 2

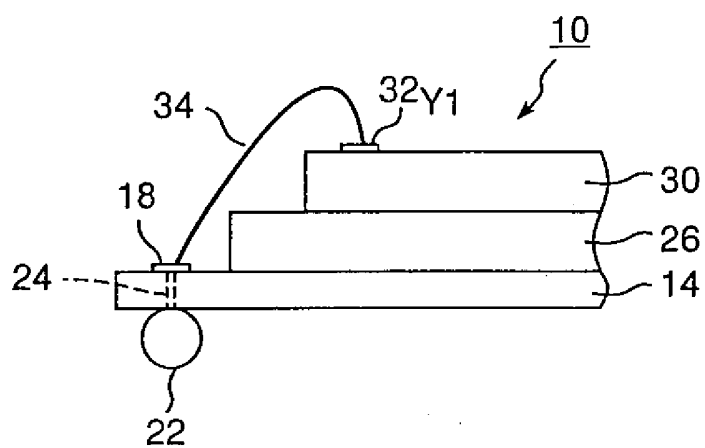


圖 3

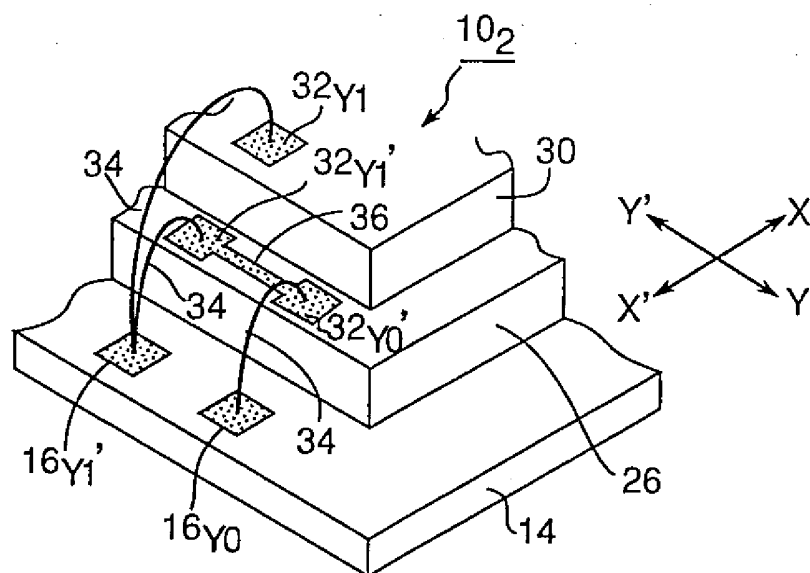


圖 4

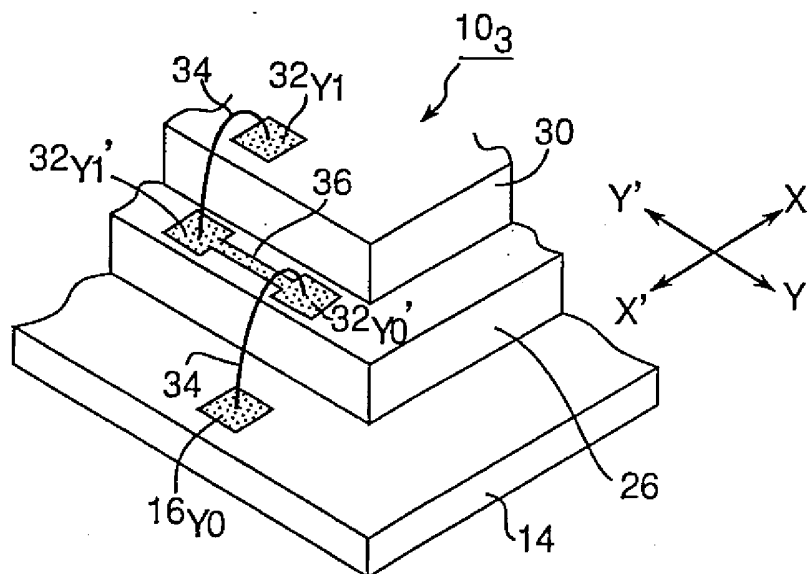


圖 5

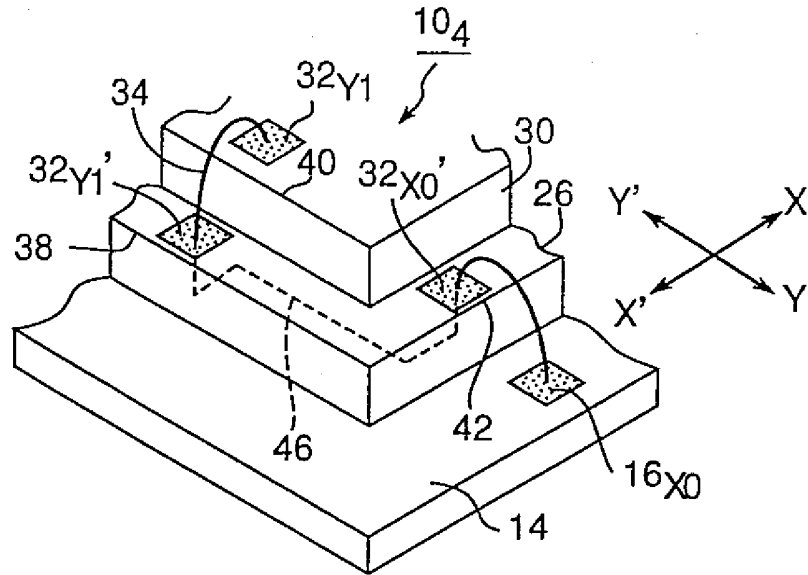


圖 6

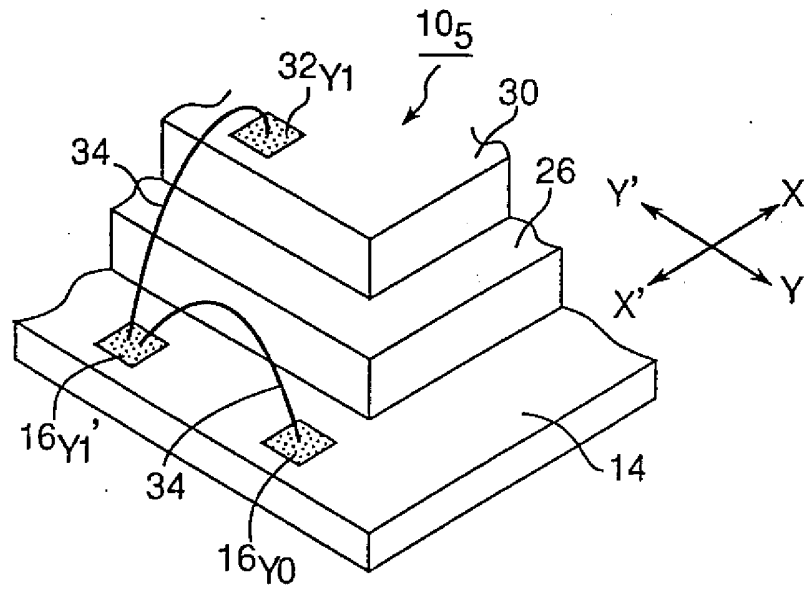
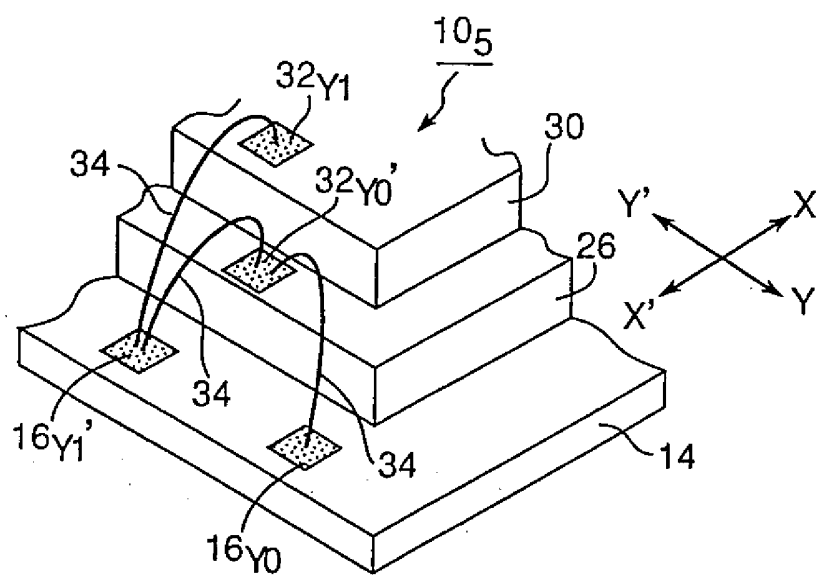


圖 7





8

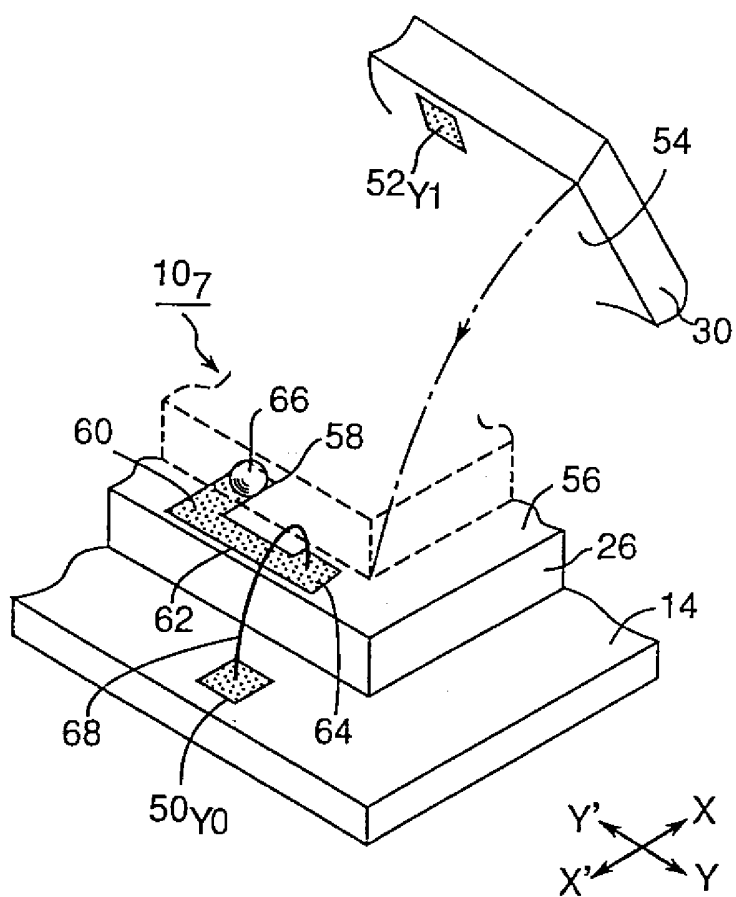


圖 9

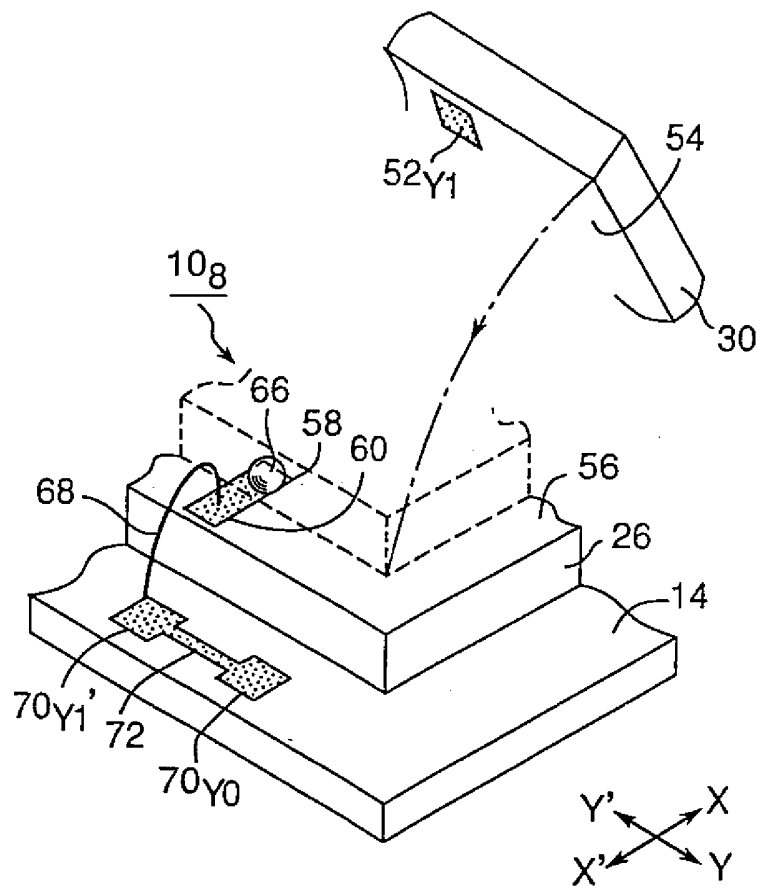


圖 10

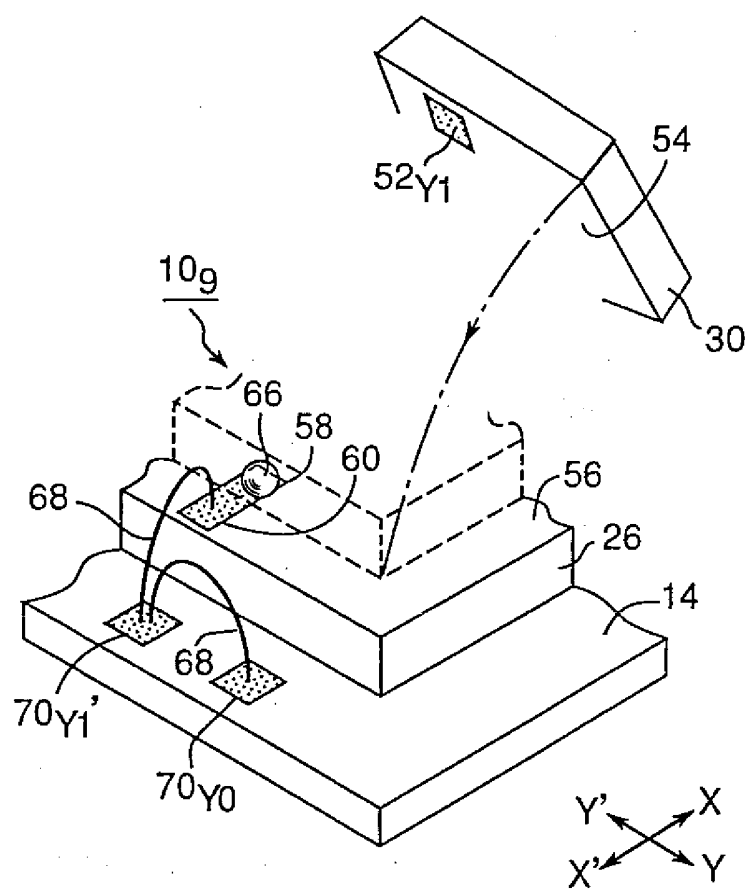


圖 11

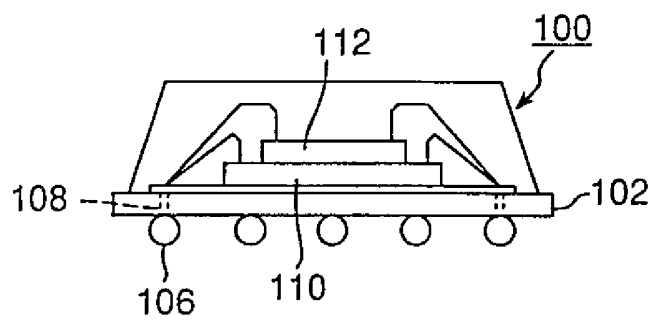


圖 12

