



## (12) 发明专利

(10) 授权公告号 CN 101421850 B

(45) 授权公告日 2010. 10. 13

(21) 申请号 200580008478. 8

H01L 27/12(2006. 01)

(22) 申请日 2005. 03. 18

H01L 21/336(2006. 01)

(30) 优先权数据

H01L 21/8234(2006. 01)

10/708, 674 2004. 03. 18 US

H01L 21/84(2006. 01)

(85) PCT申请进入国家阶段日

(56) 对比文件

2006. 09. 15

US 2004/0036127 A1, 2004. 02. 26, 附图 7A-7B、说明书第 [0058]-[0064] 段 ;附图 5 ;附图 2A-2B、说明书第 [0007] 段 .

(86) PCT申请的申请数据

US 6413802 B1, 2002. 07. 02, 全文 .

PCT/US2005/008940 2005. 03. 18

US 2004/0048424 A1, 2004. 03. 11, 全文 .

(87) PCT申请的公布数据

W02005/089440 EN 2005. 09. 29

审查员 季茂源

(73) 专利权人 国际商业机器公司

地址 美国纽约

(72) 发明人 W·F·小克拉克 E·J·诺瓦克

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 于静 刘瑞东

(51) Int. Cl.

H01L 29/423(2006. 01)

H01L 29/78(2006. 01)

H01L 27/088(2006. 01)

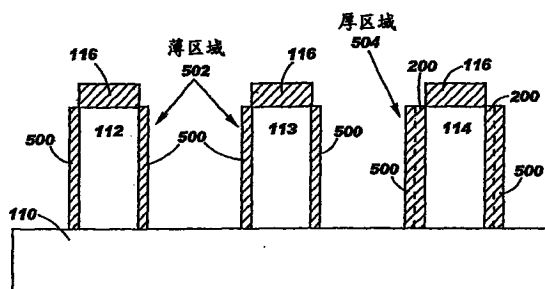
权利要求书 3 页 说明书 3 页 附图 5 页

(54) 发明名称

多介质 FINFET 结构和方法

(57) 摘要

本发明公开了用于鳍片型场效应晶体管 (FinFET) 结构的方法和结构,所述 FinFET 结构具有覆盖从衬底 (110) 延伸的鳍片 (112, 113, 114) 的不同厚度的栅极介质 (502, 504)。这些鳍片具有中心沟道区,以及在沟道区的相反侧的源极 (60) 和漏极 (62) 区。较厚的栅极介质 (504) 可以包括多个介质层 (200, 500),而较薄的栅极介质 (502) 可以包括较少介质层 (200)。在鳍片上可以设置包括与栅极介质不同的材料的覆层 (116)。



1. 一种鳍片型场效应晶体管结构,包括:

衬底;

鳍片,从所述衬底延伸;以及

栅极介质,覆盖所述鳍片,

其中所述栅极介质具有不同的厚度;

其中所述鳍片用于在所述衬底上的不同类型的晶体管,以及其中一种类型的晶体管包括具有第一厚度的栅极介质,而第二类型的晶体管包括具有与所述第一厚度不同的第二厚度的栅极介质。

2. 根据权利要求1的鳍片型场效应晶体管结构,其中所述鳍片用于多鳍片晶体管。

3. 根据权利要求1的鳍片型场效应晶体管结构,其中较厚栅极介质包括多个介质层,而较薄栅极介质包括较少介质层。

4. 根据权利要求1的鳍片型场效应晶体管结构,还包括在所述鳍片上的覆层。

5. 根据权利要求4的鳍片型场效应晶体管结构,其中所述覆层包括与所述栅极介质不同的材料。

6. 一种鳍片型场效应晶体管结构,包括:

衬底;

鳍片,从所述衬底延伸,其中所述鳍片包括中心沟道区以及在所述沟道区相反侧的源极和漏极区;以及

栅极介质,覆盖所述鳍片的沟道区,

其中所述栅极介质和所述鳍片具有不同的厚度;

其中所述鳍片用于在所述衬底上的不同类型的晶体管,以及其中一种类型的晶体管包括具有第一厚度的栅极介质,而第二类型的晶体管包括具有与所述第一厚度不同的第二厚度的栅极介质。

7. 根据权利要求6的鳍片型场效应晶体管结构,其中所述鳍片用于多鳍片晶体管。

8. 根据权利要求6的鳍片型场效应晶体管结构,其中较厚栅极介质包括多个介质层,而较薄栅极介质包括较少介质层。

9. 根据权利要求6的鳍片型场效应晶体管结构,还包括在所述鳍片上的覆层。

10. 根据权利要求9的鳍片型场效应晶体管结构,其中所述覆层包括与所述栅极介质不同的材料。

11. 一种鳍片型场效应晶体管结构,包括:

衬底;

鳍片,从所述衬底延伸;以及

栅极介质,覆盖所述鳍片,

其中所述鳍片用于在所述衬底上的不同类型的晶体管,以及其中第一类型的晶体管包括具有第一厚度的栅极介质,而第二类型的晶体管包括具有与所述第一厚度不同的第二厚度的栅极介质。

12. 根据权利要求11的鳍片型场效应晶体管结构,其中所述鳍片用于多鳍片晶体管。

13. 根据权利要求11的鳍片型场效应晶体管结构,其中较厚栅极介质包括多个介质层,而较薄栅极介质包括较少介质层。

14. 根据权利要求 11 的鳍片型场效应晶体管结构,还包括在所述鳍片上的覆层。

15. 根据权利要求 14 的鳍片型场效应晶体管结构,其中所述覆层包括与所述栅极介质不同的材料。

16. 一种形成鳍片型场效应晶体管结构的方法,所述方法包括:

在衬底上构图鳍片;

在所述鳍片上形成第一栅极介质;

利用掩膜保护第一鳍片;

从未保护的所述第二鳍片除去所述第一栅极介质;

从所述第一鳍片除去所述掩膜;以及

在所述第二鳍片上和覆盖所述第一鳍片的所述第一栅极介质上形成附加栅极介质,以与所述第二鳍片比较时在所述第一鳍片上形成不同厚度的栅极介质。

17. 根据权利要求 16 的方法,还包括在所述衬底上的不同类型的晶体管中利用所述鳍片,其中一种类型的晶体管包括具有第一厚度的栅极介质,而第二类型的晶体管包括具有与所述第一厚度不同的第二厚度的栅极介质。

18. 根据权利要求 16 的方法,还包括利用所述鳍片形成多鳍片晶体管中的鳍片。

19. 根据权利要求 16 的方法,其中形成附加栅极介质的所述工艺在所述第一鳍片上形成多个介质层,并在所述第二鳍片上只形成所述附加栅极介质。

20. 根据权利要求 16 的方法,其中构图所述鳍片的所述工艺在所述鳍片上形成覆层。

21. 根据权利要求 20 的方法,其中所述覆层包括与所述栅极介质不同的材料。

22. 一种形成鳍片型场效应晶体管结构的方法,所述方法包括:

在衬底上构图鳍片;

在所述鳍片上形成第一栅极介质;

利用掩膜保护第一鳍片;

从未保护的所述第二鳍片除去所述第一栅极介质;

从所述第一鳍片除去所述掩膜;

在所述第二鳍片上和覆盖所述第一鳍片的所述第一栅极介质上形成附加栅极介质,以与所述第二鳍片比较时在所述第一鳍片上形成不同厚度的栅极介质,并形成不同鳍片厚度;

掺杂所述鳍片的端部以形成由所述鳍片的中心沟道区分开的源极和漏极区;以及在所述沟道区上形成栅极导体,其中所述栅极介质将所述沟道区与所述栅极导体隔离。

23. 根据权利要求 22 的方法,还包括在所述衬底上的不同类型的晶体管中利用所述鳍片,其中一种类型的晶体管包括具有第一厚度的栅极介质,而第二类型的晶体管包括具有与所述第一厚度不同的第二厚度的栅极介质。

24. 根据权利要求 22 的方法,还包括利用所述鳍片形成多鳍片晶体管中的鳍片。

25. 根据权利要求 22 的方法,其中形成附加栅极介质的所述工艺在所述第一鳍片上形成多个介质层,而在所述第二鳍片上只形成所述附加栅极介质。

26. 根据权利要求 22 的方法,其中构图所述鳍片的所述工艺在所述鳍片上形成覆层。

27. 根据权利要求 26 的方法,其中所述覆层包括与所述栅极介质不同的材料。

28. 一种形成鳍片型场效应晶体管结构的方法,所述方法包括:

在衬底上构图鳍片;

在所述鳍片上形成第一栅极介质;

利用掩膜保护第一鳍片;

从未保护的所述第二鳍片除去所述第一栅极介质;

从所述第一鳍片除去所述掩膜;

在所述第二鳍片上和覆盖所述第一鳍片的所述第一栅极介质上形成附加栅极介质,以与所述第二鳍片比较时在所述第一鳍片上形成不同厚度的栅极介质;

在所述衬底上的不同类型的晶体管中利用所述鳍片,其中一种类型的晶体管包括具有第一厚度的栅极介质,而第二类型的晶体管包括具有与所述第一厚度不同的第二厚度的栅极介质。

29. 根据权利要求 28 的方法,还包括利用所述鳍片形成多鳍片晶体管中的鳍片。

30. 根据权利要求 28 的方法,其中形成附加栅极介质的所述工艺在所述第一鳍片上形成多个介质层,而在所述第二鳍片上只形成所述附加栅极介质。

31. 根据权利要求 28 的方法,其中构图所述鳍片的工艺在所述鳍片上形成覆层。

32. 根据权利要求 31 的方法,其中所述覆层包括与所述栅极介质不同的材料。

## 多介质 FinFET 结构和方法

### 技术领域

[0001] 本发明通常涉及鳍片型场效应晶体管 (FinFET), 更具体地说, 涉及包括多个栅极介质厚度的改进的 FinFET 结构。

### 背景技术

[0002] 随着减小晶体管尺寸的需求继续, 新的以及更小类型的晶体管被制造出来。晶体管技术里一个最近的热点就是被称为 FinFET 的鳍片型场效应晶体管的引入。Hu 等人的美国专利 6, 413, 802 (以后称作“Hu 专利”), 这里通过参考引入其内容, 公开了包括沿其中心具有沟道的中心鳍片和 In 鳍片结构端部的源极和漏极的 FinFET 结构。栅极导体覆盖沟道部分。

[0003] 当 FinFET 结构减小基于晶体管器件的尺寸时, 它对于继续改进 FinFET 仍然重要。下文中描述的本发明提供了改进 FinFET 性能的方法和结构。

### 发明内容

[0004] 本发明提供了形成鳍片型场效应晶体管 (FinFET) 的方法, 该方法首先在衬底上构图鳍片并在鳍片上形成第一栅极介质。然后, 本发明使用掩膜保护第一鳍片并从未保护的第二个鳍片除去第一栅极介质。从第一个鳍片除去掩膜后, 本发明在第二个鳍片上和 In 覆盖第一个鳍片的第一栅极介质上形成附加栅极介质。这与第二个鳍片比较时会在第一个鳍片上形成不同厚度的栅极介质。该工艺还会在第一个鳍片上形成多个介质层并在第二个鳍片上只形成附加栅极介质。

[0005] 用于完成 FinFET 结构的工艺步骤包括掺杂鳍片的端部以形成由鳍片的中心沟道区分开源极和漏极区, 和在沟道区上形成栅极导体。栅极介质将沟道区与栅极导体隔离。

[0006] 本发明可以在衬底上的不同类型晶体管中利用鳍片。在这种情况下, 一种类型的晶体管将包括具有第一厚度的栅极介质, 而第二类型的晶体管将包括具有与第一厚度不同的第二厚度的栅极介质。同样, 本发明可以在多鳍片晶体管中利用鳍片。

[0007] 本工艺制造了具有覆盖从衬底延伸的鳍片的不同厚度的栅极介质的鳍片型场效应晶体管 (FinFET) 结构。这些鳍片具有中心沟道区和 In 沟道区相反侧的源极和漏极区。同样, 较厚的栅极介质可以包括多个介质层, 而较薄的栅极介质包括较少介质层。可以在鳍片上设置包括与栅极介质不同的材料的覆层。

[0008] 在电路区域 (核心, I/O, 电容器等) 的独立区上使用不同电压范围需要不同介质厚度, 以优化器件性能和可靠性。本发明提出了一种多个厚度介质 FinFET 结构和方法, 以将其应用到未来技术中。本发明在 FinFET 设计中使用多个栅极介质对器件性能 / 可靠性进行优化, 并使用制造它们的方法。通过使用多个介质设计, 本发明避免与设计用于将器件电场保持在较薄介质强加限制内的复杂层叠方案有关的密度和性能的损失。本发明还扩展了 FinFET 缩放的能力。

[0009] 本发明的这些和其他方面和目的通过与下列描述和附图一起考虑将会很好地意

识到和理解。然而,可以理解,当指出本发明的优选实施例和其中众多独特细节时,下列描述以举例而不是限制的形式给出。在不脱离本发明的精神的前提下在本发明范围内也许可以做许多变化和修改,本发明包括所有这些修改。

## 附图说明

[0010] 通过下列参考附图的详细介绍可以更好地理解本发明,其中:

[0011] 图 1 是部分完成的 FinFET 结构的示意图;

[0012] 图 2 是部分完成的 FinFET 结构的示意图;

[0013] 图 3 是部分完成的 FinFET 结构的示意图;

[0014] 图 4 是部分完成的 FinFET 结构的示意图;

[0015] 图 5 是部分完成的 FinFET 结构的示意图;

[0016] 图 6 是部分完成的 FinFET 结构的示意图;

[0017] 图 7 是部分完成的 FinFET 结构的示意图;以及

[0018] 图 8 是示出本发明的优选方法的流程图。

## 具体实施方式

[0019] 参考在附图中示出并在下面描述中详细介绍的非限制性实施例,更完全地解释本发明及其各种特征和优势。注意到附图中示出的特征并没有按比例画出。为了不使本发明晦涩,省略了对公知元件和工艺技术的描述。这里使用的实例仅为了帮助理解实践本发明的方法,并进一步使本领域的技术人员能够实践本发明。因此,这些实例不应该被认为是限制本发明的范围。

[0020] 如图 5 所示,本发明的一个实施例提供了鳍片型场效应晶体管 (FinFET) 结构,所述结构具有覆盖从衬底 110 延伸的鳍片 112-114 的不同厚度的栅极介质 502, 504。较厚栅极介质 504 包括多个介质层 (200 和 500), 而较薄栅极介质 502 包括较少介质层 (只有 500)。此外,当与其他鳍片 112, 113 比较时,因为附加介质氧化物 200 处理消耗了鳍片 114 更多的鳍片宽度,具有附加介质层 200 的鳍片 114 将会较小 (更窄)。包括与栅极介质不同的材料的覆层 116 可以被置于鳍片 112-114 上。如图 6 所示,鳍片 66 具有被栅极导体 64 覆盖的中心沟道区,在沟道区的相反侧的源极 60 和漏极 62 区。

[0021] 图 1-5 示出了用于形成本发明结构的一种示例性方法。更具体地说,图 1 示出了在衬底 110 上构图的鳍片 112-114 和覆层 116。图 2 示出了在鳍片 112-114 上生长的第一栅极介质 200。接着,本发明使用掩膜 300 保护第一鳍片 114, 如图 3 所示。在图 4 中,本发明从未保护的第三鳍片 112, 113 除去第一栅极介质。从第一鳍片除去掩膜后 (如图 5 所示), 本发明在第二鳍片 112, 113 和覆盖第一鳍片 114 的第一栅极介质 200 上形成附加栅极介质 500。同样,当与在鳍片 112, 113 上执行的单介质氧化物 500 处理比较时,因为双介质氧化物 200, 500 处理消耗了鳍片 114 的更多鳍片宽度,具有附加介质层 200 的鳍片 114 将会较小 (更窄)。

[0022] 当与在第二鳍片 112, 113 上的介质 502 的厚度比较时,这会在第一鳍片 114 上形成不同厚度的栅极介质 504 (以及不同宽度鳍片)。该工艺还会在第一鳍片 114 上形成多个介质层 200, 500, 而在第二鳍片上只形成附加栅极介质 500。

[0023] 如图 6 和 7 所示,使用如在 Hu 专利中描述的附加工艺步骤完成 FinFET 结构。例如,鳍片 66 的端部被掺杂以形成由中心沟道区分开的源极 60 和漏极 62 区。在鳍片 66 的沟道区上形成栅极导体 64。栅极介质 200,500 将沟道区与栅极导体 64 隔离。

[0024] 尽管在附图中示出了有限数量的 FinFET 的类型,本领域的技术人员会很容易理解本发明可以在衬底上的很多不同类型晶体管中使用鳍片。例如,本发明可以在同一衬底上形成互补晶体管,或者可以在衬底的不同区域上形成具有不同电压要求的晶体管。因此,在这些情况下,某些类型晶体管可以包括具有第一厚度的栅极介质,而其他类型晶体管可以包括具有第二厚度的栅极介质。同样,本发明可以在多鳍片晶体管中使用鳍片。还有,本领域的技术人员会很清楚地理解本发明并不只限于栅极介质的两种不同厚度。相反,可以通过简单重复在图 3-5 中显示的掩蔽和沉积工艺形成任何数量的栅极介质厚度。

[0025] 图 8 以流程图的形式示出了本发明的方法。更具体地说,在项 800 中,本发明在衬底上构图鳍片,以及在项 802 中,本发明在鳍片上形成第一栅极介质。接着,本发明使用掩膜保护第一鳍片 (804) 并从未保护的鳍片除去第一栅极介质 806。从第一鳍片除去掩膜后,本发明在第二鳍片和覆盖第一鳍片的第一栅极介质上形成附加栅极介质 808。当与第二鳍片比较时,这在第一鳍片上形成不同厚度的栅极介质。例如,一个栅极介质的厚度可以是另一个栅极介质厚度的两倍。该工艺还会在第一鳍片上形成多个介质层,并在第二鳍片上只形成附加栅极介质。在一组 FIN 上形成 n 层,在另一组上形成 n-1 层,在第三组上形成 n-2 层等,所以该工艺可重复并很灵活。用来完成 FinFET 结构的工艺步骤包括掺杂鳍片端部以形成由鳍片的中心沟道区分开的源极和漏极区 810,并在沟道区上形成栅极导体 812。

[0026] 另外,尽管上述讨论了一种方法,该方法的变形也包括在本发明中。例如,图 4 示出了从所选鳍片除去第一栅极介质 200,本发明工艺可以代替选择性延迟在一组 FIN (112 和 113) 中的氧化物生长 (例如通过 N<sub>2</sub> 注入鳍片侧壁),然后执行可以在 112/113 上形成第一厚度和在 114 上形成第二厚度 (较厚鳍片) 的单氧化。本发明的另一个方面是在生长层 200 和保护 FIN 114 后,本发明蚀刻掉在 FIN 112-113 上的层 200。这在生长阶段生长氧化物 (200) 消耗硅时具有减薄 112 和 113 的主体的效应。在层 500 生长后 112 和 113 的鳍片主体比 114 薄,其在正确的方向上被缩放,例如对于较高电压希望具有较厚的氧化物和较厚的 FIN 主体。

[0027] 另外,可以使用合适用作栅极介质的任何类型的介质,包括氧化物,氮化物,玻璃,硅树脂,或任何高 K 介质类型等。本领域的技术人员会理解附加的相似方法可以在本发明精神和范围内使用。

[0028] 在电路区域 (核心, I/O, 电容器等) 的独立区上使用不同电压范围需要不同介质厚度,以优化器件性能和可靠性。本发明公开了一种多厚度介质 FinFET 结构和方法,以将其应用到未来技术中。本发明在 FinFET 设计中使用多个栅极介质对器件性能 / 可靠性进行优化,并使用制造它们的方法。通过使用多个介质设计,本发明避免了与设计用于将器件电场保持在较薄介质强加限制内的复杂层叠方案有关的密度和性能的损失。本发明还扩展了 FinFET 缩放的能力。

[0029] 尽管根据优选实施例描述了本发明,本领域的技术人员将认识到本发明可以在所附权利要求书的精神和范围内通过修改实践。

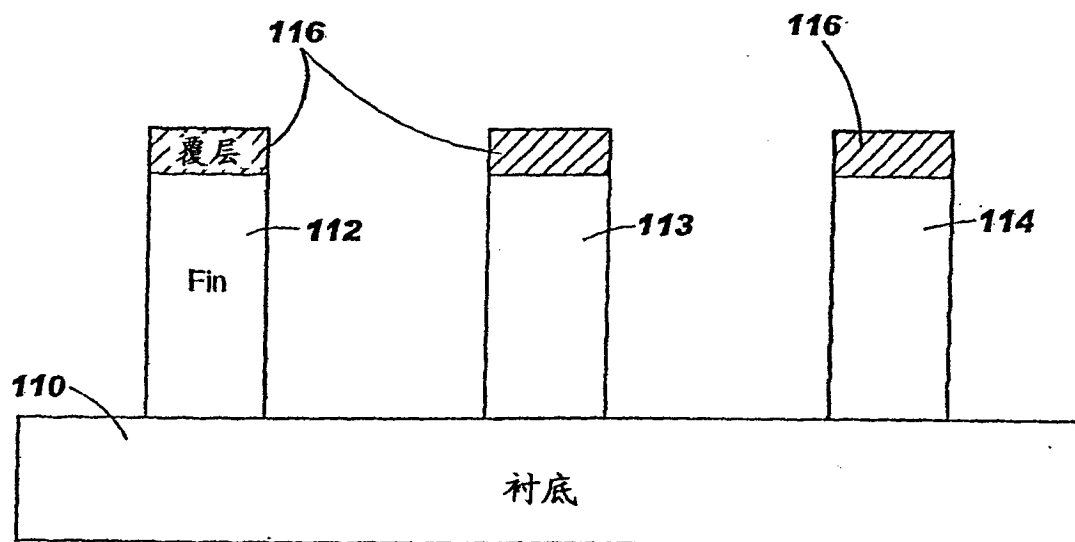


图 1

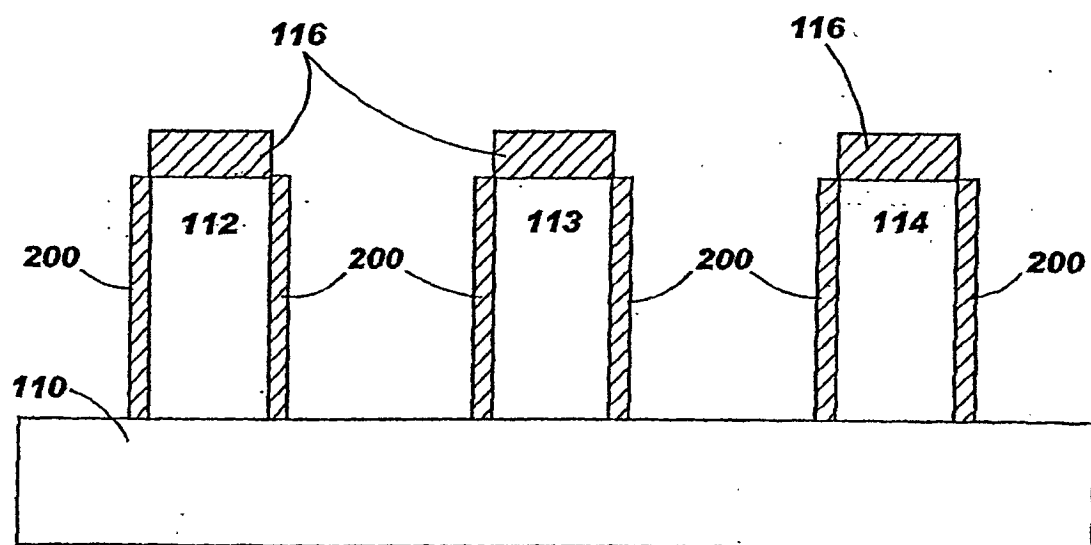


图 2

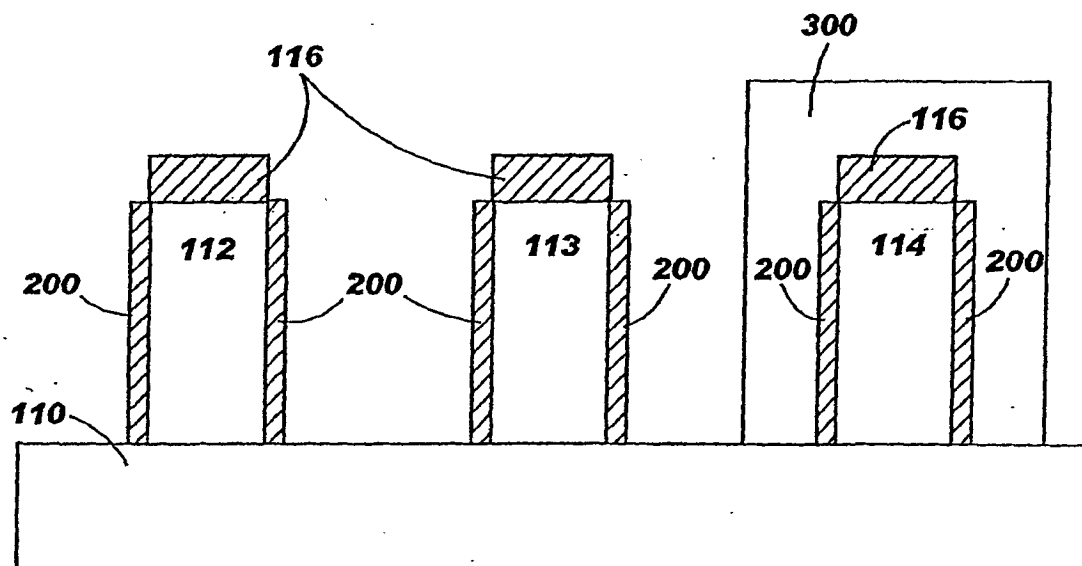


图 3

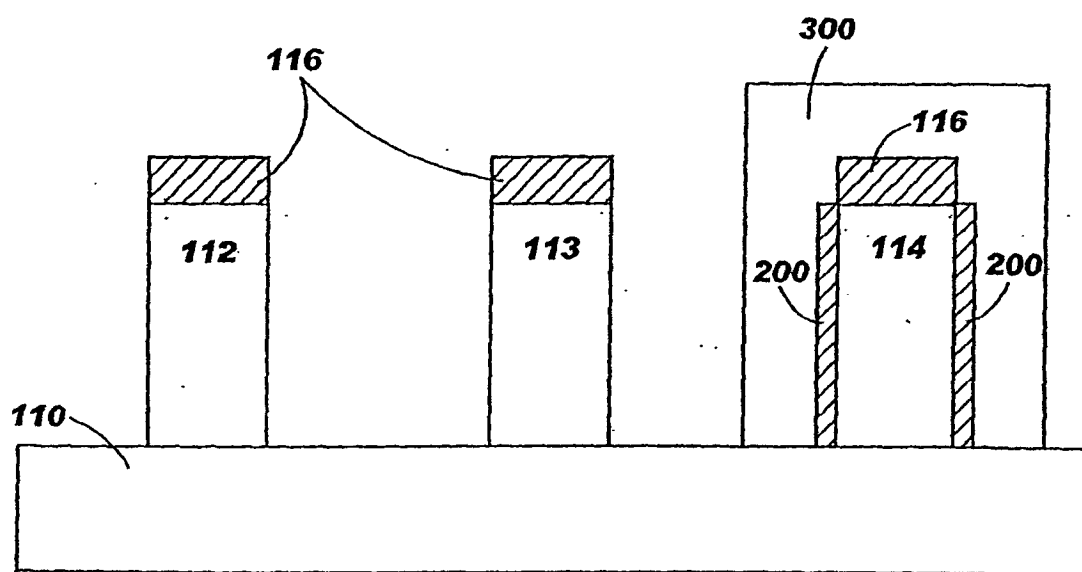


图 4

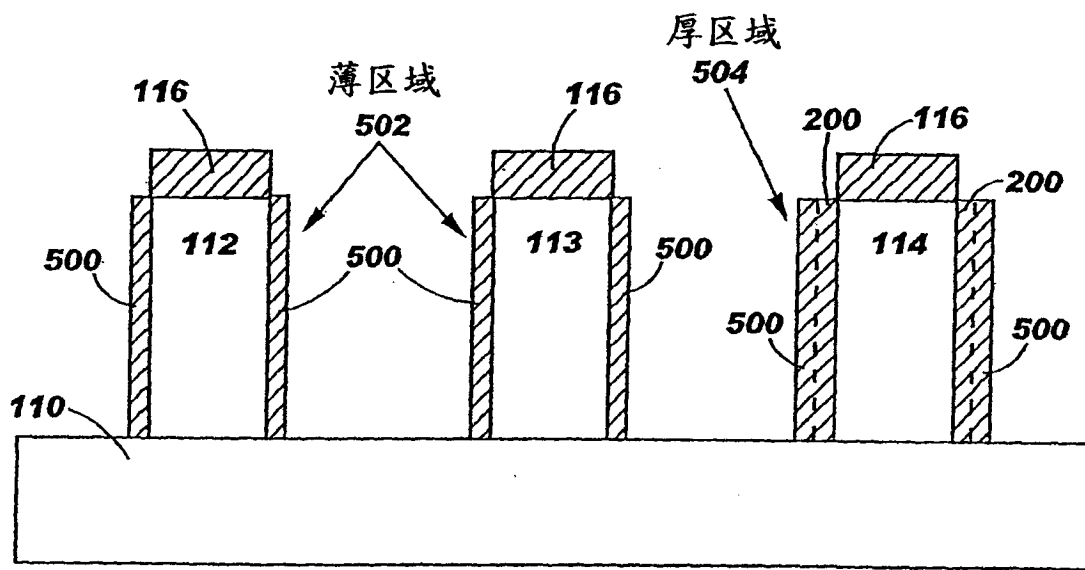


图 5

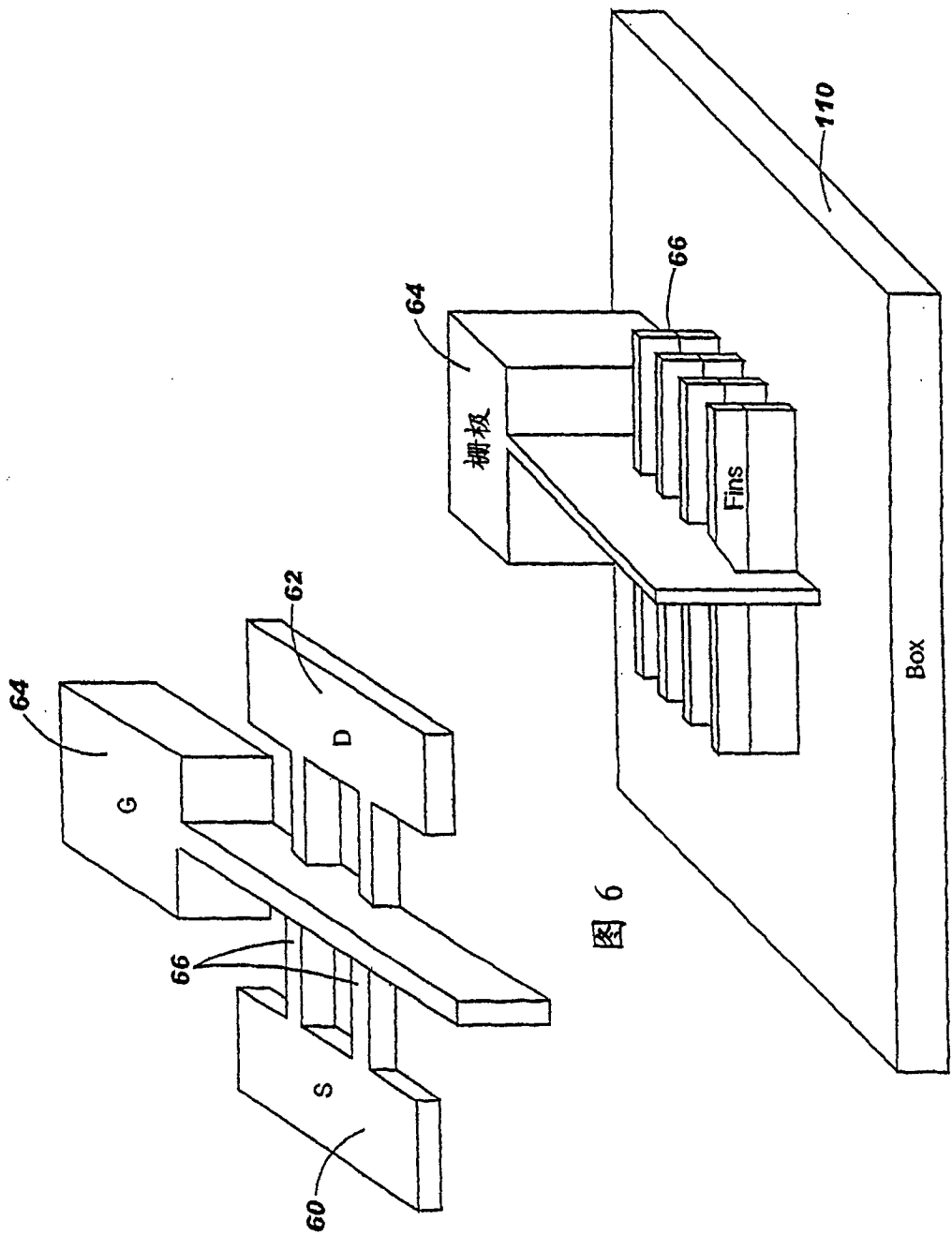


图 7

图 6

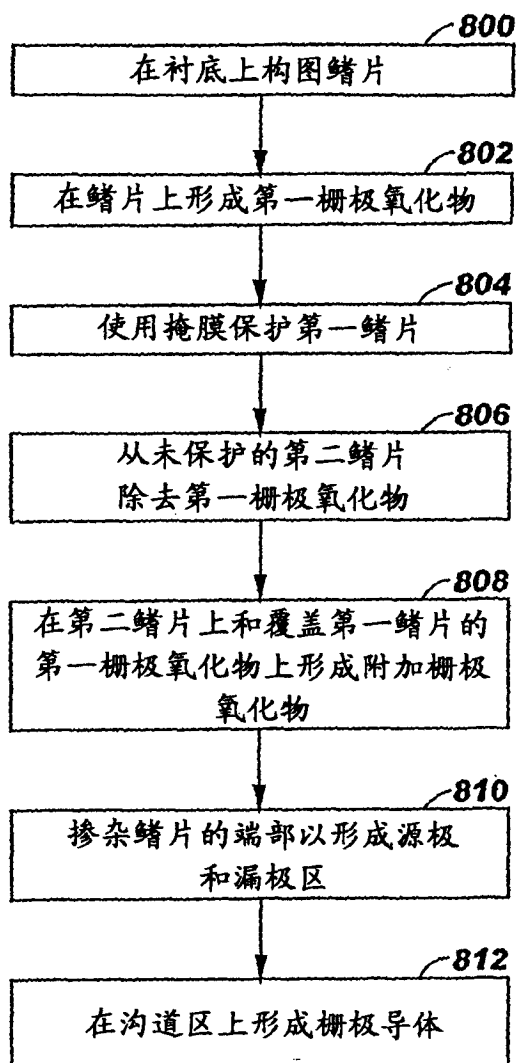


图 8