

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年3月17日(2005.3.17)

【公開番号】特開2000-156476(P2000-156476A)

【公開日】平成12年6月6日(2000.6.6)

【出願番号】特願平10-251511

【国際特許分類第7版】

H 01 L 27/108

H 01 L 21/8242

【F I】

H 01 L 27/10 6 2 1 C

【手続補正書】

【提出日】平成16年4月23日(2004.4.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置の製造方法

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

(a) 半導体からなる基板または半導体層をその表面に有する基板の主面上に第1絶縁膜を堆積し、前記第1絶縁膜に溝を形成する工程、

(b) 前記溝の内面を含む前記第1絶縁膜上に第4非晶質シリコン膜を堆積する工程、

(c) 前記第4非晶質シリコン膜の表面にシリコン結晶核を形成する工程、

(d) 前記基板を熱処理し、前記第4非晶質シリコン膜をシリコンの粒状結晶に成長させる工程、

(e) 前記粒状結晶上に第1多結晶シリコン膜を形成する工程、

(f) 前記溝を埋め込む第2絶縁膜を形成する工程、

(g) 前記第2絶縁膜および前記溝以外の前記第1絶縁膜上の前記第1多結晶シリコン膜および粒状結晶を除去し、前記溝内に前記粒状結晶および第1多結晶シリコン膜を残存させる工程、

を含むことを特徴とする半導体装置の製造方法。

【請求項2】

請求項1記載の半導体装置の製造方法であって、

前記(a)工程の後、前記溝内に、第2多結晶シリコン膜または第6非晶質シリコン膜を形成することを特徴とする半導体装置の製造方法。

【請求項3】

請求項1記載の半導体装置の製造方法であって、

前記第2多結晶シリコン膜または第6非晶質シリコン膜を形成した後、その表面に阻害物を形成することを特徴とする半導体装置の製造方法。

【請求項4】

請求項3に記載の半導体装置の製造方法であって、

前記阻害物は、シリコン酸化物またはシリコン酸化膜であることを特徴とする半導体装置の製造方法。

【請求項 5】

請求項4記載の半導体装置の製造方法であって、

前記シリコン酸化物またはシリコン酸化膜は、前記第2多結晶シリコン膜または第6非晶質シリコン膜の表面を酸素を含有する雰囲気に暴露することにより形成することを特徴とする半導体装置の製造方法。

【請求項 6】

請求項1～5の何れか一項に記載の半導体装置の製造方法であって、

前記第1多結晶シリコン膜の膜厚は、20nm以上、100nm以下であり、前記第1多結晶シリコン膜に含まれる不純物の濃度は、 1×10^{20} atoms/cm³以上、 1×10^{22} atoms/cm³以下であることを特徴とする半導体装置の製造方法。

【請求項 7】

請求項1～6の何れか一項に記載の半導体装置の製造方法であって、

前記第4非晶質シリコン膜の膜厚は20nm以上であり、前記第4非晶質シリコン膜に含まれる不純物の濃度は、 5×10^{20} atoms/cm³以下であることを特徴とする半導体装置の製造方法。

【請求項 8】

(a) 半導体からなる基板または半導体層をその表面に有する基板の主面上に第1絶縁膜を堆積し、前記第1絶縁膜に溝を形成する工程、

(b) 前記溝の内面を含む前記第1絶縁膜上に第1非晶質シリコン膜を堆積する工程、

(c) 前記第1非晶質シリコン膜の上に阻害物を形成する工程、

(d) 前記第1非晶質シリコン膜の表面に前記第1非晶質シリコン膜より不純物濃度が高い第2非晶質シリコン膜を形成する工程、

(e) 前記第2非晶質シリコン膜が形成された溝を第2絶縁膜で埋める工程、

(f) 前記溝内の第2絶縁膜をのぞいた前記第1絶縁膜上の前記第1および第2非晶質シリコン膜を除去して前記溝内に前記第1および第2非晶質シリコン膜を残す工程、

(g) 前記第2非晶質シリコン膜上にシリコン結晶核を形成する工程、

(h) 前記基板を熱処理し、前記第2非晶質シリコン膜をシリコンの粒状結晶に成長させる工程、

を含むことを特徴とする半導体装置の製造方法。

【請求項 9】

請求項8に記載の半導体装置の製造方法であって、

前記第1非晶質シリコン膜の膜厚は、20nm以上、100nm以下であり、

前記第1非晶質シリコン膜に含まれる不純物の濃度は、 1×10^{20} atoms/cm³以上、 1×10^{22} atoms/cm³以下であることを特徴とする半導体装置の製造方法。

【請求項 10】

請求項8に記載の半導体装置の製造方法であって、

前記第2非晶質シリコン膜の膜厚は20nm以上であり、前記第2非晶質シリコン膜に含まれる不純物の濃度は、 5×10^{20} atoms/cm³以下であることを特徴とする半導体装置の製造方法。

【請求項 11】

(a) 半導体からなる基板または半導体層をその表面に有する基板の主面上に第1絶縁膜を堆積し、前記第1絶縁膜に溝を形成する工程、

(b) 前記溝の内面を含む前記第1絶縁膜上に導電膜を堆積する工程、

(c) 前記導電膜の表面に前記導電膜より不純物濃度が高い第3非晶質シリコン膜を形成する工程、

(d) 前記第3非晶質シリコン膜が形成された溝を第2絶縁膜で埋める工程、

(e) 前記溝内の第2絶縁膜をのぞいた前記第1絶縁膜上の前記導電膜および第3非晶質シリコン膜を除去して前記溝内に前記導電膜および第3非晶質シリコン膜を残す工程、

(f) 前記第3非晶質シリコン膜上にシリコン結晶核を形成する工程、

(g) 前記基板を熱処理し、前記第3非晶質シリコン膜をシリコンの粒状結晶に成長させる工程、

を含むことを特徴とする半導体装置の製造方法。

【請求項12】

請求項11記載の半導体装置の製造方法であって、

前記導電膜はポリシリコン膜、金属シリサイド膜、ポリシリコンと金属膜あるいはポリシリコンと金属シリサイド膜、金属膜と金属化合物膜のいずれかから選択されることを特徴とする半導体装置の製造方法。

【請求項13】

請求項12記載の半導体装置の製造方法であって、

前記金属シリサイド膜は、タンゲステンシリサイド、チタンシリサイド、コバルトシリサイドのいずれかから選択され、前記金属膜あるいは金属化合物膜はタンゲステン、チタン、コバルト、チタンナイトライド、タンゲステンナイトライドのいずれかから選択されることを特徴とする半導体装置の製造方法。

【請求項14】

請求項11記載の半導体装置の製造方法であって、

前記(b)工程の後にさらに前記導電膜の表面上に阻害物を形成する工程を有することを特徴とする半導体装置の製造方法。

【請求項15】

請求項14記載の半導体装置の製造方法であって、

前記阻害物はシリコン酸化膜であることを特徴とする半導体装置の製造方法。

【請求項16】

基板上に形成された第1絶縁膜の複数の開口部に第1電極と誘電体膜と第2電極からなるキャパシタを含む半導体装置の製造方法であって、

前記第1電極は、

(a) 前記開口部の側壁にシリコン膜を形成する工程、

(b) 前記シリコン膜上に第2の絶縁膜を形成する工程、

(c) 前記第2絶縁膜上にアモルファスシリコン膜を形成する工程、

(d) 前記アモルファスシリコン膜を粒状シリコンに変換し前記第2絶縁膜が粒状シリコンの間に露出するようにする工程、

を含むことを特徴とする半導体装置の製造方法。

【請求項17】

請求項16記載の半導体装置の製造方法であって、

前記第2絶縁膜はシリコン酸化膜であることを特徴とする半導体装置の製造方法。

【請求項18】

請求項16記載の半導体装置の製造方法であって、

前記シリコン膜は前記開口部の外側を除く開口部の内側に選択的に形成されることを特徴とする半導体装置の製造方法。

【請求項19】

(a) 半導体からなる基板または半導体層をその表面に有する基板の主面上に第1絶縁膜を堆積し、前記第1絶縁膜に溝を形成する工程、

(b) 前記溝の内面を含む前記第1絶縁膜上に多結晶シリコン膜を堆積する工程、

(c) 前記多結晶シリコン膜の上に阻害物を形成する工程、

(d) 前記多結晶シリコン膜の表面に前記多結晶シリコン膜より不純物濃度が低い非晶質シリコン膜を形成する工程、

(e) 前記非晶質シリコン膜が形成された溝を第2絶縁膜で埋める工程、

(f) 前記溝内の第2絶縁膜をのぞいた前記第1絶縁膜上の前記多結晶シリコン膜および非晶質シリコン膜を除去して前記溝内に前記多結晶シリコン膜および非晶質シリコン膜を残す工程、

(g) 前記非晶質シリコン膜上にシリコン結晶核を形成する工程、
(h) 前記基板を熱処理し、前記非晶質シリコン膜をシリコンの粒状結晶に成長させる工程、
を含むことを特徴とする半導体装置の製造方法。

【請求項 20】

(a) 半導体からなる基板または半導体層をその表面に有する基板の主面上に第1絶縁膜を堆積し、前記第1絶縁膜に溝を形成する工程、
(b) 前記溝の内面を含む前記第1絶縁膜上に第1導電膜を堆積する工程、
(c) 前記第1導電膜の上に阻害物を形成する工程、
(d) 前記第1導電膜の表面上に前記第1導電膜より不純物濃度が低い第2導電膜を形成する工程、
(e) 前記第2導電膜が形成された溝を第2絶縁膜で埋める工程、
(f) 前記溝内の第2絶縁膜をのぞいた前記第1絶縁膜上の前記1導電膜および第2導電膜を除去して前記溝内に前記第1導電膜および第2導電膜を残す工程、
(g) 前記第2導電膜上にシリコン結晶核を形成する工程、
(h) 前記基板を熱処理し、前記第2導電膜をシリコンの粒状結晶に成長させる工程、
を含むことを特徴とする半導体装置の製造方法。