

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年12月1日(01.12.2022)



(10) 国際公開番号

WO 2022/249346 A1

(51) 国際特許分類:
H03L 7/093 (2006.01)

(21) 国際出願番号: PCT/JP2021/020031

(22) 国際出願日: 2021年5月26日(26.05.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

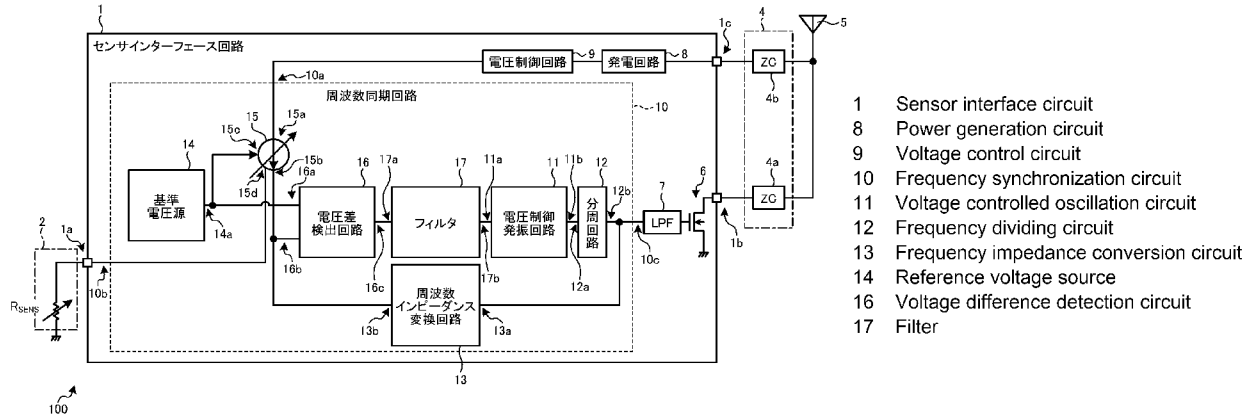
(71) 出願人: 日清紡マイクロデバイス株式会社(NISSHINBO MICRO DEVICES INC.) [JP/JP]; 〒1038456 東京都中央区日本橋横山町3番10号 Tokyo (JP). 国立大学法人東京工業大学(TOKYO INSTITUTE OF TECHNOLOGY) [JP/JP]; 〒1528550 東京都目黒区大岡山二丁目12番1号 Tokyo (JP). アルプスア

ルパイン株式会社(ALPS ALPINE CO., LTD.) [JP/JP]; 〒1458501 東京都大田区雪谷大塚町1番7号 Tokyo (JP).

(72) 発明者: 佐藤 裕樹(SATO, Hiroki); 〒1038456 東京都中央区日本橋横山町3番10号 新日本無線株式会社内 Tokyo (JP). 佐藤 征幸(SATO, Masayuki); 〒1038456 東京都中央区日本橋横山町3番10号 新日本無線株式会社内 Tokyo (JP). 白川 貴啓(SHIRAKAWA, Takaaki); 〒1038456 東京都中央区日本橋横山町3番10号 新日本無線株式会社内 Tokyo (JP). 潘 春暉(PAN, Chunhui); 〒1038456 東京都中央区日本橋横山町3番10号 新日本無線株式会社内 Tokyo (JP). 石原 昇(ISHIHARA, Noboru); 〒1528550 東京都目黒区大岡山二丁目

(54) Title: SENSOR INTERFACE CIRCUIT AND SENSOR MODULE

(54) 発明の名称: センサインターフェース回路及びセンサモジュール



(57) Abstract: The sensor interface circuit according to the aspect of the present invention includes a frequency synchronization circuit connectable to a sensor. The frequency synchronization circuit includes a reference voltage source that generates a reference voltage; a current source that is connected to the reference voltage source and generates a current using the reference voltage; a voltage difference detection circuit that includes a first input node connected to the reference voltage source, a second input node connected to the current source, and an output node and generates a control voltage according to a difference between a voltage received by the first input node and a voltage received by the second input node, one of the voltage received by the first input node and the voltage received by the second input node corresponding to a detection value of the sensor; a voltage controlled oscillation circuit that is connected to the output node of the voltage difference detection circuit and generates an oscillation signal according to the control voltage; and a frequency impedance conversion circuit that is connected between the voltage controlled oscillation circuit and the second input node of the voltage difference detection circuit and converts the frequency of a signal corresponding to the oscillation signal into an impedance.

1 2 番 1 号 国立大学法人東京工業大学内 Tokyo
(JP). 村田 眞司(MURATA, Shinji); 〒1458501
東京都大田区雪谷大塚町 1 番 7 号 アルプス
アルパイン株式会社内 Tokyo (JP).

(74) 代理人: 弁 理 士 法 人 酒 井 国 際 特 許
事 務 所 (SAKAI INTERNATIONAL PATENT
OFFICE); 〒1000013 東京都千代田区霞が
関 3 丁 目 8 番 1 号 虎 の 門 三 井 ビ ル
ディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,
HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 本発明の 1 つの側面にかかるセンサインターフェース回路は、センサに接続可能である周波数同期回路を有し、前記周波数同期回路は、基準電圧を生成する基準電圧源と、前記基準電圧源に接続され、前記基準電圧を用いて電流を生成する電流源と、前記基準電圧源に接続された第 1 の入力ノードと前記電流源に接続された第 2 の入力ノードと出力ノードとを有し、前記第 1 の入力ノードで受ける電圧と前記第 2 の入力ノードで受ける電圧との一方が前記センサの検出値に対応し、前記第 1 の入力ノードで受ける電圧と前記第 2 の入力ノードで受ける電圧との差分に応じて制御電圧を生成する電圧差検出回路と、前記電圧差検出回路の出力ノードに接続され、前記制御電圧に応じて発振信号を生成する電圧制御発振回路と、前記電圧制御発振回路と前記電圧差検出回路の第 2 の入力ノードとの間に接続され、前記発振信号に応じた信号の周波数をインピーダンスに変換する周波数インピーダンス変換回路とを有する。

明 細 書

発明の名称： センサインターフェース回路及びセンサモジュール
技術分野

[0001] 本発明は、センサインターフェース回路及びセンサモジュールに関する。

背景技術

[0002] 発振回路を有するセンサインターフェース回路は、センサの信号のレベルに応じて発振回路を発振させ、センサの信号に応じた周波数を有する発振信号を生成して出力する。このとき、センサインターフェース回路は、センサの信号を高精度に周波数に変換することが要求される。

先行技術文献

非特許文献

[0003] 非特許文献1：宮内 楓， 田口 泰地， 石川 洋介， 伊藤 浩之， 道正 志郎， 益 一哉， 石原 昇， 「RFバックスキタリングによる低電力ワイヤレスセンサ端末モジュールの試作評価結果」， 2018年電子情報通信学会総合大会， 日本， 2018年3月20日－23日， B-18-17， p. 361

発明の概要

発明が解決しようとする課題

[0004] 例えば、インターフェース回路において、センサの信号を高精度に周波数に変換するために、水晶などの原発振器を用いると、原発振器の発振信号に応じた電流を流し続けることになり、消費電流が増大することがあるため、消費電流を低減することが望まれる。

[0005] 本発明は、上記に鑑みてなされたものであって、消費電流を低減できるセンサインターフェース回路及びセンサモジュールを得ることを目的とする。

課題を解決するための手段

[0006] 上述した課題を解決し、目的を達成するために、本発明の1つの側面にかかるセンサインターフェース回路は、センサに接続可能である周波数同期回

路を有し、前記周波数同期回路は、基準電圧を生成する基準電圧源と、前記基準電圧源に接続され、前記基準電圧を用いて電流を生成する電流源と、前記基準電圧源に接続された第１の入力ノードと前記電流源に接続された第２の入力ノードと出力ノードとを有し、前記第１の入力ノードで受ける電圧と前記第２の入力ノードで受ける電圧との一方が前記センサの検出値に対応し、前記第１の入力ノードで受ける電圧と前記第２の入力ノードで受ける電圧との差分に応じて制御電圧を生成する電圧差検出回路と、前記電圧差検出回路の出力ノードに接続され、前記制御電圧に応じて発振信号を生成する電圧制御発振回路と、前記電圧制御発振回路と前記電圧差検出回路の第２の入力ノードとの間に接続され、前記発振信号に応じた信号の周波数をインピーダンスに変換する周波数インピーダンス変換回路とを有する。

発明の効果

[0007] 本発明によれば、消費電流を低減できるという効果を奏する。

図面の簡単な説明

[0008] [図１]第１の実施形態に係るセンサインターフェース回路を含むセンサモジュールが適用された通信システム構成を示す図。

[図２]第１の実施形態にかかるセンサインターフェース回路を含むセンサモジュールの構成を示す図。

[図３]第１の実施形態における周波数同期回路の構成を示す図。

[図４]第１の実施形態における周波数インピーダンス変換回路の動作を示す図。

[図５]第１の実施形態における周波数同期回路の動作を示す波形図。

[図６]第２の実施形態にかかるセンサインターフェース回路を含むセンサモジュールの構成を示す図。

[図７]第２の実施形態における周波数同期回路の構成を示す図。

[図８]第２の実施形態における周波数同期回路の動作を示す波形図。

発明を実施するための形態

[0009] 以下、図面を参照しながら、センサインターフェース回路の実施形態につ

いて詳細に説明する。以下の実施形態では、同一の参照符号を付した部分は同様の動作をおこなうものとして、重複する説明は適宜省略する。

[0010] (第1の実施形態)

第1の実施形態にかかるセンサインターフェース回路は、センサの信号を周波数に変換する回路である。この回路をIoT (Internet of Things) 技術へ適用する場合、センサインターフェース回路で変換された周波数に応じた信号をRFバックスキッタ通信で通信可能に構成することが考えられる。

[0011] 例えば、センサインターフェース回路1を含むセンサモジュール100は、図1に示すように構成される。図1は、センサインターフェース回路1が適用されたセンサモジュール100を含む通信システム300の構成を示す図である。

[0012] 通信システム300において、複数のセンサモジュール100-1~100-n及び情報収集端末200は、RFバックスキッタ通信が可能に構成されている。nは1以上の整数である。情報収集端末200は、RF信号を各センサモジュール100へ送信可能である。各センサモジュール100は、そのRF信号を用いて、センサの検出値に応じた信号を情報収集端末200へ送信可能である。

[0013] 各センサモジュール100は、センサ2、センサインターフェース回路1、インピーダンス変換回路4、及びアンテナ5を有する。センサインターフェース回路1は、センサ2及びアンテナ5の間に電氣的に接続される。センサインターフェース回路1は、発振回路及びRFスイッチを有し、センサ2からの信号により発振回路の周波数を変化させ、その発振信号によりRFスイッチのオン・オフを制御することにより、RFバックスキッタ通信を行う。すなわち、センサインターフェース回路1は、アンテナ5から見たRFスイッチ側のインピーダンスを変化させ、情報収集端末200からのRF信号をセンサ情報に応じて反射及び吸収させて情報収集端末200へ送信する。これにより、センサインターフェース回路1において、消費電流を低減し

ながらセンサ情報の信号を情報収集端末200へ送信できる。

- [0014] 発振回路の発振周波数は、例えば、増幅回路と、抵抗、容量、インダクタ、遅延素子、の何れか、或いは組み合わせで構成される。発振回路がインバータと抵抗Rと容量Cで構成される弛張発振回路である場合、発振周期Tは、理論上、次の数式1で表される。

$$T = 2 \cdot \ln 3 \cdot (R \cdot C) + T_d \cdots \text{数式 1}$$

- [0015] 数式1において、 T_d はインバータの遅延時間である。この弛張発振回路で温度に対して高い安定性能を得るためには、抵抗R、容量C、遅延時間 T_d の温度係数をゼロに近づけることが望まれる。遅延時間 T_d は、インバータの遅延時間であるため電源電圧変動や温度変動に対して大きく変化するため、温度に対して高い安定性能を得ることが困難である。

- [0016] 温度安定性が問題となる具体例として、周波数の変化量を検出するアプリケーションが挙げられる。センサを弛張発振回路に接続することによって、例えばセンサの抵抗の変化に応じて発振周波数の変化が得られる。センサの抵抗の変化量と発振周波数の変化量とは相関がある。例えば、センサの信号が1%変化した時に周波数は1%変化する。弛張発振回路を100kHzで発振させた場合、周波数変化は1kHzとなり、1kHzの変化を例えば64階調で検出するためには、 $1\text{ kHz} / 64 = 15.625\text{ Hz}$ の変動量に対応した精度で発振周波数が生成されることが望まれる。

- [0017] 発振回路の発振周波数を高精度化するために、発振回路を周波数同期回路で実現することが考えられる。例えば、周波数同期回路は原発振器、周波数比較回路、分周回路、電圧制御発振回路（VCO）で構成される周波数負帰還回路である。電圧制御発振回路の発振周波数と原発振器の基準発振周波数との周波数差を検出し、周波数差がゼロに近づくように電圧制御発振回路を電圧制御する。その結果、基準発振周波数の周波数精度で電圧制御発振回路が発振することになり、電圧制御発振回路の特性要求を緩和できることになる。

- [0018] ここで、周波数同期回路において、基準周波数を生成するための原発振器

は、水晶振動子又はレゾネータなどが用いられ得る。しかし、センサインターフェース回路１において、水晶振動子又はレゾネータなどの原発振器を用いることは、次の理由から困難である。

[0019] 例えば、ＩｏＴに適用する場合にセンサインターフェース回路１には低消費電力化が要求されるが、水晶振動子又はレゾネータなどの原発振器を用いると、原発振器の発振信号に応じた電流を流し続けることになる。これにより、センサインターフェース回路１の消費電流が増大し、低消費電力化の要求を満たすことが困難になる可能性がある。

[0020] 各センサモジュール１００は、情報収集端末２００から受信されるＲＦ信号を用いて発電することがあるが、電波法の制限により発電から動作までの時間が限られる。周波数同期回路において、水晶振動子又はレゾネータなどの原発振器を用いると、基準周波数信号の周波数を安定させるまでのロック時間が長いため、電波法の制限を満たすことが困難になる可能性がある。

[0021] トランジスタなどの回路素子に比べると、水晶振動子又はレゾネータなどの原発振器は物理的に大きくなりやすい。そのため、周波数同期回路において、水晶などの原発振器を用いると、センサインターフェース回路１が大型化しやすく、例えばＩｏＴ技術に要求される実装サイズの要求を満たすことが困難になる可能性がある。

[0022] トランジスタなどの回路素子に比べると、水晶振動子又はレゾネータなどの原発振器はコスト的に高い。このため、周波数同期回路において、水晶振動子又はレゾネータなどの原発振器を用いると、センサインターフェース回路１のコストが増加しやすい。

[0023] そこで、第１の実施形態では、センサインターフェース回路１において、周波数同期回路を、周波数ドメインに代えて電圧ドメインで周波数同期ループのフィードバック動作を行うよう構成することで、原発振器を用いることなく周波数同期回路の高精度化を図る。

[0024] 具体的には、センサインターフェース回路１において、周波数同期回路は、基準周波数信号に代えて基準電圧を生成する。基準電圧は、抵抗素子など

の回路素子で生成可能である。周波数同期回路は、発振動作を行って生成した発振信号の発振周波数をインピーダンスに変換する。例えば、スイッチトキャパシタ回路を用いることで、発振信号の発振周波数をインピーダンスに変換できる。変換されたインピーダンスは、センサの検出値に応じた電流を用いてさらに電圧に変換される。変換された電圧は、センサの検出値に応じた電圧である。周波数同期ループのフィードバック動作は、センサの検出値に応じた電圧と基準電圧との差分がゼロに近づくように行われる。これにより、電圧ドメインで周波数同期機能を実現でき、基準電圧の精度に影響されにくく高精度かつロバスト性の高い発振周波数を得ることができる。この結果、原発振器を用いることなく周波数同期回路を高精度化できる。したがって、例えば、センサインターフェース回路1の消費電流を低減でき、低消費電力化の要求を満たすことができる。周波数同期ループのロック時間を短縮でき、電波法の制限を満たすことができる。センサインターフェース回路1の大型化を抑制でき、IoT技術に要求される実装サイズの要求を満たすことができるため、発振周波数精度を劣化させることなく、集積回路への集積も可能である。また、原発振器を用いる場合に比べて、センサインターフェース回路1のコストを低減できる。

[0025] より具体的には、周波数同期回路10を含むセンサインターフェース回路1は、図2に示すように構成され得る。図2は、センサインターフェース回路1を含むセンサモジュール100の構成を示す図である。

[0026] センサモジュール100において、センサインターフェース回路1は、センサ2とインピーダンス変換回路4及びアンテナ5との間に接続される。インピーダンス変換回路4は、センサインターフェース回路1及びアンテナ5の間に電氣的に接続される。

[0027] センサ2は、抵抗性のセンサであり、その検出値に応じて、等価的に、抵抗値が変化する可変抵抗素子 R_{SENS} を含む。可変抵抗素子 R_{SENS} は、一端がセンサインターフェース回路1の端子1aに接続され、他端がグラウンド電位に接続される。

- [0028] インピーダンス変換回路 4 は、インピーダンス変換器 4 a 及びインピーダンス変換器 4 b を有する。インピーダンス変換器 4 a 及びインピーダンス変換器 4 b は、センサインターフェース回路 1 及びアンテナ 5 の間に並列に接続される。インピーダンス変換器 4 a は、一端がアンテナ 5 に接続され、他端がセンサインターフェース回路 1 の端子 1 b に接続される。インピーダンス変換器 4 b は、一端がアンテナ 5 に接続され、他端がセンサインターフェース回路 1 の端子 1 c に接続される。
- [0029] センサインターフェース回路 1 は、周波数同期回路 10、LPF (Low Pass Filter) 7、RF スイッチ 6、発電回路 8、及び電圧制御回路 9 を有する。
- [0030] 発電回路 8 は、端子 1 c 及び電圧制御回路 9 の間に電氣的に接続される。発電回路 8 は、容量素子等の蓄積素子を有し、アンテナ 5 からインピーダンス変換器 4 b 及び端子 1 c 経由で RF 信号が伝達される。
- [0031] 電圧制御回路 9 は、発電回路 8 及び周波数同期回路 10 の間に電氣的に接続される。電圧制御回路 9 は、充電期間に、周波数同期回路 10 への電力供給を遮断して蓄積素子に電荷を蓄積させ、放電期間に、蓄積素子に蓄積された電荷を用いて周波数同期回路 10 への電力供給を行う。これにより、周波数同期回路 10 の入力ノード 10 a に電源電位 V_{DD} が供給され得る。
- [0032] 周波数同期回路 10 は、入力ノード 10 a が電圧制御回路 9 に電氣的に接続され、入力ノード 10 b が端子 1 a を介してセンサ 2 に電氣的に接続され、出力ノード 10 c が LPF 7 に電氣的に接続される。周波数同期回路 10 は、センサ 2 の検出値（例えば、可変抵抗素子 R_{SENS} の抵抗値）に応じて発振動作を行う。このとき、周波数同期回路 10 は、電圧ドメインで周波数同期ループのフィードバック動作を行う。
- [0033] 周波数同期回路 10 は、基準電圧 V_{REF} を生成する。それとともに、周波数同期回路 10 は、発振動作を行って生成した発振信号の発振周波数 F_{OUT} をインピーダンスに変換する。周波数同期回路 10 は、変換されたインピーダンスを、可変抵抗素子 R_{SENS} の抵抗値に応じた電流 I_{SENS} を用いてさらに電圧

V_{SENS} に変換する。変換された電圧 V_{SENS} は、センサの検出値に応じた電圧である。周波数同期回路10は、周波数同期ループのフィードバック動作を、センサの検出値に応じた電圧 V_{SENS} と基準電圧 V_{REF} との差分がゼロに近づくように行う。これにより、電圧ドメインで周波数同期機能を高精度に実現できる。

[0034] 例えば、周波数同期回路10は、図2に示すように、電圧制御発振回路11、分周回路12、周波数インピーダンス変換回路13、基準電圧源14、電流源15、電圧差検出回路16、及びフィルタ17を有する。電圧差検出回路16、フィルタ17、電圧制御発振回路11、分周回路12、周波数インピーダンス変換回路13は、ループ状に接続される。このループ状の接続が周波数同期ループを構成する。また、周波数同期回路10は、センサ2が電流源15に接続され、センサ2の検出値に応じて電流源15が流す電流 I_{SENS} が変化する。周波数同期回路10は、電流変化型の周波数同期回路と呼ぶことができる。

[0035] 基準電圧源14は、電流源15及び電圧差検出回路16に並列に接続されている。基準電圧源14は、出力ノード14aが電流源15の制御ノード15cと電圧差検出回路16の入力ノード16aとに接続されている。基準電圧源14は、基準電圧を生成する。例えば、基準電圧源14は、図3に示すように抵抗分圧で基準電圧 V_{REF} を生成する。図3は、周波数同期回路10の構成を示す図である。基準電圧源14は、複数の抵抗素子141, 142を有する。抵抗素子141は、一端がグランド電位に接続され、他端が抵抗素子142に接続される。抵抗素子142は、一端が抵抗素子141に接続され、他端が電源電位 V_{DD} に接続される。抵抗素子141の抵抗値を R とし、抵抗素子142の抵抗値を R とすると、基準電圧源14は、次の数式2に示す基準電圧 V_{REF} を生成し得る。

$$V_{REF} = \{ R / (R + R) \} \times V_{DD} = V_{DD} / 2 \cdots \text{数式2}$$

[0036] 図3では、抵抗分圧比が $1/2$ の構成が例示されているが、基準電圧源14は、要求される基準電圧 V_{REF} の値に応じて0より大きく1より小さい他の

抵抗分圧比の値で構成されてもよい。

[0037] 図2に示す基準電圧源14は、基準電圧 V_{REF} を電流源15及び電圧差検出回路16へそれぞれ供給する。

[0038] 電流源15は、基準電圧源14、電圧差検出回路16、周波数インピーダンス変換回路13に電氣的に接続され、センサ2に電氣的に接続可能である。電流源15は、入力ノード15aが電圧制御回路9に接続され、入力ノード15cが基準電圧源14に接続され、入力ノード15dがセンサ2に接続され、出力ノード15bが電圧差検出回路16の入力ノード16bに接続されている。電流源15は、センサ2の検出値に応じた電流 I_{SENS} を発生させて電圧差検出回路16の入力ノード16bに流す。

[0039] 例えば、電流源15は、図3に示すように構成され得る。電流源15は、トランジスタ151、トランジスタ152、及び差動増幅回路153を有する。トランジスタ151は、電源電位 V_{DD} と電圧差検出回路16の入力ノード16bとの間に電氣的に接続される。トランジスタ151は、例えばPMOSトランジスタであり、ソースが電源電位 V_{DD} に接続され、ドレインが電圧差検出回路16の入力ノード16bに接続され、ゲートが差動増幅回路153の出力ノード153cに接続される。トランジスタ152は、電源電位 V_{DD} とセンサ2との間に電氣的に接続可能である。トランジスタ152は、例えばPMOSトランジスタであり、ソースが電源電位 V_{DD} に接続され、ドレインがセンサ2における可変抵抗素子 R_{SENS} の一端に接続され、ゲートが差動増幅回路153の出力ノード153cとトランジスタ151のゲートとに接続される。差動増幅回路153は、入力ノード153a、入力ノード153b及び出力ノード153cを有する。入力ノード153aは、基準電圧源14に電氣的に接続され、基準電圧源14から基準電圧 V_{REF} を受ける。入力ノード153bは、トランジスタ152及びセンサ2の間のノード154に電氣的に接続される。出力ノード153cは、トランジスタ151のゲート及びトランジスタ152のゲートに共通接続される。

[0040] すなわち、トランジスタ151及びトランジスタ152は、差動増幅回路

153を介してカレントミラー回路を構成する。差動増幅回路153→トランジスタ152→ノード154→差動増幅回路153のフィードバックループを用いて、差動増幅回路153は、ノード154の電位が基準電圧 V_{REF} に等しくなるようにトランジスタ151のゲート電圧及びトランジスタ152のゲート電圧を制御する。これにより、可変抵抗素子 R_{SENS} に流れる電流 I_{SENS}' は、次の数式3のようになる。

$$I_{SENS}' = V_{REF} / R_{SENS} \cdots \text{数式3}$$

[0041] カレントミラー回路のミラー比を1とすると、電流源15から電圧差検出回路16の入力ノード16bに流れる電流 I_{SENS} は、次の数式4のようになる。

$$I_{SENS} = I_{SENS}' = V_{REF} / R_{SENS} \cdots \text{数式4}$$

[0042] 数式4に示されるように、電流源15の電流 I_{SENS} は、センサ2の抵抗値 R_{SENS} の変化に応じて変化する。電流 I_{SENS} は、センサ2の抵抗値 R_{SENS} の変化を示す。

[0043] 図2に示す電圧制御発振回路11は、電圧差検出回路16及び出力ノード10cの間に電氣的に接続され、フィルタ17及び分周回路12の間に電氣的に接続される。電圧制御発振回路11は、入力ノード11aがフィルタ17を介して電圧差検出回路16の出力ノード16cに電氣的に接続され、出力ノード11bが分周回路12を介して出力ノード10cに電氣的に接続される。電圧制御発振回路11は、電圧差検出回路16からフィルタ17を介して受けた制御電圧 V_{CTRL} に応じて発振動作を行い、制御電圧 V_{CTRL} に応じた周波数 F_{SENS} を有する発振信号を生成する。

[0044] 例えば、電圧制御発振回路11は、図3に示すように弛張型の発振回路で構成され得る。電圧制御発振回路11は、インバータチェーン111、可変抵抗素子112、及び容量素子113を有する。インバータチェーン111は、リング状に接続された複数段のインバータ $Inv1 \sim Inv3$ を含む。各インバータ Inv は、例えばNMOSトランジスタとPMOSトランジスタとをインバータ接続することで構成される。インバータ Inv の段数は、

奇数段であり、例えば3段である。初段のインバータ I_{nv1} の出力ノードは、次段のインバータ I_{nv2} の入力ノードに電氣的に接続されている。最終段のインバータ I_{nv3} の出力ノードは、電圧制御発振回路 11 の出力ノード 11b と初段のインバータ I_{nv1} の入力ノードとにそれぞれ電氣的に接続されている。可変抵抗素子 112 は、インバータチェーン 111 における複数段のインバータ $I_{nv1} \sim I_{nv3}$ に直列に電氣的に接続される。図3では、可変抵抗素子 112 がインバータ I_{nv2} の出力ノードとインバータ I_{nv3} の入力ノードとの間に電氣的に接続された構成が例示されている。容量素子 113 は、インバータチェーン 111 におけるインバータ I_{nv} 及び抵抗素子 112 と並列に接続される。図3では、容量素子 113 が2段目のインバータ I_{nv2} 及び可変抵抗素子 112 の直列接続に対して並列に接続された構成が例示されている。

[0045] 電圧制御発振回路 11 では、可変抵抗素子 112 が制御ノードで制御電圧 V_{CTRL} を受ける。可変抵抗素子 112 は、制御電圧 V_{CTRL} に応じてその抵抗値 R_{VCO} が変化する。容量素子 113 の容量値を C_{VCO} とすると、可変抵抗素子 112 の抵抗値 R_{VCO} が変化することで、可変抵抗素子 112 と容量素子 113 との時定数 $R_{VCO} \times C_{VCO}$ が変化する。電圧制御発振回路 11 の発振周波数 F_{SENS} は、時定数 $R_{VCO} \times C_{VCO}$ に応じて決まる。すなわち、電圧制御発振回路 11 は、制御電圧 V_{CTRL} に応じて時定数 $R_{VCO} \times C_{VCO}$ が変化する、変化後の時定数 $R_{VCO} \times C_{VCO}$ に応じた周波数 F_{SENS} を有する発振信号を生成する。なお、可変抵抗素子 112 は、例えばドレインをインバータ I_{nv2} の出力ノードに接続し、ソースをインバータ I_{nv3} の入力ノードに接続し、ゲートに制御電圧 V_{CTRL} が印加される NMOS トランジスタで構成してもよい。

[0046] 図2に示す電圧制御発振回路 11 は、周波数 F_{SENS} を有する発振信号を分周回路 12 へ供給する。

[0047] 分周回路 12 は、電圧制御発振回路 11 及び出力ノード 10c の間に電氣的に接続される。分周回路 12 は、入力ノード 12a が電圧制御発振回路 11 の出力ノード 11b に電氣的に接続され、出力ノード 12b が出力ノード

10cに電氣的に接続される。分周回路12は、入力ノード12aで受けた発振信号を分周し、周波数 F_{OUT} を有する発振信号を生成してLPF7及び周波数インピーダンス変換回路13へそれぞれ供給する。周波数 F_{OUT} は、周波数 F_{SENS} の2分の1の周波数であってもよい。このとき、分周回路12は、発振信号のデューティ比を例えば50%近傍に調整することができる。

[0048] 例えば、分周回路12は、図3に示すように、2分周するように構成される。分周回路12は、フリップフロップ121及びインバータ122を有する。フリップフロップ121は、データ入力ノードDがインバータ122の出力ノードに接続され、クロックノードCKが電圧制御発振回路11の出力ノード11bに接続され、データ出力ノードQがインバータ122の入力ノード、LPF7、及び周波数インピーダンス変換回路13にそれぞれ接続される。フリップフロップ121は、発振信号の波形の立ち上がりエッジに同期して、その出力信号が論理反転された信号を保持するとともに、その出力信号をトグルさせる。これにより、分周回路12は、入力ノード12aで受けた発振信号を2分周し、周波数 F_{OUT} ($= F_{SENS} / 2$) を有する発振信号を生成する。また、分周回路12は、受けた発振信号の周期で出力される発振信号をトグルさせることで、発振信号のデューティ比を50%近傍に調整し得る。

[0049] 図2に示す分周回路12は、周波数 F_{OUT} を有する発振信号を、LPF7に出力するとともに、周波数インピーダンス変換回路13へフィードバックする。

[0050] 周波数インピーダンス変換回路13は、電圧制御発振回路11と電圧差検出回路16の入力ノード16bとの間に電氣的に接続され、分周回路12と電圧差検出回路16の入力ノード16bとの間に電氣的に接続される。周波数インピーダンス変換回路13は、分周回路12の出力ノード12bから電圧差検出回路16の入力ノード16bに至るフィードバックライン上に配される。周波数インピーダンス変換回路13は、入力ノード13aが分周回路12に接続され、出力ノード13bが電圧差検出回路16の入力ノード16

bに接続される。周波数インピーダンス変換回路13は、分周回路12から発振信号を受け、発振信号の周波数 F_{OUT} をインピーダンスに変換する。

[0051] 例えば、周波数インピーダンス変換回路13は、図3に示すように、スイッチトキャパシタ回路で構成され得る。スイッチトキャパシタ回路とは、スイッチと容量素子とを組み合わせることで抵抗器のように電流又は電圧を制限する回路である。周波数インピーダンス変換回路13は、発振信号に応じて容量素子を充放電させることで、その回路インピーダンスを発振信号の周波数に応じた値にすることができる。

[0052] 周波数インピーダンス変換回路13は、容量素子131、容量素子132、スイッチ133、スイッチ134、及びインバータ135を有する。容量素子131は、一端がグランド電位に接続され、他端がスイッチ133及びスイッチ134の間のノード136に接続される。容量素子132は、一端がグランド電位に接続され、他端が電圧差検出回路16の入力ノード16bに接続される。スイッチ133は、一端が電圧差検出回路16の入力ノード16bに接続され、他端がノード136に接続され、制御端が分周回路12を介して電圧制御発振回路11に接続される。スイッチ134は、一端がノード136に接続され、他端がグランド電位に接続され、制御端がインバータ135に接続される。インバータ135は、入力ノードが分周回路12を介して電圧制御発振回路11に接続され、出力ノードがスイッチ134に接続される。

[0053] 周波数インピーダンス変換回路13では、スイッチ133及びスイッチ134が、発振信号のレベルに応じて相補的にオン・オフする。これにより、容量素子131が充放電される。発振信号がHレベルである場合、スイッチ133がオフ状態に維持されるとともにスイッチ134がオン状態に維持され、容量素子131の電荷がグランド電位に排出され、容量素子131が放電される。発振信号がLレベルである場合、スイッチ133がオン状態に維持されるとともにスイッチ134がオフ状態に維持され、電流 I_{SENS} に応じた電荷が容量素子131に蓄積され、容量素子131が充電される。このと

き、容量素子 132 は、発振信号のレベルに関わらず、電流 I_{SENS} に応じた電荷を蓄積した状態を維持している。

[0054] すなわち、周波数インピーダンス変換回路 13 は、周波数 F_{OUT} を有する発振信号によって容量素子 131 に対して周期的に充電と放電とを繰り返すことで等価的に周波数 F_{OUT} に対応するインピーダンスを発生できる。周波数インピーダンス変換回路 13 の出力電圧は、電圧差検出回路 16 の入力ノード 16b の電圧 V_{SENS} として現れる。電圧 V_{SENS} は、容量素子 131 の充電時において、時定数的に変化するが、電流 I_{SENS} に応じた電荷の蓄積を維持する容量素子 132 によって平均化されながら安定点に収束する。

[0055] 例えば、図 4 に示すように、電流 $I_{\text{SENS}} = I_1$ のとき、安定点に収束する時における電圧 $V_{\text{SENS}} = V_1$ になる。電流 $I_{\text{SENS}} = I_2$ のとき、安定点に収束する時における電圧 $V_{\text{SENS}} = V_2$ になる。電流 $I_{\text{SENS}} = I_{10}$ のとき、安定点に収束する時における電圧 $V_{\text{SENS}} = V_{10}$ になる。図 4 は、周波数インピーダンス変換回路 13 の動作を示す図であり、縦軸が電圧の大きさを示し、横軸が時間を示す。周波数インピーダンス変換回路 13 では、流れ込む電流 I_{SENS} が増えると、安定点に収束する時における電圧 V_{SENS} がそれにほぼ比例して上昇することが分かる。すなわち、容量素子 132 の容量値を C_{AVE} 、容量素子 131 の容量値を C_{SC} とすると、安定点に収束する時における電圧差検出回路 16 の入力ノード 16b の電圧 V_{SENS} は、次の数式 5 のようになる。

$$V_{\text{SENS}} = I_{\text{SENS}} / (F_{\text{OUT}} \cdot C_{\text{SC}}) \cdots \text{数式 5}$$

[0056] 数式 5 に示されるように、安定点に収束する状態において、発振信号の周波数 F_{OUT} が周波数インピーダンス変換回路 13 でインピーダンス $1 / (F_{\text{OUT}} \cdot C_{\text{SC}})$ に変換される。等価的には、インピーダンス $1 / (F_{\text{OUT}} \cdot C_{\text{SC}})$ の一端が電圧差検出回路 16 の入力ノード 16b に接続され、その他端がグラウンド電位に接続された状態になる。このため、電圧差検出回路 16 の入力ノード 16b では、電流源 15 からの電流 I_{SENS} が等価インピーダンス $1 / (F_{\text{OUT}} \cdot C_{\text{SC}})$ に流れ込むことで、等価インピーダンス $1 / (F_{\text{OUT}} \cdot C_{\text{SC}})$ により電流 I_{SENS} が電圧 V_{SENS} に変換される。電圧 V_{SENS} は、電流 I_{SENS}

s を含み、センサ2の検出値に対応している。また、電圧 V_{SENS} は、周波数 F_{OUT} を含み、電圧制御発振回路11の発振周波数 F_{SENS} に対応している。

[0057] 図2に示す電圧差検出回路16の入力端子には、基準電圧源14、電流源15、周波数インピーダンス変換回路13、が接続され、フィルタ17は出力端子に電氣的に接続される。電圧差検出回路16は、入力ノード16aが基準電圧源14に接続され、入力ノード16bが電流源15及び周波数インピーダンス変換回路13に接続され、出力ノード16cがフィルタ17に接続される。電圧差検出回路16は、入力ノード16aで基準電圧 V_{REF} を受け、入力ノード16bで電流源15及び周波数インピーダンス変換回路13により電圧 V_{SENS} が生成される。電圧差検出回路16は、基準電圧 V_{REF} 及び電圧 V_{SENS} の差分に応じて、差分が小さくなるように制御するための制御電圧 V_{CTRL}' を生成する。

[0058] 例えば、電圧差検出回路16は、図3に示すように、差動増幅回路161を有する。差動増幅回路161は、非反転入力端子(+)が基準電圧源14に接続され、反転入力端子(-)が電流源15及び周波数インピーダンス変換回路13に接続され、出力端子がフィルタ17に接続される。差動増幅回路161は、基準電圧 V_{REF} 及び電圧 V_{SENS} の差分を増幅して制御電圧 V_{CTRL}' を生成する。

[0059] 図2に示すフィルタ17は、電圧差検出回路16及び電圧制御発振回路11の間に電氣的に接続される。フィルタ17は、入力ノード17aが電圧差検出回路16に接続され、出力ノード17bが電圧制御発振回路11に接続される。フィルタ17は、電圧差検出回路16から制御電圧 V_{CTRL}' を受け、制御電圧 V_{CTRL}' にフィルタ処理を施す。フィルタ17は、フィルタ処理後の制御電圧 V_{CTRL} を電圧制御発振回路11へ供給する。

[0060] 例えば、フィルタ17は、図3に示すように、ローパスフィルタで構成され得る。フィルタ17は、抵抗素子171及び容量素子172を有する。抵抗素子171は、一端が差動増幅回路161の出力端子に接続され、他端が容量素子172の一端及び電圧制御発振回路11に接続される。容量素子1

72の他端は、グランド電位に接続される。この構成により、フィルタ17は、制御電圧 V_{CTRL}' にローパスフィルタ処理を施して平滑化し、平滑化された制御電圧 V_{CTRL} を電圧制御発振回路11へ供給できる。

[0061] 周波数同期回路10において、電圧差検出回路16→フィルタ17→電圧制御発振回路11→分周回路12→周波数インピーダンス変換回路13→電圧差検出回路16の周波数同期ループを用いて、電圧差検出回路16は、電圧 V_{SENS} が基準電圧 V_{REF} に等しくなるように、制御電圧 V_{CTRL} をフィードバック制御する。すなわち、フィードバック制御が正常に機能した場合、次の数式6が成り立つ。

$$V_{REF} = V_{SENS} \cdots \text{数式6}$$

[0062] 数式6を数式5に代入すると、次の数式7が得られる。

$$V_{REF} = I_{SENS} / (F_{OUT} \cdot C_{SC}) \cdots \text{数式7}$$

[0063] 数式7を周波数 F_{OUT} について解くと、次の数式8が得られる。

$$F_{OUT} = 1 / \{ (V_{REF} / I_{SENS}) \cdot C_{SC} \} \cdots \text{数式8}$$

[0064] 数式8に数式4を代入すると、次の数式9が得られる。

$$F_{OUT} = 1 / \{ R_{SENS} \cdot C_{SC} \} \cdots \text{数式9}$$

[0065] 数式9に示されるように、周波数同期回路10では、基準電圧 V_{REF} に依存せずセンサ2の等価抵抗値 R_{SENS} に応じた発振周波数 F_{OUT} が得られることが解る。これにより、電圧ドメインで周波数同期機能を実現でき、基準電圧 V_{REF} の精度に影響されにくい発振周波数 F_{OUT} を得ることができる。すなわち、高精度かつロバスト性の高い発振周波数 F_{OUT} を得ることができる。

[0066] また、数式9に示されるように、周波数同期回路10では、電源電位 V_{DD} に不感な発振周波数 F_{OUT} を得ることが出来る。これにより、電源電位 V_{DD} の変動に対する耐性を強化可能で電圧制御回路9への特性要求を緩和できる。この結果、センサインターフェース回路1を半導体チップで実装する場合に、チップコストを低減できる。

[0067] また、数式9に示されるように、周波数同期回路10では、トランジスタの特性バラツキに不感な発振周波数 F_{OUT} を得ることが出来る。これにより、

トランジスタに対する特性要求を緩和できる。この結果、センサインターフェース回路 1 を半導体チップで実装する場合に、チップコストを低減できる。

[0068] また、数式 9 に示されるように、周波数同期回路 10 では、温度特性の小さい抵抗値と容量値に依存する発振周波数 F_{OUT} を得ることで、温度に不感な発振周波数 F_{OUT} を得ることが出来る。これにより、水晶発振器や MEMS 共振器を用いずに、安価な部品で温度変動に対する耐性を向上できる。この結果、センサインターフェース回路 1 を半導体チップで実装する場合に、チップコストを低減できる。

[0069] 次に、周波数同期回路 10 の動作について図 5 を用いて説明する。図 5 は、周波数同期回路 10 の動作を示す波形図である。

[0070] タイミング t_1 において、周波数同期回路 10 が起動すると、電流源 15 がセンサ 2 の抵抗値 $R_{SENS} = R_1$ に応じた電流 $I_{SENS} = I_1$ を流し始める。これに応じて、周波数インピーダンス変換回路 13 では、電流 $I_{SENS} = I_1$ に応じた電荷を容量素子 132 に蓄積し、電圧 V_{SENS} が徐々に上昇する。このとき、発振信号が L レベルであり、スイッチ 133 がオフ状態に維持され、スイッチ 134 がオン状態に維持され、容量素子 131 は放電状態で、その電圧 V_{SC} はグランド電位に略等しい。また、基準電圧 V_{REF} が一定に維持されているので、電圧 V_{SENS} が徐々に上昇することに伴い、電圧差検出回路 16 は、制御電圧 V_{CTRL} を徐々に増加させる。

[0071] タイミング t_2 において、電圧制御発振回路 11 が発振動作を開始し、発振信号のレベルが H レベルになる。これに応じて、スイッチ 133 がオンし、スイッチ 134 がオフする。電圧 V_{SENS} は、容量素子 131 の一端が入力ノード 16b に接続されたことで一瞬引き下げられる。その後、容量素子 131, 132 で電荷が再分配されるとともに電流 $I_{SENS} = I_1$ に応じた電荷が容量素子 131, 132 にそれぞれ充電される事に伴い、電圧 V_{SC} 及び電圧 V_{SENS} は、それぞれ、徐々に上昇する。

[0072] タイミング t_3 において、発振信号のレベルが L レベルになる。これに応

じて、スイッチ133がオフし、スイッチ134がオンする。容量素子131は放電され、その電圧 V_{SC} はグランド電位に引き下げられる。このとき、容量素子132は電荷を保持しているので、電流 $I_{SENS} = I_1$ に応じた電荷が容量素子132に充電される事に伴い、電圧 V_{SENS} は、引き続き、徐々に上昇する。

[0073] タイミング t_4 において、発振信号のレベルがHレベルになる。これに応じて、スイッチ133がオンし、スイッチ134がオフする。電圧 V_{SENS} は、容量素子131の一端が入力ノード16bに接続されたことで一瞬引き下げられる。その後、容量素子131、132で電荷が再分配されるとともに電流 $I_{SENS} = I_1$ に応じた電荷が容量素子131、132にそれぞれ充電される事に伴い、電圧 V_{SC} 及び電圧 V_{SENS} は、それぞれ、徐々に上昇する。

[0074] タイミング t_5 において、発振信号のレベルがLレベルになる。これに応じて、スイッチ133がオフし、スイッチ134がオンする。容量素子131は放電され、その電圧 V_{SC} はグランド電位に引き下げられる。このとき、容量素子132は電荷を保持しているので、電流 $I_{SENS} = I_1$ に応じた電荷が容量素子132に充電される事に伴い、電圧 V_{SENS} は、引き続き、徐々に上昇する。

[0075] タイミング $t_6 \sim t_{14}$ において、タイミング $t_4 \sim t_5$ と同様の動作とタイミング $t_5 \sim t_6$ と同様の動作とが交互に繰り返され、電圧 V_{SENS} が鋸歯状の波形で変動しながら時間平均で基準電圧 V_{REF} に近づいていき、制御電圧 V_{CTRL} が値 V_1 に徐々に近づいていく。これに伴い、発振信号の周波数 F_{OUT} がセンサ2の抵抗値 $R_{SENS} = R_1$ に対応した値 F_1 に近づいていく。

[0076] タイミング t_{14} で電圧 V_{SENS} が時間平均で基準電圧 V_{REF} に等しくなると、タイミング t_{14} 以降タイミング t_{18} まで、制御電圧 V_{CTRL} が値 V_1 で安定し、発振信号の周波数 F_{OUT} がセンサ2の抵抗値 $R_{SENS} = R_1$ に対応した値 F_1 で安定し、周波数同期ループがロック状態になる。これにより、周波数同期回路10がセンサ2の抵抗値 $R_{SENS} = R_1$ に対応した周波数 $F_{OUT} = F_1$ を安定的に出力する。周期 T_{P1} は、周波数 F_1 に対応する周期である。

[0077] タイミング t_{18} において、センサ 2 の検出対象の状態変化等によりセンサ 2 の抵抗値 R_{SENS} が R_2 ($> R_1$) に変化し、電流 $I_{\text{SENS}} = I_2$ ($< I_1$) に変化する。これに応じて、タイミング $t_{18} \sim t_{24}$ において、タイミング $t_4 \sim t_5$ と同様の動作とタイミング $t_5 \sim t_6$ と同様の動作とが交互に繰り返され、電圧 V_{SENS} が鋸歯状の波形で変動しながら時間平均で基準電圧 V_{REF} に近づいていき、制御電圧 V_{CTRL} が値 V_2 ($> V_1$) に徐々に近づいていく。これに伴い、発振信号の周波数 F_{OUT} がセンサ 2 の抵抗値 $R_{\text{SENS}} = R_2$ に対応した値 F_2 ($< F_1$) に近づいていく。

[0078] タイミング t_{24} で電圧 V_{SENS} が時間平均で基準電圧 V_{REF} に略等しくなると、タイミング t_{24} 以降、制御電圧 V_{CTRL} が値 V_2 で安定し、発振信号の周波数 F_{OUT} がセンサ 2 の抵抗値 $R_{\text{SENS}} = R_2$ に対応した値 F_2 で安定し、周波数同期ループが再びロック状態になる。これにより、周波数同期回路 10 がセンサ 2 の抵抗値 $R_{\text{SENS}} = R_2$ に対応した周波数 $F_{\text{OUT}} = F_2$ を安定的に出力する。周期 T_{P2} は、周波数 F_2 に対応する周期である。

[0079] 以上のように、第 1 の実施形態では、センサインターフェース回路 1 において、周波数同期回路 10 が、周波数ドメインに代えて電圧ドメインで周波数同期ループのフィードバック動作を行うよう構成される。これにより、基準電圧の精度に依存しない発振周波数を得ることができ、電圧ドメインで周波数同期ループのフィードバック動作を容易に高精度化できる。したがって、原発振器を用いることなく周波数同期回路 10 を高精度化できる。

[0080] なお、周波数同期回路 10 において、電圧制御発振回路 11 から出力される発振信号デューティ比が 50% に近い場合、分周回路 12 は、省略されてもよい。また、電圧差検出回路 16 から出力される制御電圧が平滑であれば、フィルタ 17 は、省略されてもよい。

[0081] (第 2 の実施形態)

次に、第 2 の実施形態にかかるセンサインターフェース回路 1 j について説明する。以下では、第 1 の実施形態と異なる部分を中心に説明する。

[0082] 電圧ドメインで周波数同期ループのフィードバック動作を行う周波数同期

回路として、第1の実施形態では、電流変化型の周波数同期回路が例示されるが、第2の実施形態では、電圧変化型の周波数同期回路が例示される。センサの検出値の変化に対して、電流変化型の周波数同期回路では、電流源の電流が変化するのに対して、電圧変化型の周波数同期回路では、増幅回路で増幅して出力する電圧を変化させる。

[0083] 具体的には、センサインターフェース回路1jを含むセンサモジュール100jは、図6に示すように構成され得る。図6は、第2の実施形態にかかるセンサインターフェース回路1jを含むセンサモジュール100jの構成を示す図である。

[0084] センサインターフェース回路1jは、周波数同期回路10（図2参照）に代えて周波数同期回路10jを有する。周波数同期回路10jは、電流源15（図2参照）に代えて電流源15jを有し、増幅回路18j及び抵抗素子19jをさらに有する。

[0085] 増幅回路18jは、基準電圧源14と電圧差検出回路16との間に電氣的に接続され、センサ2に電氣的に接続可能である。増幅回路18jは、入力ノード18aが基準電圧源14に接続され、入力ノード18bが抵抗素子19j及び可変抵抗素子 R_{SENS} の間のノード192に接続され、出力ノード18cが電圧差検出回路16に接続される。

[0086] 基準電圧源14は、電流源15j及び増幅回路18jのそれぞれに接続されている。基準電圧源14は、出力ノード14aが電流源15jの制御ノード15cと増幅回路18jの入力ノード18aとに接続されている。基準電圧源14は、基準電圧 V_{REF}' を生成する。増幅回路18jは、基準電圧 V_{REF}' を入力ノード18aで受ける。

[0087] センサ2の可変抵抗素子 R_{SENS} は、一端がセンサインターフェース回路1jの端子1dを介して電圧制御回路9に接続され、他端がセンサインターフェース回路1jの端子1eを介して増幅回路18j及び抵抗素子19jに接続される。可変抵抗素子 R_{SENS} は、一端に電源電位 V_{DD} が供給され、他端が抵抗素子19jの一端に接続される。抵抗素子19jの他端は、グランド電

位に接続される。抵抗素子 19 j は、参照用の抵抗素子であり、可変抵抗素子 R_{SENS} の抵抗値の変化の基準となる抵抗値を有する。これにより、電源電位 V_{DD} が可変抵抗素子 R_{SENS} の抵抗値に応じて抵抗分圧された電圧 V_{SENS}' が増幅回路 18 j の入力ノード 18 b に印加される。電圧 V_{SENS}' は、センサ 2 の抵抗値 R_{SENS} の変化に応じて変化する。電圧 V_{SENS}' は、センサ 2 の抵抗値 R_{SENS} の変化を示す。

[0088] 増幅回路 18 j は、基準電圧 V_{REF}' と電圧 V_{SENS}' との差分を増幅し、増幅された差分に応じた電圧 V_{SENS} を出力する。電圧 V_{SENS} は、センサ 2 の検出値（例えば、可変抵抗素子 R_{SENS} の抵抗値）に対応している。すなわち、電圧差検出回路 16 は、センサ 2 の検出値に対応する電圧 V_{SENS} を入力ノード 16 b（図 3 参照）に代えて入力ノード 16 a で受け、基準電圧 V_{REF} を入力ノード 16 a（図 3 参照）に代えて入力ノード 16 b で受ける点で、第 1 の実施形態と異なる。

[0089] 例えば、増幅回路 18 j は、図 7 に示すように、計装増幅回路で構成される。増幅回路 18 j は、複数のドライバ 181～183 及び複数の抵抗素子 184～191 を有する。ドライバ 181 は、第 1 の入力ノードが基準電圧源 14 に接続され、第 2 の入力ノードが抵抗素子 184、186 の一端にそれぞれ接続され、出力ノードが抵抗素子 188 の一端及び抵抗素子 186 の他端にそれぞれ接続される。ドライバ 182 は、第 1 の入力ノードがノード 192 に接続され、第 2 の入力ノードが抵抗素子 185、187 の一端にそれぞれ接続され、出力ノードが抵抗素子 191 の一端及び抵抗素子 187 の他端にそれぞれ接続される。ドライバ 183 は、第 1 の入力ノードが抵抗素子 188 の他端及び抵抗素子 189 の一端にそれぞれ接続され、第 2 の入力ノードが抵抗素子 190 の一端及び抵抗素子 191 の他端にそれぞれ接続され、出力ノードが抵抗素子 189 の他端に接続される。抵抗素子 190 の他端は、抵抗素子 184、185 の他端にそれぞれ接続される。複数のドライバ 181～183 の駆動力は、互いに均等であってもよい。複数の抵抗素子 184～191 の抵抗値は、互いに均等であってもよい。

[0090] この構成により、増幅回路 18 j は、電圧 V_{SENS}' の基準電圧 V_{REF}' からの差分を大きくなるように増幅して電圧 V_{SENS} を生成できる。抵抗素子 19 j の抵抗値を R_{REF} とし、センサ 2（可変抵抗素子 R_{SENS} ）の抵抗値を R_{SENS} とすると、電圧 V_{SENS}' は次の数式 10 で表される。

$$V_{SENS}' = V_{DD} \cdot \{R_{REF} / (R_{REF} + R_{SENS})\} \cdots \text{数式 10}$$

[0091] また、増幅回路 18 j の増幅率を A とすると、増幅後の電圧 V_{SENS} は次の数式 11 で表される。

$$V_{SENS} = (V_{SENS}' - V_{REF}') \cdot A + V_{REF}' \cdots \text{数式 11}$$

[0092] $V_{REF}' = V_{DD} / 2$ であるから、数式 10 を数式 11 に代入すると、次の数式 12 が得られる。

$$V_{SENS} = (V_{DD} \cdot \{R_{REF} / (R_{REF} + R_{SENS})\} - V_{DD} / 2) \cdot A + V_{DD} / 2 \cdots \text{数式 12}$$

[0093] 数式 11, 12 に示されるように、増幅回路 18 j は、電圧 V_{SENS}' の基準電圧 V_{REF}' からの差分を大きくなるように増幅して電圧 V_{SENS} を生成できる。

[0094] 図 6 に示す電流源 15 j は、センサ 2 に接続されず、基準電圧 V_{REF}' に応じた基準電流 I_{REF} を電圧差検出回路 16 の入力ノード 16 b に流す。

[0095] 例えば、電流源 15 j は、図 7 に示すように、抵抗素子 155 j をさらに有する。抵抗素子 155 j は、固定的な抵抗値を有する。差動増幅回路 153 → トランジスタ 152 → ノード 154 → 差動増幅回路 153 のフィードバックループを用いて、差動増幅回路 153 は、ノード 154 の電位が基準電圧 V_{REF}' に等しくなるようにトランジスタ 151 のゲート電圧及びトランジスタ 152 のゲート電圧を制御する点は、第 1 の実施形態と同様である。これにより、電流源 15 j は、基準電圧 V_{REF}' に応じた基準電流 I_{REF} を電圧差検出回路 16 の入力ノード 16 b に流すことができる。 $V_{REF}' = V_{DD} / 2$ であるから、抵抗素子 155 j の抵抗値を R とすると、次の数式 13 が成り立つ。

$$I_{REF} = (V_{DD} / 2) / R \cdots \text{数式 13}$$

[0096] 周波数インピーダンス変換回路 13 の出力電圧は、電圧差検出回路 16 の入力ノード 16 b の電圧 V_{REF} として現れる。電圧 V_{REF} は、容量素子 131 の充電時において、時定数的に変化するが、電流 I_{REF} に応じた電荷の蓄積を維持する容量素子 132 によって平均化されながら安定点に収束する。安定点に収束する時における電圧差検出回路 16 の入力ノード 16 b の電圧 V_{SENS} は、次の数式 14 のようになる。

$$V_{REF} = I_{REF} / (F_{OUT} \cdot C_{SC}) \cdots \text{数式 14}$$

[0097] 数式 14 に示されるように、安定点に収束する状態において、発振信号の周波数 F_{OUT} が周波数インピーダンス変換回路 13 でインピーダンス “ $1 / (F_{OUT} \cdot C_{SC})$ ” に変換される。等価的には、インピーダンス “ $1 / (F_{OUT} \cdot C_{SC})$ ” の一端が電圧差検出回路 16 の入力ノード 16 b に接続され、その他端がグランド電位に接続された状態になる。このため、電圧差検出回路 16 の入力ノード 16 b では、電流源 15 j からの電流 I_{REF} が等価インピーダンス “ $1 / (F_{OUT} \cdot C_{SC})$ ” に流れ込むことで、等価インピーダンス “ $1 / (F_{OUT} \cdot C_{SC})$ ” により電流 I_{REF} が電圧 V_{REF} に変換される。電圧 V_{REF} は、周波数 F_{OUT} を含み、電圧制御発振回路 11 の発振周波数 F_{SENS} に対応している点は第 1 の実施形態と同様であるが、センサ 2 の検出値には対応していない点が第 1 の実施形態と異なる。代わりに、数式 12 に示す電圧 V_{SENS} が、抵抗値 R_{SENS} を含み、センサ 2 の検出値に対応している。

[0098] 周波数同期回路 10 j において、電圧差検出回路 16 → フィルタ 17 → 電圧制御発振回路 11 → 分周回路 12 → 周波数インピーダンス変換回路 13 → 電圧差検出回路 16 の周波数同期ループを用いて、電圧差検出回路 16 は、電圧 V_{SENS} が基準電圧 V_{REF} に等しくなるように、制御電圧 V_{CTRL} をフィードバック制御する点は、第 1 の実施形態と同様である。すなわち、フィードバック制御が正常に機能した場合、数式 6 が成り立つ。数式 6 を数式 14 に代入すると、次の数式 15 が得られる。

$$V_{SENS} = I_{REF} / (F_{OUT} \cdot C_{SC}) \cdots \text{数式 15}$$

[0099] 数式 12, 13 を数式 15 に代入すると、次の数式 16 が得られる。

$$(V_{DD} \cdot \{R_{REF} / (R_{REF} + R_{SENS})\} - V_{DD}/2) \cdot A + V_{DD}/2 = \{ (V_{DD}/2) / R \} \cdot \{1 / (F_{OUT} \cdot C_{SC})\} \cdots \text{数式 16}$$

[0100] 数式 16 で $\{R_{REF} / (R_{REF} + R_{SENS})\} = RS$ とすると、数式 16 は次の数式 17 のように書き換えられる。RS は、センサ 2 の抵抗値 R_{SENS} の変化を示すパラメータである。

$$(V_{DD} \cdot RS - V_{DD}/2) \cdot A + V_{DD}/2 = \{ (V_{DD}/2) / R \} \cdot \{1 / (F_{OUT} \cdot C_{SC})\} \cdots \text{数式 17}$$

[0101] 数式 17 を周波数 F_{OUT} について解くと、次の数式 18 が得られる。

$$\begin{aligned} F_{OUT} &= [\{ (V_{DD}/2) / R \} \cdot \{1 / (F_{OUT} \cdot C_{SC})\}] / [(V_{DD} \cdot RS - V_{DD}/2) \cdot A + V_{DD}/2] \\ &= \{1 / (C_{SC} \cdot R)\} \cdot [1 / \{2 \cdot A \cdot RS + (1 - A)\}] \cdots \text{数式 18} \end{aligned}$$

[0102] 数式 18 に示されるように、センサインターフェース 1 j では、右辺における第 1 項 $\{1 / (C_{SC} \cdot R)\}$ で発振周波数を設計でき、第 2 項 $[1 / \{2 \cdot A \cdot RS + (1 - A)\}]$ によりセンサ 2 の検出値に対する感度（増幅率 A）を設計できる。すなわち、第 1 の実施形態に比べて、さらに高精度かつロバスト性の高い発振周波数 F_{OUT} を得ることができる。

[0103] また、周波数同期回路 10 j の動作が、図 8 に示すように、次の点で第 1 の実施形態と異なる。図 8 は、周波数同期回路 10 j の動作を示す波形図である。

[0104] 図 8 の波形図では、図 5 の波形図に対して、鋸歯状に変化するのが電圧 V_{SENS} から電圧 V_{REF} に置き換わり、比較的一定であるのが電圧 V_{REF} から電圧 V_{SENS} に置き換わっている。電圧 V_{SENS} は、センサ 2 の抵抗値 R_{SENS} が一定の期間にほぼ一定であるが、センサ 2 の抵抗値 R_{SENS} の値が変わるとそれに応じて変化する。

[0105] タイミング t_{31} において、周波数同期回路 10 j が起動すると、電流源 15 j が基準電圧 V_{REF}' に応じた電流 $I_{REF} = I_{11}$ を流し始める。これに応じて、周波数インピーダンス変換回路 13 では、電流 $I_{REF} = I_{11}$ に応じた電

荷を容量素子 132 に蓄積し、電圧 V_{REF} が徐々に上昇する。このとき、発振信号が L レベルであり、スイッチ 133 がオフ状態に維持され、スイッチ 134 がオン状態に維持され、容量素子 131 は放電状態で、その電圧 V_{SC} はグラウンド電位に略等しい。また、基準電圧 V_{SENS} が値 V_{11} にほぼ維持されているので、電圧 V_{REF} が徐々に上昇することに伴い、電圧差検出回路 16 は、制御電圧 V_{CTRL} を徐々に増加させる。

[0106] タイミング t_{32} において、電圧制御発振回路 11 が発振動作を開始し、発振信号のレベルが H レベルになる。これに応じて、スイッチ 133 がオンし、スイッチ 134 がオフする。電圧 V_{REF} は、容量素子 131 の一端が入力ノード 16b に接続されたことで一瞬引き下げられる。その後、容量素子 131, 132 で電荷が再分配されるとともに電流 $I_{REF} = I_{11}$ に応じた電荷が容量素子 131, 132 にそれぞれ充電される事に伴い、電圧 V_{SC} 及び電圧 V_{REF} は、それぞれ、徐々に上昇する。

[0107] タイミング t_{33} において、発振信号のレベルが L レベルになる。これに応じて、スイッチ 133 がオフし、スイッチ 134 がオンする。容量素子 131 は放電され、その電圧 V_{SC} はグラウンド電位に引き下げられる。このとき、容量素子 132 は電荷を保持しているので、電流 $I_{REF} = I_{11}$ に応じた電荷が容量素子 132 に充電される事に伴い、電圧 V_{REF} は、引き続き、徐々に上昇する。

[0108] タイミング t_{34} において、発振信号のレベルが H レベルになる。これに応じて、スイッチ 133 がオンし、スイッチ 134 がオフする。電圧 V_{REF} は、容量素子 131 の一端が入力ノード 16b に接続されたことで一瞬引き下げられる。その後、容量素子 131, 132 で電荷が再分配されるとともに電流 $I_{REF} = I_{11}$ に応じた電荷が容量素子 131, 132 にそれぞれ充電される事に伴い、電圧 V_{SC} 及び電圧 V_{REF} は、それぞれ、徐々に上昇する。

[0109] タイミング t_{35} において、発振信号のレベルが L レベルになる。これに応じて、スイッチ 133 がオフし、スイッチ 134 がオンする。容量素子 131 は放電され、その電圧 V_{SC} はグラウンド電位に引き下げられる。このとき

、容量素子 132 は電荷を保持しているので、電流 $I_{REF} = I_{11}$ に応じた電荷が容量素子 132 に充電される事に伴い、電圧 V_{REF} は、引き続き、徐々に上昇する。

[0110] タイミング $t_{36} \sim t_{44}$ において、タイミング $t_{34} \sim t_{35}$ と同様の動作とタイミング $t_{35} \sim t_{36}$ と同様の動作とが交互に繰り返され、電圧 V_{REF} が鋸歯状の波形で変動しながら時間平均で電圧 $V_{SENS} = V_{11}$ に近づいていき、制御電圧 V_{CTRL} が値 V_1 に徐々に近づいていく。これに伴い、発振信号の周波数 F_{OUT} がセンサ 2 の抵抗値 $R_{SENS} = R_1$ に対応した値 F_1 に近づいていく。

[0111] タイミング t_{44} で電圧 V_{REF} が時間平均で基準電圧 V_{SENS} に略等しくなると、タイミング t_{44} 以降タイミング t_{48} まで、制御電圧 V_{CTRL} が値 V_1 で安定し、発振信号の周波数 F_{OUT} がセンサ 2 の抵抗値 $R_{SENS} = R_1$ に対応した値 F_1 で安定し、周波数同期ループがロック状態になる。これにより、周波数同期回路 10j がセンサ 2 の抵抗値 $R_{SENS} = R_1$ に対応した周波数 $F_{OUT} = F_1$ を安定的に出力する。周期 $TP1$ は、周波数 F_1 に対応する周期である。

[0112] タイミング t_{48} において、センサ 2 の検出対象の状態変化等によりセンサ 2 の抵抗値 R_{SENS} が $R_2 (> R_1)$ に変化し、電圧 $V_{SENS} = V_{12} (< V_{11})$ に変化する。これに応じて、タイミング $t_{48} \sim t_{58}$ において、タイミング $t_{34} \sim t_{35}$ と同様の動作とタイミング $t_{35} \sim t_{36}$ と同様の動作とが交互に繰り返され、電圧 V_{REF} が鋸歯状の波形で変動しながら時間平均で基準電圧 V_{SENS} に近づいていき、制御電圧 V_{CTRL} が値 $V_3 (< V_1)$ に徐々に近づいていく。これに伴い、発振信号の周波数 F_{OUT} がセンサ 2 の抵抗値 $R_{SENS} = R_2$ に対応した値 $F_3 (> F_1)$ に近づいていく。

[0113] タイミング t_{58} で電圧 V_{REF} が時間平均で電圧 V_{SENS} に略等しくなると、タイミング t_{58} 以降、制御電圧 V_{CTRL} が値 V_3 で安定し、発振信号の周波数 F_{OUT} がセンサ 2 の抵抗値 $R_{SENS} = R_2$ に対応した値 F_3 で安定し、周波数同期ループが再びロック状態になる。これにより、周波数同期回路 10j がセンサ 2 の抵抗値 $R_{SENS} = R_2$ に対応した周波数 $F_{OUT} = F_3$ を安定的に出力

する。周期 T_{P3} は、周波数 F_3 に対応する周期である。

[0114] 以上のように、第2の実施形態では、センサインターフェース回路1jにおいて、周波数同期回路10jが、電圧変化型の周波数同期回路で構成され、センサ2の検出値の変化に対して、増幅回路18jで増幅して出力する電圧を変化させる。このような構成によっても、基準電圧 V_{REF}' の精度に依存しない発振周波数を得ることができ、電圧ドメインで周波数同期ループのフィードバック動作を容易に高精度化できる。

[0115] 以上、本発明の実施形態を説明したが、上記実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。上記新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態は、発明の範囲や要旨に含まれるとともに、請求の範囲に記載された発明とその均等の範囲に含まれる。

符号の説明

- [0116] 1, 1j センサインターフェース回路
2 センサ
4 インピーダンス変換回路
5 アンテナ
6 RFスイッチ
7 LPF
8 発電回路
9 電圧制御回路
10, 10j 周波数同期回路
11 電圧制御発振回路
12 分周回路
13 周波数インピーダンス変換回路
14 基準電圧源
15, 15j 電流源

- 1 6 電圧差検出回路
- 1 7 フィルタ
- 1 8 j 増幅回路
- 1 9 j 抵抗素子
- 1 0 0, 1 0 0 j センサモジュール
- 2 0 0 情報収集端末
- 3 0 0 通信システム

請求の範囲

[請求項1]

センサに接続可能である周波数同期回路を備え、
前記周波数同期回路は、
基準電圧を生成する基準電圧源と、
前記基準電圧源に接続され、前記基準電圧を用いて電流を生成する電流源と、
前記基準電圧源に接続された第1の入力ノードと前記電流源に接続された第2の入力ノードと出力ノードとを有し、前記第1の入力ノードで受ける電圧と前記第2の入力ノードで受ける電圧との一方が前記センサの検出値に対応し、前記第1の入力ノードで受ける電圧と前記第2の入力ノードで受ける電圧との差分に応じて制御電圧を生成する電圧差検出回路と、
前記電圧差検出回路の出力ノードに接続され、前記制御電圧に応じて発振信号を生成する電圧制御発振回路と、
前記電圧制御発振回路と前記電圧差検出回路の第2の入力ノードとの間に接続され、前記発振信号に応じた信号の周波数をインピーダンスに変換する周波数インピーダンス変換回路と、
を備えたセンサインターフェース回路。

[請求項2]

前記電流源は、前記センサに接続可能であり、前記基準電圧と前記センサの検出値とを用いて電流を生成し、
前記電圧差検出回路は、前記第2の入力ノードで受ける電圧が前記センサの検出値と前記周波数とに対応する
請求項1に記載のセンサインターフェース回路。

[請求項3]

前記基準電圧源と前記電圧差検出回路との間に接続され、前記センサに接続可能であり、前記基準電圧と前記センサの検出値との差分を増幅し、増幅された差分に応じた電圧を出力する増幅回路をさらに備え、
前記電圧差検出回路は、前記第1の入力ノードで受ける電圧が前記

センサの検出値に対応し、前記第2の入力ノードで受ける電圧が前記周波数に対応する

請求項1に記載のセンサインターフェース回路。

[請求項4] 前記電圧制御発振回路と前記周波数インピーダンス変換回路との間に接続され、前記発振信号を分周する分周回路をさらに備え、

前記周波数インピーダンス変換回路は、前記分周された信号の周波数をインピーダンスに変換する

請求項1に記載のセンサインターフェース回路。

[請求項5] 前記周波数インピーダンス変換回路は、スイッチトキャパシタ回路で構成される

請求項1に記載のセンサインターフェース回路。

[請求項6] 前記周波数インピーダンス変換回路は、
一端が第1の電位に接続された第1の容量素子と、
一端が前記第1の電位に接続され、他端が前記電圧差検出回路の第2の入力ノードに接続された第2の容量素子と、
一端が前記電圧差検出回路の第2の入力ノードに接続され、他端が前記第1の容量素子の他端に接続され、制御端が前記電圧制御発振回路に接続された第1のスイッチと、
前記電圧制御発振回路に接続されたインバータと、
一端が前記第1の容量素子の他端に接続され、他端が前記第1の電位に接続され、制御端が前記インバータに接続された第2のスイッチと、
を有する

請求項5に記載のセンサインターフェース回路。

[請求項7] 前記電流源は、
第2の電位と前記電圧差検出回路の第2の入力ノードとの間に接続された第1のトランジスタと、

前記第2の電位と前記センサとの間に接続可能である第2のトラン

ジスタと、

前記基準電圧源に接続された第1の入力ノードと前記第2のトランジスタ及び前記センサの間のノードに接続された第2の入力ノードと前記第1のトランジスタのゲート及び前記第2のトランジスタのゲートに共通接続された出力ノードとを有する差動増幅回路と、

を有する

請求項2に記載のセンサインターフェース回路。

[請求項8]

前記電流源は、

抵抗素子と、

第2の電位と前記電圧差検出回路の第2の入力ノードとの間に接続された第1のトランジスタと、

前記第2の電位と前記抵抗素子との間に接続された第2のトランジスタと、

前記増幅回路に接続された第1の入力ノードと前記第2のトランジスタ及び前記抵抗素子の間のノードに接続された第2の入力ノードと前記第1のトランジスタのゲート及び前記第2のトランジスタのゲートに共通接続された出力ノードとを有する差動増幅回路と、

を有する

請求項3に記載のセンサインターフェース回路。

[請求項9]

アンテナと、

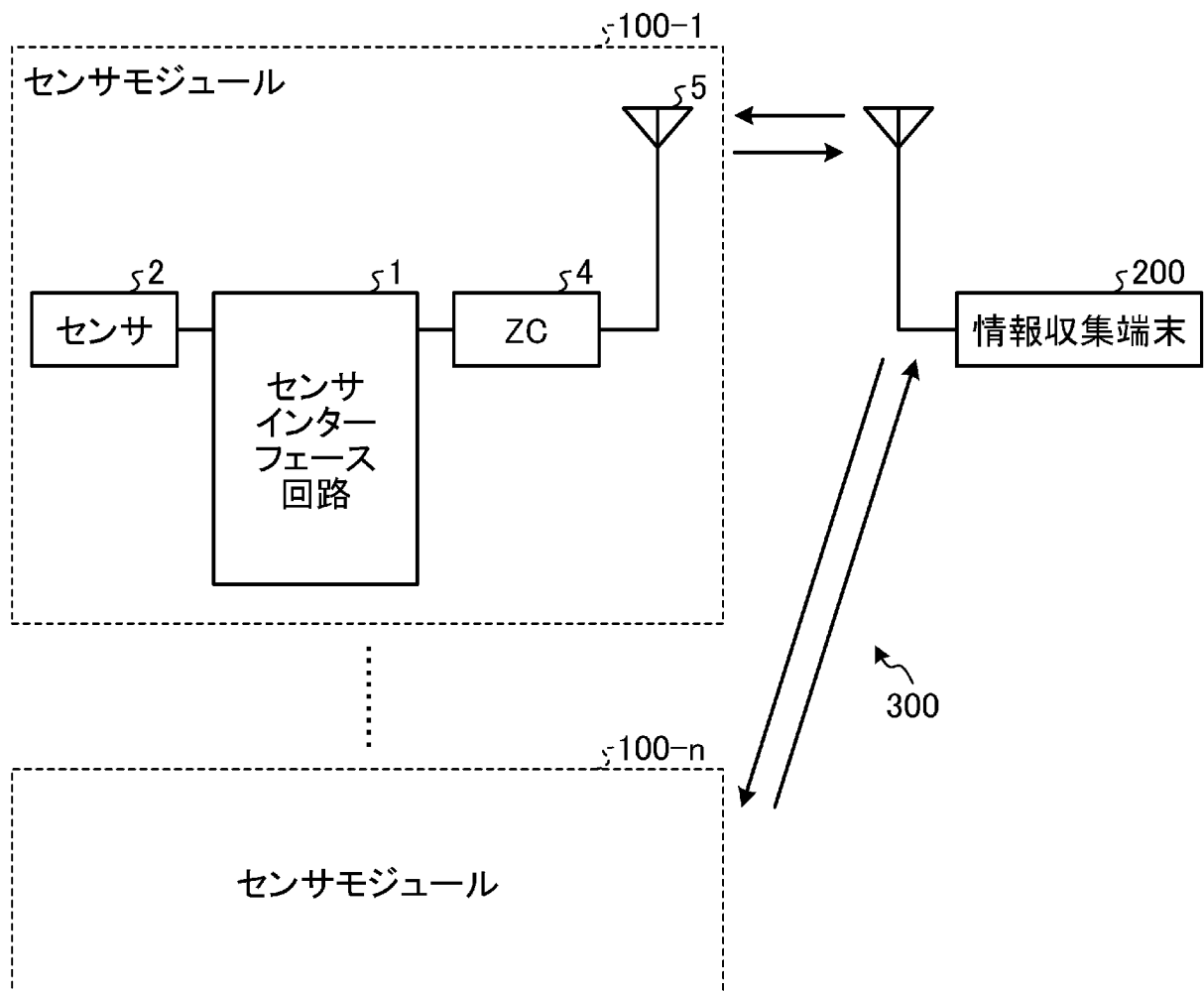
インピーダンス変換回路と、

センサと、

前記センサと前記アンテナとの間に接続された請求項1から8のいずれか1項に記載のセンサインターフェース回路と、

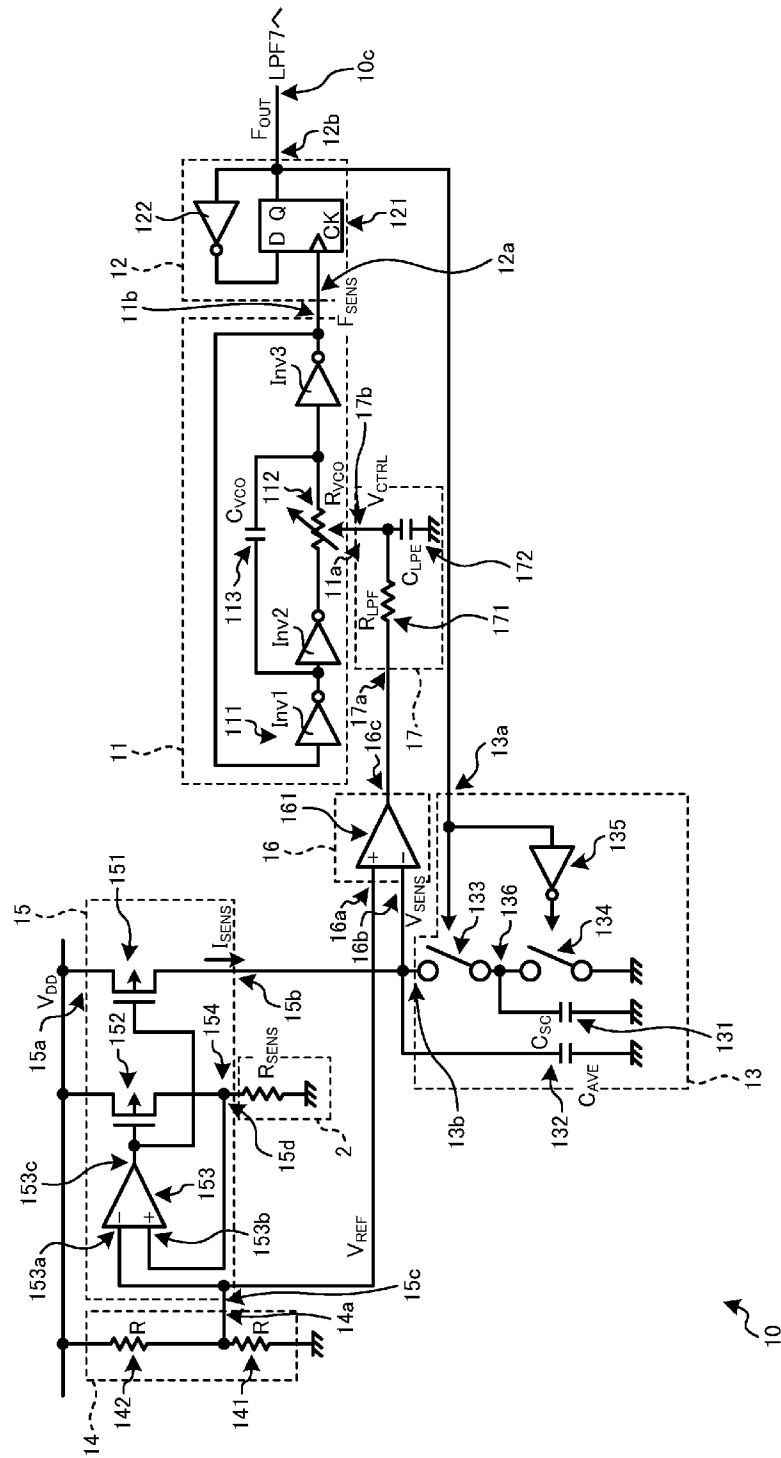
を備えたセンサモジュール。

[図1]

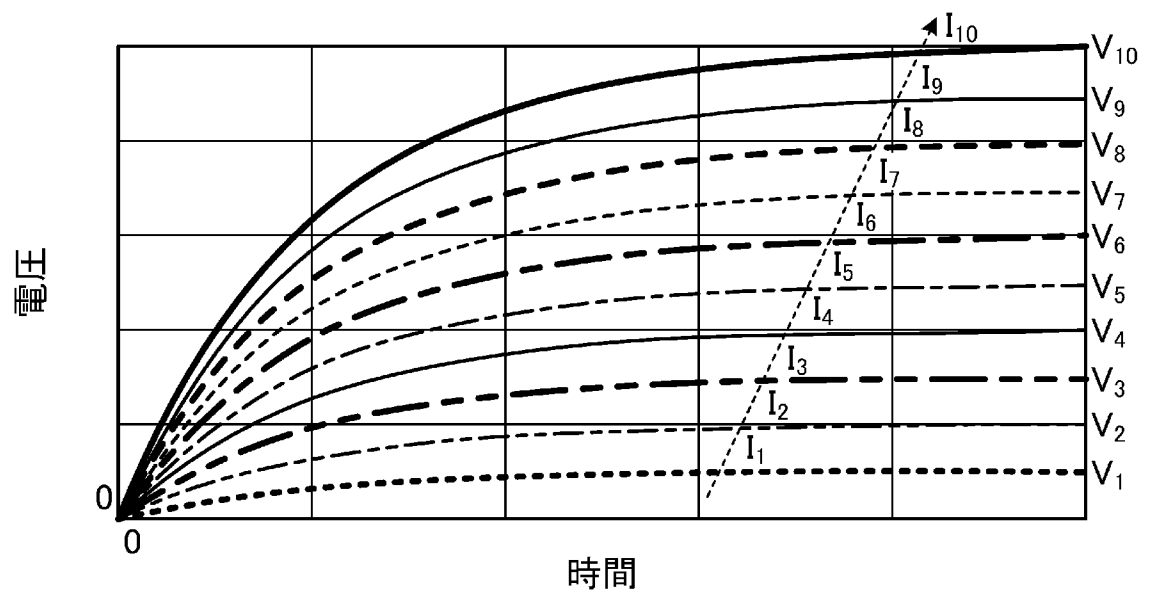


The diagram illustrates a sensor interface circuit 100. It features a sensor 5 connected to an input terminal 1c. The signal path includes two ZC (Zero Current) blocks, 4a and 4b, which are part of a larger block 4. The output of 4b is connected to a voltage control circuit 9, followed by a power supply circuit 8. A feedback loop is formed by a resistor R_{SENS} (labeled 1a) and a current source 6, which is connected to a low-pass filter (LPF) 7. The LPF output is fed back to the input of the first ZC block 4a. The main processing block 10 contains several stages: a frequency divider 12, a voltage control oscillator 11, a filter 17, a differential amplifier 16, and a wave number-to-analog converter 13. The output of the wave number-to-analog converter 13 is fed back to the input of the frequency divider 12. The entire system is controlled by a base voltage source 14, which provides a reference voltage 15 to a summing junction 15a. The summing junction also receives inputs from the output of the differential amplifier 16 and the output of the wave number-to-analog converter 13. The final output of the summing junction is labeled 15d.

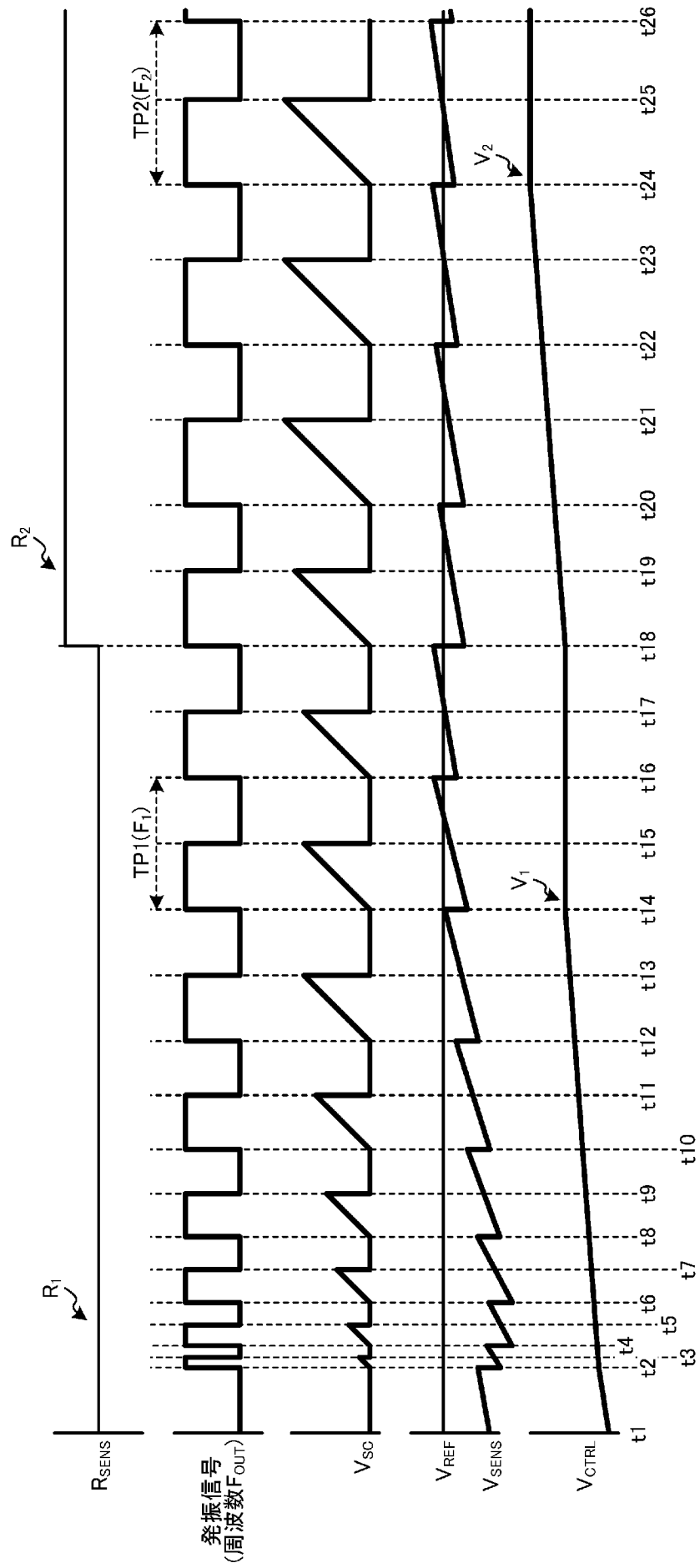
[図3]



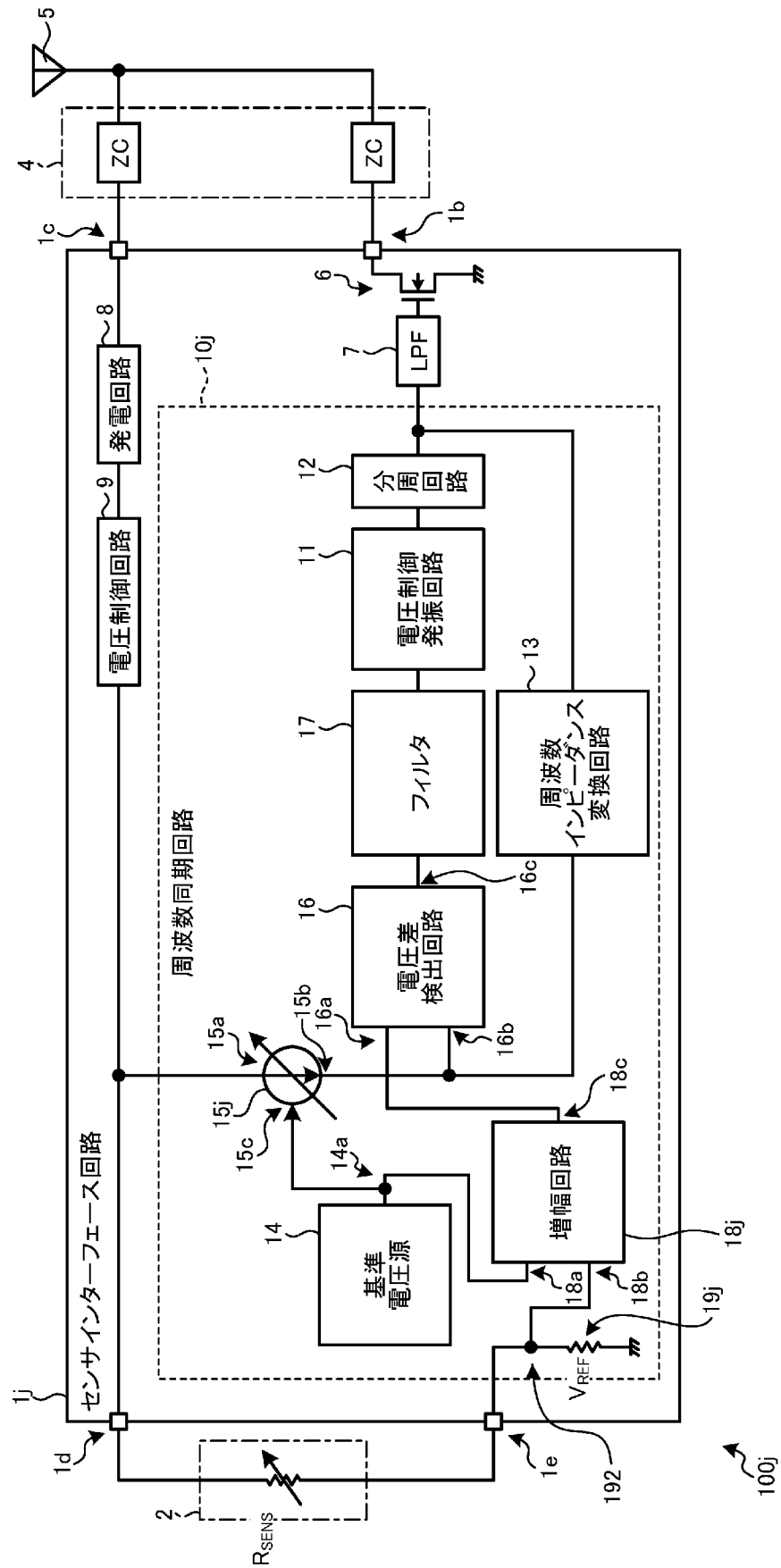
[図4]



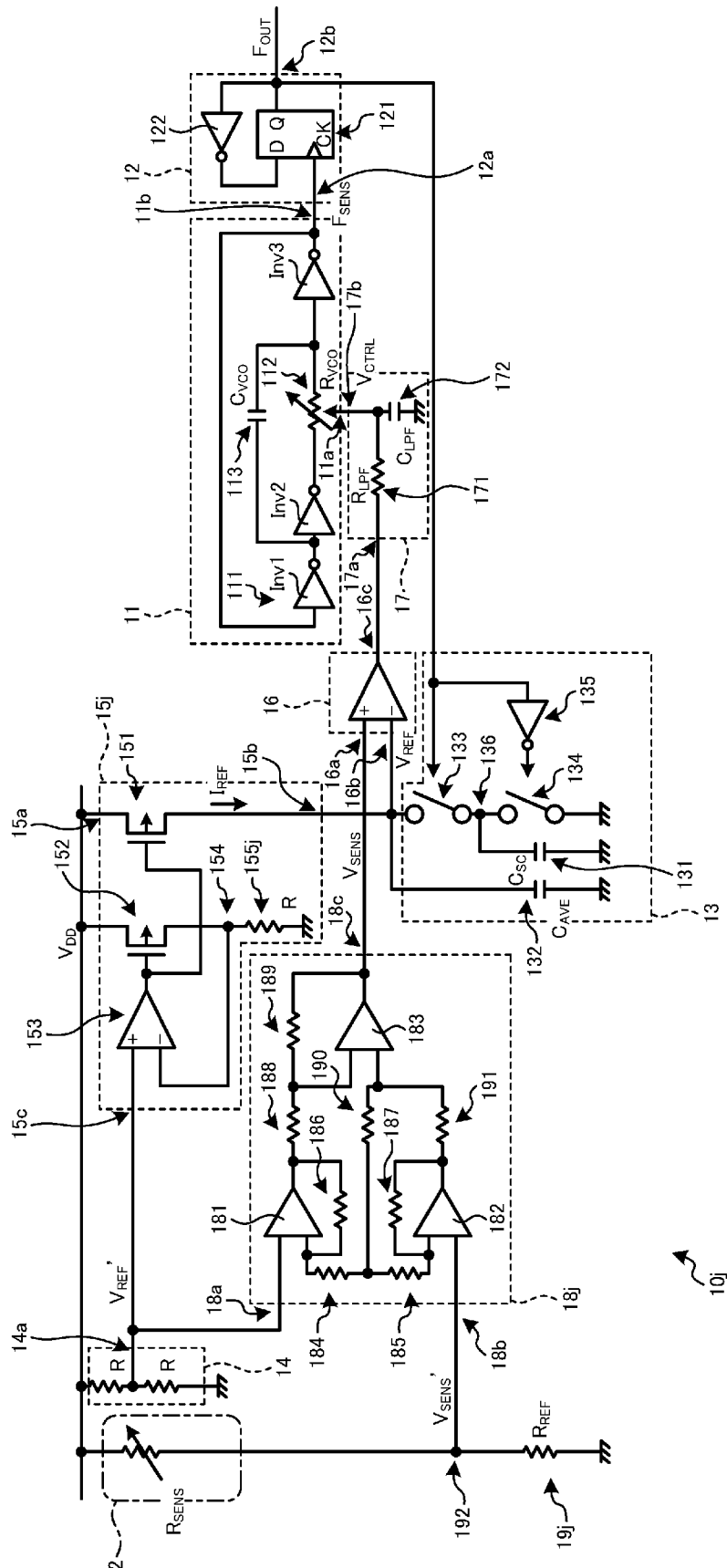
[図5]



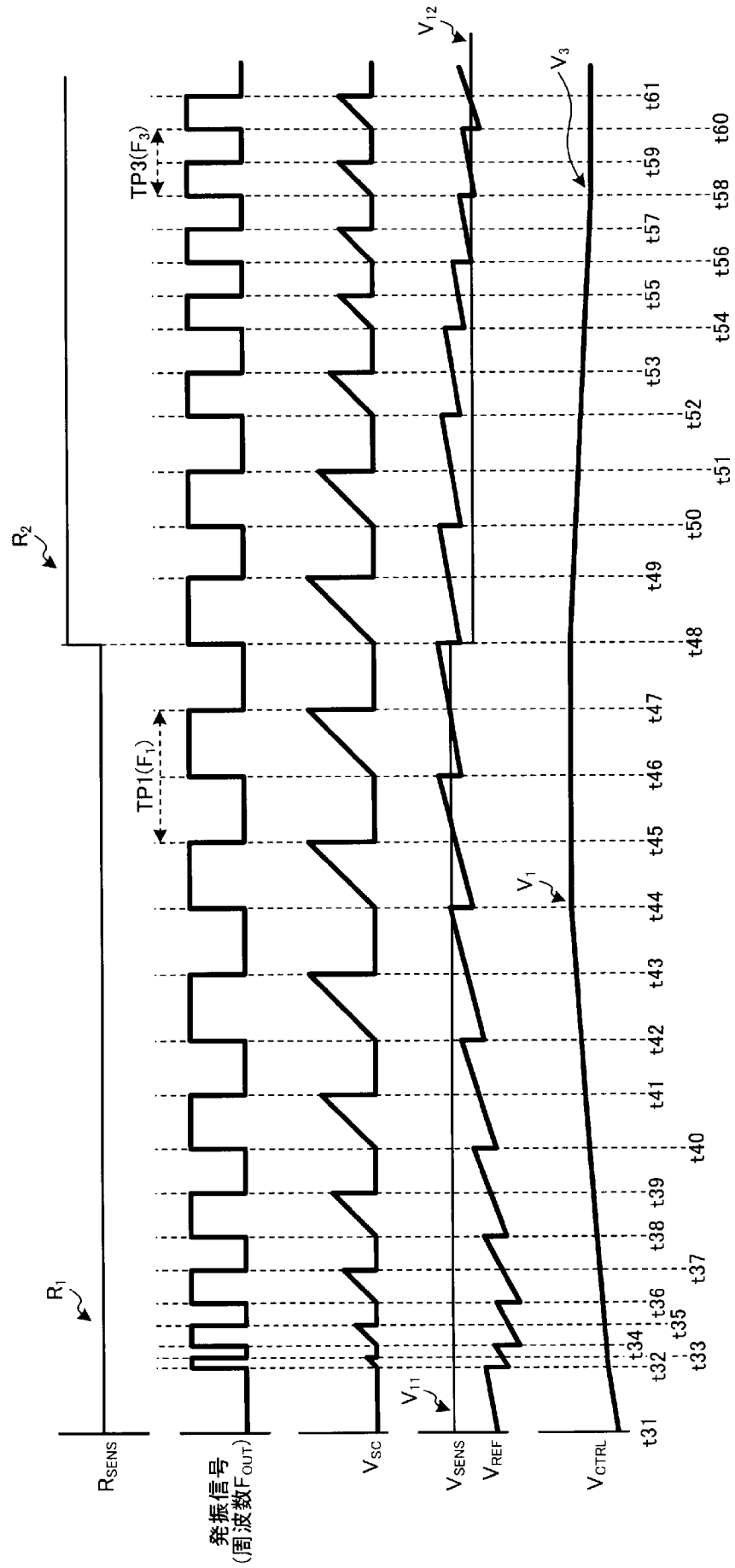
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/020031

A. CLASSIFICATION OF SUBJECT MATTER**H03L 7/093**(2006.01)i

FI: H03L7/093

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03L7/093

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-124394 A (MITSUMI ELECTRIC CO LTD) 17 May 2007 (2007-05-17) paragraphs [0014]-[0027], [0033], fig. 2-3	1-9
A	JP 2005-85193 A (MITSUBISHI MATERIALS CORP) 31 March 2005 (2005-03-31) paragraphs [0015]-[0018], fig. 1-2	1-9
A	JP 2015-197414 A (FUJIFILM CORP) 09 November 2015 (2015-11-09) paragraphs [0012]-[0017], fig. 1-2	1-9
A	JP 3063715 U (FUNAI ELECTRIC CO., LTD.) paragraphs [0046]-[0051], fig. 4	1-9

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

11 June 2021

Date of mailing of the international search report

06 July 2021

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/020031

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2007-124394	A	17 May 2007	(Family: none)	
JP	2005-85193	A	31 March 2005	US 2007/0194913 A1 paragraphs [0170]-[0176], fig. 21-22 EP 1667082 A1 KR 10-2006-0119977 A CN 1849636 A	
JP	2015-197414	A	09 November 2015	(Family: none)	
JP	3063715	U		(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H03L 7/093(2006.01)i FI: H03L7/093														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03L7/093 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 2007-124394 A（ミツミ電機株式会社）17.05.2007（2007 - 05 - 17） 段落[0014]-[0027], [0033], 図2-3	1-9												
A	JP 2005-85193 A（三菱マテリアル株式会社）31.03.2005（2005 - 03 - 31） 段落[0015]-[0018], 図1-2	1-9												
A	JP 2015-197414 A（富士フイルム株式会社）09.11.2015（2015 - 11 - 09） 段落[0012]-[0017], 図1-2	1-9												
A	JP 3063715 U（船井電機株式会社） 段落[0046]-[0051], 図4	1-9												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 11.06.2021	国際調査報告の発送日 06.07.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 竹内 亨 5W 8388 電話番号 03-3581-1101 内線 3576													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/020031

引用文献			公表日	パテントファミリー文献	公表日
JP	2007-124394	A	17.05.2007	(ファミリーなし)	
JP	2005-85193	A	31.03.2005	US 2007/0194913 A1	
				段落[0170]-[0176], 図21-22	
				EP 1667082 A1	
				KR 10-2006-0119977 A	
				CN 1849636 A	
JP	2015-197414	A	09.11.2015	(ファミリーなし)	
JP	3063715	U		(ファミリーなし)	