

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年2月1日(01.02.2018)



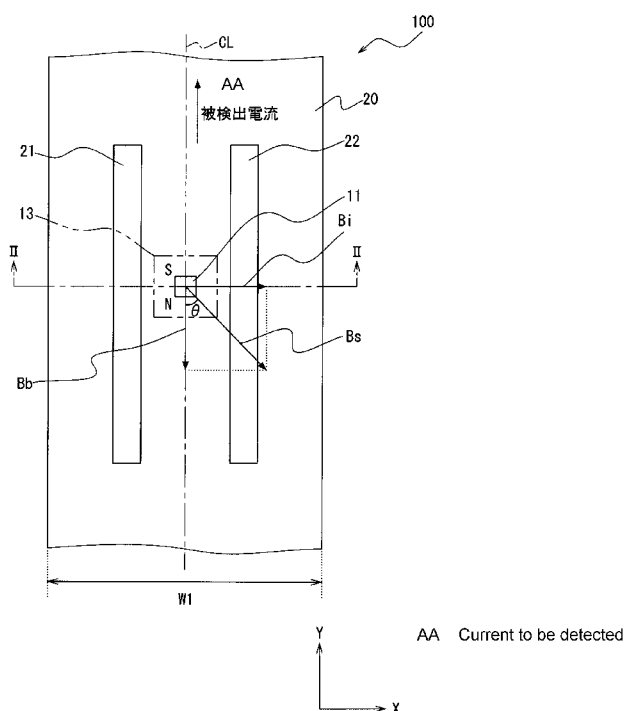
(10) 国際公開番号

WO 2018/021082 A1

- (51) 国際特許分類:
G01R 15/20 (2006.01)
- (21) 国際出願番号: PCT/JP2017/025869
- (22) 国際出願日: 2017年7月18日(18.07.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-146418 2016年7月26日(26.07.2016) JP
- (71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 江坂 卓馬(ESAKA Takuma); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 野村 江介(NOMURA Kohsuke); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 酒井 亮輔(SAKAI Ryosuke); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 杉戸 達明(SUGITO Tatsuaki); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 金 順 姫 (JIN Shunji); 〒4600003 愛知県名古屋市中区錦2丁目13番19号 瀧定ビル6階 Aichi (JP).

(54) Title: CURRENT SENSOR

(54) 発明の名称: 電流センサ



(57) **Abstract:** A current sensor 100 is provided with: a bus bar 20; a bias magnet 13 which generates a bias magnetic field in a direction perpendicular to a current magnetic field produced as a result of a current to be detected flowing through the bus bar 20; a sensor chip 11 which outputs a signal corresponding to an angle θ between the bias magnetic field and a resultant magnetic field; and a signal circuit into which the signal from the sensor chip 11 is input, and which calculates a tangent value at the angle θ obtained using the input signal, and outputs a sensor signal corresponding to the tangent



(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

value. A first slit 21 and a second slit 22 are formed in the bus bar 20 in the direction of flow of the current to be detected. Further, the sensor chip 11 is disposed in an area of the bus bar 20 sandwiched between the first slit 21 and the second slit 22, and on a centerline CL in the direction of flow of the current to be detected.

(57) 要約: 電流センサ100は、バスバ20と、バスバ20に被検出電流が流れることによって生じる電流磁界と垂直方向にバイアス磁界を生成するバイアス磁石13と、バイアス磁界と合成磁界との成す角度 θ に応じた信号を出力するセンサチップ11と、センサチップ11から信号が入力され、入力された信号を用いて成す角度 θ における正接値を演算し、正接値に対応するセンサ信号を出力する信号回路とを備えている。バスバ20は、被検出電流の流れ方向に沿って、第1スリット21と第2スリット22とが形成されている。また、センサチップ11は、バスバ20における第1スリット21と第2スリット22とで挟まれた領域上であり、且つ被検出電流の流れ方向に沿う中心線CL上に配置されている。

明 細 書

発明の名称：電流センサ

関連出願の相互参照

[0001] 本出願は、2016年7月26日に提出された日本特許出願番号2016-146418号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、電流センサに関する。

背景技術

[0003] 従来、電流センサの一例として、特許文献1に開示された電流センサがある。この電流センサは、扁平形状の電流路と、電流路上に配設され電流路に被測定電流が流れたときに発生する磁界を検出する磁電変換素子と、を備えている。電流路には、被測定電流の流れる向きに沿って長い穴部が設けられており、この穴部によって2つに分流した第1分流路と第2分流路が形成されている。磁電変換素子は、磁気センサパッケージ内にパッケージングされ、第1分流路上に配設されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2014-55790号公報

発明の概要

[0005] 上記電流センサは、電流路の中心付近に穴部が形成されている。そして、磁電変換素子は、電流路における幅が狭い第1分流路上に配置されている。このため、電流センサは、第1分流路上における位置が幅方向にズレると、磁電変換素子で感じる磁場量が減少するため位置ロバスト性が悪いという課題がある。

[0006] 本開示は、高周波特性を向上させつつ、位置ロバスト性を向上できる電流センサを提供することを目的とする。

[0007] 本開示の一態様に係る電流センサは、被検出電流が流れる電流経路と、電

流経路に被検出電流が流れることによって生じる第1磁界と垂直方向に第2磁界を生成する磁界発生部と、第2磁界と、第1磁界と第2磁界とで構成される合成磁界との成す角度に応じた正弦値を含む信号及び余弦値を含む信号の少なくともいずれか一方を出力するセンサチップと、センサチップから正弦値を含む信号及び余弦値を含む信号の少なくともいずれか一方が入力され、入力された信号を用いて成す角度における正接値を演算し、正接値に対応するセンサ信号を出力する信号処理部と、を備える。また、電流経路は、被検出電流の流れ方向に沿って、第1スリットと第2スリットとが形成されている。さらに、センサチップは、電流経路における第1スリットと第2スリットとで挟まれた領域上であり、且つ被検出電流の流れ方向に沿う中心線上に配置されている。

[0008] このように、本開示は、処理回路によって、第2磁界と合成磁界との成す角度 θ における正接値を演算し、この正接値に対応するセンサ信号を出力する。このため、本開示は、センサ信号が被検出電流にリニアに対応する信号となり、検出精度を向上させることができる。

[0009] また、本開示は、電流経路に第1スリットと第2スリットとが形成されており、中心線上にセンサチップが配置されている。このため、本開示は、被検出電流の高周波側でも、センサチップで感じる磁場量の減少を抑制でき、高周波特性を向上できる。

[0010] また、本開示は、センサチップが電流経路の中心線に配置されているため、位置ロバスト性を向上できる。つまり、本開示は、センサチップが電流経路の中心線上に配置されているため、センサチップの位置が、中心線上から電流経路の幅方向にズレたとしても、センサチップで感じる磁場量の減少を抑えることができる。このように、本開示は、高周波特性を向上させつつ、位置ロバスト性を向上できる。

図面の簡単な説明

[0011] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、

[図1]図1は、実施形態における電流センサの概略構成を示す断面図であり、
[図2]図2は、図1におけるII-II線に沿う断面図であり、
[図3]図3は、実施形態におけるセンサチップと処理回路の概略構成を示す回路図であり、
[図4]図4は、実施形態における電流センサの概略構成を示す断面図であり、
[図5]図5は、変形例1における電流センサの概略構成を示す断面図であり、
及び、
[図6]図6は、変形例2における電流センサの概略構成を示す平面図である。

発明を実施するための形態

- [0012] 以下において、図面を参照しながら、発明を実施するための複数の形態を説明する。各形態において、先行する形態で説明した事項に対応する部分には同一の参照符号を付して重複する説明を省略する場合がある。各形態において、構成の一部のみを説明している場合は、構成の他の部分については先行して説明した他の形態を参照し適用することができる。
- [0013] 図1、図2、図3、図4を用いて、本実施形態の電流センサ100に関して説明する。なお、図1、図2では、センサチップ11とバスバ20との位置関係をわかりやすくするために、セラミックパッケージ15などの図示を省略している。
- [0014] 電流センサ100は、例えば、車載モータのインバータ制御に用いられる。電流センサ100は、インバータ制御のために、車載モータに電源を供給するバスバ20に流れる被検出電流を検出するものである。電流センサ100は、電流経路に相当するバスバ20に被検出電流が流れることで、バスバ20が発生させる検出磁界をセンサチップ11が電気信号に変換することで被検出電流を検出する。このように、本実施形態では、一例として、インバータ用の電流センサ100を採用する。しかしながら、本開示は、これに限定されず、車載バッテリーの電流の検出にも適用できる。
- [0015] なお、電流センサ100は、例えば電気自動車やハイブリッド車に搭載される。また、電流センサ100は、集磁コアを必要としないコアレス電流セ

ンサを採用している。バスバ20には、高電圧が印加されるため、高電圧部と称することもできる。

[0016] 電流センサ100は、検出部10とバスバ20とを備えている。検出部10は、図4に示されるように、バスバ20に組みつけられている。具体的には、検出部10は、図1に示すように、バスバ20に流れる被検出電流の方向とバイアス磁界 B_b とが平行となるように、バスバ20に組み付けられる。また、検出部10は、バスバ20に流れる被検出電流によって生成される電流磁界 B_i とバイアス磁界 B_b とが垂直となるように、バスバ20に組み付けられる。

[0017] そして、検出部10（センサチップ11）には、バイアス磁界 B_b と電流磁界 B_i とによって構成される合成磁界 B_s が印加されるようになっている。なお、本実施形態では、電流磁界 B_i が第1磁界に相当し、バイアス磁界 B_b が第2磁界に相当している。

[0018] 検出部10は、図4に示すように、主に、センサチップ11と、処理回路12と、バイアス磁石13とを備えている。また、本実施形態では、この他に、セラミックパッケージ15と、第1ワイヤ14aと、第2ワイヤ14bと、スペーサ16とを備えた電流センサ100を採用している。センサチップ11、処理回路12、ワイヤ14a、14b、及び後程説明する信号配線は、バスバ20よりも電圧が低いため、低電圧部とも称することができる。

[0019] センサチップ11は、バスバ20に流れる被検出電流が発生する磁束密度（検出磁界）を検知して磁電変換を行い電気信号に変換する。センサチップ11は、図4に示すように、接着材などを介して処理回路12に実装されており、第1ワイヤ14aを介して処理回路12と電氣的に接続されている。センサチップ11で磁電変換された電気信号は、第1ワイヤ14aを介して処理回路12に出力される。なお、本実施形態では、一例として、バイアス磁界 B_b と合成磁界 B_s とのなす角度 θ に応じた余弦値を含む信号を電気信号として出力するセンサチップ11を採用している。しかしながら、本開示は、バイアス磁界 B_b と合成磁界 B_s とのなす角度 θ に応じた正弦値を含む

信号を電気信号として出力するセンサチップ11でも採用できる。

[0020] センサチップ11は、図3に示すように、ブリッジ回路を構成する第1磁気抵抗素子11a～第4磁気抵抗素子11dを備えている。各磁気抵抗素子11a～11dとしては、巨大磁気抵抗素子（GMR）、異方性磁気抵抗素子（AMR）、トンネル磁気抵抗素子（TMR）などの、磁気ベクトルの向きによって電気信号が変化する素子を採用できる。このため、電流センサ100は、ベクトル検知式電流センサと言える。

[0021] なお、各磁気抵抗素子11a～11dは、特開2013-64663号公報に開示された磁気抵抗素子を採用できる。つまり、各磁気抵抗素子11a～11dは、磁化方向が所定方向に固定されたピン層、絶縁体で構成されるトンネル層、外部磁化に応じて磁化方向が変化するフリー層が順に積層され、下部電極及び上部電極を備えた一般的なものである。

[0022] 処理回路12は、信号処理部に相当する。処理回路12は、図4に示すように、センサチップ11が実装された状態で、接着材などを介してセラミックパッケージ15に実装されている。処理回路12は、上記のように第1ワイヤ14aを介してセンサチップ11と電氣的に接続されており、且つ、第2ワイヤ14bを介して信号配線に接続されている。信号配線は、セラミックパッケージ15に形成されたものであり、後程説明する。

[0023] 処理回路12は、センサチップ11で変換された電気信号が第1ワイヤ14aを介して入力される。処理回路12は、入力された電気信号を用いて演算処理を行うことでセンサ信号を算出する。そして、処理回路12は、第2ワイヤ14bを介してセンサ信号を出力する。このセンサ信号は、例えば、信号用パッド15d、はんだ30を介して、後程説明する回路基板200の配線の一部であるランド220に伝達される。第1ワイヤ14aと第2ワイヤ14bのそれぞれは、出力経路と言える。

[0024] また、処理回路12は、図3に示すような回路構成を有している。処理回路12は、演算処理を行うことで、入力された電気信号を、後程説明する回路基板200に出力するためのセンサ信号に変換する。なお、処理回路12

は、特開 2013-64663 号公報に開示された回路構成を採用できる。

よって、処理回路 12 の詳細は、特開 2013-64663 号公報を参照できるため、ここでの説明を簡略化する。

[0025] 処理回路 12 は、電源回路 12 a、差動増幅回路 12 b、演算回路 12 c、第 1 端子 12 d、第 2 端子 12 e、第 3 端子 12 f、記憶部 12 g、第 4 端子 12 h などを備えている。

[0026] 電源回路 12 a は、定電圧回路等を備えて構成されており、第 1 磁気抵抗素子 11 a と第 4 磁気抵抗素子 11 d の中点に接続されている。そして、電源回路 12 a は、第 1 端子 12 d を介して電源から入力される電圧を定電圧 V_{cc} に変換し、この定電圧 V_{cc} を第 1 磁気抵抗素子 11 a と第 4 磁気抵抗素子 11 d の中点に印加する。なお、第 2 磁気抵抗素子 11 b と第 3 磁気抵抗素子 11 c の中点は、第 2 端子 12 e を介してグラウンドに接続されている。差動増幅回路 12 b は、反転入力端子が第 3 磁気抵抗素子 11 c と第 4 磁気抵抗素子 11 d の中点に接続されて、この中点の電圧 V_{a1} が入力される。また、差動増幅回路 12 b は、非反転入力端子が第 1 磁気抵抗素子 11 a と第 2 磁気抵抗素子 11 b の中点に接続されて、この中点の電圧 V_{a2} が入力される。そして、差動増幅回路 12 b は、入力された電圧を差動増幅して、演算回路 12 c に対して信号 V_a を出力する。

[0027] 記憶部 12 g には、差動増幅回路 12 b の増幅率 G 、センサチップ 11 に印加される電圧 V_{cc} 、センサチップ 11 の温度特性 $K(t)$ が記憶されている。なお、これらは、第 4 端子 12 h を介して記憶部 12 g に書き込まれる。

[0028] 演算回路 12 c は、差動増幅回路 12 b から入力された信号 V_a と、記憶部 12 g に記憶されている増幅率 G 、電圧 V_{cc} 、温度特性 $K(t)$ を用いて演算処理を行うことでセンサ信号を算出する。つまり、演算回路 12 c は、 $V_c = G \cdot V_{cc} \cdot K(t) \cdot \cos \theta$ を演算して、演算値 V_c を算出する。そして、演算回路 12 c は、信号 V_a を演算値 V_c で除算して正接値を演算し、正接値に対応する信号をセンサ信号として出力する。なお、演算回

路 1 2 c は、第 3 端子 1 2 f を介してセンサ信号を出力する。この第 3 端子 1 2 f は、第 2 ワイヤ 1 4 b に電氣的に接続されている。

[0029] バイアス磁石 1 3 は、磁界発生部に相当する。バイアス磁石 1 3 は、電気信号の基準となる磁気ベクトルであるバイアス磁界 B b を与えるために設けられている。つまり、バイアス磁石 1 3 は、バスバ 2 0 に被検出電流が流れることによって生じる電流磁界 B i と垂直方向にバイアス磁界 B b を生成する。本実施形態では、図 4 に示すように、スペーサ 1 6 を介して、センサチップ 1 1 と対向配置されたバイアス磁石 1 3 を採用している。バイアス磁石 1 3 は、例えば接着材などを介して、スペーサ 1 6 に実装されている。なお、図 1 では、図面をわかりやすくするためにバイアス磁石 1 3 を二点鎖線で図示している。

[0030] スペーサ 1 6 は、センサチップ 1 1 とバイアス磁石 1 3 との間隔を、所定距離に確保するための部材である。スペーサ 1 6 は、図 4 に示すように、接着剤などを介してセラミックパッケージ 1 5 に実装されている。

[0031] なお、図 4 においては、第 1 ワイヤ 1 4 a と第 2 ワイヤ 1 4 b をそれぞれ一つずつ図示している。しかしながら、電流センサ 1 0 0 は、これに限定されず、複数の第 1 ワイヤ 1 4 a を備えていてもよいし、複数の第 2 ワイヤ 1 4 b を備えていてもよい。

[0032] セラミックパッケージ 1 5 は、図 4 に示すように、センサチップ 1 1 などを収容するための収容空間 1 5 e が形成された容器である。セラミックパッケージ 1 5 は、環状の側壁と、環状の側壁の一端に形成された底とを有し、環状の側壁の他端が開口して、収容空間 1 5 e が形成された箱状の部材と言える。よって、セラミックパッケージ 1 5 は、一部が開口した有底の箱部材とも言える。また、セラミックパッケージ 1 5 は、一面 S 1 と、一面 S 1 の反対面であり、一面 S 1 に平行に設けられた裏面 S 2 とを有している。

[0033] なお、セラミックパッケージ 1 5 は、収容空間 1 5 e に処理回路 1 2、ワイヤ 1 4 a、1 4 b、スペーサ 1 6 も収容している。また、バイアス磁石 1 3 は、一部が収容空間 1 5 e に収納され、他部が収容空間 1 5 e から突出し

た状態で配置されている。

[0034] セラミックパッケージ15は、底部における収容空間15e側にセンサチップ11や処理回路12が配置されており、底部における収容空間15eの反対側がバスバ20に固定されている。つまり、セラミックパッケージ15は、裏面S2がバスバ20に固定されている。よって、電流センサ100は、センサチップ11とバスバ20との間に、セラミックパッケージ15の一部であるセラミック板15aが配置されていると言える。なお、セラミックパッケージ15は、接着剤などを介して、バスバ20に固定されている。

[0035] セラミックパッケージ15は、図4に示すように、複数のセラミック板15aが積層されて構成されている。本実施形態では、一例として、15層のセラミック板15aが積層されたセラミックパッケージ15を採用している。開口端側の最外層であるセラミック板15aの表面は、一面S1に相当する。反対側の最外層であるセラミック板15aの表面は、裏面S2に相当する。

[0036] また、セラミックパッケージ15は、例えば Al_2O_3 や Si_3N_4 などの無機物を焼き固めた焼結体である。なお、本実施形態では、外形が略正方形のセラミック板15aを採用している。しかしながら、本開示はこれに限定されず、矩形状や円形であっても採用できる。

[0037] セラミックパッケージ15は、収容空間15eを形成するために一部のセラミック板15aが環状に構成されており、底部を形成するために他のセラミック板15aが板状に構成されている。また、セラミックパッケージ15は、環状に構成されたセラミック板15aで側壁が形成されている。

[0038] 本実施形態では、積層方向の一方の端から順番に12層のセラミック板15aが環状に構成されており、残りの3層のセラミック板15aが板状に構成されている。セラミックパッケージ15は、積層された環状のセラミック板15aの開口壁面によって、内壁面15fが形成されている。

[0039] なお、環状のセラミック板15aとは、厚み方向に貫通穴が形成されたものである。一方、板状のセラミック板15aとは、貫通穴が形成されてい

いものである。厚み方向は、Z方向に相当する。

[0040] また、本実施形態では、センサチップ11と回路基板200との電気的な経路である導電性の信号配線を含んだセラミックパッケージ15を採用している。セラミックパッケージ15は、例えば、信号配線を構成する信号用パターン15b、信号用ビア15c、及び信号用パッド15dを備えている。信号用パターン15bは、セラミック板15a間に設けられて収容空間15eに露出しない部位と、第2ワイヤ14bが接続できるように収容空間15eに露出している部位とを含んでいる。

[0041] 信号用ビア15cは、セラミック板15aを貫通するように設けられており、異なる層の信号用パターン15bどうしや、信号用パターン15bと信号用パッド15dとを電気的に接続している。信号用パッド15dは、一面S1側に設けられており、回路基板200のランド220とはんだ30によって電气的及び機械的に接続される部位である。なお、信号用パッド15dは、一面S1の一部を成しているとも言える。

[0042] また、本実施形態では、バスバ20から生じる電界ノイズを遮蔽するための構成要素であるシールド部15gが設けられたセラミックパッケージ15を採用している。本実施形態では、一例として、グラウンドプレーン15g1、シールド用パターン15g2、シールド用ビア15g3、シールド用パッド15g4を含むシールド部15gを採用している。

[0043] シールド用パターン15g2は、環状に設けられている。このため、シールド用パターン15g2は、ガードリングとも称することができる。シールド用パターン15g2は、センサチップ11や処理回路12を囲う位置に設けられている。また、シールド用パターン15g2は、信号配線の一部を囲う位置に設けられている。なお、シールド用パターン15g2は、収容空間15eを囲う位置に、環状に設けられていると言える。

[0044] 本実施形態では、一例として、連続して設けられた12層のセラミック板15aに、シールド用パターン15g2が設けられている例を採用している。また、シールド用パターン15g2は、グラウンドプレーン15g1とシー

ルド用パッド15g4との間における各セラミック板15aに設けられている。

[0045] シールド用ビア15g3は、シールド用パターン15g2どうし、シールド用パターン15g2とシールド用パッド15g4、シールド用パターン15g2とグランドプレーン15g1を電氣的に接続している。つまり、シールド用ビア15g3は、各シールド用パターン15g2を介しつつ、グランドプレーン15g1からシールド用パッド15g4までを電氣的に接続している。

[0046] シールド用ビア15g3は、グランドプレーン15g1とシールド用パッド15g4との間における各セラミック板15aの少なくとも一箇所に設けられていればよい。よって、シールド用ビア15g3は、各セラミック板15aにおいて、二箇所以上に設けられていてもよい。なお、本実施形態では、グランドプレーン15g1とシールド用パッド15g4との間における各セラミック板15aの二箇所にシールド用ビア15g3が設けられている例を採用している。

[0047] シールド用パッド15g4は、一面S1側に設けられており、回路基板200のランド220とはんだ30によって電氣的及び機械的に接続される部位である。なお、シールド用パッド15g4は、一面S1の一部を成しているとも言える。また、シールド用パッド15g4が接続されているランド220は、回路基板200のグランドである。

[0048] グランドプレーン15g1は、シールド用パターン15g2とは異なり、べた状のパターンである。電流センサ100は、グランドプレーン15g1のZ方向における対向領域に低電圧部が含まれるように、グランドプレーン15g1が設けられている。また、グランドプレーン15g1は、低電圧部とバスバ20との間に設けられていると言える。

[0049] このように、セラミックパッケージ15は、シールド用パターン15g2と、グランドプレーン15g1と、シールド用ビア15g3によって、立体構造のシールド部15gが形成されていると言える。また、シールド部15

g は、シールド用パターン 15 g 2 と、グランドプレーン 15 g 1 と、シールド用ビア 15 g 3 とで低電圧部を囲うように構成されている。そして、シールド部 15 g は、シールド用パッド 15 g 4 を介して、回路基板 200 のグランドに接続されている。なお、シールド部 15 g は、処理回路 12 が接続されているセンサグランドとは別のボディグランドをとると好ましい。しかしながら、本開示はこれに限定されない。

[0050] シールド部 15 g の構成は、これに限定されない。シールド部 15 g は、セラミックパッケージ 15 の収容空間 15 e に面する表面に形成されていてもよい。つまり、セラミックパッケージ 15 は、シールド部 15 g で内壁面 15 f が形成されていてもよい。

[0051] バスバ 20 は、検出部 10 が実装可能に構成されており、センサチップ 1 に対向する部位を含んでいる。本実施形態では、図 1 に示すように、バスバ 20 の Y 方向に電流が流れる例を採用している。バスバ 20 は、電流が流れることで、図 1 に示すように電流磁界 B_i を発生させる。

[0052] バスバ 20 は、図 1、図 2 に示すように、第 1 スリット 21 と第 2 スリット 22 が形成されている。第 1 スリット 21 と第 2 スリット 22 は、バスバ 20 の厚み方向、すなわち Z 方向に貫通した穴である。また、本実施形態では、一例として、開口形状が矩形状である第 1 スリット 21 と第 2 スリット 22 を採用している。

[0053] 第 1 スリット 21 と第 2 スリット 22 は、Y 方向に沿って平行に設けられている。つまり、第 1 スリット 21 と第 2 スリット 22 は、長手側が Y 方向に沿って、短手側が X 方向に沿って設けられている。言い換えると、第 1 スリット 21 と第 2 スリット 22 は、バイアス磁界 B_b に沿って設けられている。

[0054] また、第 1 スリット 21 と第 2 スリット 22 は、バスバ 20 の中心線 CL を対称軸として、線対称に設けられている。つまり、中心線 CL と第 1 スリット 21 との間隔は、中心線 CL と第 2 スリット 22 との間隔と同じである。しかしながら、第 1 スリット 21 と第 2 スリット 22 の位置は、これに限

定されない。中心線C Lと第1スリット2 1との間隔は、中心線C Lと第2スリット2 2との間隔と異なってもよい。

[0055] なお、中心線C Lは、バスバ2 0の幅W 1の中心を通り、Y方向に延びる仮想直線である。バスバ2 0の幅W 1は、バスバ2 0におけるX方向の長さである。以下においては、各要素のX方向の長さを単に幅とも称する。また、幅方向は、X方向を示すものとする。

[0056] バスバ2 0は、第1スリット2 1と第2スリット2 2とで挟まれた部位に、センサチップ1 1に対向する部位を含んでいる。よって、センサチップ1 1は、バスバ2 0における第1スリット2 1と第2スリット2 2との間の領域に対向配置されている。さらに、センサチップ1 1は、バスバ2 0の中心線C L上に配置されている。

[0057] つまり、電流センサ1 0 0は、センサチップ1 1などがセラミックパッケージ1 5に收容された検出部1 0がバスバ2 0に実装された状態で、センサチップ1 1がバスバ2 0の中心線C L上に配置される。よって、電流センサ1 0 0は、図1に示すように、バスバ2 0上に検出部1 0が実装された状態で、中心線C Lを対称軸として線対称形状をなしているとも言える。

[0058] なお、本実施形態では、一例として、セラミックパッケージ1 5の一面S 1側に、回路基板2 0 0が固定されている例を採用している。回路基板2 0 0は、電流センサ1 0 0におけるセンサ信号の出力先である。回路基板2 0 0は、絶縁基材2 1 0、ランド2 2 0、基板ビア2 3 0、導体パターン2 4 0、穴部2 5 0などを備えている。つまり、回路基板2 0 0は、絶縁性の樹脂基材である絶縁基材2 1 0に対して、ランド2 2 0と基板ビア2 3 0と導体パターン2 4 0を含む配線が形成され、且つ、絶縁基材2 1 0の厚み方向に貫通した穴部2 5 0が形成されている。

[0059] 本実施形態では、例えばガラスエポキシ等の樹脂を絶縁基材2 1 0として採用している。また、本実施形態では、絶縁基材2 1 0を厚み方向に貫通した穴部2 5 0が形成された回路基板2 0 0を採用している。しかしながら、回路基板2 0 0は、絶縁基材2 1 0を貫通していない有底の穴部2 5 0であ

っても採用できる。

[0060] また、電流センサ100は、信号用パッド15dが、はんだ30を介してランド220と電氣的及び機械的に接続されて、回路基板200に実装されている。よって、電流センサ100は、はんだ30を介して、センサ信号を回路基板200に出力する。このため、はんだ30は、低電圧部の一部とみなすことができる。

[0061] なお、セラミックパッケージ15は、底部に対向し側壁で囲まれた開口端を有しており、開口端を囲む側壁の端部が回路基板200に実装されていると言える。また、電流センサ100は、回路基板200に実装された状態で、バイアス磁石13が穴部250に配置される。

[0062] このように、電流センサ100は、処理回路12によって、バイアス磁界 B_b と合成磁界 B_s との成す角度 θ における正接値を演算し、この正接値に対応する信号をセンサ信号として出力する。このため、電流センサ100は、センサ信号が被検出電流にリニアに対応する信号となり、検出精度を向上させることができる。また、電流センサ100は、X方向とY方向の二方向の磁界を検出する。

[0063] また、電流センサ100は、バスバ20に第1スリット21と第2スリット22とが形成されている。このため、電流センサ100は、高周波特性を向上できる。この点に関して、比較例の電流センサなどを用いて説明する。比較例の電流センサは、バスバが平板形状であり、スリットが形成されていないものとする。

[0064] 一般的に、電流センサは、バスバに流れる被検出電流の大電流化に伴って、バスバの発熱が問題となる。バスバの発熱を抑えるためには、バスバの断面積を広くするか、バスバの幅を広くすることが考えられる。

[0065] しかしながら、比較例の電流センサは、バスバの断面積が広くなるにつれて、バスバにおける電流密度が減少する。このため、電流センサは、バスバが発生する磁界量も減少して、S/N比が悪化する。

[0066] 比較例の電流センサは、バスバの幅を広くすると、被検出電流の高周波側

では、表皮効果により、幅方向の両端に被検出電流が流れることになる。このため、比較例の電流センサでは、バスバの中心線上にセンサチップが配置されていた場合、センサチップで感じる磁場量が減少する。また、比較例の電流センサでは、センサチップで感じる磁場量の減少を抑制するために、バスバの幅方向における一端上にセンサチップを配置した場合、位置ロバスト性が低下する。

[0067] これに対して、電流センサ100は、バスバ20に第1スリット21と第2スリット22とが形成されている。このため、電流センサ100のバスバ20には、表皮効果によって、幅方向の両端、第1スリット21を介して対向している端部、及び、第2スリット22を介して対向している端部に被検出電流が流れることになる。

[0068] よって、電流センサ100は、被検出電流の高周波側でも、センサチップ11で感じる磁場量の減少を抑制できる。したがって、電流センサ100は、高周波特性を向上できる。さらに、電流センサ100は、バスバ20の幅W1を広くしても、高周波特性を向上できるため、バスバ20の発熱を抑えることができる。

[0069] また、電流センサ100は、センサチップ11がバスバ20の中心線CL上に配置されている。このため、電流センサ100は、位置ロバスト性を向上できる。つまり、電流センサ100は、センサチップ11がバスバ20の中心線CL上に配置されているため、センサチップ11の位置が、中心線CL上からバスバ20の幅W1方向にズレたとしても、センサチップ11で感じる磁場量の減少を抑えることができる。よって、電流センサ100は、センサチップ11が幅方向へ位置ズレしたとしても、センサチップ11で感じる磁場量を確保しやすく、S/N比を向上できる。このように、電流センサ100は、高周波特定を向上させつつ、位置ロバスト性を向上できる。

[0070] 特に、電流センサ100は、上記のように、バスバ20の幅W1を広くしても高周波特性を向上できるため、比較的幅が広いバスバ20を採用できる。このため、電流センサ100は、バスバの幅が比較的狭い場合よりも、位

置口バスト性を向上させやすい。

[0071] また、上記のように、電流センサ１００は、エポキシ系などのモールド樹脂よりも絶縁性に優れたセラミックパッケージ１５にセンサチップ１１が収納されている。このため、電流センサ１００は、センサチップ１１がモールド樹脂で封止されている場合よりも、センサチップ１１とバスバ２０との絶縁を確保しやすく、センサチップ１１とバスバ２０との距離を近づけることができる。

[0072] つまり、電流センサ１００は、バスバ２０に対してセンサチップ１１を近づけても絶縁を確保できる。よって、電流センサ１００は、センサチップ１１がモールド樹脂で封止されている場合よりも、検出磁界を増加できる。これに伴って、電流センサ１００は、検出精度を向上できる。

[0073] なお、バスバ２０は、電流が流れると、電界ノイズを発生させる。よって、セラミックパッケージ１５は、バスバ２０から生じる電界ノイズを遮蔽するための構成要素であるシールド部１５ｇが設けられている。このシールド部１５ｇは、例えば、低電圧部を囲うように、セラミックパッケージ１５の底部と側壁に形成されている。

[0074] また、電流センサ１００は、このようにシールド部１５ｇを有しているため、バスバ２０が発する電界ノイズから低電圧部を保護できる。詳述すると、電流センサ１００は、セラミックパッケージ１５の底に対向する部位からの電界ノイズからだけでなく、セラミックパッケージ１５の側壁に回り込む電界ノイズからも低電圧部を保護できる。

[0075] 言い換えると、電流センサ１００は、ワイヤ１４ａ，１４ｂや信号配線と、バスバ２０との静電カップリングを抑制できる。このため、電流センサ１００は、センサチップ１１で変換された電気信号や、処理回路１２から出力されたセンサ信号の変動、すなわち出力変動を抑えることができる。

[0076] 特に、本実施形態の電流センサ１００は、インバータ制御のために、車載モータに電源を供給するバスバ２０に流れる被検出電流を検出する。この場合、バスバ２０は、ＭＯＳＦＥＴやＩＧＢＴ等の高速スイッチングによって

過渡的な電界ノイズを発生しやすい。電流センサ１００は、インピーダンスの高いワイヤ１４ａ，１４ｂや信号配線に電界ノイズが静電カップリングした場合、誘導電流が流れて出力変動を引き起こす。しかしながら、電流センサ１００は、上記のように静電カップリングを抑制できるため、インバータ用の電流センサに好適である。

[0077] ところで、電流センサ１００は、セラミックパッケージ１５の線膨張係数と、実装される回路基板２００の絶縁基材２１０との線膨張係数が異なる。よって、セラミックパッケージ１５と回路基板２００とは、温度変化に伴う変形量が異なる。このため、はんだ３０には、セラミックパッケージ１５と回路基板２００との変形量の差に起因する熱応力が印加される。

[0078] そこで、本実施形態では、セラミックパッケージ１５の開口端側が回路基板２００と対向した状態で、回路基板２００に実装された電流センサ１００を採用している。このため、電流センサ１００は、底側が回路基板２００と接続されている場合より、セラミックパッケージ１５の側壁が変更しやすく、はんだ３０に印加される熱応力を低減できる。

[0079] なお、本実施形態では、センサチップ１１や処理回路１２がセラミックパッケージ１５に收容された電流センサ１００を採用した。しかしながら、本開示は、これに限定されず、特開２０１３－６４６６３号公報と同様に、センサチップ１１や処理回路１２が樹脂部材で封止された構成などであっても採用できる。

[0080] 以上、本開示の好ましい実施形態について説明した。しかしながら、本開示は、上記実施形態に何ら制限されることはなく、本開示の趣旨を逸脱しない範囲において、種々の変形が可能である。以下に、本開示のその他の形態として、変形例１～３に関して説明する。上記実施形態及び変形例１～３は、それぞれ単独で実施することも可能であるが、適宜組み合わせて実施することも可能である。本開示は、実施形態において示された組み合わせに限定されることなく、種々の組み合わせによって実施可能である。

[0081] （変形例１）

図5を用いて、変形例1の電流センサ110に関して説明する。電流センサ110は、セラミックパッケージ15とバスバ20の幅が電流センサ100と異なる。なお、電流センサ110は、シールド部15gを備えたセラミックパッケージ15であってもよい。

[0082] 電流センサ110は、セラミックパッケージ15の幅が、バスバ20の幅W1よりも広くなるように構成されている。また、電流センサ110は、裏面S2の対向領域から幅方向にバスバ20がはみ出すことなく、バスバ20にセラミックパッケージ15が実装されている。

[0083] 電流センサ110は、電流センサ100と同様の効果を奏することができる。さらに、電流センサ110は、セラミックパッケージ15の幅がバスバ20の幅よりも広い。このため、電流センサ110は、電流センサ100よりも、高電圧部のバスバ20と、低電圧部のはんだ30と沿面距離を長くすることができる。したがって、電流センサ110は、電流センサ100よりも、はんだ30の絶縁耐性を向上できる。

[0084] (変形例2)

図6を用いて、変形例2の電流センサ120に関して説明する。電流センサ120は、磁気シールド40を備えている点が電流センサ100と異なる。なお、電流センサ120は、検出部10として、センサチップ11と、処理回路12と、バイアス磁石13を備えている。

[0085] 磁気シールド40は、磁性材料によって構成されており、外部磁界がセンサチップ11を透過することを抑制するものである。電流センサ120は、例えば、一对の磁気シールド40で、センサチップ11と、処理回路12と、バイアス磁石13と、バスバ20が挟みこまれている。

[0086] また、本変形例では、複数の電流センサ120が一体的に組み付けられて構成されている。具体的には、一例として、二つの電流センサ120が組み付けられている。このように、複数の電流センサ120が一体的に組み付けられ構造体は、電流センサ端子台とも称することができる。

[0087] 電流センサ120は、電流センサ100と同様の効果を奏することができる。

る。また、電流センサ１２０は、磁気シールド４０を備えているため、センサチップ１１に外部磁界が印加されることを抑制でき、電流センサ１００よりも検出精度を向上できる。

[0088] さらに、電流センサ１２０は、バスバ２０の中心線ＣＬ上にセンサチップ１１が配置されているため、隣り合う電流センサ１２０からの磁気ノイズを受けにくい。つまり、電流センサ１２０は、バスバ２０の中心線ＣＬ上よりも隣り合う電流センサ１２０側にズレた位置にセンサチップ１１が配置されている場合より、隣り合う電流センサ１２０からの磁気ノイズを受けにくい。よって、電流センサ１２０は、電流センサ端子台としてのシールド性能確保も期待できる。

[0089] （変形例３）

上記実施形態では、ブリッジ回路を構成する第１磁気抵抗素子１１ａ～第４磁気抵抗素子１１ｄを含む一つのセンサチップ１１を備えた電流センサ１００を採用した。しかしながら、本開示は、これに限定されない。変形例３の電流センサは、特開２０１３－６４６６３号公報と同様に、二つのセンサチップを備えている。つまり、変形例３の電流センサは、センサチップ１１に加えて、他の４つの磁気抵抗素子がブリッジ回路を形成するように形成された第２センサチップを備えている。この変形例３の電流センサは、上記実施形態の電流センサと同様の効果を奏することができる。

[0090] 本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

[請求項1]

被検出電流が流れる電流経路（20）と、

前記電流経路に前記被検出電流が流れることによって生じる第1磁界と垂直方向に第2磁界を生成する磁界発生部（13）と、

前記第2磁界と、前記第1磁界と前記第2磁界とで構成される合成磁界との成す角度（ θ ）に応じた正弦値を含む信号及び余弦値を含む信号の少なくともいずれか一方を出力するセンサチップ（11）と、

前記センサチップから前記正弦値を含む信号及び前記余弦値を含む信号の少なくともいずれか一方が入力され、入力された前記信号を用いて前記成す角度（ θ ）における正接値を演算し、前記正接値に対応するセンサ信号を出力する信号処理部（12）と、を備えた電流センサであって、

前記電流経路は、前記被検出電流の流れ方向に沿って、第1スリット（21）と第2スリット（22）とが形成されており、

前記センサチップは、前記電流経路における前記第1スリットと前記第2スリットとで挟まれた領域上であり、且つ前記被検出電流の流れ方向に沿う中心線上に配置されている電流センサ。

[請求項2]

底部と環状の側壁とで収容空間（15e）が形成され、前記収容空間に前記センサチップと前記信号処理部を収容した状態で、前記底部が前記電流経路に実装されたセラミックパッケージ（15）をさらに備えており、

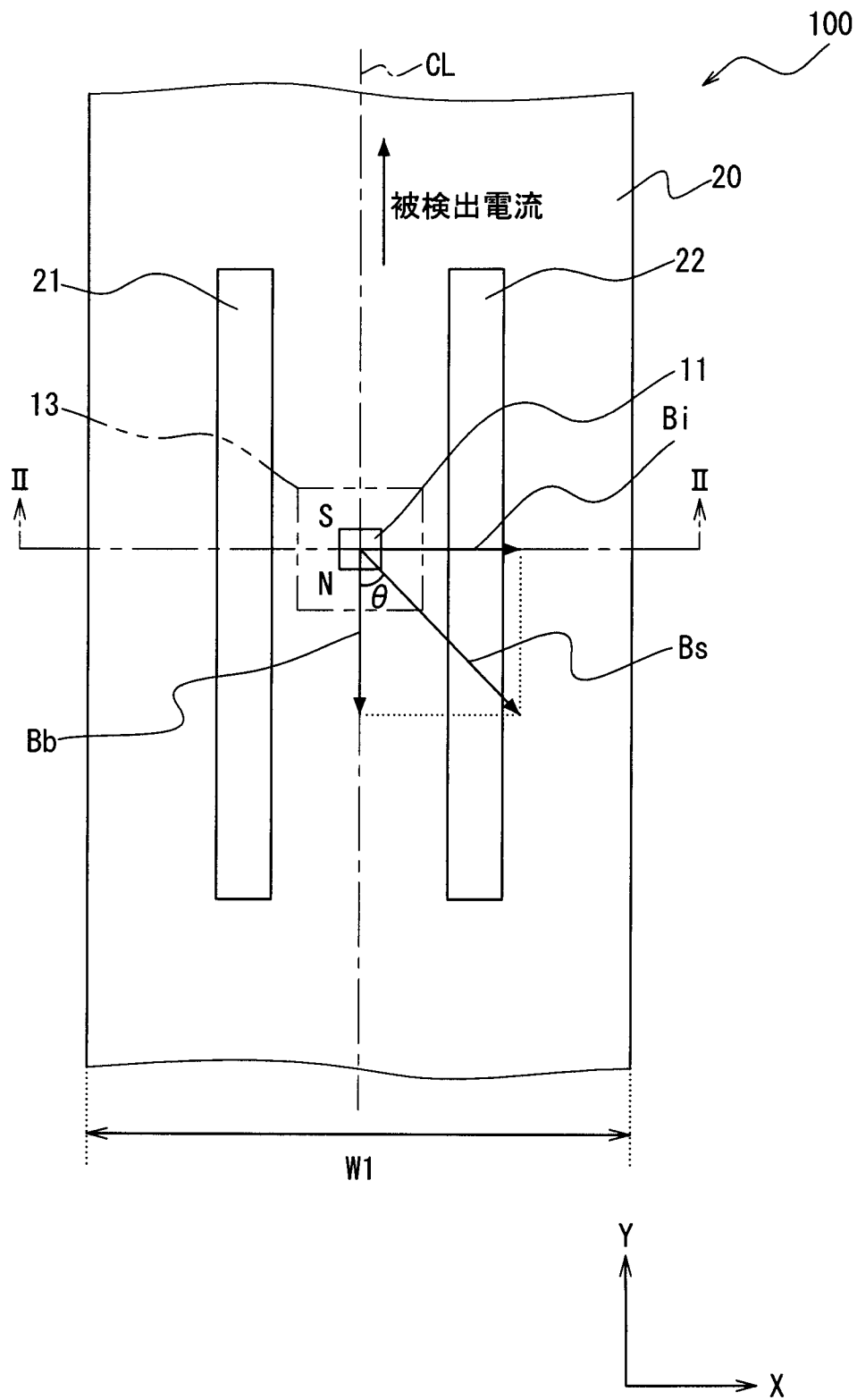
前記センサチップは、前記セラミックパッケージに収容され、前記電流経路との間に前記底部を介した状態で、前記領域上であり、且つ前記中心線上に配置されている請求項1に記載の電流センサ。

[請求項3]

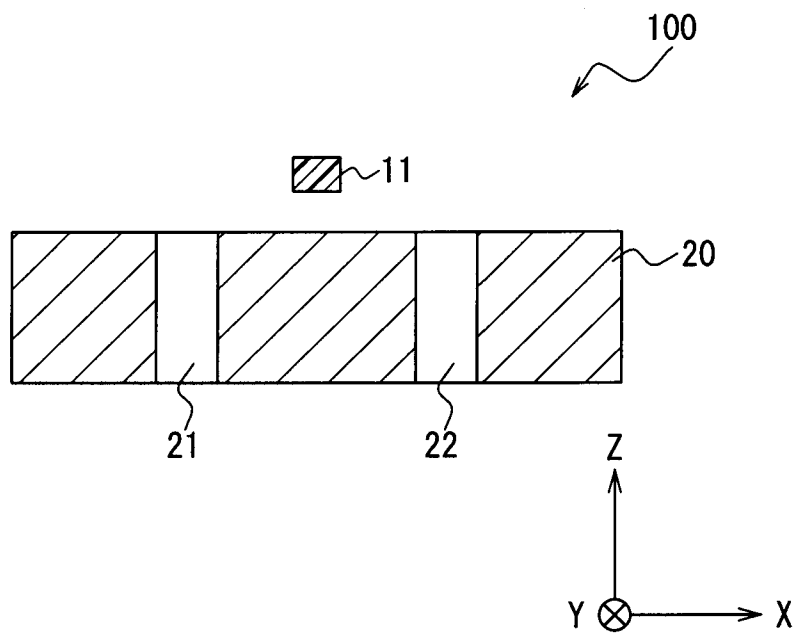
前記セラミックパッケージは、複数のセラミック板が積層されてなり、前記底部と前記側壁に、前記電流経路から発生する電界ノイズを遮蔽するシールド部（15g）が形成されている請求項2に記載の電流センサ。

- [請求項4] 前記シールド部は、前記セラミック板に形成された環状のシールド用パターン（15g2）と、前記セラミック板に形成されたシールド用ビア（15g3）と、前記セラミック板に形成されたグランドプレーン（15g1）とを含んでいる請求項3に記載の電流センサ。
- [請求項5] 前記センサ信号の出力先である絶縁性の樹脂基材に配線が形成された回路基板（200）に実装されるものであって、
- 前記セラミックパッケージは、前記底部に対向し前記側壁で囲まれた開口端を有しており、前記開口端を囲む前記側壁の端部が前記回路基板に実装されている請求項2乃至4のいずれか一項に記載の電流センサ。
- [請求項6] 前記セラミックパッケージの幅は、前記電流経路の幅よりも広い請求項5に記載の電流センサ。

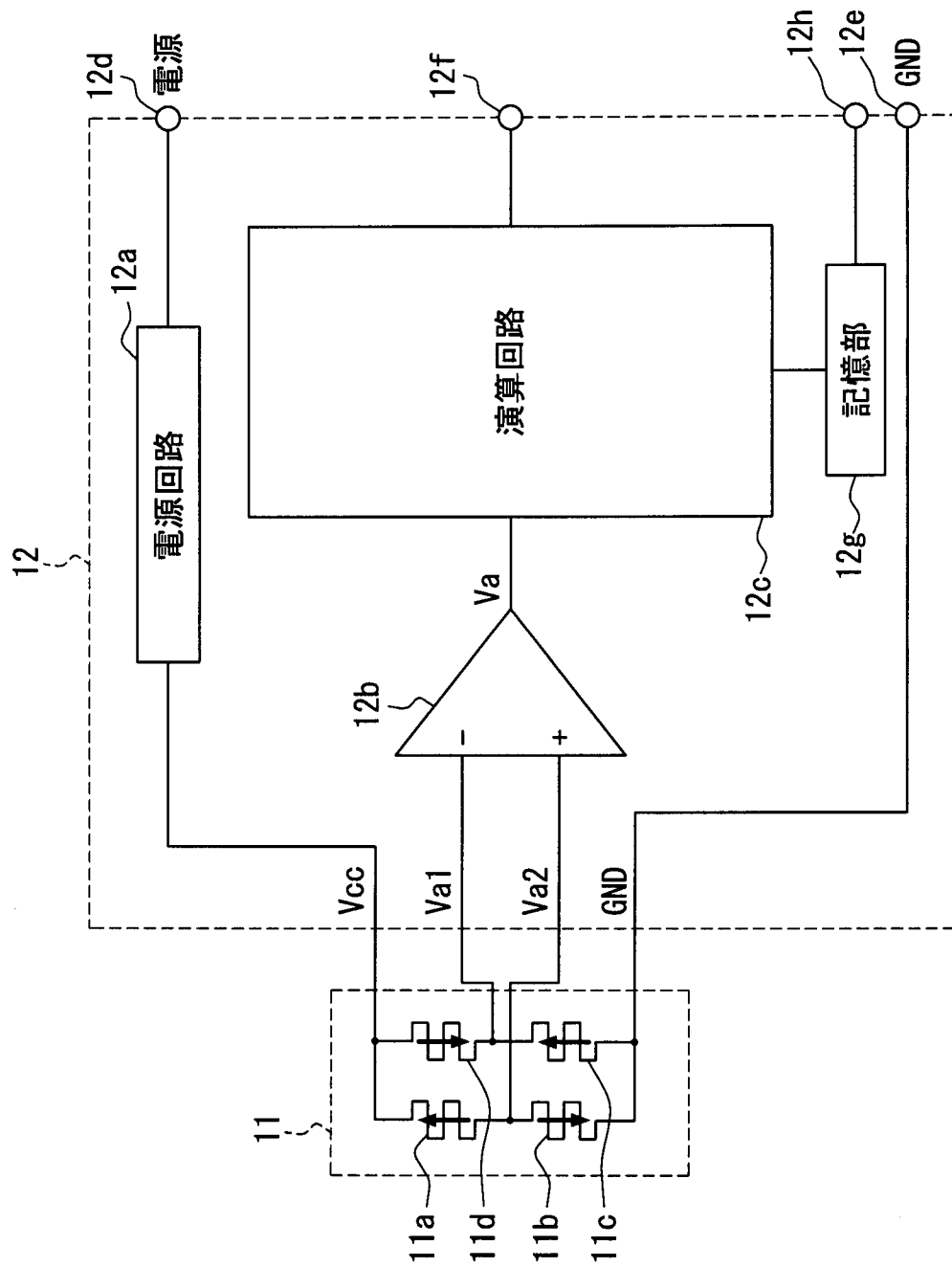
[図1]



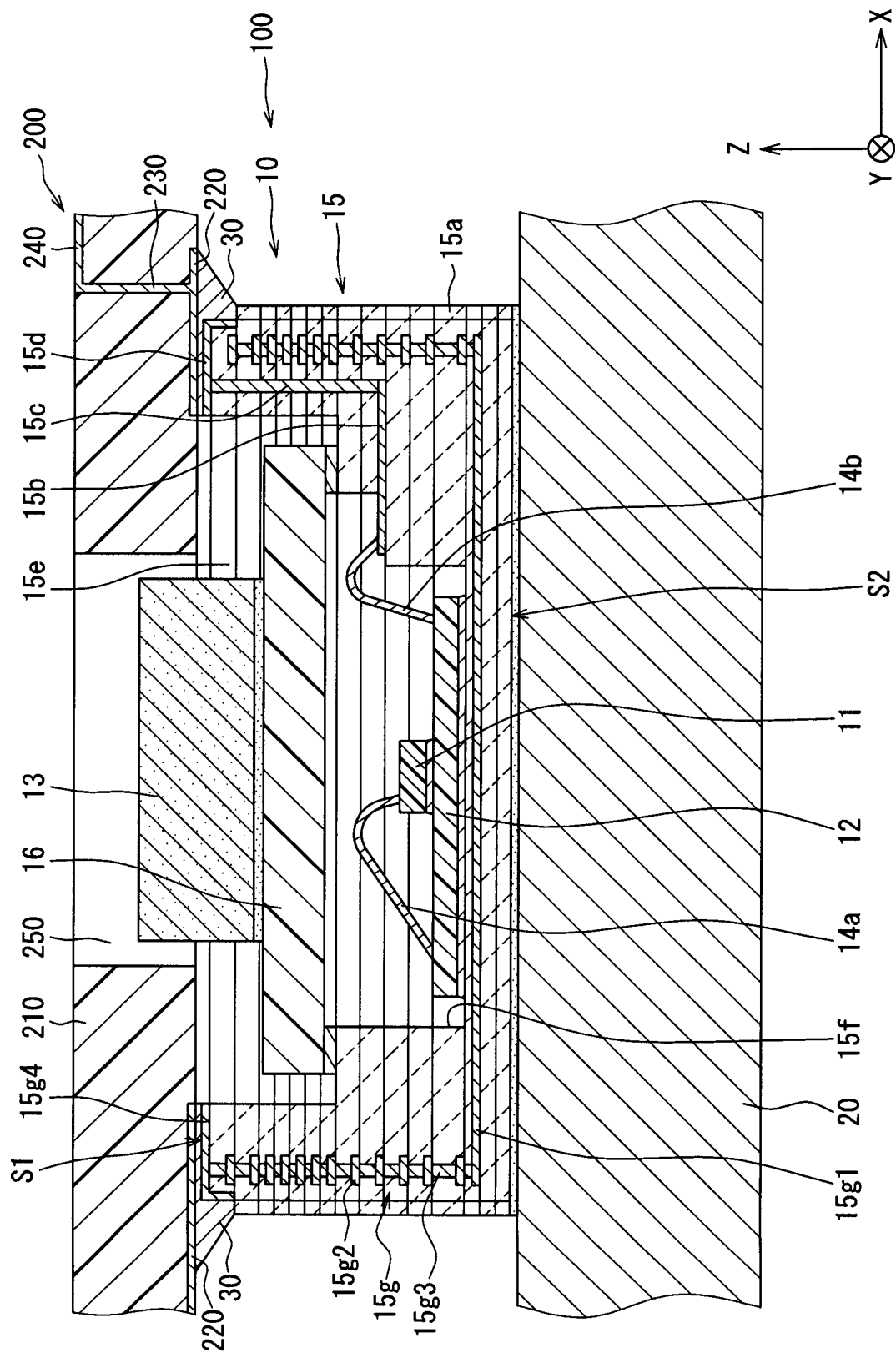
[図2]



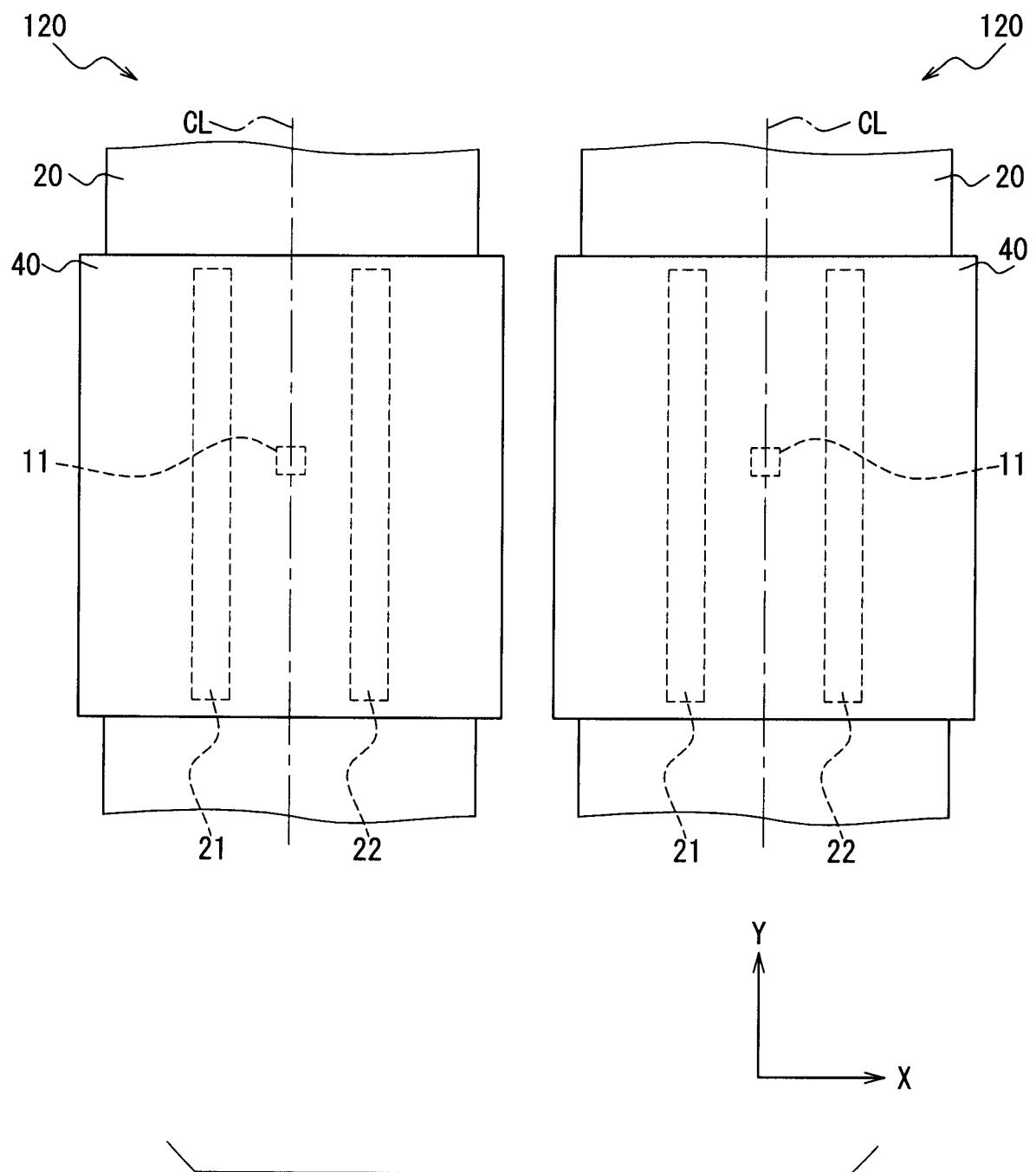
[図3]



[図4]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/025869

A. CLASSIFICATION OF SUBJECT MATTER

G01R15/20(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R15/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2016-070904 A (Toyota Motor Corp.), 09 May 2016 (09.05.2016), paragraphs [0013] to [0014]; fig. 1 to 3 (Family: none)	1-6
Y	JP 2014-181981 A (Denso Corp.), 29 September 2014 (29.09.2014), paragraphs [0014] to [0034]; fig. 1 to 3 & WO 2014/147996 A1	1-6
Y	JP 02-210887 A (NEC Corp.), 22 August 1990 (22.08.1990), page 2, lower left column, line 3 to page 3, upper left column, line 3; fig. 1 (Family: none)	2-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 September 2017 (19.09.17)

Date of mailing of the international search report
03 October 2017 (03.10.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/025869

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-067778 A (Kyocera Kinseki Corp.), 15 March 2007 (15.03.2007), paragraphs [0014], [0018], [0022] to [0029]; fig. 1 to 4 (Family: none)	3-6
Y	JP 2012-220469 A (Alps Green Device Co., Ltd.), 12 November 2012 (12.11.2012), paragraphs [0020] to [0021]; fig. 1 to 2 (Family: none)	5-6
A	JP 2015-135267 A (Ricoh Co., Ltd.), 27 July 2015 (27.07.2015), entire text; all drawings (Family: none)	1-6
A	WO 2013/038867 A1 (Alps Green Device Co., Ltd.), 21 March 2013 (21.03.2013), entire text; all drawings (Family: none)	1-6
A	US 2012/0112365 A1 (INFINEON TECHNOLOGIES AG), 10 May 2012 (10.05.2012), entire text; all drawings & US 2011/0234215 A1 & US 2013/0181703 A1 & US 2014/0218019 A1 & DE 102013100156 A1 & DE 102011005994 A1 & CN 103208462 A	2-6

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G01R15/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G01R15/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2016-070904 A（トヨタ自動車株式会社）2016.05.09 段落0013-0014、図1-図3（ファミリーなし）	1-6
Y	JP 2014-181981 A（株式会社デンソー）2014.09.29 段落0014-0034、図1-図3 & WO 2014/147996 A1	1-6
Y	JP 02-210887 A（日本電気株式会社）1990.08.22 第2頁左下欄第3行-第3頁左上欄第3行、第1図 （ファミリーなし）	2-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

19.09.2017

国際調査報告の発送日

03.10.2017

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

續山 浩二

2 S

4 4 5 4

電話番号 03-3581-1101 内線 3216

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-067778 A (京セラキンセキ株式会社) 2007. 03. 15 段落 0014、0018、0022-0029、図1-図4 (ファミリーなし)	3-6
Y	JP 2012-220469 A (アルプス・グリーンデバイス株式会社) 2012. 11. 12 段落 0020-0021、図1-図2 (ファミリーなし)	5-6
A	JP 2015-135267 A (株式会社リコー) 2015. 07. 27 全文、全図 (ファミリーなし)	1-6
A	WO 2013/038867 A1 (アルプス・グリーンデバイス株式会社) 2013. 03. 21, 全文、全図 (ファミリーなし)	1-6
A	US 2012/0112365 A1 (INFINEON TECHNOLOGIES AG) 2012. 05. 10 全文、全図 & US 2011/0234215 A1 & US 2013/0181703 A1 & US 2014/0218019 A1 & DE 102013100156 A1 & DE 102011005994 A1 & CN 103208462 A	2-6