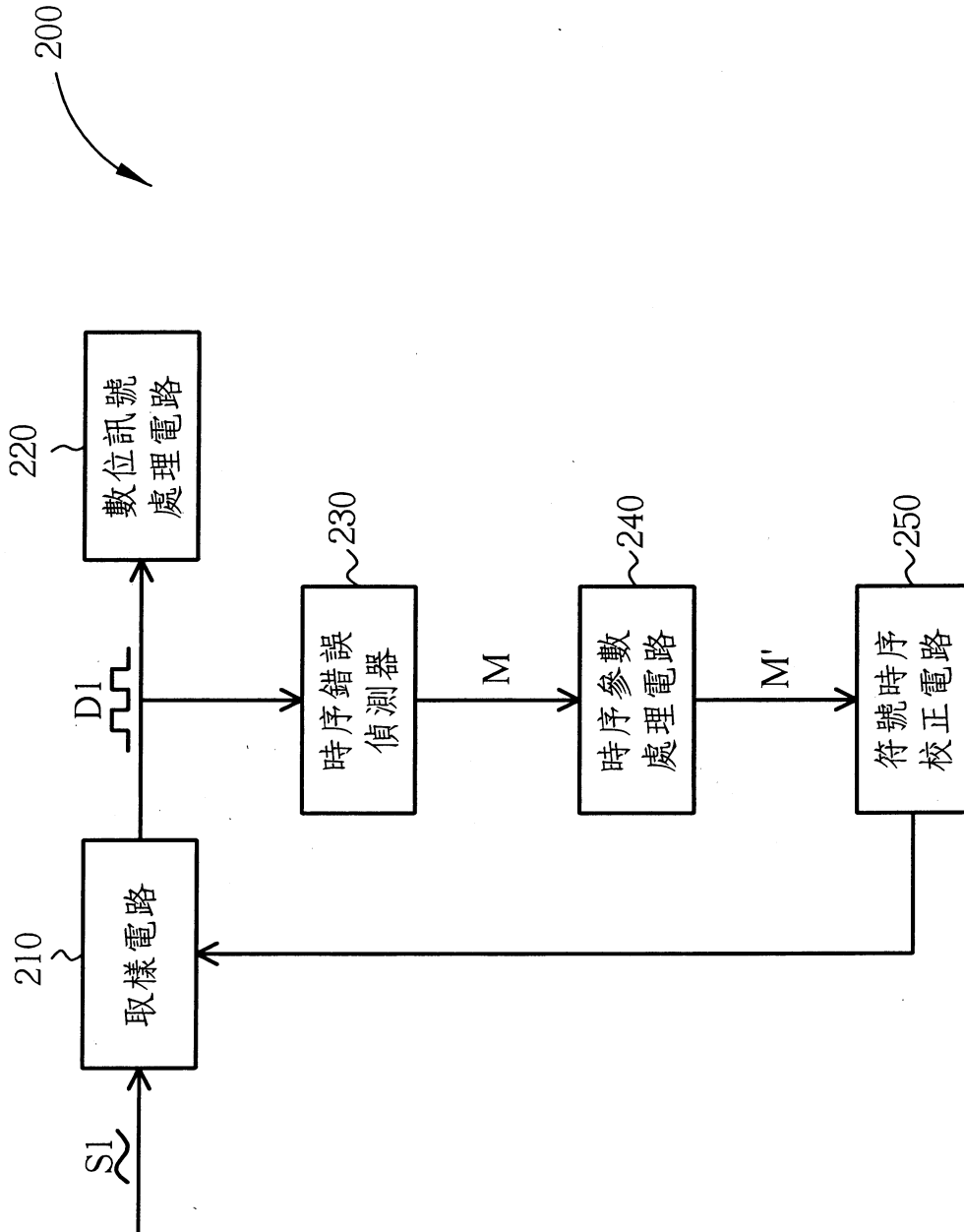


第1圖



第2圖

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94120013

※ 申請日期：94.6.16.

※IPC 分類：H04L 7/04 (2006.01)

一、發明名稱：(中文/英文)

校正符號時序之方法及裝置 /

METHOD AND APPARATUS FOR CORRECTING SYMBOL TIMING

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

瑞昱半導體股份有限公司 / REALTEK SEMICONDUCTOR CORP.

代表人：(中文/英文)

葉博任 / YEH, PO-LEN

住居所或營業所地址：(中文/英文)

新竹科學園區工業東九路二號 /

2 Industry E. Rd. IX, Science-Based Industrial Park, HsinChu, Taiwan,

R.O.C.

國 籍：(中文/英文)

中華民國 / TWN

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 顏光裕 / YEN, KUANG-YU

2. 蔡建良 / TSAI, CHIEN-LIANG
3. 林后唯 / LIN, HOU-WEI
4. 李宜霖 / LI, YI-LIN

國 籍：(中文/英文)

1. 中華民國 / TWN
2. 中華民國 / TWN
3. 中華民國 / TWN
4. 中華民國 / TWN

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其

事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係提供一種時序校正方法及裝置，尤指一種校正接收端之符號時序的方法及裝置。

【先前技術】

在數位通訊領域中，訊號傳送端 (transmitter) 通常會以某個特定的符號時序 (symbol timing) T_1 發送載有數位資料的訊號，訊號接收端 (receiver) 於接收到該訊號之後，亦會以某個特定的符號時序 T_2 取樣該訊號以還原該數位資料。如果傳送端的符號時序與接收端的符號時序相同，而且沒有相位延遲的問題，則接收端可以正確地還原出該數位資料；然而，如果訊號傳送端與訊號接收端的時序參考 (timing reference) 不一樣，也就是符號時序 T_1 與符號時序 T_2 不同，或是兩者有相位延遲的問題，則訊號接收端就無法正確地接收到該數位資料。基於上述的原因，訊號接收端必須存在有一個重要的機制，就是使得訊號傳送端的符號時序 T_1 與訊號接收端的符號時序 T_2 同步，或是透過處理使得訊號傳送端與訊號接收端的時間參考有一定的關係。

一般而言，為了達到傳送端的符號時序 T_1 與訊號接收端的符

號時序 T_2 同步的目的，接收端通常會利用時序校正演算法 (timing recovery algorithm, TR algorithm) 來計算取樣後的資料以得到時序參數 (timing metric)，此時序參數與訊號傳送端與訊號接收端之間的時序參考之差 (即，時序誤差 (timing error)) 有關，因此可以利用此時序參數來修正訊號接收端中取樣電路的符號時序，使得符號時序 T_2 與符號時序 T_1 同步，或是使兩者之間有一定的關係。相關先前技術請參考下列學術期刊：K. H. Mueller and M. Muller, "Timing Recovery in Digital Synchronous Data Receivers," IEEE Trans. Communications, vol. Com-24, pp. 516-531, May 1976.; F. Gardner, "A BPSK/QPSK Timing-Error Detector for Sampled Receivers," IEEE Trans. Communications, vol. Com-34, pp. 423-429, May 1986.

【發明內容】

本發明的目的之一在於提供一種校正方法及裝置，用以校正一接收端之符號時序。

根據本發明的實施例，其係揭露一種校正一接收端之符號時序之方法，該接收端係接收一傳送端以一符號週期所傳送之一訊號。該方法包含有：以一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該取樣週期係為該符號週期之一半，其中該 N 為正整

數；根據一時序校正演算法（timing recovery algorithm, TR algorithm），自該 N 個取樣資料中，自第 K 個資料開始，擷取 M 個資料來作為一第一組資料，其中該 K 及該 M 為正整數；利用該一時序校正演算法來計算該第一組資料而產生一第一時序參數（timing metric）；根據該一時序校正演算法，自該 N 個取樣資料中，自第 $K+1$ 個資料開始，擷取 M 個資料來作為一第二組資料；利用該一時序校正演算法來計算該第二組資料而產生一第二時序參數；以及依據該第一、第二時序參數來校正該符號時序。

根據本發明的實施例，其亦揭露一種校正一接收端之符號時序之裝置，該接收端係接收一傳送端以一符號週期所傳送之一訊號。該裝置包含有：一取樣電路，以一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該取樣週期係為該符號週期之一半，其中該 N 為正整數；一時序錯誤偵測器，耦接於該取樣電路；以及一符號時序校正電路，耦接於該時序錯誤偵測器。該時序錯誤偵測器係根據一時序校正演算法（timing recovery algorithm, TR algorithm），自該 N 個取樣資料中，自第 K 個資料開始，擷取 M 個資料作為一第一組資料，其中該 K 及該 M 為正整數，並利用該一時序校正演算法來計算該第一組資料而產生一第一時序參數（timing metric）；以及根據該一時序校正演算法，自該 N 個取樣資料中，自第 $K+1$ 個資料開始，擷取 M 個資料作為一第二組資料，

並利用該時序校正演算法來計算該第二組資料而產生一第二時序參數；而該符號時序校正電路係用來依據該第一、第二時序參數來校正該符號時序。

根據本發明的實施例，其亦揭露一種校正符號時序之方法，用來使一接收端依據一符號時序來接收一傳送端所傳送之一訊號，該訊號對應一符號週期，且該方法包含有：依據一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該取樣週期小於該符號週期，其中該 N 為正整數；自該 N 個取樣資料中擷取 M 個資料，並依據該 M 個資料來產生複數個時序參數，其中該 M 為正整數；以及依據該些時序參數來校正該符號時序；其中一該符號週期平均對應一個以上之該時序參數。

根據本發明的實施例，其亦揭露一種校正符號時序之裝置，用來使一接收端依據一符號時序來接收一傳送端所傳送之一訊號，該訊號對應一符號週期，且該裝置包含有：一取樣電路，用來依據一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該取樣週期小於或等於該符號週期之二分之一，其中該 N 為正整數；一時序錯誤偵測電路，用來自該 N 個取樣資料中擷取 M 個資料，並依據該 M 個資料來產生複數個時序參數 (timing metric)，其中該 M 為正整數；以及一符號時序校正電路，用來依據該些時序參

數以校正該符號時序；其中一該符號週期平均對應二個以上或二個該時序參數。

【實施方式】

一般而言，時序參數的平均值與時序誤差之間有一特定的關係，如第 1 圖所示，該特定關係的特性曲線類似 S 形狀，所以一般稱之為 S 曲線 (S-curve)，其中 P 及 N 點即為穩定同步點。由於 S 曲線是一個近似週期性的曲線，因此可以發現，時序參數的平均值每隔 $T_2/2$ 會正負號相反，例如第 1 圖中的區域 R1 以及區域 R2。根據以上的觀察，在實作上就可以利用 S 曲線具有近似週期性的特性，來得到更多的時序參數，也就是說，傳統上每隔一個符號週期 T_2 才產生一個時序參數 (T-spaced timing metric)，事實上，可以經由縮短取樣週期，例如每隔 $T_2/2$ 就執行一次資料擷取的動作，再根據擷取到的資料來計算出時序參數，以在小於一個符號週期 T_2 的時間內產生一個時序參數，例如每隔二分之一一個符號週期 T_2 來產生一個時序參數 (T/2-spaced timing metric)。

請參閱第 2 圖，第 2 圖為本發明數位訊號接收電路之一實施例的功能方塊圖。在這個實施例中係以穆勒演算法為例來說明數位訊號接收電路 200 的操作，而穆勒演算法之詳細說明請參考學術期刊：K. H. Mueller and M. Muller, "Timing Recovery in Digital

Synchronous Data Receivers,” IEEE Trans. Communications, vol. Com-24, pp. 516-531, May 1976。訊號 S1 經取樣電路 210 取樣後，產生一數位資料 D1，隨後數位資料 D1 一方面傳遞給數位訊號處理電路 220 以進行後續的訊號處理動作，另一方面亦同時傳遞給時序錯誤偵測器 230 (timing error detector) 來計算出時序參數。假設時序錯誤偵測器 230 先擷取 $D1[(k)T_2/2]$ 以及 $D1[(k+2)T_2/2]$ 等二筆資料 (k 為正整數， T_2 為符號週期)，來計算出一時序參數 M1，然後會再擷取相隔 $T_2/2$ 的次二筆資料，即 $D1[(k+1)T_2/2]$ 以及 $D1[(k+3)T_2/2]$ ，來計算出下一個時序參數 M2。根據 S 曲線可以得知，就統計上而言，時序參數 M1 及 M2 會呈現異號關係，因此需要時序參數處理電路 240 來對時序參數 M1 及 M2 做處理，處理後的結果 M' 即可傳遞給符號時序校正電路 250，以作為時序校正時的參考資訊。

第 3 圖為第 2 圖之時序錯誤偵測器 230 與時序參數處理電路 240 之一第一實施例示意圖，第 3 圖之時序錯誤偵測器 310 包含延遲元件 D 與一運算電路 312，數位資料 D1 經過時序錯誤偵測器 310 處理後，產生時序參數 M，然後再經由時序參數處理電路 320，其所得的結果 M' 再傳送給後一級的符號時序校正電路 250 作後續處理。由第 3 圖可知，時序錯誤偵測器 310 所示之延遲元件 D，其延遲時間均為 $T_2/2$ ，且依據 $T_2/2$ 時脈來

運作，除延遲元件 D 外，時序錯誤偵測器 310 的內部電路與習知採用穆勒演算法之時序錯誤偵測器相同，故其動作原理於此不再贅述。基於 S 曲線的特性，為了產生更多有效的時序參數，時序參數處理電路 320 相較於習知時序參數處理電路作了些修正，其中延遲電路 322 的延遲時間由習知的 T_2 變為 $T_2/2$ ，且依據 $T_2/2$ 時脈來運作，延遲電路 322 後端連接一乘法器 324，其對取得的時序參數 M 交互地乘上正負號，也就是相鄰的時序參數 M 其中之一會變號。因此經由時序參數處理電路 320 處理後，原本一個符號週期 T_2 之內只能得到一個時序參數 M，現在一個符號週期 T_2 之內可以得到更多時序參數，亦即小於一個符號週期的時間內，即可產生一個時序參數，因此可以更有效率地校正符號時序。

請參閱第 4 圖，第 4 圖為第 2 圖之時序錯誤偵測器 230 與時序參數處理電路 240 之一第二實施例示意圖。同上一實施例，此一實施例採用與習知技術相同的時序錯誤偵測器 310，而時序參數處理電路 410 則採用兩個延遲電路 412 以及 414，其分別為依據 T_2 與 T_2' 之時脈週期來運作， T_2 與 T_2' 的週期相同，亦即可以設是為相同的符號週期 T_2 ，但 T_2 與 T_2' 之間的相位差 $T_2/2$ 。在延遲電路 414 之後連接一乘法器 416，相較於上一實施例中之乘法器 324，乘法器 416 只輸入負號，也就是說經過延遲電路 414 的時序參數 M 皆會被乘法器 416 加以變號。因此，雖然延遲電路 412

以及 414 的運作時脈皆為 T_2 ，但藉由調整其之間的相位差為 $T_2/2$ ，所以等效上也是每相隔 $T_2/2$ 即取得一個時序參數，且相鄰的時序參數其中之一會變號，以符合 S 曲線的特性。也就是說一個符號週期 T_2 之內可以得到更多時序參數，亦即小於一個符號週期的時間內，即可產生一個時序參數，因此可以更有效率地校正符號時序。

請參閱第 5 圖，第 5 圖為第 2 圖之時序錯誤偵測器 230 與時序參數處理電路 240 之一第三實施例示意圖。時序錯誤偵測器 510 同樣採用穆勒演算法來產生時序參數，時序錯誤偵測器 510 包含依據 $T_2/2$ 時脈來運作之延遲元件 D 以及兩個運算電路 312，一運算電路 312 輸出時序參數 M1，另一運算電路 312 輸出時序參數 M2，但在時序錯誤偵測器 510 輸出時序參數 M 之前，其會將相鄰的兩時序參數 M1、M2 其中之一變號，再將兩者相加之後再輸出。也就是說，時序錯誤偵測器 510 先擷取 $D1[(k)T_2/2]$ 以及 $D1[(k+2)T_2/2]$ 等二筆資料來產生一時序參數 M1，隨後擷取 $D1[(k+1)T_2/2]$ 以及 $D1[(k+3)T_2/2]$ 等二筆資料來產生次一時序參數 M2，然後將 M2 予以變號之後與 M1 相加，實際上也就是將 M1-M2 輸出給後端的時序參數處理電路 520。時序參數處理電路 520 採用延遲時間以及運作時脈為 T_2 的延遲電路 522，也就是說時序參數處理電路 520 每隔一個時序週期 T_2 產生一個時序

參數 M' ，然而每一時序參數 M' 實際上卻包含有兩個時序參數（例如 $M1$ 以及 $M2$ ）的資訊，因此在實際應用上雖然符號時序校正電路 250 同樣在一個符號週期中接收到一個時序參數 M' ，但每一時序參數 M' 卻包含有更多的校正資訊，因此可以更有效率地校正符號時序。

根據以上的實施例，可以歸納出兩個時序錯誤偵測器 230 與時序參數處理電路 240 所採用的資料處理方法，利用這些資料處理方法之一即可將所有的時序參數轉變為有效的資訊。

1. 將第奇數個或第偶數個時序參數變號（上述第一及第二實施例所採用的方法）。如上所述，由於 S 曲線呈近似週期性的關係，相差二分之一符號週期的時序參數會相互異號，在做後續的處理前，可先使得所有的時序參數正負號相同，所以相鄰的兩時序參數中，會有一個變號。因此實作上可以將第奇數個時序參數或第偶數個時序參數予以變號。
2. 將相鄰的兩時序參數相減，亦即以第奇數個時序參數減去第偶數個時序參數，或是以第偶數個時序參數減去第奇數個時序參數（上述第三實施例所採用的方法）。例如，產生的時序參數依序為： $M[1]$ 、 $M[2]$ 、 $M[3]$ 、 $M[4]$ 、...，則利用 $M[1]-M[2]$ 、

M[3]-M[4]...等計算結果來校正接收端的符號時序，或是利用
M[2]-M[1]、M[4]-M[3]...等計算結果來校正接收端的符號時序。

綜上所述，原本每一個符號週期只產生一個時序參數，然而利用本發明方法與裝置，在小於一個符號週期的時間內就會產生一個時序參數，換句話說，一個符號週期可以對應一個以上（例如二個）的時序參數，亦即可以得到更多的時序參數，因此可以更有效率地校正符號時序。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖為習知 S 曲線的示意圖。

第 2 圖為本發明數位訊號接收電路之一實施例的功能方塊圖。

第 3 圖為第 2 圖所示之時序錯誤偵測器與時序參數處理電路之一第一實施例示意圖。

第 4 圖為第 2 圖所示之時序錯誤偵測器與時序參數處理電路之一第二實施例示意圖。

第 5 圖為第 2 圖所示之時序錯誤偵測器與時序參數處理電路之一第三實施例示意圖。

【主要元件符號說明】

200 數位訊號接收電路

210 取樣電路

220 數位訊號處理電路

230 時序錯誤偵測器

240 時序參數處理電路

250 符號時序校正電路

310、510 時序錯誤偵測器

312 運算電路

320、410、520 時序參數處理電路

322、412、414、522 延遲電路

324、416 乘法器

五、中文發明摘要：

本發明係提供一種校正一接收端之符號時序之方法及裝置。該接收端係接收一傳送端以一符號週期所傳送之一訊號。該方法為：以一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該取樣週期為該符號週期之一半；根據一時序校正演算法，自該 N 個取樣資料中，自第 K 個資料開始，擷取 M 個資料來作為一第一組資料，並計算該第一組資料而產生一第一時序參數；根據該時序校正演算法，自該 N 個取樣資料中，自第 $K+1$ 個資料開始，擷取 M 個資料來作為一第二組資料，並計算該第二組資料而產生一第二時序參數；以及依據該第一、第二時序參數來校正該符號時序。

六、英文發明摘要：

The present invention provides a method and apparatus for correcting symbol timing of a receiver. The receiver receives a signal transmitted by a transmitter based on a symbol period. The method includes: sampling the signal with a sampling period to generate N data in series, wherein the sampling period is half the symbol period; from K^{th} datum of the N data, getting M data to serve as a first data set; performing a timing recovery algorithm upon the first data set to generate a first timing metric; from $(K+1)^{\text{th}}$ datum of the N data, getting M data to serve as a second data set; performing the timing recovery algorithm upon the second data set to generate a second timing metric; and correcting the symbol timing according to the first and second timing metrics.

十、申請專利範圍：

1. 一種校正一接收端 (receiver) 之符號時序 (symbol timing) 之方法，該接收端係接收一傳送端 (transmitter) 以一符號週期 (symbol period) 所傳送之一訊號，該方法包含有：
以一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該取樣週期係為該符號週期之一半，其中該 N 為正整數；
根據一時序校正演算法 (timing recovery algorithm, TR algorithm)，自該 N 個取樣資料中，自第 K 個資料開始，擷取 M 個資料來作為一第一組資料，其中該 K 及該 M 為正整數；
利用該時序校正演算法來計算該第一組資料而產生一第一時序參數 (timing metric)；
根據該時序校正演算法，自該 N 個取樣資料中，自第 K+1 個資料開始，擷取 M 個資料來作為一第二組資料；
利用該時序校正演算法來計算該第二組資料而產生一第二時序參數；以及
依據該第一、第二時序參數來校正該符號時序。
2. 如申請專利範圍第 1 項所述之方法，更包含有：
將該第一時序參數之正負號變號。

3. 如申請專利範圍第 1 項所述之方法，更包含有：

將該第二時序參數減去該第一時序參數以得到一第三時序參數；

其中校正該符號時序之步驟係使用該第三時序參數。

4. 如申請專利範圍第 1 項所述之方法，更包含有：

將該第一時序參數減去該第二時序參數以得到一第三時序參數；

其中校正該符號時序之步驟係使用該第三時序參數。

5. 如申請專利範圍第 1 項所述之方法，其中該時序校正演算法係為一穆勒 (Mueller & Müller) 演算法。

6. 如申請專利範圍第 5 項所述之方法，其中 M 係等於 2，且該第一組資料係包含第 K 個資料以及第 K+2 個資料，該第二組資料係包含第 K+1 個資料以及第 K+3 個資料。

7. 一種校正一接收端 (receiver) 之符號時序 (symbol timing) 之裝置，該接收端係接收一傳送端 (transmitter) 以一符號週期 (symbol period) 所傳送之一訊號，該裝置包含有：

一取樣電路，以一取樣週期來取樣該訊號而依序得到 N 個取

樣資料，該取樣週期係為該符號週期之一半，其中該 N 為正整數；

一時序錯誤偵測器 (timing error detector)，耦接於該取樣電路，用來：

根據一時序校正演算法 (timing recovery algorithm, TR

algorithm)，自該 N 個取樣資料中，自第 K 個資料開始，擷取 M 個資料作為一第一組資料，其中該 K 及該 M 為正整數；

利用該時序校正演算法來計算該第一組資料而產生一第一時序參數 (timing metric)；

根據該時序校正演算法，自該 N 個取樣資料中，自第 $K+1$

個資料開始，擷取 M 個資料作為一第二組資料；以及利用該時序校正演算法來計算該第二組資料而產生一第

二時序參數；以及

一符號時序校正電路，耦接於該時序錯誤偵測器，用來依據

該第一、第二時序參數來校正該符號時序。

8. 如申請專利範圍第 7 項所述之裝置，更包含有：

一時序參數處理電路，耦接於該時序錯誤偵測器與該符號時序校正電路，用來將該第一時序參數之正負號變號。

9. 如申請專利範圍第 7 項所述之裝置，更包含有：

一時序參數處理電路，耦接於該時序錯誤偵測器與該符號時序校正電路，用來將該第二時序參數減去該第一時序參數以得到一第三時序參數，以及該符號時序校正電路係使用該第三時序參數來校正該符號時序。

10. 如申請專利範圍第 7 項所述之裝置，更包含有：

一時序參數處理電路，耦接於該時序錯誤偵測器與該符號時序校正電路，用來將該第一時序參數減去該第二時序參數以得到一第三時序參數，以及該符號時序校正電路係使用該第三時序參數來校正該符號時序。

11. 如申請專利範圍第 7 項所述之裝置，其中該時序校正演算法係為一穆勒（Mueller & Müller）演算法。

12. 如申請專利範圍第 11 項所述之裝置，其中 M 係等於 2，且該第一組資料係包含第 K 個資料以及第 $K+2$ 個資料，該第二組資料係為第 $K+1$ 個資料以及第 $K+3$ 個資料。

13. 一種校正符號時序之方法，用來使一接收端（receiver）依據一符號時序（symbol timing）來接收一傳送端（transmitter）所

傳送之一訊號，該訊號對應一符號週期 (symbol period)，且該方法包含有：

依據一取樣週期來取樣該訊號而依序得到 N 個取樣資料，該

取樣週期小於該符號週期，其中該 N 為正整數；

自該 N 個取樣資料中擷取 M 個資料，並依據該 M 個資料來

產生複數個時序參數 (timing metric)，其中該 M 為正整

數；以及

依據該些時序參數來校正該符號時序；

其中一該符號週期平均對應一個以上之該時序參數。

14. 如申請專利範圍第 13 項所述之方法，其中產生該些時序參數之步驟進一步包含：

每二分之一符號週期產生一該時序參數；

其中該些時序參數包含連續產生之一第一時序參數與一第二時序參數。

15. 如申請專利範圍第 14 項所述之方法，其中該第一時序參數與該第二時序參數相互異號。

16. 如申請專利範圍第 15 項所述之方法，其中產生該些時序參數之步驟進一步包含：

將該第一或第二時序參數變號。

17. 如申請專利範圍第 13 項所述之方法，其中連續二該時序參數相互異號。

18. 一種校正符號時序之裝置，用來使一接收端 (receiver) 依據一符號時序 (symbol timing) 來接收一傳送端 (transmitter) 所傳送之一訊號，該訊號對應一符號週期 (symbol period)，且該裝置包含有：

一取樣電路，用來依據一取樣週期來取樣該訊號而依序得到

N 個取樣資料，該取樣週期小於或等於該符號週期之二分之一，其中該 N 為正整數；

一時序錯誤偵測電路，用來自該 N 個取樣資料中擷取 M 個資料，並依據該 M 個資料來產生複數個時序參數 (timing metric)，其中該 M 為正整數；以及

一符號時序校正電路，用來依據該些時序參數以校正該符號時序；

其中一該符號週期平均對應二個以上或二個該時序參數。

19. 如申請專利範圍第 18 項所述之裝置，其中該時序錯誤偵測電

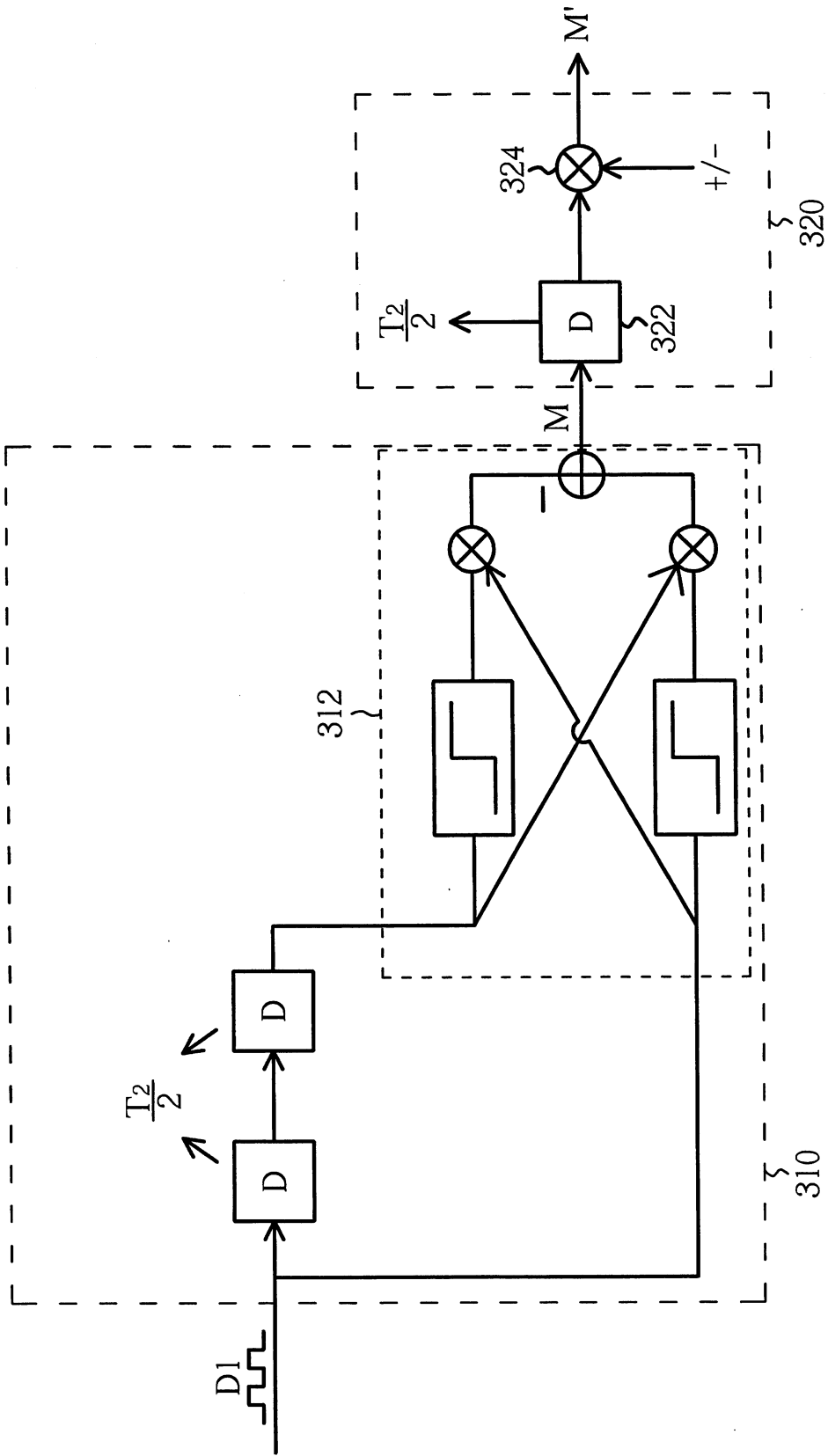
路係每二分之一符號週期產生一該時序參數，其中該些時序參數包含連續產生之一第一時序參數與一第二時序參數，該第一時序參數與該第二時序參數相互異號。

20. 如申請專利範圍第 18 項所述之裝置，其進一步包含：

一時序參數處理電路，耦接於該時序錯誤偵測電路及該符號時序校正電路，用來將該第一或第二時序參數變號。

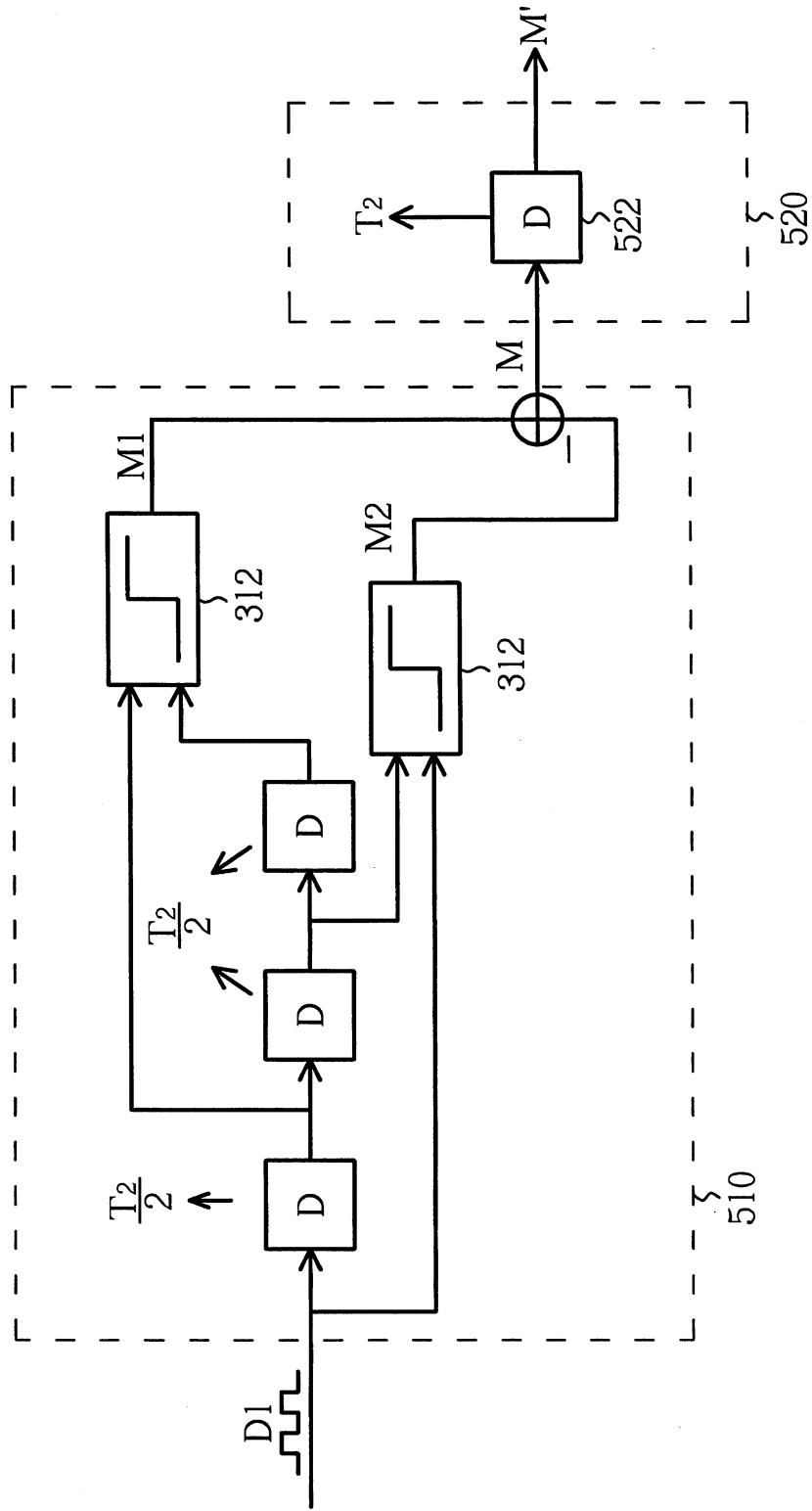
21. 如申請專利範圍第 18 項所述之裝置，其中連續二該時序參數相互異號。

十一、圖式：



第3圖

pb 1A power



第5圖

七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

200 數位訊號接收電路

210 取樣電路

220 數位訊號處理電路

230 時序錯誤偵測器

240 時序參數處理電路

250 符號時序校正電路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無