



(12)发明专利

(10)授权公告号 CN 105594302 B

(45)授权公告日 2018.07.06

(21)申请号 201480041845.3

(22)申请日 2014.05.23

(65)同一申请的已公布的文献号
申请公布号 CN 105594302 A

(43)申请公布日 2016.05.18

(30)优先权数据
1309340.6 2013.05.23 GB

(85)PCT国际申请进入国家阶段日
2016.01.22

(86)PCT国际申请的申请数据
PCT/GB2014/051602 2014.05.23

(87)PCT国际申请的公布数据
W02014/188219 EN 2014.11.27

(73)专利权人 LED照明咨询有限公司
地址 英国莱斯特

(72)发明人 大卫·萨默兰德

(74)专利代理机构 北京超凡志成知识产权代理
事务所(普通合伙) 11371
代理人 李丙林 曹桓

(51)Int.Cl.
H05B 33/08(2006.01)
H02M 1/38(2006.01)
H02M 5/275(2006.01)

(56)对比文件
CN 1879453 A, 2006.12.13, 全文.
CN 102740547 A, 2012.10.17, 全文.
WO 2006019897 A2, 2006.02.23, 全文.
CN 101606440 A, 2009.12.16, 全文.
审查员 赵芳

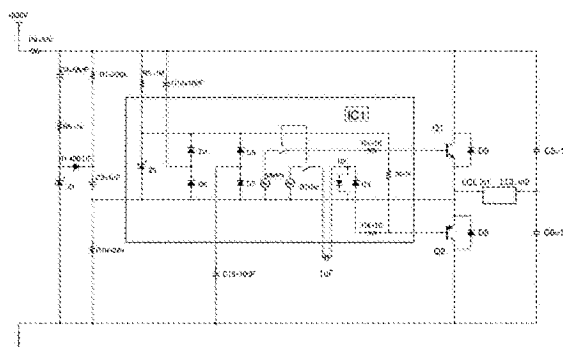
权利要求书2页 说明书12页 附图10页

(54)发明名称

电源适配器与半桥驱动电路

(57)摘要

一种电源适配器,包括:用于连接至AC电源的输入端;谐振电路(LCL),其耦接至输入端且提供适合于驱动负载(LCL)的输出端;用于向谐振电路提供驱动信号的至少一个半桥驱动电路(Q1,Q2);以及用于半桥驱动电路的开关控制器(IC1)。开关控制器(IC1)适于以至少一种模式提供以下动作中的一种或多种:(i)向高侧开关和低侧开关提供不同持续期的接通时间;(ii)向高侧开关和低侧开关提供重叠的接通时间;以及(iii)向高侧开关和低侧开关提供同步的接通时间。这可以用于控制传送至输出端的电流,而没有任何必要改变驱动谐振电路的频率。



1. 一种半桥驱动电路,包括各自均具有发射极或源极端子的高侧开关和低侧开关以及用于开关的驱动电路,其中,所述高侧开关和所述低侧开关设置成使其相应的发射极或源极端子连接在所述半桥的中心,从而提供浮地,并且所述驱动电路相对于所述浮地切换所述高侧开关和所述低侧开关。

2. 根据权利要求1所述的半桥驱动电路,其中,所述半桥驱动电路适于使所述高侧开关和所述低侧开关二者一起接通,从而生成负载。

3. 根据权利要求2所述的半桥驱动电路,其中,所述驱动电路包括至少一个振荡器,并且该驱动电路被配置成在下述情形中的任一种或多种情形的任何组合下使所述高侧开关和所述低侧开关二者接通以生成负载:

- (a) 在所述半桥驱动电路启动时;
- (b) 当在预定时间量内不存在功率时;以及
- (c) 当不存在功率时。

4. 根据权利要求1至3中任一项所述的半桥驱动电路,其中,所述驱动电路包括至少一个振荡器,并且该驱动电路被配置成通过用所述高侧开关和所述低侧开关二者均关断的时段替换一系列脉冲来提供降低的功率模式。

5. 根据权利要求4所述的半桥驱动电路,其中,通过用所述高侧开关和所述低侧开关二者均关断的时段替换一系列脉冲来提供半功率模式,所述时段与被替换的一系列脉冲的时段相同。

6. 根据权利要求1所述的半桥驱动电路,其中,所述驱动电路包括至少一个振荡器,并且该驱动电路被配置成提供下述模式:其中,从AC输入周期的仅第一部分汲取功率。

7. 根据权利要求6所述的半桥驱动电路,其中,在AC输入周期的前半段内汲取功率。

8. 根据权利要求1所述的半桥驱动电路,其中,所述半桥驱动电路包括低压过程集成电路,并且所述高侧开关和所述低侧开关位于所述集成电路的外部。

9. 根据权利要求1所述的半桥驱动电路,其中,所述半桥驱动电路包括微处理器,并且在向所述微处理器提供电源的过程中,所述微处理器的端口上的ESD二极管用作电荷泵二极管。

10. 根据权利要求1所述的半桥驱动电路,其中,所述高侧开关为n沟道场效应晶体管(FET)、NPN双极性晶体管(BJT),和/或所述低侧开关为p沟道场效应晶体管(FET)、PNP双极性晶体管(BJT)。

11. 根据权利要求1所述的半桥驱动电路,其中,所述低侧开关具有相对于所述浮地所确定的、在所述低侧开关的基极或栅极端子处的负开关电压。

12. 根据权利要求1所述的半桥驱动电路,其中,跨接在所述高侧开关和所述低侧开关中的每一个上的电容器一旦振荡就向所述驱动电路提供功率。

13. 根据权利要求1所述的半桥驱动电路,其中,所述驱动电路适于改变所述半桥驱动电路的死区,由此使所述半桥驱动电路能够降低LED的功率,但仍然汲取相同的电流。

14. 根据权利要求6所述的半桥驱动电路,其中,所述AC输入周期的仅第一部分为 180° 干线电源周期的 90° 。

15. 一种电源适配器,包括根据权利要求1至14中任一项所述的半桥驱动电路。

16. 根据权利要求15所述的电源适配器,其中,所述半桥驱动电路驱动谐振电路以用于

向负载提供功率。

17. 根据权利要求16所述的电源适配器,其中,所述负载为固态光源。

电源适配器与半桥驱动电路

[0001] 本发明涉及电源适配器,特别是用于固态光源的电源适配器。

[0002] 发光二极管(LED)为被开发用于取代传统照明系统(诸如荧光灯和白炽灯)的光源,以便提供更高效节能的系统。由于白炽灯光源通常功耗为60-100W并且具有较短的寿命,所以LED灯泡以非常低的功耗和较长寿命将成为优异的替代品。因此,已对与双向可控硅(TRIAC)调光器兼容的LED灯泡的开发进行了大量研究,TRIAC调光器在照明系统是很常见的。

[0003] TRIAC可调光的LED灯泡的主要问题是调光器兼容性。常规TRIAC调光器被设计成处理由白炽灯泡引起的数百瓦特。消耗少得多的功率的LED灯泡将与那些由高功率器件构成的调光器相互作用。如果调光器与LED灯泡之间的相互作用不稳定,则会感知到可见闪烁。

[0004] 为了防止可见闪烁,常规TRIAC调光器在激励(fire)时需要闭锁电流,且在激励之后的TRIAC接通期间需要保持电流。如果不满足这两种电流,则TRIAC调光器不奏效(misfire)并且LED光源会闪烁。

[0005] 闭锁电流和保持电流在不同调光器模式之间是不同的。闭锁电流和保持电流的典型范围为约5-50mA。当使用白炽灯泡时,因白炽灯泡的高功耗,这些操作要求并不会引起问题。然而,具有小得多的输出功率的LED灯泡在不具有附加电路的情况下不能在整个电网周期内维持此电流量。

[0006] 另一个问题是在激励常规TRIAC调光器时产生的大电流尖峰,即通常所称的浪涌电流。这样的电流尖峰是由于电源适配器的电容器快速充电而产生的,并且具有引起线路电流振荡的缺点。如以上所讨论的,TRIAC调光器在激励期间需要闭锁电流且在激励之后需要保持电流,并且如果不满足这些电流水平,则调光器可能不奏效,导致固态光源的闪烁。因此,这种线路电流的振荡可能导致不能满足所需的电流水平,并且导致调光器不奏效,或者甚至可能导致TRIAC调光器损坏。

[0007] 现在已设计出一种改进的电源适配器,其克服或基本上缓解了与现有技术相关的上述和/或其他缺点。

[0008] 根据本发明的第一方面,提供了一种电源适配器,其包括:用于连接至交流(AC)电源的输入端;谐振电路,该谐振电路耦接至输入端且提供适合于驱动负载的输出端;至少一个半桥驱动电路,用于向谐振电路提供驱动信号;以及用于半桥驱动电路的开关控制器,所述半桥驱动电路具有高侧开关和低侧开关,并且该开关控制器适于以至少一种模式提供以下动作中的一种或多种:

[0009] (i) 向高侧开关和低侧开关提供不同持续期的接通时间;

[0010] (ii) 向高侧开关和低侧开关提供重叠的接通时间;以及

[0011] (iii) 向高侧开关和低侧开关提供同步的接通时间。

[0012] 本发明是有利的,这主要是因为可以利用向高侧开关和低侧开关提供不同持续期的接通时间、重叠的接通时间和/或同步的接通时间的开关控制器来控制传送至输出端的电流,而没有任何必要改变驱动谐振电路的频率。这使得能够在无需改变驱动谐振电路的

频率的情况下并因此在未对谐振电路本身进行任何改变的情况下控制输出端处的电流。

[0013] 可以利用具有不同持续期的接通时间的高侧开关和低侧开关来控制从输入端汲取的电流。特别地,高侧开关和低侧开关可以具有不同持续期的接通时间,即不对称的接通时间,使得高侧开关与低侧开关之间的不对称程度确定从输入端汲取的电流。已经发现,高侧开关的接通时间与低侧开关的接通时间之间的不对称程度越大,从输入端汲取的电流越小。

[0014] 例如如果高侧开关的接通时间与低侧开关的接通时间之间不存在重叠,则在输入端处汲取的电流可以基本上等于在输出端处提供的电流。这使得能够通过开关控制器来实现调光控制,而无需改变驱动谐振电路的频率,并因此没有任何必要改变谐振电路本身。特别地,为了减小从输入端汲取的电流和在输出端提供的电流,高侧开关的接通时间和低侧开关的接通时间可以相对于彼此变化,例如使得高侧开关的接通时间短于低侧开关的接通时间。

[0015] 可以利用具有不同持续期的接通时间(即不对称的接通时间)的高侧开关和低侧开关来确定在输入端汲取的电流的波形,例如以提供调光器兼容性和/或降低谐波失真。特别地,这可以通过以下方式实现:开关控制器向高侧开关和低侧开关提供不同持续期的接通时间,即不对称的接通时间,并且在每个输入周期期间改变高侧开关与低侧开关之间的不对称程度以确定从输入端汲取的电流的波形。

[0016] 可以利用开关的接通时间之间的重叠以在每个输入周期中的重叠时段(period)创建负载条件,这可以使在每个输入周期中的重叠时段在输入端处汲取的电流相对于传送至输出端的电流增大。这使得能够减小输出端处的电流,而例如不会减小在输入端处汲取的电流。另外,这使得能够在每个输入周期中的重叠时段汲取用于调光器开关的闭锁电流,并且能够在每个输入周期的后续时段汲取较低的保持电流,而没有任何必要改变驱动谐振电路的频率。由于相对于通常汲取几ms的保持电流(例如50mA),用于干线电源中的常规调光器开关的闭锁电流(例如85mA)通常仅需要汲取几百 μ s,未提供给输出端的附加电流(35mA)将导致230V干线电源上的可接受的小损失,例如100-200mW。此控制还可以有助于减少仅在常规调光器开关的TRIAC激励后可见的电压降低问题,并且因此可以取消对缓冲电路的需求以及与缓冲电路相关联的损失。

[0017] 电源适配器还可以具有下述模式:其中,通过开关控制器向高侧开关和低侧开关提供同步的接通时间,不在输出端处提供功率,但电源适配器向输入端提供负载条件。

[0018] 接通时间重叠的持续期或同步接通时间的持续期越长,所提供的负载的电阻或动态阻抗越低。这对固态光源(例如LED)特别有利。特别地,该负载条件可以提供防止误启动状况的DC路径。这使得能够与调光器一起使用,还防止电源拾取器(pickup supply)发生灼热。

[0019] 开关控制器可以利用上述接通时间配置的任何组合,以提供输入端处汲取的所需电流以及输出端处所需的电流。

[0020] 在电源适配器具有通过使开关的接通时间重叠或同步来生成负载条件的模式的情况下,控制器可以适于确定该负载条件的阻抗对于电源的电压是否是可接受的。因此,控制器优选地适于监测电源的电压。

[0021] 电源适配器可以适于在两种或更多种模式之间进行切换,每种模式向高侧开关和

低侧开关提供不同的接通时间配置。由于本发明使得能够在无需改变驱动谐振电路的频率的情况下实现不同模式,所以在每种模式下优选地以或近似以谐振电路的谐振频率或该谐振频率的子谐波驱动该谐振电路。

[0022] 电源适配器可以适于监测输入电压,并且基于该输入电压更改在输出端处提供的电流与跨接在输入端上的电阻之间的比率。特别地,可以基于输入电压成比例地更改该比率,使得在切换模式时不会造成电流和/或输入电阻的突变。在电源适配器适于与干线电源和固态光源一起使用的情况下,电流和/或输入电阻的这种突变可能会引起干线上的振铃或谐波、输出端处的可能闪烁,并且可能导致调光器不兼容。可以通过改变高侧开关和低侧开关的接通时间的重叠量来更改该比率。

[0023] 高侧开关和低侧开关优选地为双极性晶体管(BJT),这种BJT通常没有场效应晶体管(FET)那么昂贵。此外,因为BJT具有有限的增益,所以相对于具有无限增益并需要阻尼电路的FET而言,降低了由于浪涌电流使开关损坏的风险。

[0024] 对于一些应用,例如用于驱动与传统调光器开关(例如TRICS和可控硅整流(SCR)开关)兼容的固态光源(例如LED)的电源适配器,该电源适配器优选地对于变化的输入电压而维持基本上恒定的电流输入。

[0025] 因此,谐振电路可以为LCL串并联谐振电路。该LCL串并联谐振电路包括串联的第一电感器L1和第一电容器C1,以及并联的负载支腿,该负载支腿包括第二电感器L2。第一电感器L1和第一电容器C1串联连接在谐振电路的两个输入端子之间,而负载支腿并联地跨接在第一电容器C1上,其中负载支腿包括串联连接的第二电感器L2和用于驱动负载的输出端。

[0026] 利用LCL串并联谐振电路的电源适配器在WO 2008/120019、WO 2010/041067、WO 2010/139992、WO 2011/083336和WO 2012/010900中有所描述,上述每个申请的教示整体通过引用结合到本文中。

[0027] LCL串并联谐振电路的使用提供了适合于固态光源(诸如LED)的电源适配器,该电源适配器具有基本恒定的电流汲取和高效率。特别地,输出电流变得独立于输出电压,并且如果电源适配器由低频正弦电压输入供电且输出电压是恒定的,即LED负载,那么输入电流变成低频的基本方形波,这对于由TRIAC调光器驱动而言是理想的,原因在于其以尽可能低的功率维持保持电流,同时向LED提供随低频输入电压改变亮度的电流源,即,这使LED表现得像灯泡,并且使得能够由TRIAC调光器以相对于其他电源适配器技术而言极大减小的功率和较高的功率因数进行控制。

[0028] 因此,负载可以是一个或多个LED,并且可以从TRIAC或SCR调光器汲取输入。

[0029] 还发现,在使用一个或多个高压LED的情况下,LCL串并联谐振电路的第二电感器可以显著减少,或者甚至除去。因此,谐振电路可以是提供适合于驱动固态光源的输出端的LC谐振电路,其中该LC谐振电路以一定的频率被驱动并且可选地设有死区,使得该LC谐振电路从AC电源汲取基本上恒定的电流。相对于AC电源的“基本上恒定的电流”是指基本为方波电流的汲取。

[0030] 已经发现,可以驱动LC谐振电路,以提供与上面所讨论的LCL串并联谐振电路相同的特性,但仅限于LED具有的电压相比于AC电源的rms(均方根)电压为例如至少 $\pm 50\%$ 、或优选地 $\pm 25\%$ 的情况。

[0031] 可能期望向某些市场和/或灯类型提供较低的干线电流总谐波失真 (I_{THD}), 例如小于15%。在这些实施方式中, 电源适配器可能适于从干线电源汲取基本正弦的电流波形, 而非从干线电源汲取基本上恒定的电流。这可以通过下述方式来实现: 开关控制器向高侧开关和低侧开关提供不同持续期的接通时间, 即不对称的接通时间, 并且在每个输入周期期间改变高侧开关与低侧开关之间的不对称程度以确定从输入端汲取的电流的波形。特别地, 已经发现, 高侧开关的接通时间与低侧开关的接通时间之间的不对称程度越大, 从输入端汲取的电流越小。另外, 在谐振电路包括在干线电源输入周期的上升半周期被充电的DC链滤波电容器 (DC link capacitor) 的情况下, 可能会在干线电源输入周期的上升沿汲取更多的电流。照此, 可能需要延迟上述半周期的上升侧的功率增加以补偿这一点, 而在干线电压的下降侧, 功率可以随电压降低而降低。

[0032] 在目前优选的实施方式中, 半桥驱动电路的高侧开关和低侧开关设置成使其相应的发射极或源极端子连接在半桥的中心。

[0033] 在本实施方式中, 由于施加至晶体管的基极或栅极端子的开关电压是相对于发射极或源极端子处的电压为参考的, 这使得能够实现浮地 (悬浮接地 floating ground) 形式的公共参考点。这消除了任何对电平移位电路的需求, 电平移位电路为通常较昂贵的高压电路, 并且导致功率损耗并因此降低效率。因此, 相对于现有技术, 本发明降低了成本并且增加了效率。另外, 本发明使驱动电路能够处于低电压, 并且使同一驱动电路能够驱动高侧开关和低侧开关二者。实际上, 根据本发明的另一方面, 提供了一种半桥驱动电路, 其包括各自均具有发射极或源极端子的高侧开关和低侧开关, 其中, 高侧开关和低侧开关设置成使其相应的发射极或源极端子连接在半桥的中心。

[0034] 高侧开关优选地为NPN双极性晶体管 (BJT) 或类似功能的晶体管。低侧开关优选地为PNP双极性晶体管 (BJT) 或类似功能的晶体管。作为双极性晶体管 (BJT) 的晶体管使开关控制器能够处于低电压, 例如低于5V, 例如2V。在提供集成电路的情况下, 可以通过一个或多个二极管以及能量存储装置 (诸如电容器) 形成低压电源。

[0035] 开关通常在基极或栅极端子处配置有开关电压, 该开关电压是相对于发射极或源极端子处的电压确定的。高侧开关和低侧开关的发射极或源极端子之间的连接因此优选地向高侧开关和低侧开关的开关电压提供浮地形式的公共参考点。高侧开关和低侧开关的集电极或漏极端子可以分别连接至电路的正电源电压和正常地, 例如0V。

[0036] 低侧开关优选地在该开关的基极/栅极具有负开关电压, 该负开关电压是相对于浮地形式的公共参考点确定的。负开关电压可以通过例如电荷泵生成。

[0037] 开关控制器优选地采用集成电路的形式。开关控制器的地连接优选地连接至高侧开关和低侧开关的发射极或源极端子, 使得开关控制器的地连接具有与高侧开关和低侧开关公共的、浮地形式的参考点。

[0038] 开关控制器优选地设置有本地源、或始于正常地的启动, 或者通常跨接在高侧开关和低侧开关上的电容器可以适于向开关控制器提供功率, 这些可以馈送微处理器上的电荷泵二极管。

[0039] 本发明的该实施方式在用于驱动LCL串并联谐振电路时特别有利。该布置使半桥驱动电路能够在无需任何反馈 (例如从电感器到振荡驱动器) 的情况下运行。该布置还消除了对任何较大且昂贵的反馈变压器的需求。本发明还特别有利于LCL电路的原因在于其允

许使用低压过程。

[0040] 开关控制器可以包括低压过程集成电路,并且高侧开关和低侧开关可以在集成电路的外部。开关控制器可以包括微处理器,并且在向该微处理器提供电源的过程中,该微处理器的端口上的静电放电(ESD)二极管用作电荷泵二极管。

[0041] 开关控制器可以被配置为还控制输出级,诸如具有多种操作模式的整流电路,如在W0 2011/083336 A2和W0 2012/010900 A2中所描述的。这能够通过本发明的此实施方式实现,原因在于开关控制器以半桥驱动电路的中心点即浮地为参考点,这将具有与输出级的参考点类似或相同的电势。

[0042] 由于谐振电路可以在处于或接近谐振时汲取大部分过冲电流,所以跨接在一个或多个驱动晶体管上的反向并联二极管可以不存在。这是有利的,原因在于反向并联二极管必须为高压二极管。然而,为了使不具有反向并联二极管的影响最小化,可以利用连接在晶体管之间的公共点与晶体管的基极端子二者之间的二极管来提供用于快速关断的基极提取电流(base extraction current)。

[0043] 关于从包括常规调光器开关的干线电源驱动固态光源,根据本发明的电源适配器特别有利。另外,然而,上面所讨论的控制可以用于其他领域,例如关于电机控制。特别地,本发明能够实现例如双向电机控制,并且能够驱动例如DC电机和高频AC电机。

[0044] 国际专利申请W0 2010/041067描述了功率适配器的改进,其用于LED固态照明系统的驱动电路中,该申请的教示整体通过引用结合到本文中。这样的系统被称为“RAIS”技术,并结合有LCL串并联谐振电路,该LCL串并联谐振电路包括串联的第一电感器L1和第一电容器C1、以及并联的负载支腿,该负载支腿包括第二电感器L2。第一电感器L1和第一电容器C1串联连接在谐振电路的两个输入端子之间,而负载支腿并联地跨接在第一电容器C1上,其中负载支腿包括串联连接的第二电感器L2和用于驱动负载的输出端。LCL电路连接至输出整流桥(在W0 2010/041067的图4中标为24)。

[0045] 为了防止微暗的固态照明系统闪烁,RAIS技术提出对于使用中的调光器类型理想的波形。取决于哪种类型的调光器处于使用中,RAIS具有两种不同的操作模式,这两种模式被称为“双保持”和“半功率”。

[0046] 对于前沿(例如TRIAC)调光器,以全功率在180°干线电源周期的仅第一90°内汲取用于操作的电流,这是RAIS的双保持应用。当调光器开启时,RAIS技术向输出桥发送谐振波形,并且此过程持续调光器的接通时间的持续期。然而,修改后的输出桥使此信号在近似后半段内缩减,或者在需要不同调光曲线时更长时间地缩减,导致在预期时间的近似一半内在输入端处汲取电流。

[0047] 然而,后沿调光器在整个干线周期内以半功率汲取用于操作的电流,这是RAIS的半功率操作模式。国际专利申请W0 2011/083336中描述了能够实现此操作模式的整流电路,该申请的教示整体通过引用结合到本文中。

[0048] 显然,为了选择适当的操作模式,需要能够识别哪种类型的调光器处于使用中。实现这一点的已知方法需要监测输入电压波形。特别地,这样的方法需要连接至VDC(整流的干线AC电流)。监测输入电压波形,并且如果检测到快速边沿,则确定使用中的调光器为TRIAC调光器。这于是提示RAIS技术使用双保持操作模式。如果未检测到快速边沿,则确定调光器为后沿,并且使用半功率操作模式。

[0049] 现已发现,可以在无需监测输入电压波形的情况下识别调光器的类型,并因此识别所需的操作模式。

[0050] 根据本发明的另一方面,提供了一种电源适配器,其包括:用于连接至AC电源的输入端;谐振电路,该谐振电路耦接至输入端且提供适合于驱动负载的输出端,其中,谐振电路产生谐振波形,该电源适配器适于监测谐振波形以检测谐振波形的变化。

[0051] 谐振波形的变化可以具有间隙、迅速改变或其他变化的形式。可以通过对本领域技术人员而言显而易见的各种方式来监测波形,例如,通过将AC1处的信号耦接到适当的处理器、计时电路等中。波形可以采用脉冲序列的形式。

[0052] 谐振波形变化的存在或不存在可以指示与电源适配器连接的功率降低器件的类型。谐振波形中间隙、变化或快速改变的存在可以指示调光器重新触发以及前沿(例如 TRIAC)调光器的存在。然后,这将引起双保持操作模式的激活。

[0053] 在检测到谐振波形没有这种变化时,电源适配器以半功率模式工作。为了能够实现这一点,电源适配器可以包括在W0 2011/083336中所描述类型的整流器。

[0054] 本发明的优点在于其不需要连接至监测电路,因此监测电路可以省略。因此,本发明的此方面不需要图1中的VDC连接3,其中相反地,在AC1和/或AC2处监测谐振波形。因此,该系统更适合于隔离电路。

[0055] 本发明还有利的是可以在1至3个干线半周期内检测谐振波形中的间隙、变化或快速改变。因此,快速地激活双保持操作模式,其结果是人眼感觉不到固态照明系统的闪烁。

[0056] 此外,在一个低功率灯连接至调光器的情况下,如果调光器变得不稳定并产生误触发,那么灯以所述双保持方式汲取功率。在本发明中,当添加较多的灯时,调光器变稳定并跨整个周期汲取其电流,从而为线路提供较好的功率因数(PF)。这将使以略微较低的功率因数汲取的单灯系统的功率因数保持平衡。

[0057] 一种电源适配器,包括:用于连接至AC电源的输入端;以及谐振电路,该谐振电路耦接至输入端且提供适合于驱动负载的输出端,其中,该谐振电路具有第一操作模式,并且设置有第二操作模式,在该第二操作模式下,谐振电路的电感和电容分量中的至少一个被修改或除去。

[0058] 根据本发明的电源适配器是有利的,这主要是因为谐振电路可以被配置成提供两种不同水平的功率,同时优化这两种操作模式下的效率。

[0059] 谐振电路优选地为LCL串并联谐振电路。LCL串并联谐振电路包括串联的第一电感器L1和第一电容器C1,以及并联的负载支腿,该负载支腿包括第二电感器L2。第一电感器L1和第一电容器C1串联连接在谐振电路的两个输入端子之间,而负载支腿并联地跨接在第一电容器C1上,其中负载支腿包括串联连接的第二电感器L2和用于驱动负载的输出端。

[0060] 利用LCL串并联谐振电路的电源适配器在W0 2008/120019、W0 2010/041067、W0 2010/139992、W02011/083336和W0 2012/010900中有所描述,上述每个申请的教示整体通过引用结合到本文中。

[0061] LCL串并联谐振电路的使用提供了适合于固态光源(诸如LED)的电源适配器,其具有基本恒定的电流汲取和高效率。特别地,输出电流变得独立于输出电压,并且如果电源适配器由低频正弦电压输入供电且输出电压是恒定的,即LED负载,那么输入电流变成低频的基本方形波,这对于由TRIAC调光器驱动而言是理想的,原因在于其以尽可能低的功率维持

保持电流,同时向LED提供随低频输入电压改变亮度的电流源,即,这使LED表现得像灯泡,并且使得能够由TRIAC调光器以相对于其他电源适配器技术极大减小的功率和较高的功率因数进行控制。

[0062] 因此,负载优选地为一个或多个LED,并且可以从TRIAC调光器汲取输入。

[0063] 电源适配器可以具有第二操作模式,在该第二操作模式下,谐振电路的电容分量减小。这可以使用用于将电容器从谐振电路除去的电子开关(例如晶体管或晶闸管)来实现。例如,谐振电路的电容分量可以由至少两个并联的电容器提供,使用电子开关能够使所述电容器中的至少一个从谐振电路除去。电子开关可以由控制器(诸如集成电路)控制。相对于第一操作模式,可以利用该第二操作模式向负载提供较低的功率。

[0064] 因此,相对于第二操作模式,第一操作模式可以被配置为提供较高的电流汲取,并因此提供较高的功率汲取。第一操作模式因此可以用于汲取TRIAC调光器的闭锁电流,然后可以引入和/或改变用于谐振电路的驱动信号的死区以汲取TRIAC调光器的(通常较低)的保持电流。然而,对于稳定的低功率灯,可以利用第二操作模式。

[0065] 当进入第二操作模式时,通常需要改变用于谐振电路的驱动信号的频率,并且/或者通常需要改变任何死区,以使修改后的谐振电路运作。

[0066] 该第二操作模式允许显著较低的功率供低功率灯使用,从而允许在谐振电路与干线电源、后沿和前沿调光器一起使用且灯稳定的情况下使用双保持原则。如果检测到不稳定性或者优选地在检测到前沿时切换模式,那么模式可以被改变回第一操作模式,从而汲取显著较高的功率和所需的保持电流。

[0067] 备选配置包括在其输出端上跨接有电容的LCL串并联谐振电路。在WO 2011/083336中,该电容被描述为其存在是用以在驱动固态光源(诸如LED)时降低传导辐射。在此配置中,电源适配器可以具有第二操作模式,在该第二操作模式下,LCL谐振电路的电容分量被除去。在此第二操作模式下,LCL谐振电路改变为LC谐振电路,该LC谐振电路由LCL谐振电路的剩余电感器与跨接在该LC谐振电路输出端上的电容的串联构成。已经发现,可以驱动LC谐振电路,以提供与上面所讨论的LCL串并联谐振电路相同的特性,但仅限于LED具有的电压相比于AC电源的均方根电压为例如至少 $\pm 50\%$ 、或优选地 $\pm 25\%$ 的情况。

[0068] 关于包括谐振电路的电源适配器,以下特征被认为是有利的,而不仅仅是上述两种模式配置。因此,根据本发明的另一方面,提供了一种电源适配器,包括:用于连接至AC电源的输入端;以及谐振电路,该谐振电路耦接至输入端且提供适合于驱动负载的输出端,其中,该电源适配器包括下述特征中的一个或多个。

[0069] 电源适配器可以将死区引入到用于谐振电路的驱动信号中,例如以降低至一个或多个LED的功率,但仍然汲取相同的电流。因此,在总功率增加以允许汲取通常高于保持电流的闭锁电流的情况下,可以利用死区以允许向一个或多个LED提供较低量的功率。这消除了对RC分压电路的需求。

[0070] 谐振电路可以由一个或多个驱动晶体管驱动,并且优选地由两个晶体管(高侧晶体管和低侧晶体管)驱动。这些晶体管可以由任何适当的通常包括振荡器的驱动电路驱动,但优选地由控制器(诸如集成电路)驱动。晶体管可以是双极性晶体管(BJT),该特征使驱动电路能够处于低电压,例如低于5V,例如2V。在提供集成电路的情况下,可以通过一个或多个二极管以及能量存储装置(诸如电容器)形成低压电源。

[0071] 可以利用驱动晶体管的增益来高效率地提供快速启动,其中电阻器馈送驱动晶体管的基极端子,然后以由电阻器和驱动晶体管的增益确定的速率对能量存储装置(诸如电容器)充电。

[0072] 高侧和低侧晶体管的脉冲宽度可以不同,以考虑例如NPN和PNP晶体管之间的不同关断时间。例如,高侧驱动晶体管的脉冲宽度可以宽于低侧驱动晶体管的脉冲宽度,以适应低侧PNP晶体管的较大基极存储时间。

[0073] 由于谐振电路可以在处于或接近谐振时汲取大部分过冲电流,所以跨接在一个或多个驱动晶体管上的反向并联二极管可以不存在。这是有利的,原因在于反向并联二极管必须为高压二极管。然而,然而,为了使不具有反向并联二极管的影响最小化,可以利用连接在晶体管之间的公共点与晶体管的基极端子二者之间的二极管来提供用于快速关断的基极提取电流。

[0074] 如上所述,现已发现,在使用一个或多个高压LED的情况下,LCL串并联谐振电路的第二电感器可以显著减少,或者甚至被除去。因此,根据本发明的另一方面,提供了一种电源适配器,包括:用于连接至AC电源的输入端;以及LC谐振电路,该LC谐振电路耦接至输入端且提供适合于驱动固态光源的输出端,其中该LC谐振电路以一定的频率被驱动并且可选地设有死区,使得该LC谐振电路从AC电源汲取基本上恒定的电流。相对于AC电源的“基本上恒定的电流”是指基本为方波电流的汲取。

[0075] 已经发现,可以驱动LC谐振电路,以提供与上面所讨论的LCL串并联谐振电路相同的特性,但仅限于LED具有的电压相比于AC电源的均方根电压为例如至少 $\pm 50\%$ 、或优选地 $\pm 25\%$ 的情况。

[0076] 根据本发明的另一方面,提供了一种用于固态光源的电源适配器,其包括主动阻尼电路,其中该主动阻尼电路具有与恒流电路并联的电阻性负载。

[0077] 根据本发明的此方面的电源适配器是有利的,这主要是因为该主动阻尼电路使与TRIAC调光器中的TRIAC的激励相关联的电流尖峰或浪涌电流衰减,同时在电流尖峰或浪涌电流不存在的情况下借助于恒流电路来保持高效率。这相比于现有技术的布置是有利的,主要是因为存在两个连续活动的阻尼电路,这两个阻尼电路的激活之间不存在空闲时间(timing)或延时,其二者相组合以保持高效率。此外,已发现包括跨接在电阻性负载上的FET的现有技术布置在开关被激活时经受电流振铃,而本发明解决了此问题。

[0078] 当存在电流尖峰或浪涌电流时,电流可以由电阻性负载加上来自恒流电路的恒定电流限制。当不存在电流尖峰或浪涌电流时,恒流电路馈送电源适配器。本发明的这一方面对于如上所讨论的汲取基本上恒定的电流(例如利用LCL串并联谐振电路或LC谐振电路)的电源适配器特别有利。恒流电路适于以比电源适配器的谐振电路(例如LCL谐振电路)所需的电流大的电流馈送该谐振电路,使得跨恒流电路的电压降最小化。

[0079] 现在将参照附图、通过仅说明性的方式详细地描述本发明的示例性实施方式,在附图中:

[0080] 图1示出了根据本发明的电源适配器的第一实施方式的开关控制器和半桥驱动电路;

[0081] 图2示出了根据本发明的电源适配器的第一实施方式的LCL串并联谐振电路和DC链滤波电容器;

[0082] 图3a至图3f示出了根据本发明的电源适配器的一种实施方式的半桥驱动电路的高侧开关和低侧开关的不同波形的示例；

[0083] 图4示出了根据本发明的电源适配器的第二实施方式；

[0084] 图5为适合于在图5的电路中用作IC1的低压过程半桥驱动集成电路(IC)的示例；

[0085] 图6示出了根据本发明的电源适配器的第三实施方式；

[0086] 图7是根据本发明的电源适配器的第四实施方式的电路；以及

[0087] 图8是根据本发明的电源适配器的第五实施方式的电路。

[0088] 根据本发明的电源适配器的实施方式包括输入整流级(图中未示出)、开关控制器(RAIS-DH)和半桥驱动电路(HSD、LSD)(图1中示出)、以及LCL串并联谐振电路(L1、C1、L2)和输出整流级(图2中示出)。高侧开关Q1为NPN BJT晶体管,而低侧开关Q2为PNP BJT晶体管。Q1和Q2设置成使其发射极/源极端子连接至一公共点,该公共点形成用于Q1和Q2二者的浮地。该公共点还提供半桥驱动电路的输出,在此实施方式中,该输出被馈送至适合于驱动固态光源的LCL串并联谐振电路(其具有在GB 2449616 B8和WO 2010/041067 A1中描述的形式)。

[0089] 通过向相应的基极/栅极提供开关脉冲而分别使Q1和Q2进行切换,该开关脉冲的电压以开关的发射极/源极为参考。当Q1接通时,浮地将处于正电源电压,例如330V,并且在Q1的基极/栅极处的电压相对于浮地并因此相对于发射极/源极电压通常将为正。当Q2接通时,浮地将处于正常地,例如0V,并且在Q1的基极/栅极处的电压相对于浮地并因此相对于发射极/源极电压将为负。

[0090] 开关Q1和Q2由开关控制器驱动,该开关控制器是被标示为RAIS-DH的集成电路,其也以浮地为参考。由于开关控制器RAIS-DH驱动BJT晶体管,这需要 $\pm 0.7V$,所以可以以2V向开关控制器供电。为了接通Q1,该开关控制器向Q1的基极/栅极提供相对于浮地(处于正电源电压,例如330V)并因此相对于发射极/源极电压的正脉冲。为了接通Q2,该开关控制器向Q2的基极/栅极提供相对于浮地(处于正常地,例如0V)并因此相对于发射极/源极电压的负脉冲。

[0091] 对于提供适合于驱动固态光源的输出的LCL串并联谐振电路(图2中示出),Q1形成高侧驱动器(HSD),而Q2形成低侧驱动器(LSD)。开关控制器被配置成:通过控制高侧驱动器(HSD)和低侧驱动器(LSD)的接通时间,操纵在输入端处汲取的电流(该电流被传送至输出端)和/或电源适配器的阻抗。这在上面详细地进行了描述。

[0092] 高侧驱动器(HSD)和低侧驱动器(LSD)的波形的示例在图3中示出。图3a示出了常规的无重叠对称驱动信号,而图3b至图3f示出了根据本发明的驱动波形。

[0093] 图3b示出了高侧驱动器(HSD)和低侧驱动器(LSD)具有不同持续期的接通时间,即不对称的接通时间。高侧开关与低侧开关之间的不对称程度确定从输入端汲取的电流。已经发现,高侧开关的接通时间与低侧开关的接通时间之间的不对称程度越大,从输入端汲取的电流越小。因此,与图3a的波形相比,图3b的波形将使得在输入端汲取较小的电流。此外,由于在高侧驱动器(HSD)的接通时间与低侧驱动器(LSD)的接通时间之间不存在重叠,所以将在输出端提供基本上相同的电流。

[0094] 图3c示出了高侧驱动器(HSD)和低侧驱动器(LSD)具有不同持续期的接通时间,即不对称的接通时间,其还具有重叠时段。开关的接通时间之间的这种重叠在每个输入周期

中的重叠时段创建了负载条件,这使在每个输入周期中的重叠时段在输入端处汲取的电流相对于传送至输出端的电流增大。这使得能够在每个输入周期中的重叠时段汲取用于调光器开关的闭锁电流,并且在每个输入周期的后续时段汲取较低的保持电流,而没有任何必要改变用以驱动谐振电路的频率。由于相对于通常汲取几ms的保持电流(例如50mA),用于干线电源中的常规调光器开关的闭锁电流(例如85mA)通常仅需要汲取几百 μ s,未提供给输出端的附加电流(35mA)将导致230V干线电源上的可接受的小损失,例如100–200mW。此控制还有助于减少仅在常规调光器开关的TRIAC激励后可见的电压降低问题,并且因此可以取消对缓冲电路的需求以及与缓冲电路相关的损失。

[0095] 图3d示出了高侧驱动器(HSD)和低侧驱动器(LSD)具有与图3c中的波形相同的重叠时段,但在开关的接通时间之间具有显著更大的不对称性。因此,图3d的波形将在每个输入周期提供较高闭锁电流与较低保持电流之间的相同变化,但由于高侧驱动器(HSD)与低侧驱动器(LSD)之间的较大不对称性,所以相对于图3c的波形,图3d的波形将在整个输入周期内在输入端处汲取较小的电流,并且相应地向输出端提供较小的电流。

[0096] 图3e和图3f各自示出了高侧驱动器(HSD)和低侧驱动器(LSD)被提供有同步的接通时间,它们各自向输入端提供负载条件。然而,接通时间重叠的持续期越长或者同步接通时间的持续期越长,所提供的负载的电阻或动态阻抗越低。因此,与图3e的波形相比,图3f的波形提供较低的电阻或动态阻抗。这对于固态光源(诸如LED)特别有利。特别地,该负载条件可以提供防止误启动状况的DC路径。这使得能够与调光器一起使用,还防止电源拾取器发生灼热。

[0097] 关于从包括常规调光器开关的干线电源驱动固态光源,根据本发明的电源适配器特别有利。另外,然而,上面所讨论的控制可以用于其他领域,例如关于电机控制。特别地,本发明使得能够实现例如双向电机控制,并且能够驱动例如DC电机和高频AC电机。

[0098] 图4中示出了根据本发明的电源适配器的第二实施方式。高侧开关Q1为NPN晶体管(或n沟道FET),并且低侧开关Q2为PNP晶体管(或p沟道FET)。Q1和Q2设置成使其发射极/源极连接至一公共点,该公共点形成用于Q1和Q2二者的浮地。该公共点还提供半桥驱动电路的输出,在此实施方式中,该输出被馈送至适合于驱动固态光源的LCL串并联谐振电路(其具有在GB 2449616 B8和WO 2010/041067 A1中描述的形式)。

[0099] 通过向相应的基极/栅极提供开关脉冲而分别使Q1和Q2进行切换,该开关脉冲的电压以开关的发射极/源极为参考。当Q1接通时,浮地将处于正电源电压,例如330V,并且Q1的基极/栅极处的电压相对于浮地并因此相对于发射极/源极电压将为正1–20V,通常是+5V。当Q2接通时,浮地将处于正常地,例如0V,并且在Q1的基极/栅极处的电压相对于浮地并因此相对于发射极/源极电压将为负1–20V,通常是–5V。

[0100] 开关Q1和Q2由集成电路IC1驱动,该集成电路IC1也以浮地为参考。为了接通Q1,IC1向Q1的基极/栅极提供相对于浮地(处于正电源电压,例如330V)并因此相对于发射极/源极电压的+5V脉冲。为了接通Q2,IC1向Q2的基极/栅极提供相对于浮地(处于正常地,例如0V)并因此相对于发射极/源极电压的–5V脉冲。

[0101] 提供至Q2的基极/栅极的负电压开关脉冲通过由C7、D1和D2形成的电荷泵生成,该电荷泵由IC1驱动。当来自IC1的输入电压从5V下降到0V然后再返回到5V时,电荷泵生成–5V的开关脉冲。特别地,当来自IC1的输入电压从5V下降到0V时,跨C7的电压保持在5V,这将电

荷泵的输出拉至-5V。当来自IC1的输入电压返回至5V时,输出返回至0V。

[0102] 浮地将随半桥驱动电路的输出在正电源电压(例如330V)与正常地(例如0V)之间变化。IC1最初通过R1、C3和R10供电。一旦输出开始进行切换,可以利用启动电路(C4、R6、Z1和D3)来提供浮动正电源或提供经由C10、C13馈送的无功电容性电源(wattless capacitive supply)。这些电容器可以是无论如何均可以跨开关存在的那些电容器。

[0103] 还要注意的,在使用双极性晶体管(BJT)的情况下,PNP器件可具有显著较慢的关断时间。因此,已添加电阻器R5以提供用以解决此问题的基极提取电流。如果使用较慢的NPN器件,那么该技术也可以用于这样的器件。

[0104] 相对于现有技术,本发明消除了对电平移位器的需求,电平移位器为通常较昂贵的高压电路,并且导致功率损耗并因此降低效率。因此,相对于现有技术,本发明降低了成本并且增加了效率。另外,本发明使驱动电路(IC1)能够处于低电压,并且使同一驱动电路能够驱动高侧开关和低侧开关二者。

[0105] 图5示出了图4的实施方式的简单集成电路实现方式。

[0106] 图6示出了本发明的包括微处理器的又一实施方式,其中在向微处理器提供电源时利用在该微处理器的端口上的ESD二极管。

[0107] 图7所示的电路为一种电源适配器,其包括:输入整流桥;由集成电路U1及晶体管Q1和Q2驱动的LCL串并联电路(L1、L2m、C1b和C11);以及输出整流桥。此类型的电源适配器在WO 2008/120019、WO 2010/041067、WO 2010/139992、WO 2011/083336和WO 2012/010900中有所描述。

[0108] 此配置提供了适合于固态光源(诸如LED)的电源适配器,其具有恒定的电流汲取和高效率。特别地,输出电流变得独立于输出电压,并且如果电源适配器由低频正弦电压输入供电且输出电压是恒定的,即LED负载,那么输入电流变成低频的基本方形波,这对于由TRIAC调光器驱动而言是理想的,原因在于其以尽可能低的功率维持保持电流,同时向LED提供随低频输入电压改变亮度的电流源,即,这使LED表现得像灯泡,并且使得能够由TRIAC调光器以相对于其他电源适配器技术而言极大减小的功率和较高的功率因数进行控制。

[0109] 图1所示的LCL串并联谐振电路的电容由并联连接的C1b和C11提供。另外,然而,图7所示的电路提供使用晶闸管Q4将C11从电路断开的可能性,该晶闸管Q4由集成电路U1经由电平移位器Q3进行控制。在使C11断开的情况下,LCL串并联谐振电路的电容显著地减小为仅C1b的电容。

[0110] 因此,电源适配器可以具有第一模式和第二模式,在第一模式下,LCL串并联谐振电路的电容由C1b和C11提供,在第二模式下,LCL串并联谐振电路的电容仅由C1b提供并因此显著降低。相对于第二模式,第一模式提供了较高的电流汲取,并且因此提供了较高的功率汲取。第一模式因此可以用于汲取闭锁电流,然后可以改变死区以汲取(通常较低的)保持电流。然而,对于稳定的低功率灯,可以利用第二模式。

[0111] 当通过将C11从电路断开而进入第二模式时,集成电路U1将驱动频率和死区改变为使修改后的谐振电路工作所需的驱动频率和死区。这允许显著较低的功率供低功率灯使用,从而允许在谐振电路与干线电源、后沿调光器和前沿调光器一起使用且灯稳定的情况下使用双保持原则。如果检测到不稳定性或者优选地在检测到前沿时切换模式,那么可以通过将C11切换回电路中来改变模式,从而汲取显著较高的功率和所需的保持电流。

[0112] 图7所示的电路可修改为使LCL串并联谐振电路的电容能够完全断开,从而留下LC谐振电路。这可以通过完全去除C1b来实现,或者通过集成电路U1使C1b能够从电路断开来实现。在这种修改的配置中,LCL谐振电路改变为由L1+L2与C9串联构成的LC谐振电路。集成电路U1将驱动频率和死区改变为使LC谐振电路工作所需的驱动频率和死区。已经发现,可以驱动LC谐振电路,以提供与上面所讨论的LCL串并联谐振电路相同的特性,但仅限于LED具有的电压相比于AC电源的rms电压为例如至少 $\pm 50\%$ 、或优选地 $\pm 25\%$ 的情况。

[0113] 对于这两种替选方案,被馈送至谐振电路的驱动信号的死区可以用于降低LED的功率,但仍然汲取相同的电流。因此,在总功率增加以允许汲取通常高于保持电流的闭锁电流的情况下,可以利用死区以允许向LED提供较低量的功率。这消除了对RC分压电路的需求。

[0114] 由于集成电路U1驱动BJT晶体管,这需要 $\pm 0.7V$,所以集成电路可以为2V。因此,集成电路的功率可以通过三个正向偏置二极管D11B、D12A、D12B汲取。跨这些二极管的电压降存储在用于集成电路U1的C3中。

[0115] 晶体管Q1和Q2的增益可以用于高效率地快速启动。特别地,R6和R7馈送Q1和Q2的基极,这以由R6和R7乘以晶体管Q1和Q2的增益所设定的速率对C3进行充电。因此,几微安的效率损失可能会变为对C3的几毫安充电。

[0116] 图7所示的电路的又一可行修改是显著地减小L2的电感,或甚至完全除去L2,从而留下由L1和C1b+C11形成的LC谐振电路。已经发现,可以驱动LC谐振电路,以提供与上面所讨论的LCL串并联谐振电路相同的特性,但仅限于LED具有的电压相比于AC电源的rms电压为例如至少 $\pm 50\%$ 、或优选地 $\pm 25\%$ 的情况。

[0117] 图8所示的电路为包括LCL串并联电路(L1、L2和C1)和输出整流桥的电源适配器,该LCL串并联电路由集成电路IC1以及晶体管Q1和Q2驱动。此类型的电源适配器在WO 2008/120019、WO 2010/041067、WO 2010/139992、WO 2011/083336和WO 2012/010900中有所描述。

[0118] 该电路还包括用于在高浪涌电流活动时限制电流的主动阻尼电路。该主动阻尼电路包括电阻器R2,其用于与由Q5、R10、D1和D2形成的恒流电路一起使与TRIAC的激励相关联的电流尖峰或浪涌电流衰减。当高浪涌电流活动时,电流由R2加上来自恒流电路的恒定电流限制。当电路未经历高浪涌时,恒流电路馈送LCL谐振电路。恒流电路适于以比LCL谐振电路所需的电流大的电流馈送该谐振电路,使得跨恒流电路的电压降最小化。

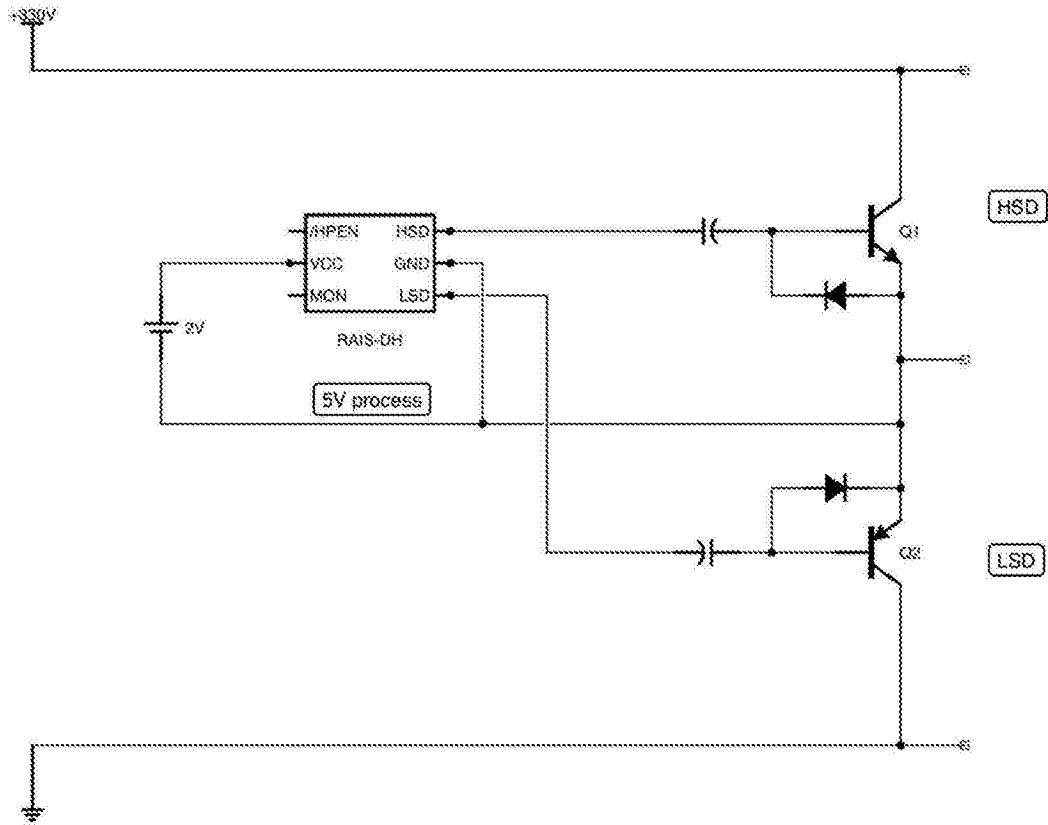


图1

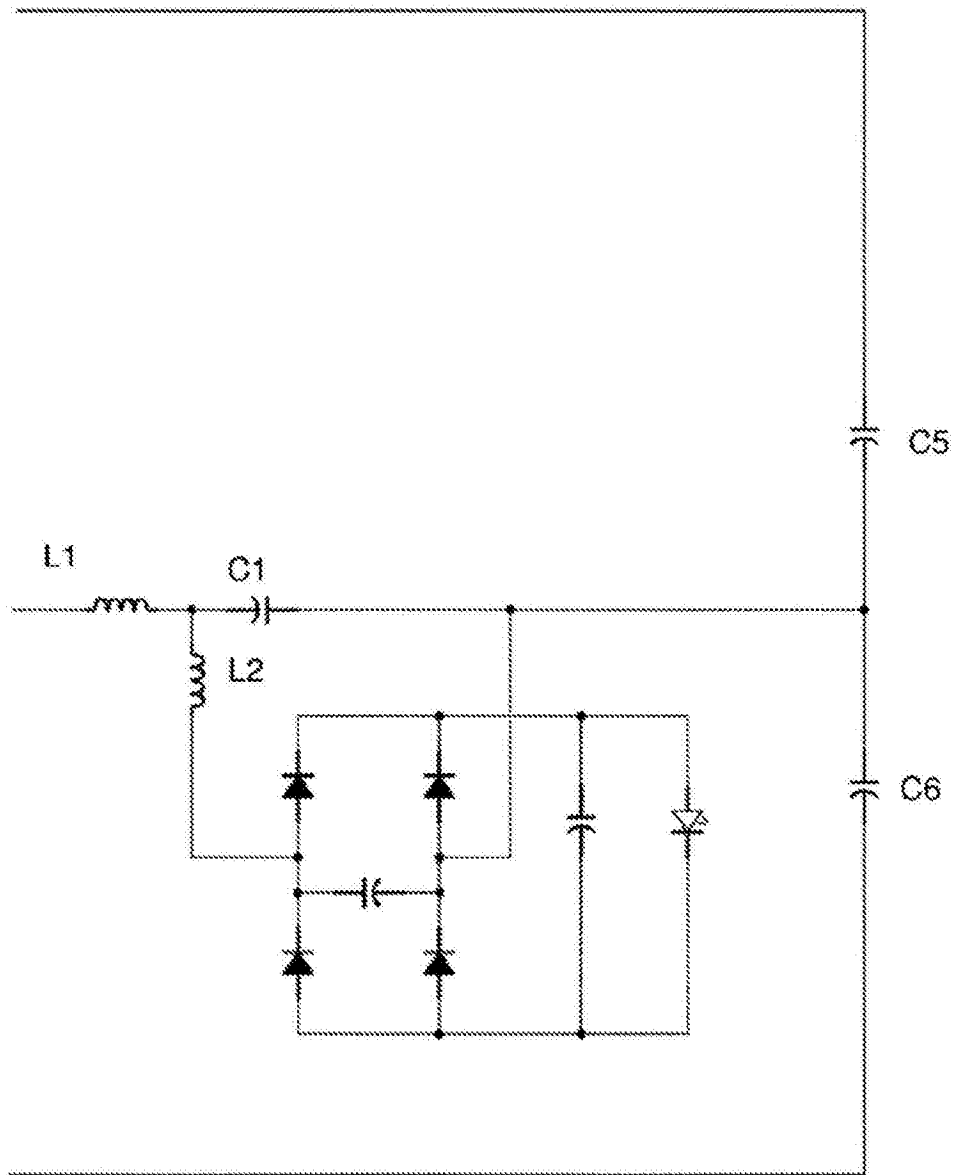


图2

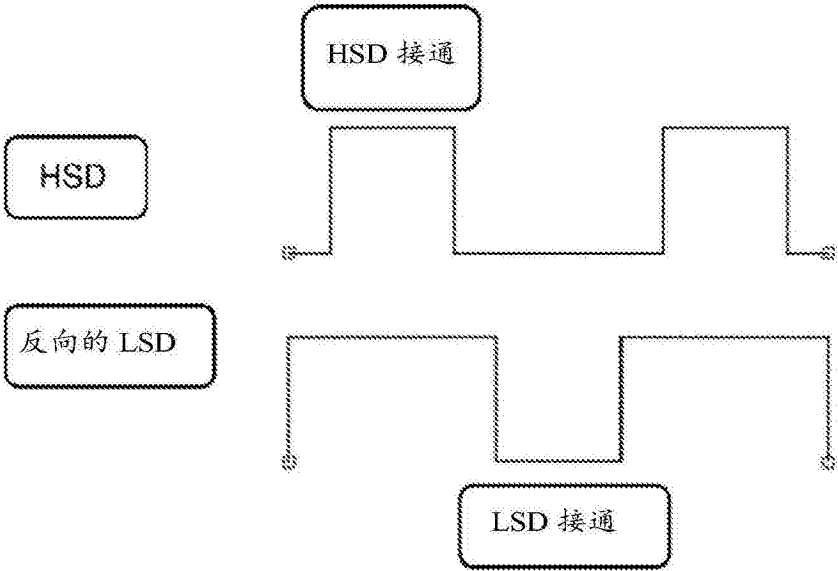


图3a

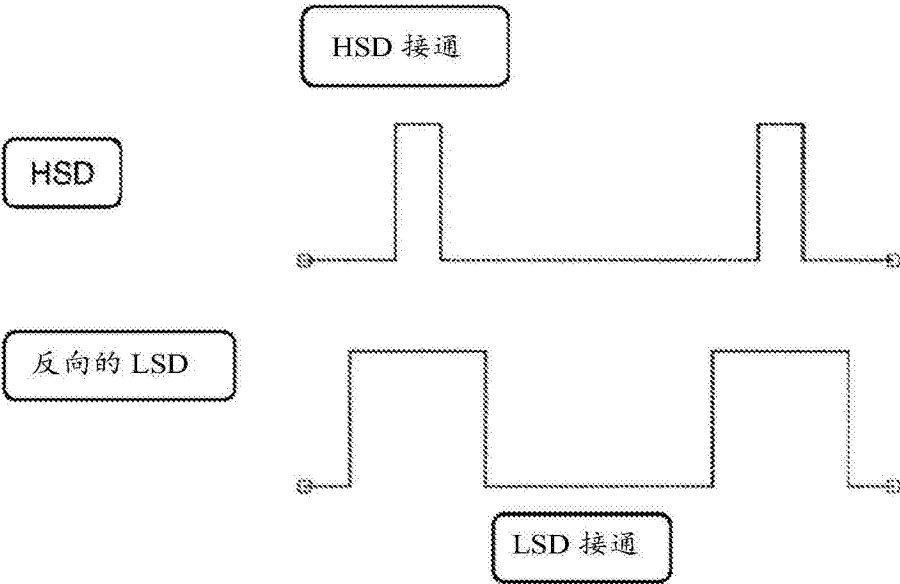


图3b

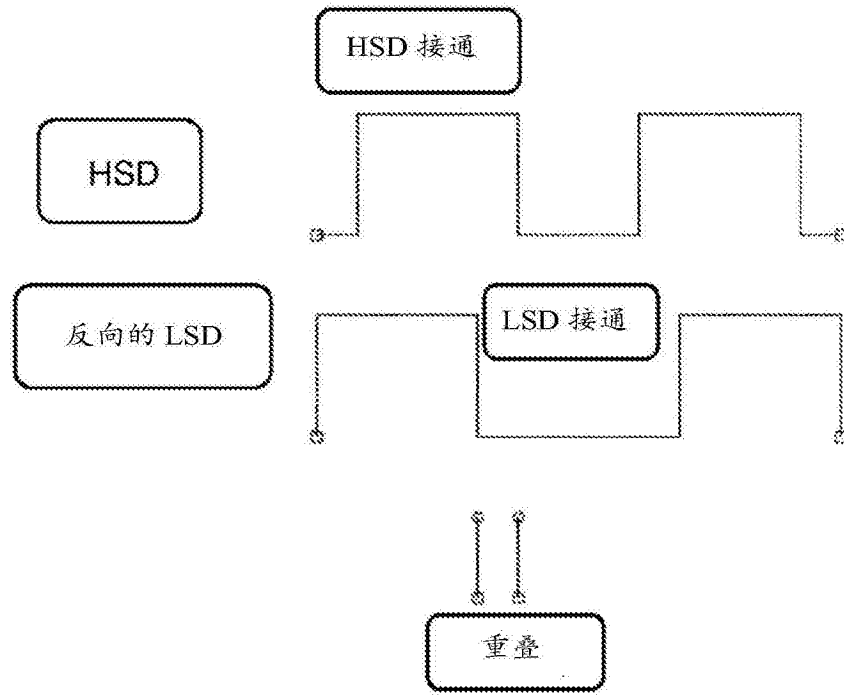


图3c

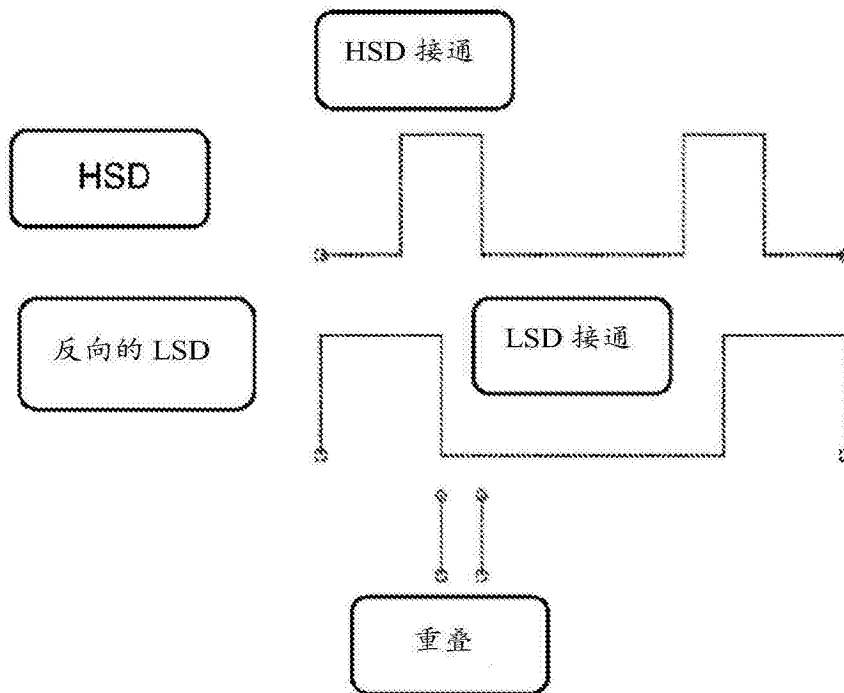


图3d

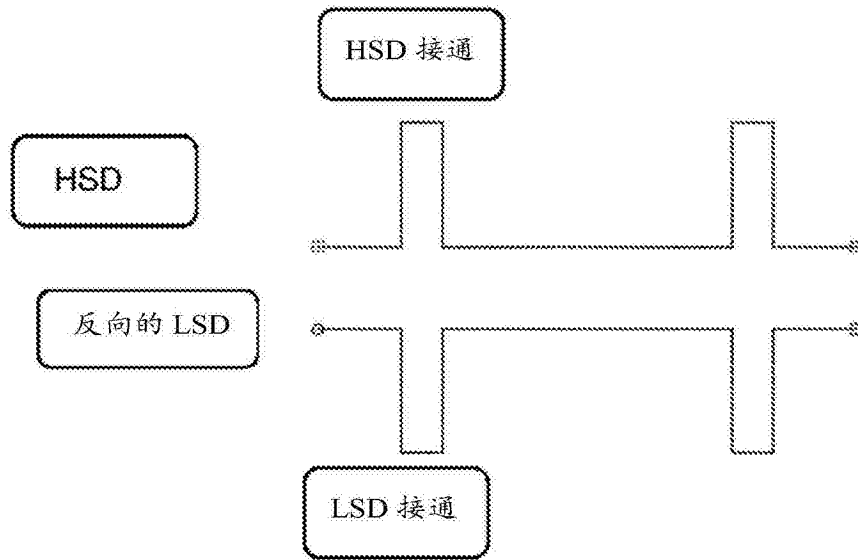


图3e

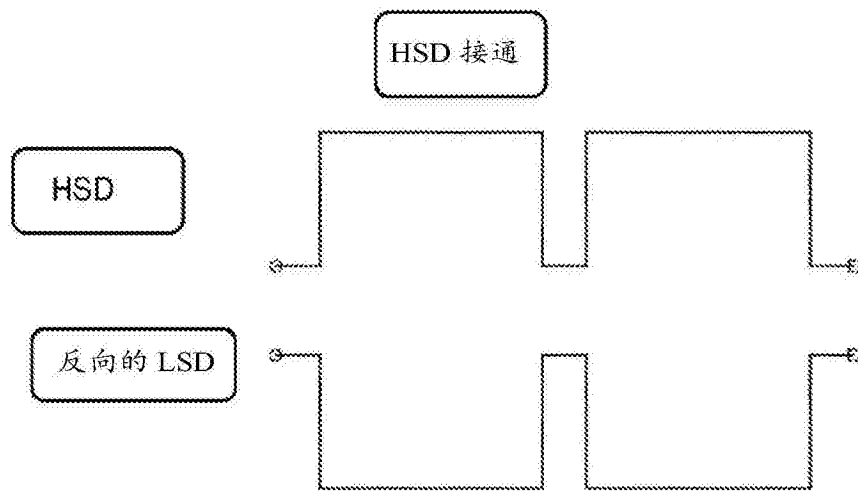


图3f

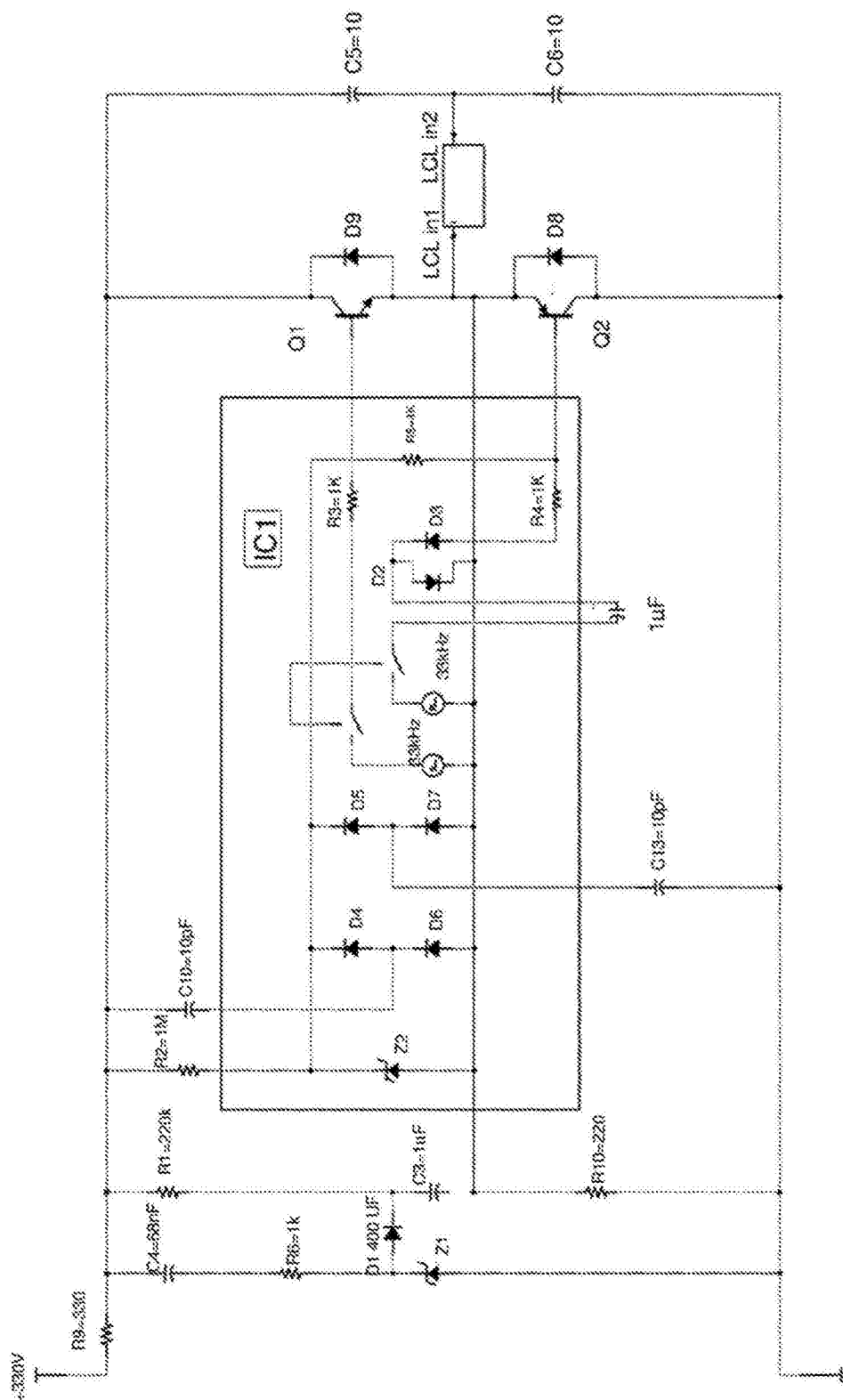


图4

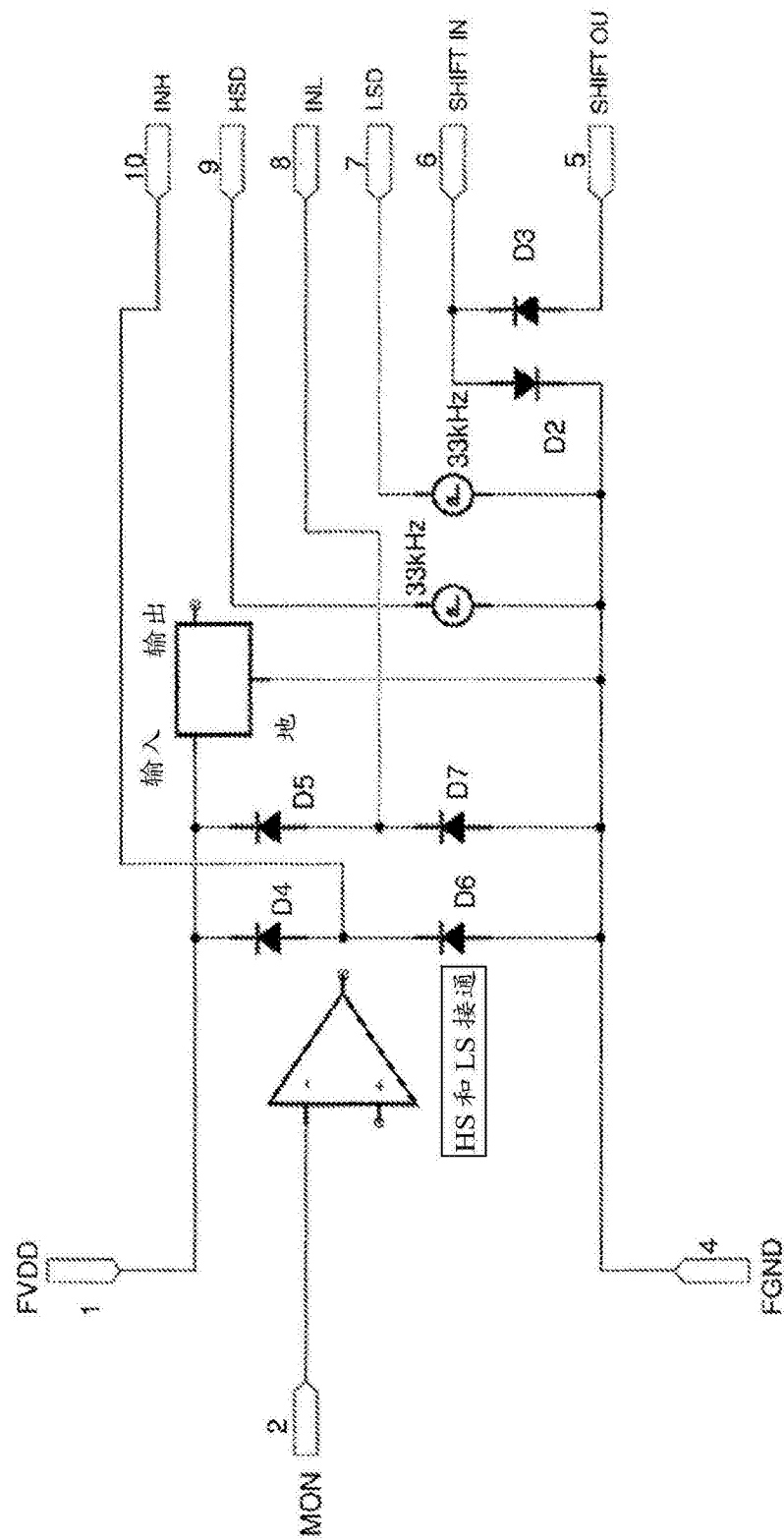


图5

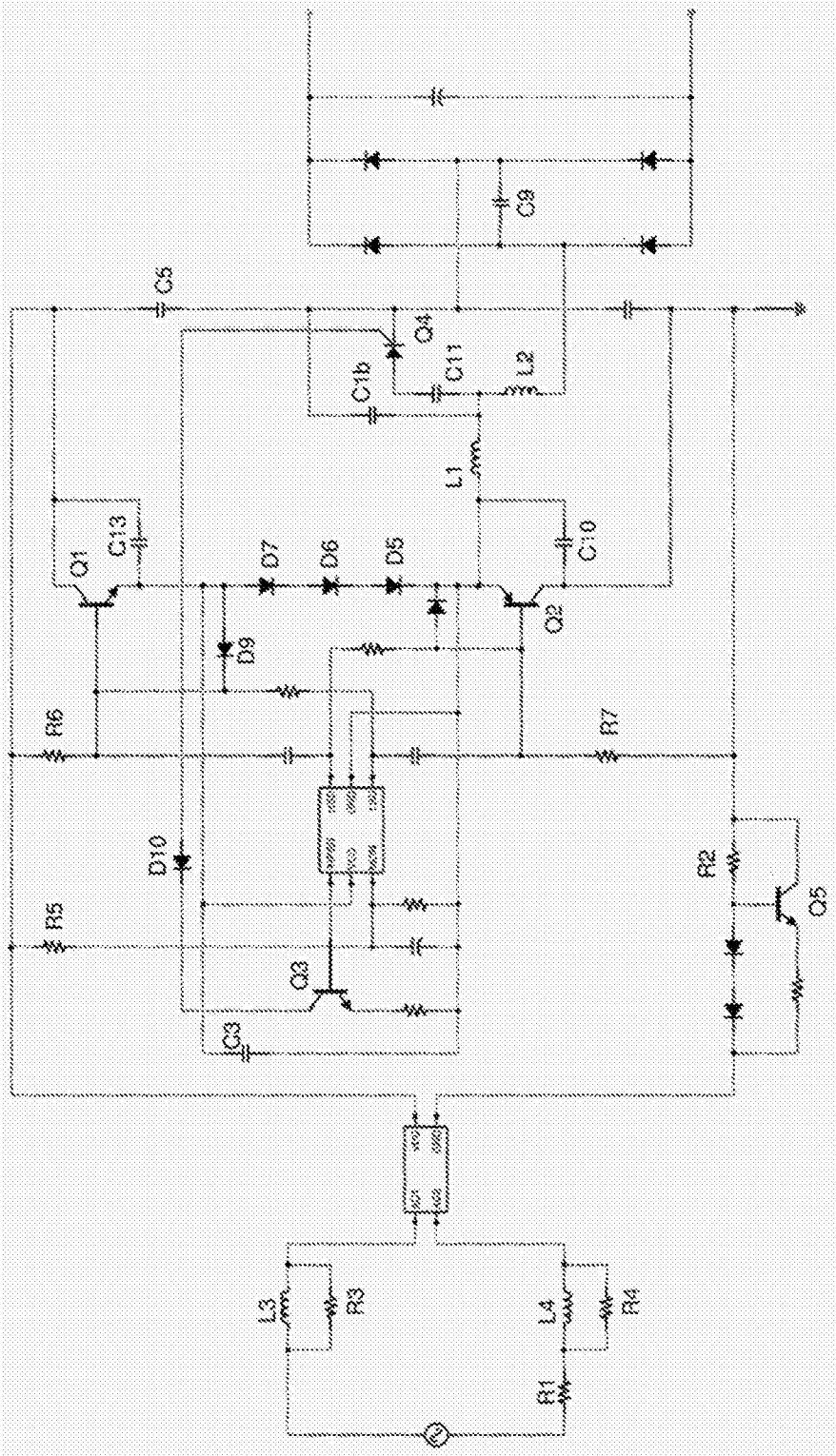


图7

