



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I632684 B

(45)公告日：中華民國 107 (2018) 年 08 月 11 日

(21)申請案號：105130628

(22)申請日：中華民國 101 (2012) 年 04 月 05 日

(51)Int. Cl. : H01L29/78 (2006.01)

H01L21/28 (2006.01)

(30)優先權：2011/04/06 日本

2011-084389

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：佐藤裕平 SATO, YUHEI (JP)；佐藤惠司 SATO, KEIJI (JP)；佐佐木俊成 SASAKI,
TOSHINARI (JP)；丸山哲紀 MARUYAMA, TETSUNORI (JP)；磯部敦生 ISOBE,
ATSUO (JP)；村川努 MURAKAWA, TSUTOMU (JP)；手塚祐朗 TEZUKA,
SACHIYAKI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200802736A

TW 201021211A

TW 201034201A

TW 201044595A

TW 201104759A

審查人員：古朝璟

申請專利範圍項數：9 項 圖式數：16 共 96 頁

(54)名稱

半導體裝置的製造方法

MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

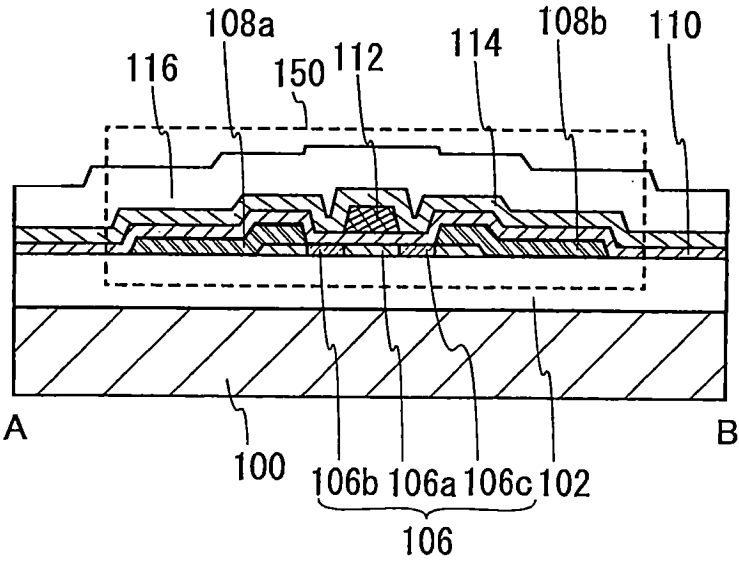
(57)摘要

本發明藉由對使用氧化物半導體的半導體裝置賦予穩定的電特性，提供一種可靠性高的半導體裝置。作為電晶體的製造製程，在依次形成氧化物半導體層、源極電極層、汲極電極層、閘極絕緣膜、閘極電極層及氧化鋁膜之後，藉由對氧化物半導體層及氧化鋁膜進行熱處理，去除含有氫原子的雜質，並形成包括含有超過化學計量比的氧的區域的氧化物半導體層。另外，藉由形成氧化鋁膜，即使在具有該電晶體的半導體裝置或電子裝置的製造製程中的熱處理中，也可以防止來自大氣的水或氫侵入且擴散到氧化物半導體層中，從而可以製造可靠性高的電晶體。

To provide a highly reliable semiconductor device manufactured by giving stable electric characteristics to a semiconductor device including an oxide semiconductor. In a manufacturing process of a transistor, an oxide semiconductor layer, a source electrode layer, a drain electrode layer, a gate insulating film, a gate electrode layer, and an aluminum oxide film are formed in this order, and then heat treatment is performed on the oxide semiconductor layer and the aluminum oxide film, whereby an oxide semiconductor layer from which an impurity containing a hydrogen atom is removed and which includes a region containing oxygen more than the stoichiometric proportion is formed. In addition, when the aluminum oxide film is formed, entry and diffusion of water or hydrogen into the oxide semiconductor layer from the air due to heat treatment in a manufacturing process of a semiconductor device or an electronic appliance including the transistor can be prevented.

指定代表圖：

圖 1B



符號簡單說明：

- 100 . . . 基板
- 102 . . . 基底絕緣膜
- 106 . . . 氧化半導體層
- 106a . . . 第一區域
- 106b . . . 第二區域
- 106c . . . 第三區域
- 108a . . . 源極電極層
- 108b . . . 汲極電極層
- 110 . . . 閘極絕緣膜
- 112 . . . 閘極電極層
- 114 . . . 絕緣膜
- 116 . . . 層間絕緣膜
- 150 . . . 電晶體

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置的製造方法

Manufacturing method of semiconductor device

【技術領域】

本發明關於一種半導體裝置及半導體裝置的製造方法。

另外，在本說明書中半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路以及電子裝置都是半導體裝置。

【先前技術】

近年，使用形成在具有絕緣表面的基板上的半導體薄膜構成電晶體的技術備受關注。該電晶體被廣泛地應用於積體電路（IC）及影像顯示裝置（顯示裝置）等電子裝置。作為可以用於電晶體的半導體薄膜，矽類半導體材料廣為周知，除此之外，作為其他材料，氧化物半導體受到關注。

例如，已經公開有一種作為活性層使用電子載子濃度低於 $10^{18}/\text{cm}^3$ 的包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物的電晶體（參照專利文獻1）。

[專利文獻 1]日本專利申請公開第 2006-165528 號公報

但是，氧化物半導體在裝置製造製程中有可能由於形成電子給體的氫或水的混入等或氧從氧化物半導體脫離導致導電率變化。該現象是導致使用氧化物半導體的電晶體的電特性變動的主要原因。

尤其是，由於具有該電晶體的半導體裝置或電子裝置的製造製程中的熱處理，存在來自大氣的水或氫侵入且擴散到氧化物半導體層中而使已形成的電晶體的電特性發生變動。

【發明內容】

鑒於上述問題，本發明的一個方式的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性而使其具有高可靠性。

在包括氧化物半導體層的電晶體的製造製程中，在氧化物半導體層上以與其接觸的方式形成閘極絕緣膜，在閘極絕緣膜上形成閘極電極層，並且在閘極絕緣膜及閘極電極層上以與其接觸的方式形成氧化鋁膜，由此可以防止由於具有該電晶體的半導體裝置或電子裝置的製造製程中的熱處理來自大氣的水或氫侵入且擴散到氧化物半導體層中。

所公開的發明的一個方式是一種半導體裝置的製造方

法，包括如下步驟：形成基底絕緣膜；在所述基底絕緣膜上以與其接觸的方式形成氧化物半導體層；在所述氧化物半導體層上形成源極電極層及汲極電極層；在所述氧化物半導體層、源極電極層及汲極電極層上以與其接觸的方式形成閘極絕緣膜；在所述閘極絕緣膜上的與所述氧化物半導體層重疊的區域中形成閘極電極層；在所述閘極絕緣膜及所述閘極電極層上以與其接觸的方式形成氧化鋁膜而製造電晶體；對所述電晶體進行熱處理；以及將所述氧化鋁膜的厚度設定為大於 50nm 且為 500nm 以下。

所公開的發明的一個方式是一種半導體裝置的製造方法，包括如下步驟：形成基底絕緣膜；在所述基底絕緣膜上以與其接觸的方式形成氧化物半導體層；在所述氧化物半導體層上形成源極電極層及汲極電極層；在所述氧化物半導體層、源極電極層及汲極電極層上以與其接觸的方式形成閘極絕緣膜；在所述閘極絕緣膜上的與所述氧化物半導體層重疊的區域中形成閘極電極層；在所述閘極絕緣膜及所述閘極電極層上以與其接觸的方式形成氧化鋁膜；對所述氧化物半導體層進行熱處理；以及將所述氧化鋁膜的厚度設定為大於 50nm 且為 500nm 以下。

另外，在上述半導體裝置的製造方法中，較佳的是在剛形成氧化物半導體層之後對氧化物半導體層進一步進行熱處理。

另外，在上述半導體裝置的製造方法中，還可以在氧化鋁膜上形成層間絕緣膜。

另外，在上述半導體裝置的製造方法中，較佳的是層間絕緣膜為氮化矽。

另外，在上述半導體裝置的製造方法中，還可以在形成閘極電極層之後，利用離子摻雜法或離子植入法對氧化物半導體層添加雜質元素。

另外，在上述半導體裝置的製造方法中，較佳的是邊加熱邊形成氧化物半導體層。

另外，在上述半導體裝置的製造方法中，較佳的是基底絕緣膜及閘極絕緣膜中的至少一個包括與化學計量比相比氧含量過剩的區域。

另外，在上述半導體裝置的製造方法中，較佳的是根據氧化物半導體層上相鄰的源極電極層與汲極電極層之間の間隔寬度形成的通道長度為 $2\mu\text{m}$ 以下。

在電晶體的製造製程中，藉由在依次形成氧化物半導體層、源極電極層、汲極電極層、閘極絕緣膜、閘極電極層之後，在閘極絕緣膜及閘極電極層上以與其接觸的方式形成厚度大於 50nm 且在 500nm 以下的氧化鋁膜，可以防止由於具有該電晶體的半導體裝置或電子裝置的製造製程中的熱處理來自大氣的水或氫侵入且擴散到氧化物半導體層中。另外，同時還可以防止氧從氧化物半導體層脫離。由此，使用氧化物半導體的半導體裝置具有穩定的電特性而能夠實現高可靠性。

【圖式簡單說明】

在圖式中：

圖 1A 和 1B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 2A 至 2C 是說明說明半導體裝置的一個方式的製造方法的剖面圖；

圖 3A 至 3C 是說明說明半導體裝置的一個方式的製造方法的剖面圖；

圖 4A 至 4C 是說明半導體裝置的一個方式的圖；

圖 5 是說明半導體裝置的一個方式的圖；

圖 6 是說明半導體裝置的一個方式的圖；

圖 7 是說明半導體裝置的一個方式的圖；

圖 8A 和 8B 是說明半導體裝置的一個方式的圖；

圖 9A 至 9C 是說明半導體裝置的一個方式的圖；

圖 10A 至 10F 是示出電子裝置的圖；

圖 11A1、11A2、11B1、11B2 是示出比較例樣品 A 的 SIMS 資料的圖；

圖 12A1、12A2、12B1、12B2 是示出實施例樣品 A 的 SIMS 資料的圖；

圖 13A 至圖 13D 是示出比較例樣品 A 的 TDS 資料的圖；

圖 14A 至圖 14D 是示出實施例樣品 B 的 TDS 資料的圖；

圖 15 是示出使用比較例樣品 C 的電晶體的特性的圖；

圖 16 是示出使用實施例樣品 C 的電晶體的特性的圖。

本發明的選擇圖爲圖 3A 至 3C。

【實施方式】

具體實施例模式

下面，使用圖式詳細地說明本發明的實施例模式。但是，本發明不侷限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本發明在不脫離其宗旨及其範圍的條件下，其方式及詳細內容可以被變換爲各種各樣的形式。因此，本發明不應該被解釋爲僅限定於以下所示的實施例模式的記載內容中。注意，當利用圖式說明發明結構時，在不同的圖式中共同使用表示相同部分的符號。此外，當表示相同的部分時，有時利用相同的陰影線，而不特別附加元件符號。另外，爲了方便起見，有時不在俯視圖中表示絕緣膜。

注意，在以下說明中，第一、第二等序數詞是爲了便於說明而使用的，其並不代表對數量的限定。

實施例模式 1

在本實施例模式中，參照圖 1A 至圖 3C 對本發明的一個方式的具有電晶體的半導體裝置的製造方法進行說明。

圖 1A 和 1B 示出頂閘極頂接觸型的電晶體 150 的平

面圖及剖面圖。圖 1A 是平面圖，圖 1B 是沿著圖 1A 中的線 A-B 的剖面圖。另外，在圖 1A 中，爲了簡化起見，省略電晶體 150 的構成要素的一部分（例如，絕緣膜 114 等）。

<本實施例模式中的半導體裝置的結構>

圖 1A 和 1B 是使用本實施例模式的方法製造的半導體裝置的結構例。圖 1A 和 1B 所示的電晶體 150 包括：基板 100；形成在基板 100 上的基底絕緣膜 102；基底絕緣膜 102 上的以與其接觸的方式形成的氧化物半導體層 106；形成在氧化物半導體層 106 上的源極電極層 108a 及汲極電極層 108b；氧化物半導體層 106、源極電極層 108a 及汲極電極層 108b 上的以與其接觸的方式形成的閘極絕緣膜 110；形成在閘極絕緣膜 110 上的重疊於氧化物半導體層 106 的區域中的閘極電極層 112；閘極絕緣膜 110 及閘極電極層 112 上的以與其接觸的方式形成的絕緣膜 114；形成在絕緣膜 114 上的層間絕緣膜 116。另外，在形成閘極電極層 112 之後，對氧化物半導體層 106 添加雜質元素，而在與源極電極層 108a、汲極電極層 108b 及閘極電極層 112 重疊的區域中形成第一區域 106a，在不與源極電極層 108a、汲極電極層 108b 及閘極電極層 112 重疊的區域中形成第二區域 106b、第二區域 106c。

<本實施例模式中的半導體裝置的製造方法>

使用圖 2A 至 2C 和圖 3A 至 3C 說明電晶體 150 的製造方法。

首先，在基板 100 上形成基底絕緣膜 102，在基底絕緣膜 102 上以與其接觸的方式選擇性地形成氧化物半導體層 106（參照圖 2A）。

作為基板 100，使用具有絕緣表面的基板即可。例如，可以使用玻璃基板、石英基板、表面上形成有絕緣膜的半導體基板或表面上形成有絕緣膜的不鏽鋼基板等。

作為基底絕緣膜 102，可以利用濺射法使用氧化矽、氮化矽、氧氮化矽或氮氧化矽等形成。另外，基底絕緣膜 102 也可以以含有氧化鋁、氧化鉬、氧化鉛、氧化釷、矽酸鉛（ HfSi_xO_y （ $x>0$ 、 $y>0$ ））、添加有氮的矽酸鉛（ HfSi_xO_y （ $x>0$ 、 $y>0$ ））、添加有氮的鋁酸鉛（ HfAl_xO_y （ $x>0$ 、 $y>0$ ））等的方式形成。較佳的是儘量地去除與氧化物半導體層 106 接觸的基底絕緣膜 102 中的水及氫。另外，基底絕緣膜 102 既可以為單層也可以為多個層的疊層。

注意，在本說明書中，氧氮化矽等的“氧氮化物”是指在其組成中氧含量大於氮含量的物質。

另外，在本說明書中，氮氧化矽等的“氮氧化物”是指在其組成中氮含量大於氧含量的物質。

在圖 1A 和 1B 所示的電晶體 150 中，較佳的是基底絕緣膜 102 或閘極絕緣膜 110 中的至少一方包括與化學計量比相比氧含量過剩的區域。此時，將氧含量設定為大於

基底絕緣膜或閘極絕緣膜的化學計量比。例如，當採用其組成由 SiO_x ($x>0$) 表示的氧化矽膜時，因為氧化矽的化學計量比是 $\text{Si} : \text{O} = 1 : 2$ ，所以較佳的是使用具有 x 超過 2 的氧過剩區域的氧化矽膜。該氧過剩區域存在於氧化矽膜的一部分（包含介面）即可。

當與氧化物半導體層 106 接觸的絕緣膜具有與化學計量比相比氧含量過剩的區域時，可以防止氧從氧化物半導體層 106 移動到與其接觸的絕緣膜中，並且可以由與氧化物半導體層 106 接觸的絕緣膜對氧化物半導體層 106 供應氧。

作為形成氧化物半導體層 106 的氧化物半導體使用本質（i 型）化或實質上本質（i 型）化的氧化物半導體，該氧化物半導體是藉由去除了雜質並儘量不包含氧化物半導體的主要成分以外的載子給體的雜質的方式而被高純度化的氧化物半導體。

氧化物半導體層 106 為單晶、多晶（也稱為多晶體）或非晶等的狀態。

作為用作氧化物半導體層 106 的層，例如可以使用利用濺射法等形成的至少含有選自 In、Ga、Sn 及 Zn 中的一種以上的元素的氧化物半導體。例如，可以使用：四元金屬氧化物的 In-Sn-Ga-Zn-O 類氧化物半導體；三元金屬氧化物的 In-Ga-Zn-O 類氧化物半導體、In-Sn-Zn-O 類氧化物半導體、In-Al-Zn-O 類氧化物半導體、Sn-Ga-Zn-O 類氧化物半導體、Al-Ga-Zn-O 類氧化物半導體、Sn-Al-Zn-O

類氧化物半導體；二元金屬氧化物的 In-Zn-O 類氧化物半導體、Sn-Zn-O 類氧化物半導體、Al-Zn-O 類氧化物半導體、Zn-Mg-O 類氧化物半導體、Sn-Mg-O 類氧化物半導體、In-Mg-O 類氧化物半導體、In-Ga-O 類氧化物半導體；單元金屬氧化物的 In-O 類氧化物半導體、Sn-O 類氧化物半導體、Zn-O 類氧化物半導體等。此外，也可以在上述氧化物半導體中含有 In、Ga、Sn、Zn 以外的元素，例如 SiO₂。

例如，In-Ga-Zn-O 類氧化物半導體是指含有銦（In）、鎵（Ga）、鋅（Zn）的氧化物半導體，並且對其組成比沒有限制。

另外，作為氧化物半導體層 106，可以使用由化學式 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) 表示的薄膜。在此，M 表示選自 Zn、Ga、Al、Mn 及 Co 中的一種或多種金屬元素。例如，作為 M，有 Ga、Ga 及 Al、Ga 及 Mn 或 Ga 及 Co 等。

當作為氧化物半導體採用 In-Ga-Zn-O 類材料時，作為所使用的靶材，例如可以使用組成比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [莫耳比] 的氧化物半導體成膜用靶材。另外，不侷限於該靶材的材料及組成，例如也可以使用 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [莫耳比] 的氧化物半導體成膜用靶材。

另外，當作為氧化物半導體使用 In-Zn-O 類材料時，將所使用的靶材的組成比設定為使原子數比為 $\text{In}:\text{Zn}=50:1$

至 1:2（換算爲莫耳比則爲 $\text{In}_2\text{O}_3:\text{ZnO}=25:1$ 至 1:4），較佳的是設定爲 $\text{In}:\text{Zn}=20:1$ 至 1:1（換算爲莫耳比則爲 $\text{In}_2\text{O}_3:\text{ZnO}=10:1$ 至 1:2），更佳的是爲 $\text{In}:\text{Zn}=15:1$ 至 1.5:1（換算爲莫耳比則爲 $\text{In}_2\text{O}_3:\text{ZnO}=15:2$ 至 3:4）。例如，作爲用來形成 In-Zn-O 類氧化物半導體的靶材，當原子數比爲 $\text{In}:\text{Zn}:\text{O}=\text{X}:\text{Y}:\text{Z}$ 時，滿足 $\text{Z}>1.5\text{X}+\text{Y}$ 。

另外，作爲氧化物半導體層 106，也可以使用 CAAC-OS（C Axis Aligned Crystalline Oxide Semiconductor：C 軸配向結晶氧化物半導體）膜。

CAAC-OS 膜不是完全的單晶，也不是完全的非晶。CAAC-OS 膜是在非晶相中具有結晶部及非晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下，該結晶部的尺寸爲能夠容納在一邊短於 100nm 的立方體內的尺寸。另外，在使用透射電子顯微鏡（TEM: Transmission Electron Microscope）觀察時的影像中，包括在 CAAC-OS 膜中的非晶部與結晶部的邊界不明確。另外，在利用 TEM 觀察時的影像中，在 CAAC-OS 膜中不能觀察到晶界（grain boundary）。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列爲層狀或者金屬原子和氧原子排列爲層狀。另

外，不同結晶部的 a 軸及 b 軸的方向也可以彼此不同。在本說明書中，在只記載“垂直”時，也包括 85° 以上且 95° 以下的範圍。另外，在只記載“平行”時，也包括 -5° 以上且 5° 以下的範圍。

另外，在 CAAC-OS 膜中，結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的形成過程中，在從氧化物半導體膜的表面一側進行結晶生長時，與被形成面近旁相比，有時在表面近旁結晶部所占的比率高。另外，藉由對 CAAC-OS 膜添加雜質，有時在該雜質添加區中結晶部產生非晶化。

因為包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀（被形成面的剖面形狀或表面的剖面形狀）朝向彼此不同的方向。另外，結晶部的 c 軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。藉由進行成膜或在成膜之後進行熱處理等的結晶生長處理來形成結晶部。

使用 CAAC-OS 膜的電晶體可以降低因照射可見光或紫外光而產生的電特性變動。因此，該電晶體的可靠性高。

在藉由濺射法形成氧化物半導體層 106 時，較佳的是盡可能地降低氧化物半導體層 106 所包含的氫濃度。爲了降低氫濃度，作爲供應到濺射裝置的處理室內的氛圍氣

體，適當地使用去除了氫、水、羥基或氫化物等雜質的高純度稀有氣體（典型地，氫）、氧或稀有氣體和氧的混合氣體。再者，作為該處理室的排氣，使用排出水的能力高的低溫泵或排出氫的能力高的濺射離子泵，即可。

在形成氧化物半導體層 106 後，較佳的是對氧化物半導體層 106 進行熱處理（第一熱處理）。藉由該第一熱處理，可以去除氧化物半導體層 106 中的過剩的氫（包括水及羥基）。第一熱處理的溫度為 250℃ 以上且 700℃ 以下，較佳的是為 450℃ 以上且 600℃ 以下。另外，較佳的是第一熱處理的溫度低於基板 100 的應變點。

作為熱處理，例如，可以將被處理物放入使用電阻發熱體等的電爐中，並在氮氛圍下以 450℃ 加熱 1 小時。在該期間，不使氧化物半導體層 106 接觸於大氣，以避免水或氫的混入。

熱處理裝置不限於電爐，還可以使用利用被加熱的氣體等的介質的熱傳導或熱輻射來加熱被處理物的裝置。例如，可以使用 LRTA（Lamp Rapid Thermal Anneal：燈快速熱退火）裝置、GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置等 RTA（Rapid Thermal Anneal：快速熱退火）裝置。LRTA 裝置是藉由利用從鹵素燈、金鹵燈、氬弧燈、碳弧燈、高壓鈉燈或者高壓汞燈等的燈發射的光（電磁波）的輻射來加熱被處理物的裝置。GRTA 裝置是使用高溫氣體進行熱處理的裝置。作為氣體，使用氫等的稀有氣體或氮等的即使進行熱處理也不與被處理物產

生反應的惰性氣體。

例如，作為第一熱處理，也可以採用 GRTA 處理，即將被處理物放入被加熱的惰性氣體氛圍中，進行幾分鐘的加熱，然後從該惰性氣體氛圍中取出被處理物。藉由使用 GRTA 處理，可以在短時間內進行高溫熱處理。另外，即使溫度條件超過被處理物的耐熱溫度，也可以應用該方法。

另外，作為惰性氣體氛圍，較佳的是採用以氮或稀有氣體（氮、氬、氙等）為主要成分且不含有水、氫等的氛圍。例如，將引入熱處理裝置中的氮或氮、氬、氙等的稀有氣體的純度設定為 6N（99.9999%）以上，較佳的是設定為 7N（99.99999%）以上（即，雜質濃度為 1ppm 以下，較佳的是為 0.1ppm 以下）。

另外，因為上述熱處理（第一熱處理）具有去除氫或水等的作用，所以也可以將該熱處理稱為脫水化處理或脫氫化處理等。另外，該脫水化處理、脫氫化處理不限於進行一次，而也可以進行多次。另外，在第一熱處理中，還可以使用含有氧的氣體代替惰性氣體。藉由在包含氧的氛圍下進行第一加熱處理，可以降低因氧缺酸而產生的能隙中的缺陷能階，從而可以使氧化物半導體層進一步 i 型化或實質上 i 型化。

接著，在氧化物半導體層 106 上形成成為源極電極層及汲極電極層（包括使用與此相同的層形成的佈線）的導電膜並將其加工來形成源極電極層 108a 及汲極電極層

108b (參照圖 2B)。

作為用於源極電極層 108a 及汲極電極層 108b 的導電膜，使用能夠承受後面的熱處理製程的材料。例如，可以使用含有選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金屬膜或以上述元素為成分的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）等。另外，還可以在 Al、Cu 等的金屬膜的下側和上側中的一者或兩者上層疊 Ti、Mo、W 等的高熔點金屬膜或它們的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）。另外，也可以使用導電金屬氧化物形成用於源極電極層及汲極電極層的導電膜。作為導電金屬氧化物，可以使用氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦氧化錫（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，簡稱為 ITO）、氧化銦氧化鋅（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）或者在這些金屬氧化物材料中含有氧化矽的材料。

另外，較佳的是，當對導電膜進行蝕刻時，使蝕刻條件最適化以防止氧化物半導體層 106 被蝕刻而被分斷。但是，很難獲得僅對導電膜進行蝕刻而完全不對氧化物半導體層 106 進行蝕刻的條件，當對導電膜進行蝕刻時，也有時氧化物半導體層 106 的只有一部分被蝕刻，而氧化物半導體層 106 成為具有槽部（凹部）的氧化物半導體層。

另外，較佳的是根據氧化物半導體層 106 上相鄰的源極電極層 108a 與汲極電極層 108b 之間的間隔寬度形成的電晶體的通道長度為 $2\mu\text{m}$ 以下。在本實施例模式中，將通道長度設定為 $0.9\mu\text{m}$ 。

接著，覆蓋源極電極層 108a 及汲極電極層 108b，形成與氧化物半導體層 106 的一部分接觸的閘極絕緣膜 110（參照圖 2C）。

作為閘極絕緣膜 110，可以利用 CVD 法或濺射法等形成。另外，較佳的是閘極絕緣膜 110 以含有氧化矽、氮化矽、氧氮化矽、氮氧化矽、氧化鋁、氧化鉛、氧化釷、矽酸鉛（ HfSi_xO_y （ $x>0$ 、 $y>0$ ））、鋁酸鉛（ HfAl_xO_y （ $x>0$ 、 $y>0$ ））、添加有氮的矽酸鉛、添加有氮的鋁酸鉛等的方式形成。閘極絕緣膜 110 既可以採用單層結構也可以採用組合上述材料的疊層結構。另外，雖然對閘極絕緣膜的厚度沒有特別的限制，但是當對半導體裝置進行微型化時，為了確保電晶體的工作較佳的是將閘極絕緣膜形成得較薄。例如，當使用氧氮化矽時，可以將其形成為 1nm 以上且 10nm 以下，較佳為 10nm 以上且 50nm 以下。

當將閘極絕緣層形成得較薄時，有發生因隧道效應等而引起的閘極洩漏的問題。為了解決閘極洩漏的問題，較佳的是作為閘極絕緣膜 110 使用氧化鉛、氧化鋁、氧化釷、矽酸鉛、鋁酸鉛、添加有氮的矽酸鉛、添加有氮的鋁酸鉛等高介電常數（high-k）材料。藉由將 high-k 材料用於閘極絕緣膜，不但可以確保電特性，而且還可以將閘極絕緣膜形成為較厚以抑制閘極洩漏。另外，還可以採用含有 high-k 材料的膜與含有氧化矽、氮化矽、氧氮化矽、氮氧化矽等中的任一種的膜的疊層結構。

可以適當地利用 CVD 法等形成厚度至少為 1nm 以上

的閘極絕緣膜 110。

接著，在閘極絕緣膜 110 上形成導電膜，然後藉由光刻製程形成閘極電極層 112（參照圖 2C）。

作為閘極電極層 112，可以利用電漿 CVD 法或濺射法等使用鋁、鈦、鉭、鎢、鋁、銅、鈳、釷等金屬材料或以這些金屬材料為主要成分的合金材料的單層或疊層形成。

接著，也可以在形成絕緣膜 114 之前進行對氧化物半導體層 106 添加雜質元素 121 的處理（參照圖 3A）。

作為添加雜質元素 121 有磷、硼、氫等。另外，作為對氧化物半導體層 106 添加雜質元素 121 的方法，可以利用離子摻雜法或離子植入法。

另外，上述“離子摻雜法”是指在不對由原料氣體生成的離子化氣體進行質量分離的情況下，直接對目的物照射由電場加速的離子化氣體而使目的物含有離子化氣體元素的方法。此外，上述“離子植入法”是指將原料氣體電漿化來提取出包含於該電漿中的離子種，並對該離子種進行質量分離，對具有指定質量離子種進行加速，將加速的離子種以離子束的方式注入到目的物中的方法。

另外，可以多次進行對氧化物半導體層 106 添加雜質元素 121 的處理。當多次進行對氧化物半導體層 106 添加雜質元素 121 的處理時，雜質元素 121 既可以在多次中都使用相同的雜質元素，也可以在每次處理時改變雜質元素。

在對氧化物半導體層 106 添加雜質元素 121 時，閘極電極層 112、源極電極層 108a 及汲極電極層 108b 用作掩模，雜質元素 121 沒有被添加到氧化物半導體層 106 中的與閘極電極層 112、源極電極層 108a 及汲極電極層 108b 重疊的區域而形成第一區域 106a。並且，與閘極電極層 112 重疊的第一區域 106a 用作通道形成區。

並且，添加有雜質元素 121 的第二區域 106b、第二區域 106c 由於雜質元素 121 添加的損傷而使結晶性降低而成爲非晶區。藉由調節添加雜質元素 121 的量等，可以降低損傷量而不使其完全成爲非晶區。也就是說，添加有雜質元素 121 的第二區域 106b、第二區域 106c 的非晶區比例至少比第一區域 106a 的非晶區比例大。不使其完全成爲非晶區能夠更容易地利用後面進行的熱處理使其晶化，所以是較佳的。

一對第二區域 106b、第二區域 106c 用作比第一區域 106a 電阻低的 LDD (Lightly Doped Drain: 輕摻雜汲) 區域。藉由設置用作 LDD 區域的含有雜質元素 121 的第二區域 106b、第二區域 106c，可以緩和施加到第一區域 106a 的端部的電場。由此，可以抑制電晶體的短通道效果。

如此，藉由以閘極電極層 112、源極電極層 108a 及汲極電極層 108b 爲掩模，對氧化物半導體層 106 添加雜質元素 121，並進行後面的熱處理，可以以自對準的方式形成成爲通道形成區的第一區域 106a 以及成爲 LDD 區域

的一對第二區域 106b、第二區域 106c。

在本實施例模式中，以磷作為雜質元素 121 並利用離子植入法，在加速電壓 25kV 至 40kV、摻雜量 $1 \times 10^{15} \text{ions/cm}^2$ 的條件下，對氧化物半導體層 106 進行添加。

接著，覆蓋閘極電極層 112 形成與閘極絕緣膜 110 接觸的絕緣膜 114（參照圖 3B）。

絕緣膜 114 用氧化鋁膜。氧化鋁具有不易使氫、水、氧、其他雜質透過的阻擋功能。因此，藉由在氧化物半導體層 106 上設置氧化鋁膜，該氧化鋁膜用作鈍化膜，可以防止在裝置完成之後水等雜質從外部侵入到氧化物半導體層 106，而可以形成 i 型（本質）半導體或無限接近於 i 型的氧化物半導體層 106。另外，當作為氧化物半導體層 106 使用 CAAC-OS 膜時，微觀的氧缺損減少，而使因氫原子（包括氫離子）或鹼金屬原子的脫離而導致的電荷遷移或不穩定得到減少，由此可以進一步高純度化而在電性上 i 型（本質）化。由此，可以實現具有極優特性的電晶體。另外，可以防止從氧化物半導體層 106、基底絕緣膜 102 及閘極絕緣膜 110 釋放出氧。例如，當使用氧化鋁膜時，可以將其形成為超過 50nm 並在 500nm 以下，較佳為 70nm 以上且 200nm 以下。這是由於當氧化鋁膜的厚度為 50nm 以下時，其失去作為鈍化膜的功能，而在裝置形成後不能防止來自外部的水等雜質侵入到氧化物半導體層 106 的緣故。

作為絕緣膜 114，可以適當地利用如濺射法等的不使水、氫等雜質混入到絕緣膜 114 的方法來形成。當絕緣膜 114 包含氫時，該氫侵入到氧化物半導體層或者由於氫而使氧化物半導體層中的氧被抽出，這是導致使用氧化物半導體的電晶體電特性變動的主要原因。因此，為了儘量不使絕緣膜 114 包含氫，在成膜方法中不使用氫是重要的。作為在形成絕緣膜 114 時使用的濺射氣體，較佳的是使用去除了氫、水、羥基或氫化物等雜質的高純度氣體。

另外，絕緣膜 114 在閘極絕緣膜 110 及閘極電極層 112 上以與其接觸的方式具有氧化鋁膜即可，還可以採用氧化鋁膜與包含其他絕緣材料的膜的疊層結構。

例如，在上述疊層結構中，也可以在氧化鋁膜上形成層間絕緣膜 116（參照圖 3C）。作為層間絕緣膜 116 可以使用氧氮化矽、氮氧化矽、聚醯亞胺或丙烯酸樹脂等。

另外，形成電晶體之後，在使用該電晶體製造電子裝置或半導體裝置時，形成層間膜並利用熱處理等在層間膜上進行各種物體的形成或加工等。因此，作為已經完成的電晶體有如下顧慮：由於電晶體形成後的熱處理等的製程而有可能發生氫或水混入氧化物半導體層或從氧化物半導體層釋放氧的情況，而導致該電晶體的電特性變動。但是，由於上述氧化鋁膜具有不易使氫、水、氧或其他的雜質透過的阻擋功能，所以如本實施例模式所示，藉由在閘極絕緣膜及閘極電極層上以與其接觸的方式形成氧化鋁膜，即使在電晶體形成後進行熱處理等，也可以防止氫或

水混入氧化物半導體層或從氧化物半導體層釋放氧。

例如，即使在層間絕緣膜 116 中含有氫或水等的情況下，藉由在閘極絕緣膜及閘極電極層上以與其接觸的方式形成氧化鋁膜，即使在電晶體形成後的半導體裝置或電子裝置的製造製程中進行熱處理，也可以防止來自層間絕緣膜 116 的氫或水混入氧化物半導體層 106 中。

可以在形成絕緣膜 114 或層間絕緣膜 116 之後進行第二熱處理。藉由進行第二熱處理，添加有雜質元素 121 的第二區域 106b、第二區域 106c 的結晶性得到提高。另外，當作爲氧化物半導體層 106 使用 CAAC-OS 膜時，藉由進行第二熱處理，可以修復包含在膜中的微小缺陷及疊層介面的缺陷。由此，可以使氧化物半導體層 106 更高純度化而在電性上 i 型（本質）化。較佳的是將該熱處理的溫度設定爲 350℃ 以上且 650℃ 以下，更佳的是設定爲 450℃ 以上且 650℃ 以下。另外，較佳的是將第二熱處理的溫度設定爲低於基板的應變點。另外，第二熱處理的溫度較佳爲低於基板的應變點。該熱處理可以在氮、氧、超乾燥空氣（含水量爲 20ppm 以下，較佳爲 1ppm 以下，更佳的是爲 10ppb 以下的空氣）或稀有氣體（氬、氦等）的氛圍下進行，但是，較佳的是上述氮、氧、超乾燥空氣或稀有氣體等的氛圍不含有水、氫等。此外，較佳的是將引入熱處理裝置的氮、氧、稀有氣體的純度設定爲 6N（99.9999%）以上，更佳的是爲 7N（99.99999%）以上（即，將雜質濃度設定爲 1ppm 以下，較佳爲 0.1ppm 以

下)。

另外，第二熱處理的時序不侷限於本實施例模式的結構，但是該熱處理需要至少在形成絕緣膜 114 之後進行。這是因為如下緣故：用作絕緣膜 114 的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水等雜質及氧的兩者透過膜的效果，因此藉由在形成絕緣膜 114 之後進行熱處理，可以防止從氧化物半導體層 106 釋放出氧。

藉由上述製程可以形成包括抑制了氧缺損的形成的氧化物半導體層 106 的電晶體 150。藉由依次形成氧化物半導體層、源極電極層、汲極電極層、閘極絕緣膜及閘極電極層，然後在閘極絕緣膜及閘極電極層上以與其接觸的方式形成氧化鋁膜，即使在具有該電晶體 150 的半導體裝置或電子裝置的製造製程中進行熱處理，也可以防止來自大氣的水或氫侵入且擴散到氧化物半導體層中。另外，在電晶體 150 中，藉由第二熱處理由包括與化學計量比相比氧含量過剩的區域的基底絕緣膜 102 或閘極絕緣膜 110 對氧化物半導體層 106 供應氧，可以填補氧化物半導體層 106 的氧缺損。由此，電晶體 150 的電特性變動得到抑制而在電性上穩定。

另外，較佳的是對電晶體 150 進行以脫水化或脫氫化為目的的熱處理，藉由該熱處理可以意圖性地從氧化物半導體層中去除氫、水、羥基或氫化物（也稱為氫化合物）等雜質，而形成高純度化、在電性上 i 型（本質）化的包括氧化物半導體層 106 的電晶體。高純度化的氧化物半導

體層 106 中的載子極少（幾乎為 0）。

另外，藉由在氧化物半導體層上形成氧化鋁膜，電晶體的電特性變動得到抑制而在電性上穩定，因此即使在微型化的電晶體中也可以確保開關比而能夠獲得正常的開關特性，從而可以實現具有良好電特性的電晶體。

如上所述，根據本實施例模式可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。另外，可以提供可靠性高的半導體裝置。

本實施例模式所示的結構、方法等可以與其他實施例模式所示的結構、方法等適當地組合而使用。

實施例模式 2

藉由使用實施例模式 1 所例示的電晶體來可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一體地形成在相同的基板上，可以形成系統整合型面板（system-on-panel）。

在圖 4A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置有密封材料 4005 並以第二基板 4006 密封。在圖 4A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004 及信號線驅動電路 4003。此外，供給到另外形成的信號線驅動電路 4003、掃描線驅動電路 4004 或像素部

4002 的各種信號及電位從 FPC (Flexible printed circuit : 撓性印刷電路) 4018a、FPC4018b 供給。

在圖 4B 和 4C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 及掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 4B 和 4C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 4B 和 4C 中，供給到另外形成的信號線驅動電路 4003、掃描線驅動電路 4004 及像素部 4002 的各種信號及電位從 FPC4018 供給。

此外，圖 4B 和 4C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅動電路並進行安裝，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG (Chip On Glass, 玻璃上晶片) 方法、引線接合方法或者 TAB (Tape Automated Bonding, 卷帶式自動接合) 方法等。圖 4A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的

例子，圖 4B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 4C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明設備）。另外，顯示裝置還包括：安裝有連接器諸如 FPC、TAB 膠帶或 TCP 的模組；在 TAB 膠帶或 TCP 的端部上設置有印刷線路板的模組；或者藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板 4001 上的像素部 4002 及掃描線驅動電路 4004 包括多個電晶體，並且，可以應用實施例模式 1 所例示的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro Luminescence，電致發光）、有機 EL 等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒體。

參照圖 5 至圖 7 對半導體裝置的一種方式進行說明。圖 5 至圖 7 相當於沿著圖 4B 的線 Q-R 的剖面圖。

如圖 5 至圖 7 所示，半導體裝置包括連接端子電極層 4015 及端子電極層 4016，並且，連接端子電極層 4015 及

端子電極層 4016 藉由各向異性導電膜 4019 電連接到 FPC4018 所包括的端子。

連接端子電極層 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極層 4016 由與電晶體 4010、電晶體 4011 的源極電極層及汲極電極層相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 5 至圖 7 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。在圖 5 中，在電晶體 4010、電晶體 4011 上設置有絕緣膜 4024，並且在圖 6 和圖 7 中還設置有絕緣膜 4021。另外，第一基板 4001 上的絕緣膜 4023 是用作基底膜的絕緣膜。

在本實施例模式中，作為電晶體 4010、電晶體 4011，可以使用實施例模式 1 所示的電晶體。

電晶體 4010 及電晶體 4011 是具有氧缺損的形成得到抑制且水或氫的混入得到抑制的氧化物半導體層的電晶體。因此，電晶體 4010 及電晶體 4011 的電特性的變動得到抑制而在電性上穩定。

因此，作為圖 5 至圖 7 所示的本實施例模式的半導體裝置，可以提供可靠性高的半導體裝置。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，而構成顯示面板。顯示元件只要可以進行顯示就沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 5 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 5 中，作為顯示元件的液晶元件 4013 包括第一電極層 4030、第二電極層 4031 及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作配向膜的絕緣膜 4024、絕緣膜 4033。第二電極層 4031 設置在第二基板 4006 一側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，為控制液晶層 4008 的厚度（單元間隙），藉由對絕緣膜進行選擇性的蝕刻形成柱狀間隔物 4035。另外，也可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手征向列相、均質相等。

另外，也可以使用不使用配向膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有幾 wt% 以上的手性試劑的液晶組成物用於液晶層。包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度短，並且由於其具有光學各向同性而不需要配向處理且視角依賴性小。另外，由於不需要設置配向膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製造製程中的液晶顯示裝置的不良、破損。從

而，可以提高液晶顯示裝置的生產率。在使用氧化物半導體層的電晶體中，電特性因靜電而有可能顯著地變動而超出設計範圍。因此，將藍相的液晶材料用於具有使用氧化物半導體層的電晶體的液晶顯示裝置是更有效的。

此外，液晶材料的固有電阻為 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳的是為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意，本說明書中的固有電阻的值為以 20°C 測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而以能夠在所定的期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容器的尺寸。考慮到電晶體的截止電流等設定儲存電容器的尺寸，即可。藉由使用具有包括氧過剩區的氧化物半導體層的電晶體，設置具有各像素中的液晶電容的三分之一以下，較佳的是為五分之一以下的電容的儲存電容器，就足夠了。

在本實施例模式中使用的具有抑制了氧缺損的形成的氧化物半導體層的電晶體可以降低截止狀態下的電流值（截止電流值）。因此，可以延長視頻信號等的電信號的保持時間，並且，在電源的導通狀態下也可以延長寫入間隔。因此，可以降低刷新工作的頻率，所以可以抑制耗電量。

此外，在本實施例模式中使用的抑制了氧缺損的形成的氧化物半導體層的電晶體可以得到較高的場效應遷移率，所以可以進行高速驅動。例如，藉由將這種能夠進行高速驅動的電晶體用於液晶顯示裝置，可以在同一基板上

形成像素部的開關電晶體及用於驅動電路部的驅動電晶體。也就是說，因為不需要作為驅動電路另行使用利用矽晶圓等形成的半導體裝置，所以可以縮減半導體裝置的部件數。另外，在像素部中也藉由使用能夠進行高速驅動的電晶體，可以提供高品質的影像。

液晶顯示裝置可以採用 TN (Twisted Nematic , 扭曲向列) 模式、IPS (In-Plane-Switching , 平面內轉換) 模式、FFS (Fringe Field Switching , 邊緣電場轉換) 模式、ASM (Axially Symmetric aligned Micro-cell , 軸對稱排列微單元) 模式、OCB (Optical Compensated Birefringence , 光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal , 鐵電性液晶) 模式、AFLC (Anti Ferroelectric Liquid Crystal , 反鐵電性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。作為垂直配向模式，例如可以使用 MVA (Multi-Domain Vertical Alignment : 多象限垂直配向) 模式、PVA (Patterned Vertical Alignment : 垂直配向構型) 模式、ASV (Advanced Super View) 模式等。另外，也可以用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是控制液晶顯示面板的液晶分子的排列的一種方式。VA 型液晶顯示裝置是在不被施加電壓時液晶分子朝向垂直於面板的方向的方式。此外，也可以使用將像素 (pixel) 分成幾個區域 (子像素) 且使分子分別倒向不同方向的被稱為多疇化或多域

設計的方法。

此外，在顯示裝置中，適當地設置黑矩陣（遮光層）、偏振構件、相位差構件、抗反射構件等的光學構件（光學基板）等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光、側光燈等。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，當進行彩色顯示時在像素中控制的顏色因素不侷限於 RGB（R 顯示紅色，G 顯示綠色，B 顯示藍色）的三種顏色。例如，也可以採用 RGBW（W 顯示白色）或對 RGB 追加黃色（yellow）、青色（cyan）、洋紅色（magenta）等中的一種顏色以上的顏色。注意，也可以按每個顏色因素的點使其顯示區域的大小不同。但是，所公開的發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以使電流流過。並且，藉由這些載子（電子及電洞）重新結合，具有發光性的有機化合物形成激發態，當從該激發態回到基態時發光。由於這種機理，這種發光元

件被稱為電流激發型發光元件。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中發光材料的粒子分散在黏合劑中，並且其發光機理是利用施體能階和受體能階的施體-受體重新結合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，其發光機理是利用金屬離子的內殼層電子躍遷的定域型發光。注意，這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極中的至少一個具有透光性即可。並且，在基板上形成電晶體及發光元件，作為發光元件，有從與基板相反一側的表面取出發光的頂部發射；從基板一側的表面取出發光的底部發射；從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖 6 示出作為顯示元件使用發光元件的發光裝置的例子。作為顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。注意，發光元件 4513 的結構是由第一電極層 4030、電致發光層 4511、第二電極層 4031 構成的疊層結構，但是，不侷限於圖 6 所示的結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510 使用有機絕緣材料或無機絕緣材料形成。尤其是，較佳的是使用感光樹脂材料，在第一電極層 4030 上形成開口部，並且將該開口部的側壁形成爲具有連續曲率的傾斜面。

電致發光層 4511 可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水、二氧化碳等侵入到發光元件 4513 中，也可以在第二電極層 4031 及分隔壁 4510 上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。此外，在由第一基板 4001、第二基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外氣，較佳的是使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 4514，除了氮或氫等惰性氣體以外，也可以使用紫外線固化樹脂、熱固性樹脂，並且，可以使用 PVC（聚氯乙稀）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙稀-醋酸乙稀酯）。例如，作爲填充材料使用氮，即可。

另外，如果需要，則也可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學薄膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反

射光而可以降低眩光的處理。

此外，作為顯示裝置，也可以提供驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具有如下優勢：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作為電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一粒子和具有負電荷的第二粒子的微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的粒子彼此移動到相對方向，以只顯示集合在一方側的粒子的顏色的裝置。注意，第一粒子或第二粒子包括染料，並當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同（包括無色）。

如此，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的粒子來進行彩色顯示。

此外，作為微囊中的第一粒子及第二粒子，使用選自導電材料、絕緣體材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些材料的複合材料即可。

此外，作為電子紙，也可以應用使用旋轉球顯示方式

的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在作為用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

圖 7 示出半導體裝置的一個方式的主動矩陣型電子紙。圖 7 所示的電子紙是使用旋轉球顯示方式的顯示裝置的例子。

在連接到電晶體 4010 的第一電極層 4030 與設置在第二基板 4006 上的第二電極層 4031 之間設置有球形粒子 4613，該球形粒子 4613 在填充有液體的空洞 4612 內具有黑色區域 4615a 及白色區域 4615b，並且，球形粒子 4613 的周圍填充有樹脂等填充材料 4614。第二電極層 4031 相當於共用電極層（反電極層）。第二電極層 4031 電連接到共用電位線。

注意，在圖 5 至圖 7 中，作為第一基板 4001、第二基板 4006，除了玻璃基板以外，也可以使用具有撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；玻璃纖維強化塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

在本實施例模式中，作為絕緣膜 4023 使用氧化矽膜，而作為絕緣膜 4024 使用氧化鋁膜。絕緣膜 4023、絕

緣膜 4024 可以藉由濺射法或電漿 CVD 法形成。

在氧化物半導體層上作為絕緣膜 4024 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製造製程中及之後成為變動原因的氫、水等雜質混入到氧化物半導體層，並防止從氧化物半導體層釋放出作為構成氧化物半導體的主要成分材料的氧。

另外，與氧化物半導體層接觸地設置的用作絕緣膜 4023 的氧化矽膜具有將氧供應到氧化物半導體層的功能。因此，絕緣膜 4023 較佳的是為含有多量的氧的氧化物絕緣膜。

電晶體 4010 及電晶體 4011 具有高純度化並抑制了氧缺損的形成及水或氫的混入的氧化物半導體層。另外，電晶體 4010 及電晶體 4011 作為閘極絕緣膜具有氧化矽膜。由於在氧化物半導體層上設置有用作絕緣膜 4024 的氧化鋁膜的狀態下，對包括在電晶體 4010 及電晶體 4011 中的氧化物半導體層進行熱處理，由此可以防止因該熱處理而從氧化物半導體層釋放出氧。因此，可以得到與化學計量組成比相比氧含量過剩的區域的氧化物半導體層。

另外，由於包括在電晶體 4010 及電晶體 4011 中的氧化物半導體層沒有混入氫、水等雜質而具有高純度，並且能夠防止氧的釋放，所以具有與氧化物半導體處於結晶狀態時的化學計量比相比氧含量過剩的區域。因此，藉由將

該氧化物半導體層用於電晶體 4010 及電晶體 4011，可以降低起因於氧缺損的電晶體的臨界電壓 V_{th} 的偏差、臨界電壓的漂移 ΔV_{th} 。

另外，作為用作平坦化絕緣膜的絕緣膜 4021，可以使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯類樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機材料。此外，除了上述有機材料以外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜來形成絕緣膜 4021。

對絕緣膜 4021 的形成方法沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、印刷法（絲網印刷、膠版印刷等）、刮刀、輥塗機、幕式塗布機、刮刀式塗布機等形成絕緣膜 4021。

顯示裝置藉由使來自光源或顯示元件的光透過來進行顯示。因此，設置在光透過的像素部中的基板、絕緣膜、導電膜等薄膜全都對可見光的波長區域的光具有透光性。

作為對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、共用電極層、反電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構選擇其透光性、反射性，即可。

作為第一電極層 4030、第二電極層 4031，可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有

氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物、銦錫氧化物（以下表示為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物、石墨烯等具有透光性的導電材料。

此外，第一電極層 4030、第二電極層 4031 可以使用鎢（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、銀（Ag）等金屬、其合金或其金屬氮化物中的一種或多種來形成。

此外，第一電極層 4030、第二電極層 4031 可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中的兩種以上構成的共聚物或其衍生物等。

此外，由於電晶體容易被靜電等破壞，所以較佳的是設置用來保護驅動電路的保護電路。保護電路較佳的是使用非線性元件構成。

如上所述，藉由在氧化物半導體層上形成氧化鋁膜，即使在使用電晶體的具有顯示功能的半導體裝置的製造製程中進行熱處理，也可以防止來自大氣的水或氫侵入且擴散到氧化物半導體層。由此，電晶體的電特性變動得到抑制而在電性上穩定。因此，藉由使用該電晶體，可以提供可靠性高的半導體裝置。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 3

藉由使用實施例模式 1 所例示的電晶體，可以製造具有讀取目的物的資訊的影像感測器功能的半導體裝置。

圖 8A 示出具有影像感測器功能的半導體裝置的一個例子。圖 8A 是光電感測器的等效電路，而圖 8B 是示出光電感測器的一部分的剖面圖。

光電二極體 602 的一個電極電連接到光電二極體重設信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 的閘極。電晶體 640 的源極電極和汲極電極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 的源極電極和汲極電極中的另一個電連接到電晶體 656 的源極電極和汲極電極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極電極和汲極電極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，爲了能更明確地確認使用氧化物半導體層的電晶體，以符號“OS”表示使用氧化物半導體層的電晶體。在圖 8A 中，電晶體 640 和電晶體 656 是實施例模式 1 所示的使用抑制了氧缺損的形成的氧化物半導體層的電晶體。

圖 8B 是示出光電感測器中的光電二極體 602 和電晶體 640 的剖面圖，其中在具有絕緣表面的基板 601 (TFT

基板) 上設置有用作感測器的光電二極體 602 和電晶體 640。藉由使用黏合層 608，在光電二極體 602 和電晶體 640 上設置有基板 613。

在電晶體 640 上設置有絕緣膜 631、層間絕緣膜 633 以及層間絕緣膜 634。光電二極體 602 設置在層間絕緣膜 633 上，並且光電二極體 602 具有如下結構：在形成於層間絕緣膜 633 上的電極層 641a 和設置在層間絕緣膜 634 上的電極層 642 之間從層間絕緣膜 633 一側按順序層疊有第一半導體膜 606a、第二半導體膜 606b 及第三半導體膜 606c。

電極層 641a 與形成在層間絕緣膜 634 中的導電層 643 電連接，並且電極層 642 藉由電極層 641b 與閘極電極層 645 電連接。閘極電極層 645 與電晶體 640 的閘極電極層電連接，並且光電二極體 602 與電晶體 640 電連接。

在此，例示一種 pin 型光電二極體，其中層疊用作第一半導體膜 606a 的具有 p 型導電型的半導體膜、用作第二半導體膜 606b 的高電阻的半導體膜 (i 型半導體膜)、用作第三半導體膜 606c 的具有 n 型導電型的半導體膜。

第一半導體膜 606a 是 p 型半導體膜，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 13 族的雜質元素 (例如，硼 (B)) 的半導體材料氣體藉由電漿 CVD 法來形成第一半導體膜 606a。作為半導體材料氣體，可以使用矽烷 (SiH_4)。另外，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。或者，也可

以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳的是在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳的是將第一半導體膜 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體膜 606b 是 i 型半導體膜（本質半導體膜），而可以由非晶矽膜形成。為了形成第二半導體膜 606b，藉由電漿 CVD 法使用半導體材料氣體來形成非晶矽膜。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相生長法、濺射法等形成第二半導體膜 606b。較佳的是將第二半導體膜 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體膜 606c 是 n 型半導體膜，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 15 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體膜 606c。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳為在使用離子植入法等引入雜質元素之後進行加

熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳的是將第三半導體膜 606c 的厚度設定為 20nm 以上且 200nm 以下。

此外，第一半導體膜 606a、第二半導體膜 606b 以及第三半導體膜 606c 也可以不使用非晶半導體形成，而使用多晶半導體或微晶半導體（Semi Amorphous Semiconductor：SAS）形成。

在考慮吉布斯自由能時，微晶半導體屬於介於非晶和單晶之間的中間亞穩態。即，微晶半導體處於自由能穩定的第三態，且具有短程有序和晶格畸變。柱狀或針狀晶體在相對於基板表面的法線方向上生長。微晶半導體的典型例子的微晶矽的拉曼光譜向表示單晶矽的 520cm^{-1} 的低波數一側偏移。亦即，微晶矽的拉曼光譜的峰值位於表示單晶矽的 520cm^{-1} 和表示非晶矽的 480cm^{-1} 之間。另外，包含至少 1at.% 或其以上的氫或鹵素，以終結懸空鍵。還有，藉由包含氮、氬、氦、氖等的稀有氣體元素來進一步促進晶格畸變，提高穩定性而得到優良的微晶半導體膜。

該微晶半導體膜可以藉由頻率為幾十 MHz 至幾百 MHz 的高頻電漿 CVD 法或頻率為 1GHz 以上的微波電漿 CVD 設備形成。典型地，可以使用氫稀釋 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等的氫化矽來形成該微晶半導體膜。此外，除了氫化矽和氫之外，也可以使用選自氮、氬、氦、氖中的一種或多種稀有氣體元素進行稀釋來

形成微晶半導體膜。在上述情況下，將氫的流量比設定為氫化矽的 5 倍以上且 200 倍以下，較佳的是設定為 50 倍以上且 150 倍以下，更佳的是設定為 100 倍。再者，也可以在含矽的氣體中混入 CH_4 、 C_2H_6 等碳化物氣體、 GeH_4 、 GeF_4 等鍺化氣體、 F_2 等。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體膜一側的表面用作光接收面時，pin 型光電二極體具有較好的特性。這裏示出將光電二極體 602 從形成有 pin 型光電二極體的基板 601 的面接收的光 622 轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體膜一側相反的半導體膜一側的光是干擾光，因此，電極層較佳的是使用具有遮光性的導電膜。另外，也可以將 n 型半導體膜一側的表面用作光接收面。

藉由使用絕緣材料且根據材料使用濺射法、電漿 CVD 法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、印刷法（絲網印刷、膠版印刷等）、刮刀、輥塗機、幕式塗布機、刮刀式塗布機等，來可以形成層間絕緣膜 633、層間絕緣膜 634。

在本實施例模式中，作為絕緣膜 631 使用氧化鋁膜。絕緣膜 631 可以藉由濺射法或電漿 CVD 法形成。

在氧化物半導體層上作為絕緣膜 631 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製造製程中及之後成為變動原因的氫、水等雜質混入到氧化物半導體層，並防止從氧化物半導體層釋放出作為構成氧化物半導體的主要成分材料的氧。

在本實施例模式中，電晶體 640 具有抑制了氧缺損的形成及水或氫的混入的氧化物半導體層。另外，在電晶體 640 中，作為閘極絕緣膜具有氧化矽膜。另外，由於在氧化物半導體層上設置有用作絕緣膜 631 的氧化鋁膜的狀態下，對包括在電晶體 640 中的氧化物半導體層進行熱處理，由此可以防止因該熱處理而從氧化物半導體層釋放出氧。

另外，由於包括在電晶體 640 中的氧化物半導體層沒有混入氫、水等雜質而具有高純度，並且能夠防止氧的釋放，所以可以降低氧缺損。因此，藉由將該氧化物半導體層用於電晶體 640，可以降低起因於氧缺損的電晶體的臨界電壓 V_{th} 的偏差、臨界電壓的漂移 ΔV_{th} 。

作為層間絕緣膜 633，可以使用無機絕緣材料，諸如氧化矽層、氧氮化矽層、氧化鋁層、氧氮化鋁層等氧化物絕緣膜、氮化矽層、氮氧化矽層、氮化鋁層、氮氧化鋁層等氮化物絕緣膜的單層或疊層。

作為層間絕緣膜 634，較佳的是採用用作減少表面凹凸的平坦化絕緣膜的絕緣膜。作為層間絕緣膜 633、層間絕緣膜 634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯類樹脂、聚醯胺或環氧樹脂等具有耐熱性的有機絕

緣材料。除了上述有機絕緣材料之外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等的單層或疊層。

藉由檢測入射到光電二極體 602 的光 622，可以讀取檢測目標的資訊。另外，在讀取檢測目標的資訊時，可以使用背光等的光源。

如上所述，藉由在氧化物半導體層上形成氧化鋁膜，即使在具有讀取目的物資訊的影像感測器功能的半導體裝置的製造製程中進行熱處理，也可以防止來自大氣的水或氫侵入且擴散到氧化物半導體層。由此，電晶體的電特性變動得到抑制而在電性上穩定。因此，藉由使用該電晶體，可以提供可靠性高的半導體裝置。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 4

可以將實施例模式 1 所例示的電晶體適用於具有層疊多個電晶體的積體電路的半導體裝置。在本實施例模式中，作為半導體裝置的一個例子，示出儲存介質（儲存元件）的例子。

在本實施例模式中，製造一種半導體裝置，該半導體裝置包括：形成在單晶半導體基板上的第一電晶體；以及隔著絕緣膜在第一電晶體的上方使用半導體膜形成的第二電晶體。

圖 9A 至 9C 是半導體裝置的結構的一個例子。圖 9A 示出半導體裝置的剖面圖，而圖 9B 示出半導體裝置的平面圖。這裏，圖 9A 相當於沿著圖 9B 的 C1-C2 及 D1-D2 的剖面圖。另外，圖 9C 示出將上述半導體裝置用作儲存元件時的電路圖的一個例子。

圖 9A 及圖 9B 所示的半導體裝置的下部具有使用第一半導體材料的電晶體 260，上部具有使用第二半導體材料的電晶體 262。可以將實施例模式 1 所例示的電晶體適用於電晶體 262。在本實施例模式中示出作為電晶體 262 使用具有與實施例模式 1 所示的電晶體 150 相同的結構的電晶體的例子。

層疊的電晶體 260 的半導體材料及結構既可以與電晶體 262 的半導體材料及結構相同也可以不同。在本實施例模式中示出分別使用具有適於儲存介質（儲存元件）的電路的材料及結構的電晶體的例子，作為第一半導體材料使用氧化物半導體以外的半導體材料，而作為第二半導體材料使用氧化物半導體。作為氧化物半導體以外的半導體材料，例如可以使用矽、鍺、矽鍺、碳化矽或砷化鎵等，較佳的是使用單晶半導體。另外，也可以使用有機半導體材料等。使用這種半導體材料的電晶體容易進行高速工作。另一方面，使用氧化物半導體的電晶體由於其特性而能夠長時間地保持電荷。

電晶體 260 包括：設置在包含半導體材料（例如，矽等）的基板 285 中的通道形成區 216；夾著通道形成區

216 地設置的雜質區 220；與雜質區 220 接觸的金屬化合物區 224；設置在通道形成區 216 上的閘極絕緣膜 208；以及設置在閘極絕緣膜 208 上的閘極電極層 210。

作為包含半導體材料的基板 285，可以使用矽或碳化矽等單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板或 SOI 基板等。另外，一般來說，“SOI 基板”是指在絕緣表面上設置有矽半導體膜的基板。但是，在本說明書等中“SOI 基板”還包括在絕緣表面上設置有包含矽以外的材料的半導體膜的基板。也就是說，“SOI 基板”所具有半導體膜不侷限於矽半導體膜。另外，SOI 基板還包括在玻璃基板等絕緣基板上隔著絕緣膜設置有半導體膜的基板。

作為 SOI 基板的製造方法，可以使用以下方法：藉由對鏡面拋光薄片注入氧離子之後進行高溫加熱來離表面有一定深度的區域中形成氧化層，並消除產生在表面層中的缺陷；藉由熱處理使照射氫離子來形成的微孔生長來將半導體基板劈開的方法；或在絕緣表面上藉由結晶生長形成單晶半導體膜的方法等。

例如，從單晶半導體基板的一個面添加離子，來在離單晶半導體基板的一個面有一定深度的區域中形成脆化層，而在單晶半導體基板的一個面上和元件基板上中的任一方形成絕緣膜。在單晶半導體基板與元件基板夾著絕緣膜重疊的狀態下進行熱處理來使脆化層中產生裂縫而在脆化層處分開單晶半導體基板，從而從單晶半導體基板將用

作半導體膜的單晶半導體膜形成到元件基板上。另外，也可以適用使用上述方法製造的 SOI 基板。

在基板 285 上以圍繞電晶體 260 的方式設置有元件分離絕緣膜 206。另外，爲了實現高集體化，如圖 9A 所示，較佳的是採用電晶體 260 不具有側壁絕緣膜的結構。另一方面，在重視電晶體 260 的特性的情況下，也可以在閘極電極層 210 的側面設置側壁絕緣膜，並設置包括雜質濃度不同的區域的雜質區 220。

使用單晶半導體基板的電晶體 260 能夠進行高速工作。因此，藉由使用該電晶體作爲讀出用的電晶體，可以高速地進行資訊的讀出。

在本實施例模式中以覆蓋電晶體 260 的方式形成兩層絕緣膜。另外，覆蓋電晶體 260 的絕緣膜可以採用單層結構或三層以上的疊層結構。但是，作爲接觸於包括在設置於上部的電晶體 262 中的氧化物半導體層的絕緣膜，使用氧化矽膜。

作爲形成電晶體 262 和電容元件 264 之前的處理，對該兩個絕緣膜進行 CMP 處理來形成平坦化的絕緣膜 228 及絕緣膜 230，同時使閘極電極層 210 的上面露出。

作爲絕緣膜 228、絕緣膜 230，典型地可以使用氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜、氮化矽膜、氮化鋁膜、氮氧化矽膜、氮氧化鋁膜等無機絕緣膜。絕緣膜 228、絕緣膜 230 可以使用電漿 CVD 法或濺射法等形成。

另外，可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯類樹脂等有機材料。另外，除了上述有機材料以外，也可以使用低介電常數材料（low-k 材料）等。在使用有機材料時，也可以使用旋塗法、印刷法等濕處理形成絕緣膜 228、絕緣膜 230。

在本實施例模式中作為絕緣膜 228 利用濺射法形成 50nm 厚的氧氮化矽膜，並且作為絕緣膜 230 利用濺射法形成 550nm 厚的氧化矽膜。

然後，在藉由 CMP 處理充分實現了平坦化的絕緣膜 230 上形成氧化物半導體層，並且將其加工來形成島狀氧化物半導體層 244。另外，較佳的是在形成氧化物半導體層之後進行用於脫水化或脫氫化的熱處理。

接著，在閘極電極層 210、絕緣膜 228、絕緣膜 230 等上形成導電層，對該導電層選擇性地進行蝕刻來形成源極電極層或汲極電極層 242a、汲極電極層或源極電極層 242b。

導電層可以利用如濺射法等 PVD 法或如電漿 CVD 法等 CVD 法形成。此外，作為導電層的材料，可以使用選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素或以上述元素為成分的合金等。也可以使用選自 Mn、Mg、Zr、Be、Nd、Sc 中的一種或多種的材料。

導電層既可以採用單層結構又可以採用兩層以上的疊層結構。例如，可以舉出鈦膜或氮化鈦膜的單層結構；含有矽的鋁膜的單層結構；在鋁膜上層疊鈦膜的雙層結構；

在氮化鈦膜上層疊鈦膜的雙層結構；層疊鈦膜、鋁膜及鈦膜的三層結構等。另外，當作爲導電層採用鈦膜或氮化鈦膜的單層結構時，存在容易將該導電層加工爲具有錐形形狀的源極電極層或汲極電極層 242a 及汲極電極層或源極電極層 242b 的優點。

上部電晶體 262 的通道長度 (L) 由源極電極層或汲極電極層 242a 的下端部與汲極電極層或源極電極層 242b 的下端部之間的間隔而決定。另外，在形成通道長度 (L) 短於 25nm 的電晶體的情況下，當進行用來形成掩模的曝光時，較佳的是使用波長極短，即幾 nm 至幾十 nm 的超紫外線 (Extreme Ultraviolet)。

形成接觸於氧化物半導體層 244 的一部分的閘極絕緣膜 246。作爲閘極絕緣膜 246，可以藉由電漿 CVD 法或濺射法等形成氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜、氧化鉛膜或氧化鎵膜。

在閘極絕緣膜 246 上的與氧化物半導體層 244 重疊的區域中形成閘極電極層 248a，並且在與源極電極層或汲極電極層 242a 重疊的區域中形成電極層 248b。

閘極電極層 248a 及電極層 248b 可以藉由在閘極絕緣膜 246 上形成導電層之後對該導電層進行選擇性地蝕刻來形成。

可以在閘極電極層 248a 形成之後進行對氧化物半導體層 244 添加雜質元素的處理。

作為添加的雜質元素有磷、硼、氫等。另外，作為對氧化物半導體層 244 添加雜質元素的方法，可以採用離子摻雜法或離子植入法。

另外，可以多次進行對氧化物半導體層 244 添加雜質元素的處理。當多次進行對氧化物半導體層 244 添加雜質元素的處理時，雜質元素既可以在多次中都使用相同的雜質元素，也可以在每次處理時改變雜質元素。

在對氧化物半導體層 244 添加雜質元素時，閘極電極層 248a 用作掩模，雜質元素沒有被添加到氧化物半導體層 244 中的與閘極電極層 248a 重疊的區域而形成第一區域 244a。另外，與閘極電極層 248a 重疊的第一區域 244a 用作通道形成區。

並且，添加有雜質元素的第二區域 244b、第二區域 244c 由於雜質元素添加的損傷而使結晶性降低而成為非晶區。藉由調節添加雜質元素的量等，可以降低損傷量而不使其完全成為非晶區。也就是說，添加有雜質元素的第二區域 244b、第二區域 244c 成為非晶區比例至少比第一區域 244a 的非晶區比例大的區域。不使其完全成為非晶區能夠更容易地利用後面進行的熱處理使其晶化，所以是較佳的。

一對第二區域 244b、第二區域 244c 用作比第一區域 244a 電阻低的 LDD (Lightly Doped Drain: 輕摻雜汲) 區域。藉由設置用作 LDD 區域的含有雜質元素的第二區域 244b、第二區域 244c，可以緩和施加到第一區域 244a 的

端部的電場。由此，可以抑制電晶體的短通道效果。

如此，藉由以閘極電極層 248a 為掩模，對氧化物半導體層 244 添加雜質元素，並進行後面的熱處理，可以以自對準的方式形成成為通道形成區的第一區域 244a 以及成為 LDD 區域的一對第二區域 244b、第二區域 244c。

在氧化物半導體層 244、閘極絕緣膜 246、閘極電極層 248a 及電極層 248b 上形成包括氧化鋁膜的絕緣膜 250。在絕緣膜 250 為疊層結構的情況下，也可以使用藉由電漿 CVD 法或濺射法等形成的氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜、氧化鉛膜或氧化鎵膜與氧化鋁膜的疊層。

在形成絕緣膜 250 之後進行第二熱處理。較佳的是將該熱處理的溫度設定為 350℃ 以上且 650℃ 以下，更佳的是設定為 450℃ 以上且 650℃ 以下。另外，較佳的是設定為低於基板的應變點。另外，第二熱處理的時序不侷限於本實施例模式的結構，但是該熱處理需要至少在形成絕緣膜 250（更具體地，氧化鋁膜）之後進行。這是因為如下緣故：用作絕緣膜 250 的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水等雜質及氧的兩者透過膜的效果，因此藉由在形成絕緣膜 250 之後進行熱處理，可以防止從氧化物半導體層 244 釋放氧。

在電晶體 262 及絕緣膜 250 上形成絕緣膜 252。絕緣膜 252 可以使用濺射法或 CVD 法等形式。另外，也可以使用含有氧化矽、氧氮化矽、氮化矽、氧化鉛、氧化鋁等

無機絕緣材料的材料形成。

在閘極絕緣膜 246、絕緣膜 250 及絕緣膜 252 中形成到達汲極電極層或源極電極層 242b 的開口。藉由使用掩模等選擇性地進行蝕刻來形成該開口。

然後，在上述開口中形成接觸於汲極電極層或源極電極層 242b 的佈線 256。另外，圖 9A 不示出汲極電極層或源極電極層 242b 與佈線 256 的連接部分。

佈線 256 在使用濺射法等 PVD 法或電漿 CVD 法等 CVD 法形成導電層之後對該導電層進行蝕刻加工來形成。另外，作為導電層的材料，可以使用選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素或以上述元素為成分的合金等。也可以使用選自 Mn、Mg、Zr、Be、Nd、Sc 中的任一種或多種的材料。詳細內容與源極電極層或汲極電極層 242a 等相同。

藉由上述製程製造電晶體 262 及電容元件 264。電晶體 262 具有含有填補氧缺損的過剩的氧的氧化物半導體層 244。因此，電晶體 262 得到抑制電特性變動並在電性上穩定。電容元件 264 具有源極電極層或汲極電極層 242a、氧化物半導體層 244、閘極絕緣膜 246 及電極層 248b。

另外，在圖 9A 至圖 9C 所示的電容元件 264 中，藉由層疊氧化物半導體層 244 與閘極絕緣膜 246，可以充分確保源極電極層或汲極電極層 242a 與電極層 248b 之間的絕緣性。當然，為了確保足夠的電容，也可以採用不設置

氧化物半導體層 244 的結構的電容元件 264。另外，還可以採用具有絕緣膜的結構的電容元件 264。並且，在不需要電容器的情況下，也可以採用不設置電容元件 264 的結構。

圖 9C 示出將上述半導體裝置用作儲存元件時的電路圖的一個例子。在圖 9C 中，電晶體 262 的源極電極層和汲極電極層中的一方與電容元件 264 的電極層的一方與電晶體 260 的閘極電極層電連接。另外，第一佈線（1st Line：也稱為源極電極線）與電晶體 260 的源極電極層電連接，第二佈線（2nd Line：也稱為位元線）與電晶體 260 的汲極電極層電連接。另外，第三佈線（3rd Line：也稱為第一信號線）與電晶體 262 的源極電極層和汲極電極層中的另一方電連接，並且第四佈線（4th Line：也稱為第二信號線）與電晶體 262 的閘極電極層電連接。並且，第五佈線（5th Line：也稱為字線）與電容元件 264 的電極層的另一方電連接。

由於使用氧化物半導體的電晶體 262 的截止電流極小，所以藉由使電晶體 262 處於截止狀態，可以極長時間地保持電晶體 262 的源極電極層和汲極電極層中的一方與電容元件 264 的電極層的一方與電晶體 260 的閘極電極層電連接的節點（以下，節點 FG）的電位。此外，藉由具有電容元件 264，可以容易保持施加到節點 FG 的電荷，並且，可以容易讀出所保持的資訊。

在使半導體裝置儲存資訊時（寫入），首先，將第四

佈線的電位設定為使電晶體 262 成為導通狀態的電位，來使電晶體 262 處於導通狀態。由此，第三佈線的電位被供給到節點 FG，由此節點 FG 積蓄所定量的電荷。這裏，施加賦予兩種不同電位電平的電荷（以下，稱為低（Low）電平電荷、高（High）電平電荷）中的任一種。然後，藉由將第四佈線的電位設定為使電晶體 262 成為截止狀態的電位來使電晶體 262 處於截止狀態，節點 FG 變為浮動狀態，從而節點 FG 處於保持所定的電荷的狀態。如上所述，藉由使節點 FG 積蓄並保持所定量的電荷，可以使儲存單元儲存資訊。

因為電晶體 262 的截止電流極小，所以供給到節點 FG 的電荷被長時間地保持。因此，不需要刷新工作或者可以使刷新工作的頻率變為極低，從而可以充分降低耗電量。此外，即使沒有電力供給，也可以在較長期間內保持儲存內容。

在讀出所儲存的資訊的情況（讀出）下，當在對第一佈線供給所定的電位（恆定電位）的狀態下對第五佈線施加適當的電位（讀出電位）時，對應於保持於節點 FG 的電荷量而電晶體 260 處於不同的狀態。這是因為如下緣故：通常，在電晶體 260 是 n 通道型時，節點 FG 保持 High 電平電荷時的電晶體 260 的外觀臨界值 V_{th_H} 低於節點 FG 保持 Low 電平電荷時的電晶體 260 的外觀臨界值 V_{th_L} 。在此，外觀臨界值是指為了使電晶體 260 處於“導通狀態”而需要的第五佈線的電位。因此，藉由將第五佈

線的電位設定為 V_{th_H} 與 V_{th_L} 之間的電位 V_0 ，可以辨別節點 FG 所保持的電荷。例如，在寫入中被施加 High 電平電荷的情況下，當第五佈線的電位為 $V_0 (>V_{th_H})$ 時，電晶體 260 處於“導通狀態”。在被施加 Low 電平電荷的情況下，即使第五佈線的電位為 $V_0 (<V_{th_L})$ ，電晶體 260 也保持“截止狀態”。由此，藉由控制第五佈線的電位來讀出電晶體 260 的導通狀態或截止狀態（讀出第二佈線的電位），可以讀出所儲存的資訊。

此外，當重寫所儲存的資訊時，藉由對利用上述寫入保持所定量的電荷的節點 FG 供給新電位，來使節點 FG 保持有關新資訊的電荷。明確而言，將第四佈線的電位設定為使電晶體 262 處於導通狀態的電位，來使電晶體 262 處於導通狀態。由此，第三佈線的電位（有關新資訊的電位）供給到節點 FG，節點 FG 積蓄所定量的電荷。然後，藉由將第四佈線的電位設定為使電晶體 262 處於截止狀態的電位，來使電晶體 262 處於截止狀態，從而使節點 FG 保持有關新資訊的電荷。也就是說，藉由在利用第一寫入使節點 FG 保持所定量的電荷的狀態下，進行與第一寫入相同的工作（第二寫入），可以重寫儲存的資訊。

本實施例模式所示的電晶體 262 藉由使用包含過剩的氧的氧化物半導體層作為氧化物半導體層 244，可以充分降低電晶體 262 的截止電流。並且，藉由使用這種電晶體，可以得到能夠在極長期間內保持儲存內容的半導體裝置。

如上所述，藉由在氧化物半導體層上形成氧化鋁膜，即使在具有層疊多個電晶體的積體電路的半導體裝置的製造製程中進行熱處理，也可以防止來自大氣的水或氫侵入且擴散到氧化物半導體層。由此，電晶體的電特性變動得到抑制而在電性上穩定。因此，藉由使用該電晶體，可以提供可靠性高的半導體裝置。

本實施例模式所示的結構、方法等可以與其他實施例模式所示的結構、方法等適當地組合而使用。

實施例模式 5

可以將本說明書所公開的半導體裝置應用於多種電子裝置（包括遊戲機）。作為電子裝置，例如可以舉出電視機（也稱為電視或電視接收機）、用於電腦等的顯示器、數位相機、數位攝像機等影像拍攝裝置、數位相框、行動電話機（也稱為手機、行動電話裝置）、可攜式遊戲機、移動資訊終端、聲音再現裝置、彈子機等大型遊戲機等。以下，對具備在上述實施例模式中說明的半導體裝置的電子裝置的例子進行說明。

圖 10A 示出筆記本型個人電腦，包括主體 3001、外殼 3002、顯示部 3003 以及鍵盤 3004 等。藉由將上述實施例模式中的任一實施例模式所示的半導體裝置應用於顯示部 3003，可以提供可靠性高的筆記本型個人電腦。

圖 10B 示出可攜式資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024

等。另外，還具備操作個人數位助理的觸控筆 3022。藉由將上述實施例模式中的任一實施例模式所示的半導體裝置應用於顯示部 3023，可以提供可靠性更高的可攜式資訊終端（PDA）。

圖 10C 示出電子書閱讀器的一個例子。例如，電子書閱讀器由兩個外殼，即外殼 2701 及外殼 2703 構成。外殼 2701 及外殼 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開閉工作。藉由採用這種結構，可以進行如紙的書籍那樣的工作。

外殼 2701 組裝有顯示部 2705，而外殼 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如可以在右邊的顯示部（圖 10C 中的顯示部 2705）中顯示文章而在左邊的顯示部（圖 10C 中的顯示部 2707）中顯示影像。藉由將上述實施例模式中的任一實施例模式所示的半導體裝置應用於顯示部 2705 和顯示部 2707，可以提供可靠性高的電子書閱讀器。當作為顯示部 2705 使用半透過型或反射型液晶顯示裝置時，可以預料電子書閱讀器在較明亮的情況下也被使用，因此也可以設置太陽能電池而進行利用太陽能電池的發電及利用電池的充電。另外，當作為電池使用鋰離子電池時，有可以實現小型化等的優點。

此外，在圖 10C 中示出外殼 2701 具備操作部等的例子。例如，在外殼 2701 中具備電源開關 2721、操作鍵

2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，在與外殼的顯示部相同的面上可以設置鍵盤、指向裝置等。另外，也可以採用在外殼的背面或側面具備外部連接端子（耳機端子、USB 端子等）、記錄媒體插入部等的結構。再者，電子書閱讀器也可以具有電子詞典的功能。

此外，電子書閱讀器也可以採用能夠以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書閱讀器伺服器購買所希望的書籍資料等，然後下載的結構。

圖 10D 示出行動電話，由外殼 2800 及外殼 2801 的兩個外殼構成。外殼 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、指向裝置 2806、影像拍攝用透鏡 2807、外部連接端子 2808 等。此外，外殼 2800 具備對行動電話進行充電的太陽能電池單元 2810、外部儲存槽 2811 等。另外，在外殼 2801 內組裝有天線。藉由將上述實施例模式中的任一實施例模式所示的半導體裝置應用於顯示面板 2802，可以提供可靠性高的行動電話。

另外，顯示面板 2802 具備觸摸屏，圖 10D 使用虛線示出作為影像被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池單元 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置影像拍攝用透鏡 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、

錄音、再生等。再者，滑動外殼 2800 和外殼 2801 而可以處於如圖 10D 那樣的展開狀態和重疊狀態，所以可以實現適於攜帶的小型化。

外部連接端子 2808 可以與 AC 適配器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通訊。另外，藉由將記錄媒體插入到外部儲存槽 2811 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖 10E 示出數位攝像機，其包括主體 3051、顯示部 (A) 3057、取景器 3053、操作開關 3054、顯示部 (B) 3055 以及電池 3056 等。藉由將上述實施例模式中的任一實施例模式所示的半導體裝置應用於顯示部 (A) 3057 及顯示部 (B) 3055，可以提供可靠性高的數位攝像機。

圖 10F 示出電視機的一個例子。在電視機中，外殼 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示影像。此外，在此示出利用支架 9605 支撐外殼 9601 的結構。藉由將上述實施例模式中的任一實施例模式所示的半導體裝置應用於顯示部 9603，可以提供可靠性高的電視機。

可以藉由利用外殼 9601 所具備的操作開關或另行提供的遙控器進行電視機的操作。或者，也可以採用在遙控器中設置顯示部的結構，該顯示部顯示從該遙控器輸出的資訊。

另外，電視機採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

本實施例模式可以與其他實施例模式所示的結構適當地組合而使用。

實施例 1

在本實施例中，對在根據所公開的發明的半導體裝置中使用的氧化鋁膜的阻擋特性進行評價。圖 11A1 至圖 14D 示出其結果。作為評價方法，使用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）和 TDS（Thermal Desorption Spectrometry：熱脫附譜法）分析法。

首先，示出藉由 SIMS 分析進行的評價。作為樣品，製造兩種樣品：作為比較例，在玻璃基板上藉由濺射法形成 100nm 厚的氧化矽膜而成的比較例樣品 A；作為實施例，在玻璃基板上藉由濺射法形成 100nm 厚的氧化矽膜並在氧化矽膜上藉由濺射法形成 100nm 厚的氧化鋁膜而成的實施例樣品 A。

作為比較例樣品 A 及實施例樣品 A，以下示出氧化矽膜的成膜條件：作為靶材使用氧化矽（ SiO_2 ）靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為

1.5kW；氧（氧流量為 50sccm）氛圍下；以及基板溫度為 100℃。

以下示出實施例樣品 A 中的氧化鋁膜的成膜條件：作為靶材使用氧化鋁（ Al_2O_3 ）靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氬及氧（氬流量為 25sccm；氧流量為 25sccm）氛圍下；以及基板溫度為 250℃。

對比較例樣品 A 及實施例樣品 A 進行壓力鍋測試（PCT：Pressure Cooker Test）。在本實施例中，作為 PCT 測試，在溫度為 130℃，濕度為 85%（包含於氣體中的水蒸氣的體積比為 H_2O （水）： D_2O （重水）=3:1），氣壓為 2.3（0.23MPa）的條件下保持比較例樣品 A 及實施例樣品 A 100 小時。

在本實施例中，以氘等表示的“D 原子”表示質量數為 2 的氫原子（ ^2H ）。

作為 SIMS 分析，使用 SSDP（Substrate Side Depth Profile）-SIMS 來測定 PCT 測試前和 PCT 測試後的比較例樣品 A 及實施例樣品 A 的 H 原子及 D 原子的濃度。

圖 11A1 及圖 11A2 示出利用 SIMS 測定的比較例樣品 A 中的 H 原子及 D 原子的濃度分佈，其中圖 11A1 為 PCT 測試前的濃度分佈，而圖 11A2 為 PCT 測試後的濃度分佈。在圖 11A1 及圖 11A2 中，D 原子 expected 分佈是以 D 原子的存在比為 0.015% 來根據 H 原子的分佈算出的存在於自然界的 D 原子的濃度分佈。因此，因 PCT 測試而

混入到樣品中的 D 原子量為實際測定的 D 原子濃度與 D 原子 expected 濃度的差。圖 11B1 及圖 11B2 示出從實際測定的 D 原子濃度減去 D 原子 expected 濃度的 D 原子的濃度分佈，其中圖 11B1 為 PCT 測試前的濃度分佈，而圖 11B2 為 PCT 測試後的濃度分佈。

同樣地，圖 12A1 及圖 12A2 示出利用 SIMS 測定的實施例樣品 A 中的 H 原子及 D 原子的濃度分佈，其中圖 12A1 為 PCT 測試前的濃度分佈，而圖 12A2 為 PCT 測試後的濃度分佈。另外，圖 12B1 及圖 12B2 示出從實際測定的 D 原子濃度減去 D 原子 expected 濃度的 D 原子的濃度分佈，其中圖 12B1 為 PCT 測試前的濃度分佈，而圖 12B2 為 PCT 測試後的濃度分佈。

另外，本實施例的 SIMS 分析結果都示出使用氧化矽膜的標準樣品來定量的結果。

如圖 11A1 至圖 11B2 所示，在 PCT 測試之前實際測定的 D 原子的濃度分佈與 D 原子 expected 分佈重疊，而在 PCT 測試之後實際測定的 D 原子的濃度分佈增大成高濃度，由此可知 D 原子混入到氧化矽膜中。因此，可以確認到，比較例樣品 A 的氧化矽膜對來自外部的水（ H_2O 、 D_2O ）具有低阻擋性。

另一方面，如圖 12A1 至圖 12B2 所示，在將氧化鋁膜層疊在氧化矽膜上的實施例樣品 A 中，在 PCT 測試後 D 原子也只侵入到氧化鋁膜表面，而不侵入到離氧化鋁膜表面有深於 50nm 左右的區域及氧化矽膜。由此，可以確

認到，氧化鋁膜對來自外部的水（ H_2O 、 D_2O ）具有高阻擋性。

接著，示出藉由 TDS 分析進行的評價。作為實施例，製造如下實施例樣品 B，即在該實施例樣品 B 中在玻璃基板上藉由濺射法形成有 100nm 厚的氧化矽膜，且在氧化矽膜上藉由濺射法形成有 20nm 厚的氧化鋁膜。另外，作為比較例，製造如下比較例樣品 B，即在藉由 TDS 分析測定實施例樣品 B 之後，從實施例樣品 B 去除氧化鋁膜，來形成在玻璃基板上只形成有氧化矽膜的比較例樣品 B。

作為比較例樣品 B 及實施例樣品 B 中的氧化矽膜的形成條件，採用如下條件：作為靶材使用氧化矽（ SiO_2 ）靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氧（氧流量為 50sccm）氛圍下；以及基板溫度為 100℃。

在實施例樣品 B 中，作為氧化鋁膜的形成條件，採用如下條件：作為靶材使用氧化鋁（ Al_2O_3 ）靶材；玻璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氬及氧（氬流量為 25sccm:氧流量為 25sccm）氛圍下；以及基板溫度為 250℃。

分別在 300℃ 的加熱處理、450℃ 的加熱處理、600℃ 的加熱處理的條件下，在氮氛圍下對比較例樣品 B 及實施例樣品 B 進行 1 小時的處理。

對分別在不進行加熱處理、300℃ 的加熱處理、450℃

的加熱處理、600℃的加熱處理的 4 個條件下製造的比較例樣品 B 及實施例樣品 B 進行 TDS 分析。圖 13A 至圖 14D 示出測定比較例樣品 B 及實施例樣品 B 來得到的 $M/z=32$ (O_2) 的 TDS 結果，其中圖 13A 及圖 14A 示出對比較例樣品 B 及實施例樣品 B 不進行加熱處理時的 TDS 結果，圖 13B 及圖 14B 示出對比較例樣品 B 及實施例樣品 B 進行 300℃的加熱處理時的 TDS 結果，圖 13C 及圖 14C 示出對比較例樣品 B 及實施例樣品 B 進行 450℃的加熱處理時的 TDS 結果，而圖 13D 及圖 14D 示出對比較例樣品 B 及實施例樣品 B 進行 600℃的加熱處理時的 TDS 結果。

如圖 13A 至圖 13D 所示，作為比較例樣品 B，在不進行加熱處理的圖 13A 中從氧化矽膜釋放氧，但是在進行 300℃的加熱處理的圖 13B 中氧釋放量大幅度地減少，而在進行 450℃的加熱處理的圖 13C 及進行 600℃的加熱處理的圖 13D 中氧放出量為 TDS 測定的背景值以下。

根據圖 13A 至圖 13D 的結果可知，包含在氧化矽膜中的過剩的氧中的 9 成以上藉由 300℃的加熱處理從氧化矽膜中釋放到外部，而包含在氧化矽膜中的幾乎所有過剩的氧藉由 450℃、600℃的加熱處理釋放到氧化矽膜的外部。由此，可以確認到氧化矽膜對氧具有低阻擋性。

另一方面，如圖 14A 至圖 14D 所示，作為將氧化鋁膜形成在氧化矽膜上的實施例樣品 B，在進行 300℃、450℃、600℃的加熱處理的樣品也釋放與不進行加熱處理時

同等的量的氧。

根據圖 14A 至圖 14D 的結果可知，藉由將氧化鋁膜形成在氧化矽膜上，即使進行加熱處理，包含在氧化矽膜中的過剩的氧也不易釋放到外部，而極長時間地保持在氧化矽膜中含有氧的狀態。由此可以確認到，氧化鋁膜對氧具有高阻擋性。

根據上述結果可以確認到，氧化鋁膜對氫及水具有阻擋性並對氧具有阻擋性，因此可以適用於阻擋氫、水及氧的障壁膜。

因此，由於氧化鋁膜用作障壁膜，所以在依次形成氧化物半導體層、源極電極層、汲極電極層、閘極絕緣膜、閘極電極層之後，在閘極絕緣膜及閘極電極層上以與其接觸的方式形成氧化鋁膜的電晶體的製造製程中及製造後，可以防止氫、水等雜質混入氧化物半導體層並防止構成氧化物半導體的主要成分材料的氧從氧化物半導體層釋放。

實施例 2

在本實施例中，對所公開的發明的半導體裝置中的將氧化鋁膜作為障壁膜的電晶體特性的測量結果進行說明。

首先，對實施例樣品 C 的電晶體的製造方法進行說明。

在矽基板上利用濺射法形成 300nm 厚的為基底絕緣膜的氧化矽層。作為基底絕緣膜的氧化矽層的成膜條件，採用如下條件：作為靶材使用氧化矽（ SiO_2 ）靶材；在玻

璃基板與靶材的距離為 60mm；壓力為 0.4Pa；電源電力為 1.5kW；氧（氧流量 50sccm）氛圍下；基板溫度為 100℃。

接著，在氧化矽層上形成 20nm 厚的為氧化物半導體層的 In-Ga-Zn-O 類氧化物半導體。作為氧化物半導體層 In-Ga-Zn-O 類氧化物半導體的成膜條件，採用如下條件：作為靶材使用 In：Ga：Zn=1：1：1 的靶材；壓力為 0.4Pa；電源電力為 0.5kW；氬及氧（氬流量 30sccm：氧流量 15sccm）氛圍下；基板溫度為 250℃。

接著，在形成氧化物半導體層之後，在減壓狀態下進行 30 分鐘的 400℃ 的熱處理。

然後，在氧化物半導體層上形成為源極電極層及汲極電極層的 100nm 厚的鎢層，然後依次層疊地形成如下膜：利用 CVD 法在源極電極層及汲極電極層上形成 30nm 厚的成為閘極絕緣膜的氧氮化矽膜；在閘極絕緣膜上的與氧化物半導體層重疊的區域中形成 15nm 厚的成為閘極電極層的氮化鉭層；以及 135nm 厚的鎢層。

接著，在加速電壓為 40kV、摻雜量為 $1 \times 10^{15} \text{ ions/cm}^2$ 的條件下對氧化物半導體層添加磷，並在氮氛圍下進行 1 個小時的 450℃ 的熱處理。

在添加完磷之後，利用濺射法在閘極絕緣膜及閘極電極層上形成 100nm 厚的成為絕緣膜的氧化鋁膜。作為氧化鋁膜的成膜條件，採用如下條件：作為靶材使用氧化鋁（ Al_2O_3 ）靶材；基板與靶材的距離為 60mm；壓力為

0.4Pa；電源電力為 1.5kW；氫及氧（氫流量 25sccm：氧流量 25sccm）氛圍下；基板溫度為 250℃。

接著，利用 CVD 法在氧化鋁膜上形成 300nm 厚的氮化矽膜作為實施例樣品 C。

另外，對實施例樣品 C 的電晶體與用來比較電晶體特性的比較例樣品 C 的電晶體的製造方法進行說明。

作為比較例樣品 C，到添加磷的製程為止與實施例樣品 C 同樣地形成，其不同之處在於，比較例樣品 C 在添加磷之後，利用 CVD 法在閘極絕緣膜及閘極電極層上形成 300nm 厚的氮化矽膜。

比較例樣品 C 及實施例樣品 C 在 450℃ 的熱處理條件下，在氮氛圍中進行一個小時的處理。

在本實施例中，在比較例樣品 C 及實施例樣品 C 的電晶體中，在將汲極電極電壓（ V_d ）設定為 3V，將閘極電壓（ V_g ）從 -6V 掃描到 6V 的情況下，進行了汲極電極電流（ I_d ：[A]）的測量。圖 15 和圖 16 示出測量結果。在圖 15 及圖 16 中，橫軸為閘極電壓（ V_g [V]），縱軸為汲極電極電流（ I_d [A]）。另外，“汲極電極電壓（ V_d ）”是指以源極電極為基準的汲極電極與源極電極的電位差，“閘極電壓（ V_g ）”是指以源極電極為基準的閘極與源極電極的電位差。

如圖 15 所示，在比較例樣品 C 的電晶體中，即使對閘極電壓進行掃描電流值也沒有太大的變化。由此可以確認，比較例樣品 C 的電晶體不能確保開關比，而不能得到

正常的開關特性。

另一方面，如圖 16 所示，可以確認實施例樣品 C 的電晶體在導通狀態時汲極電極電流（也稱為導通電流）為 10^{-6}A ，而在截止狀態時汲極電極電流（也稱為截止電流）為 10^{-14}A 。由此可以確認，實施例樣品 C 的電晶體能夠確保開關比，而能夠得到正常的開關特性。

實施例樣品 C 與比較例樣品 C 的不同之處在於形成氮化矽膜之前是否形成氧化鋁膜。因此，可以確認在實施例樣品 C 中由於氧化鋁膜的效果電晶體的電特性變動得到抑制而在電性上穩定。

如實施例 1 所示，由於氧化鋁膜適用於阻擋氫、水及氧的障壁膜，藉由採用覆蓋氧化物半導體層在閘極絕緣膜及閘極電極層上以與其接觸的方式形成氧化鋁膜的結構，即使在進行熱處理的情況下，也可以防止氫或水混入氧化物半導體層或者氧從氧化物半導體層釋出。藉由上述結果可知，藉由採用上述結構，即使對微型化的電晶體進行熱處理也可以確保開關比，而能夠獲得正常的開關特性，電晶體的電特性變動得到抑制而在電性上穩定。

由此，具有該電晶體的使用氧化物半導體的半導體裝置具有穩定的電特性而能夠實現高可靠性。

【符號說明】

100：基板

102：基底絕緣膜

106：氧化半導體層
 106a：第一區域
 106b：第二區域
 106c：第二區域
 108a：源極電極層
 108b：汲極電極層
 110：閘極絕緣膜
 112：閘極電極層
 114：絕緣膜
 116：層間絕緣膜
 121：雜質元素
 150：電晶體
 206：元件分離絕緣膜
 208：閘極絕緣膜
 210：閘極電極層
 216：通道形成區
 220：雜質區
 224：金屬化合物區
 228：絕緣膜
 230：絕緣膜
 242a：汲極電極層
 242b：源極電極層
 244：氧化物半導體層
 244a：第一區域

244b：第二區域

244c：第三區域

246：閘極絕緣膜

248a：閘極電極層

248b：電極層

250：絕緣膜

252：絕緣膜

260：電晶體

262：電晶體

264：電容元件

285：基板

601：基板

602：光電二極體

606a：半導體膜

606b：半導體膜

606c：半導體膜

608：黏合層

613：基板

622：光

631：絕緣膜

633：層間絕緣膜

634：層間絕緣膜

640：電晶體

641a：電極層

641b：電極層
642：電極層
643：導電層
645：閘極電極層
656：電晶體
658：光電二極體重設信號線
659：閘極信號線
671：光電感測器輸出信號線
672：光電感測器參考信號線
2701：外殼
2703：外殼
2705：顯示部
2707：顯示部
2711：軸部
2721：電源開關
2723：操作鍵
2725：揚聲器
2800：外殼
2801：外殼
2802：顯示面板
2803：揚聲器
2804：麥克風
2805：操作鍵
2806：指向裝置

2807：影像拍攝用透鏡
2808：外部連接端子
2810：太陽能電池單元
2811：外部儲存槽
3001：主體
3002：外殼
3003：顯示部
3004：鍵盤
3021：主體
3022：觸控筆
3023：顯示部
3024：操作按鈕
3025：外部介面
3051：主體
3053：取景器
3054：操作開關
3055：顯示部 B
3056：電池
3057：顯示部 A
4001：基板
4002：像素部
4003：信號線驅動電路
4004：掃描線驅動電路
4005：密封材料

4006：基板
4008：液晶層
4010：電晶體
4011：電晶體
4013：液晶元件
4015：連接端子電極層
4016：端子電極層
4018：FPC
4018a：FPC
4018b：FPC
4019：各向異性導電膜
4021：絕緣膜
4023：絕緣膜
4024：絕緣膜
4030：電極層
4031：電極層
4033：絕緣膜
4510：分隔壁
4511：電致發光層
4513：發光元件
4514：填充材料
4612：空洞
4613：球形粒子
4614：填充材料

4615a：黑色區域

4615b：白色區域

9601：外殼

9603：顯示部

9605：支架

I632684

發明摘要

※申請案號：105130628（由101112064分割）

※申請日：101年04月05日

※IPC分類：H01L 29/78 (2006.01)
H01L 21/28 (2006.01)

【發明名稱】（中文/英文）

半導體裝置的製造方法

Manufacturing method of semiconductor device

【中文】

本發明藉由對使用氧化物半導體的半導體裝置賦予穩定的電特性，提供一種可靠性高的半導體裝置。作為電晶體的製造製程，在依次形成氧化物半導體層、源極電極層、汲極電極層、閘極絕緣膜、閘極電極層及氧化鋁膜之後，藉由對氧化物半導體層及氧化鋁膜進行熱處理，去除含有氫原子的雜質，並形成包括含有超過化學計量比的氧的區域的氧化物半導體層。另外，藉由形成氧化鋁膜，即使在具有該電晶體的半導體裝置或電子裝置的製造製程中的熱處理中，也可以防止來自大氣的水或氫侵入且擴散到氧化物半導體層中，從而可以製造可靠性高的電晶體。

【 英文 】

To provide a highly reliable semiconductor device manufactured by giving stable electric characteristics to a semiconductor device including an oxide semiconductor. In a manufacturing process of a transistor, an oxide semiconductor layer, a source electrode layer, a drain electrode layer, a gate insulating film, a gate electrode layer, and an aluminum oxide film are formed in this order, and then heat treatment is performed on the oxide semiconductor layer and the aluminum oxide film, whereby an oxide semiconductor layer from which an impurity containing a hydrogen atom is removed and which includes a region containing oxygen more than the stoichiometric proportion is formed. In addition, when the aluminum oxide film is formed, entry and diffusion of water or hydrogen into the oxide semiconductor layer from the air due to heat treatment in a manufacturing process of a semiconductor device or an electronic appliance including the transistor can be prevented.

圖式

圖1A

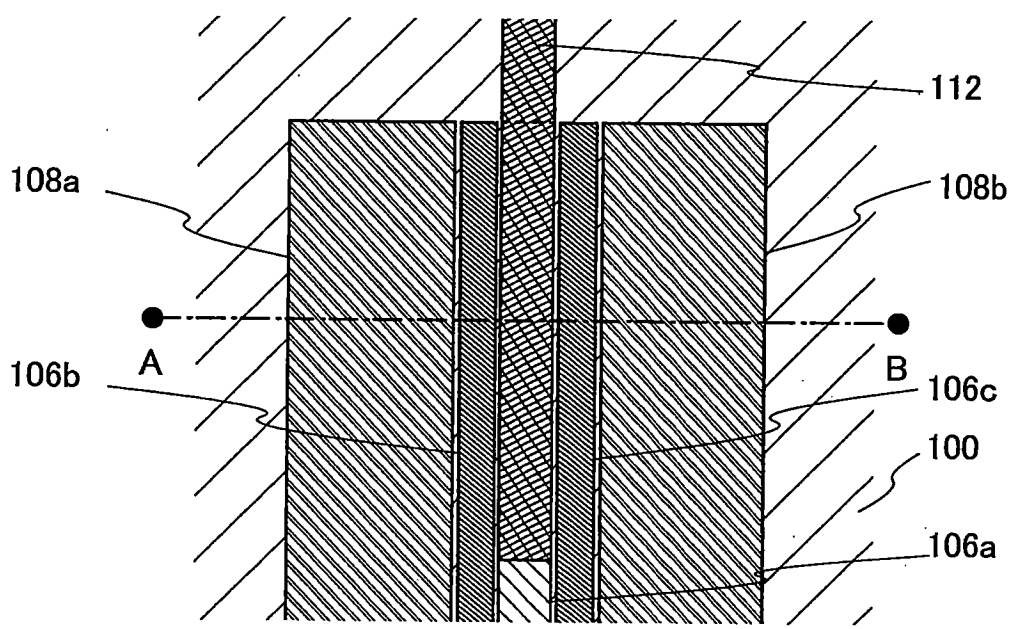


圖1B

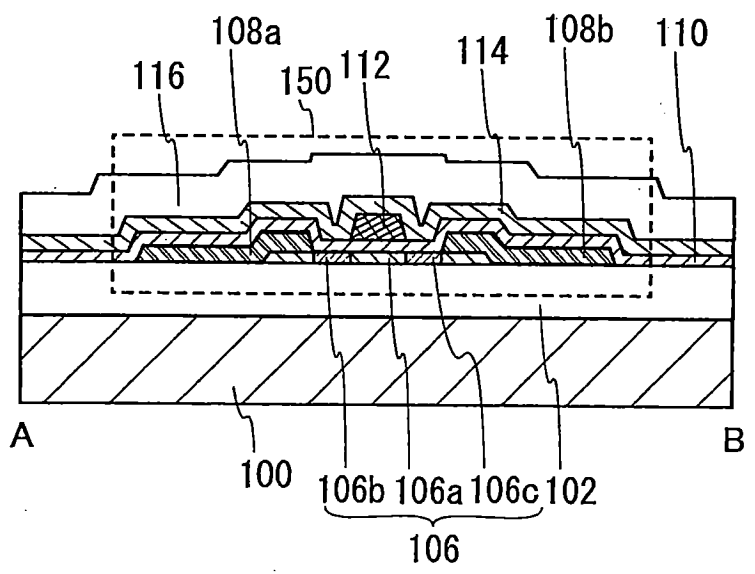


圖 2A

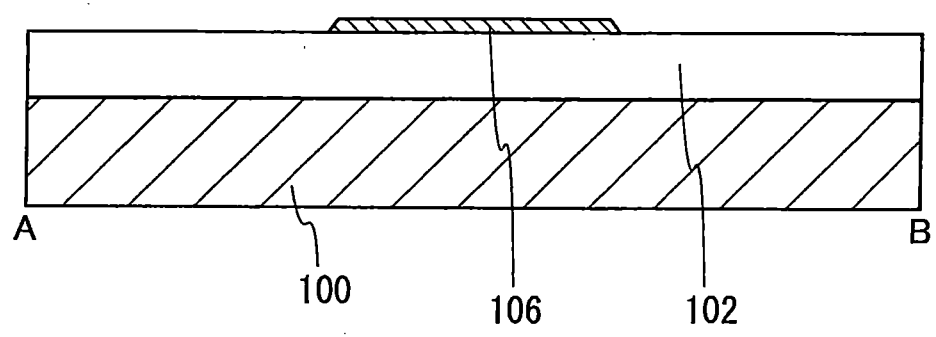


圖 2B

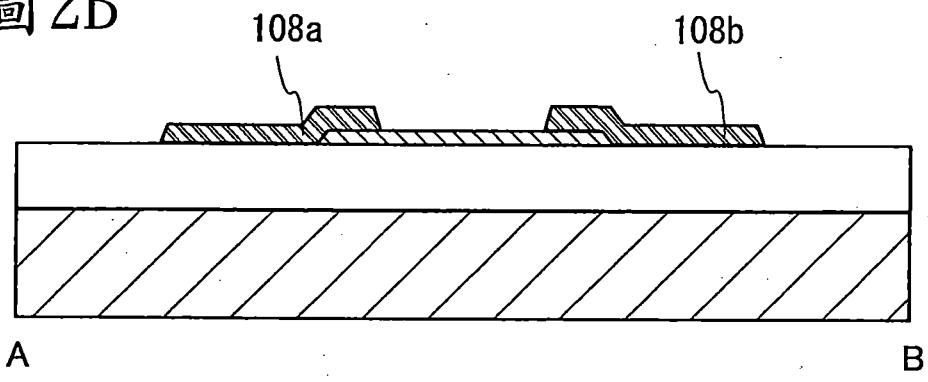
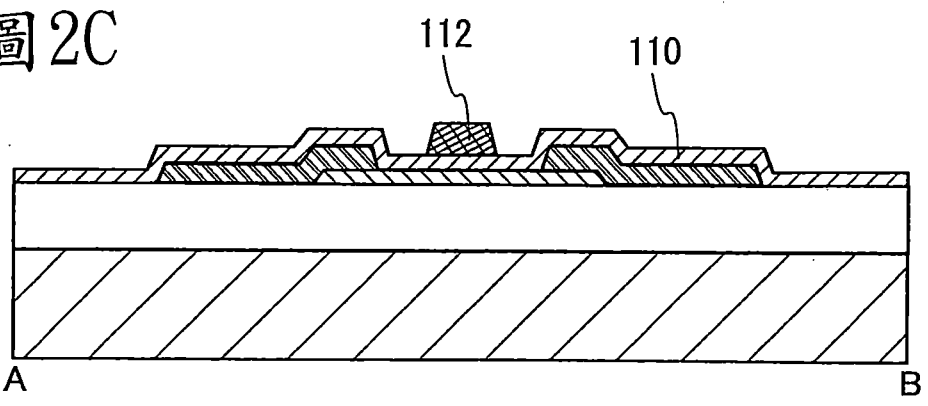


圖 2C



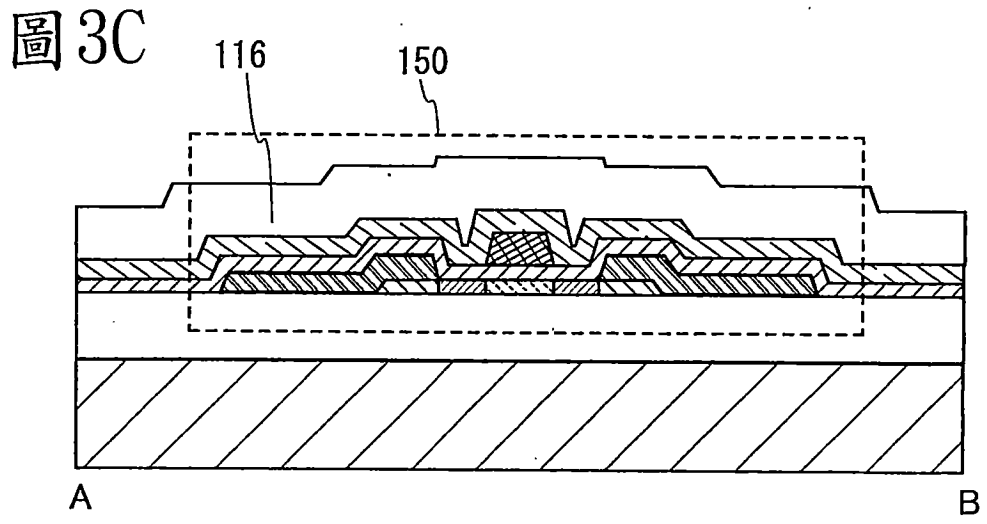
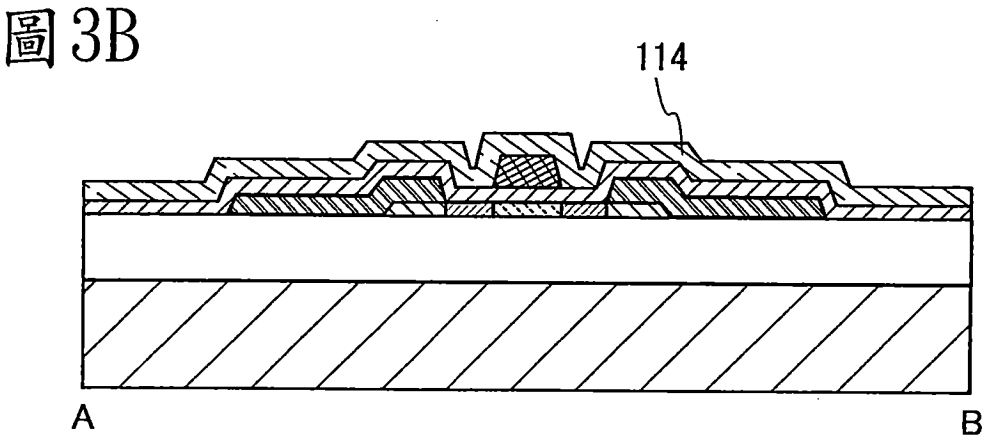
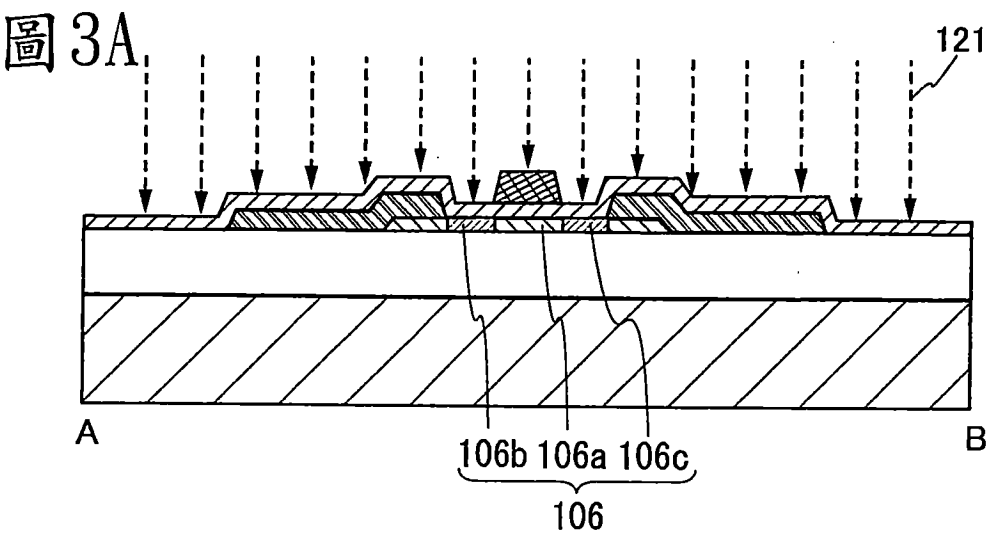


圖 4A

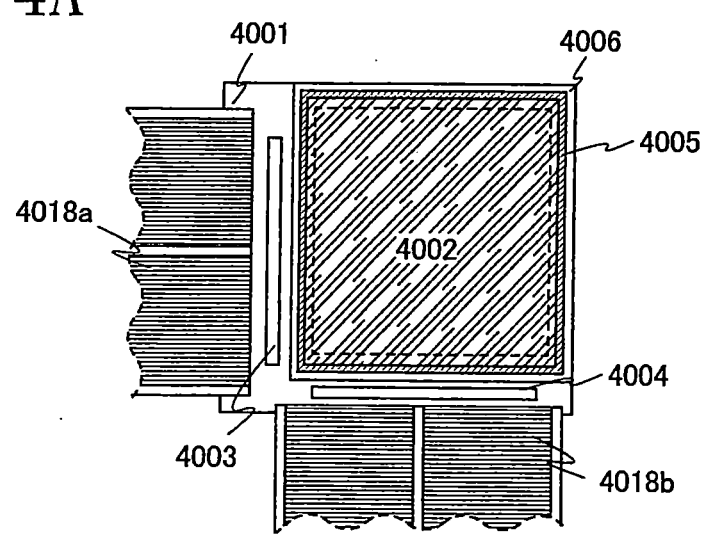


圖 4B

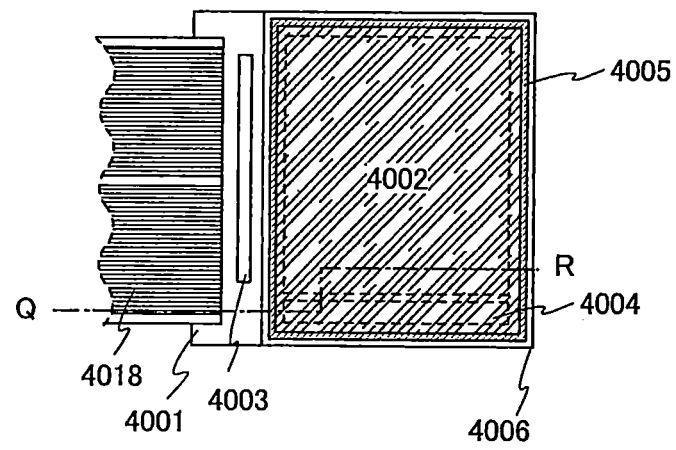


圖 4C

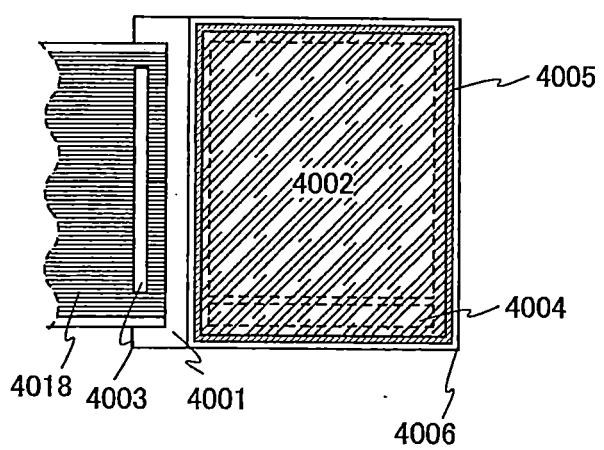


圖5

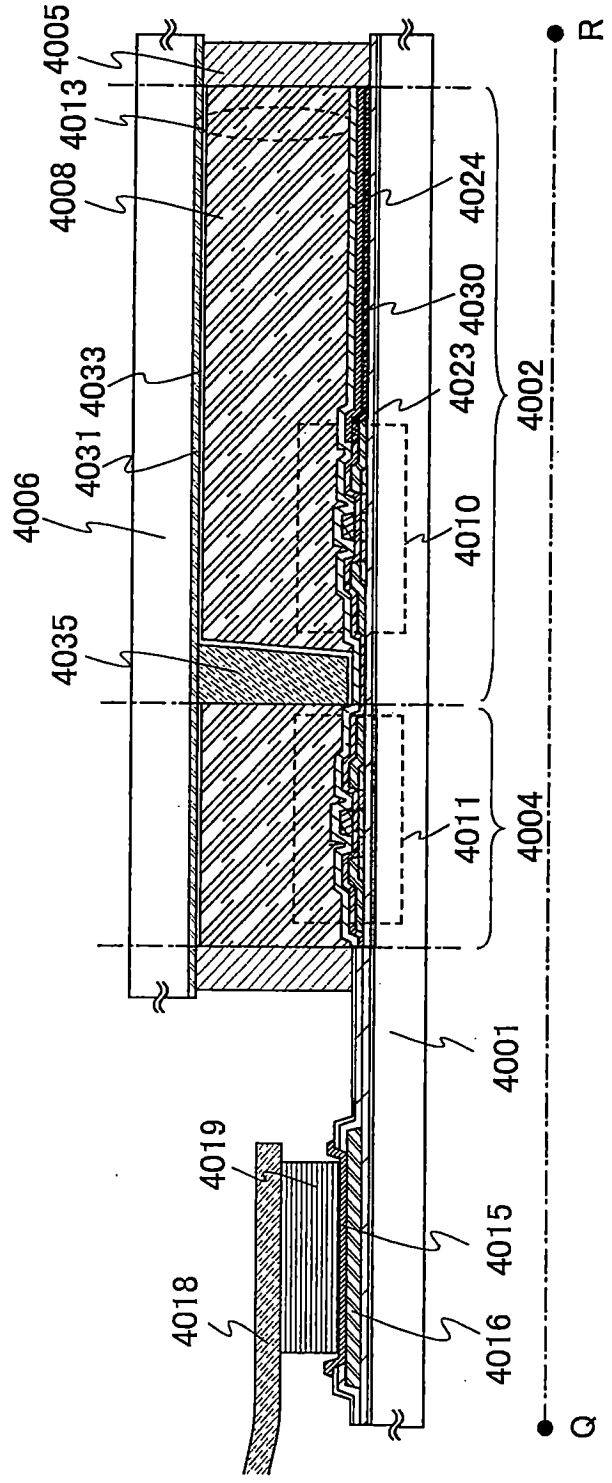


圖6

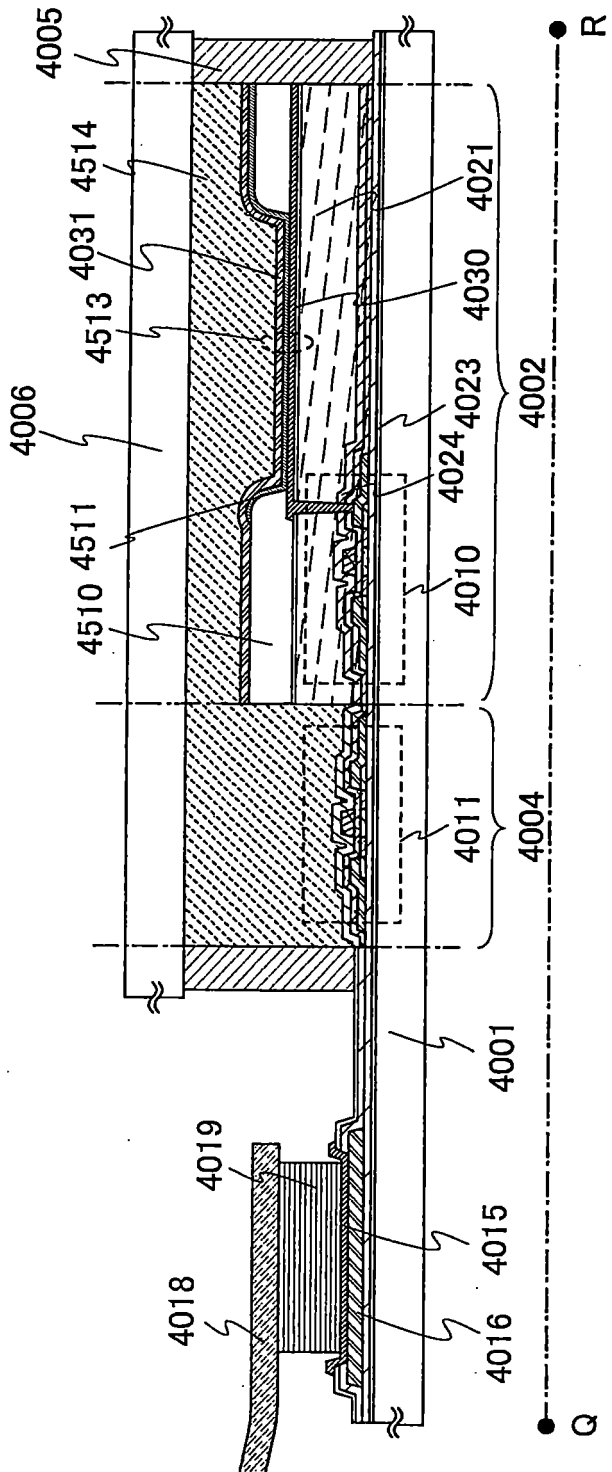
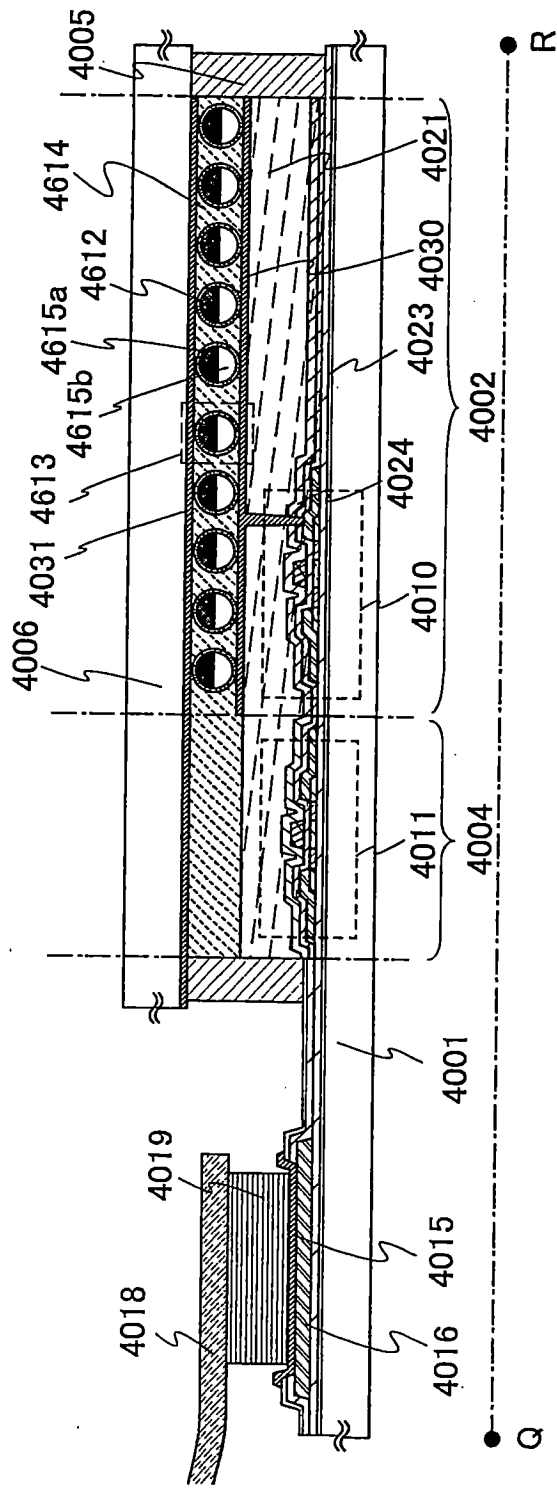


圖7



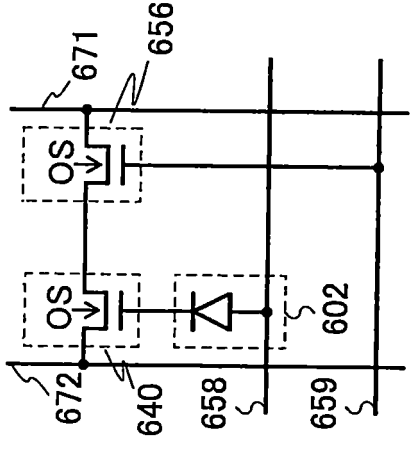


圖8A

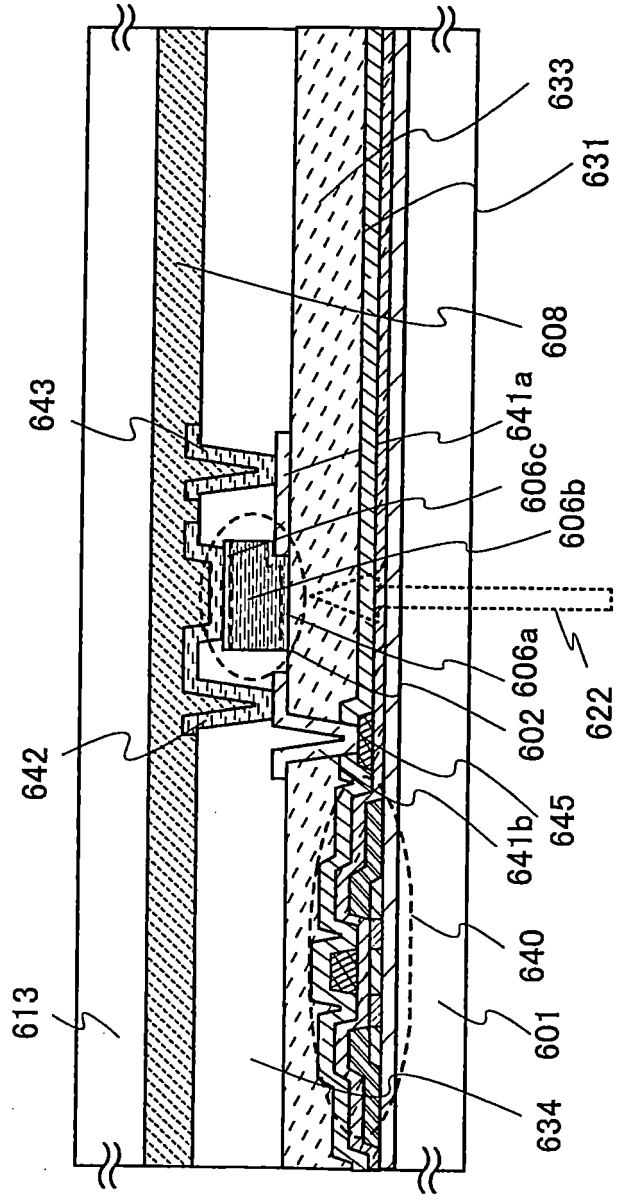


圖8B

圖 9A

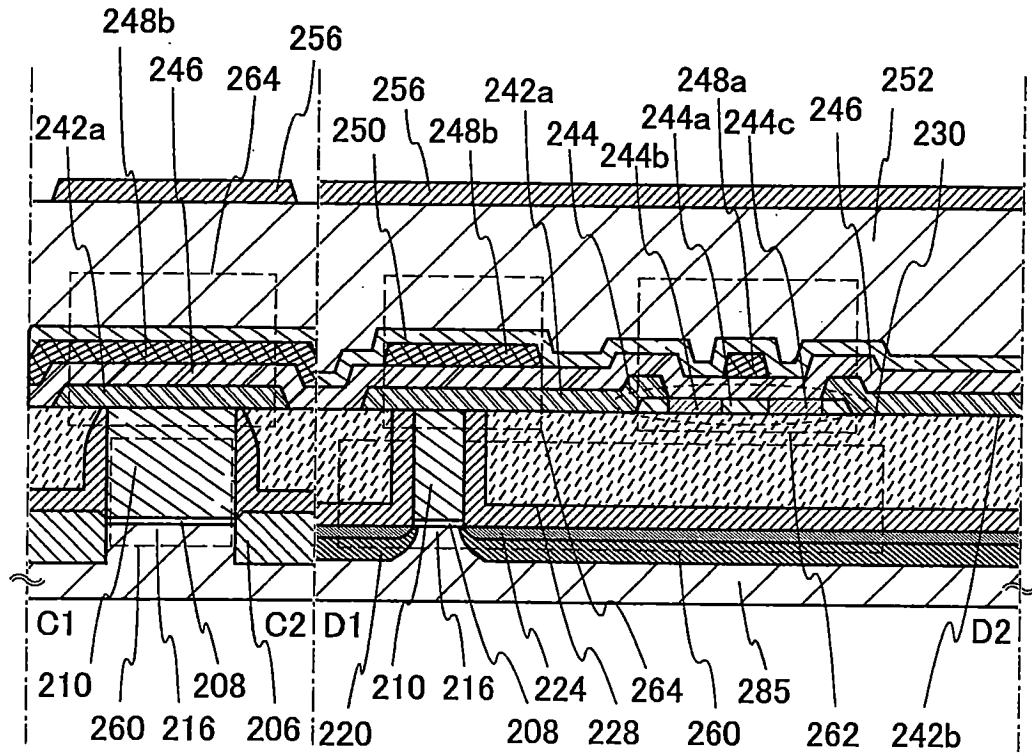


圖 9B

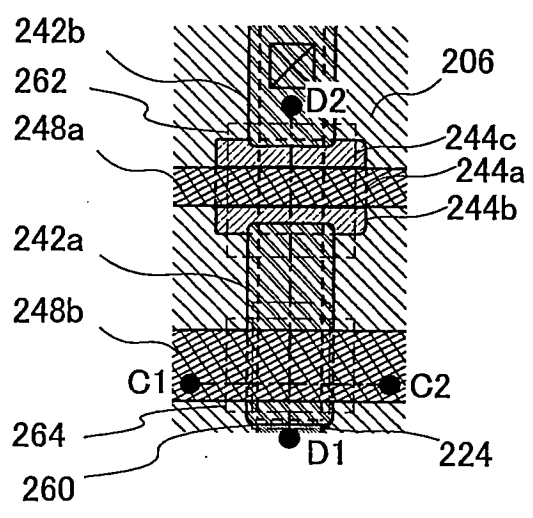


圖 9C

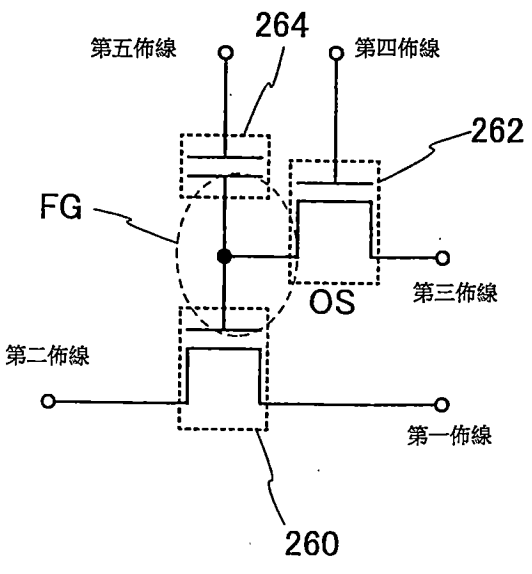


圖 10A

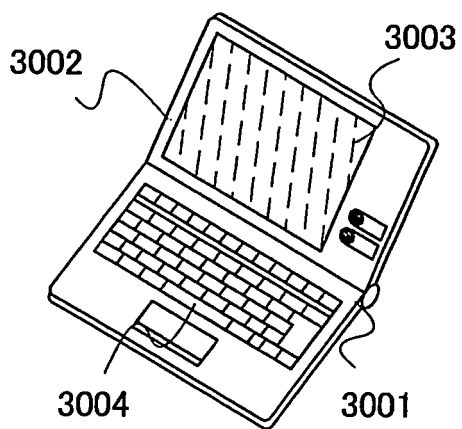


圖 10B

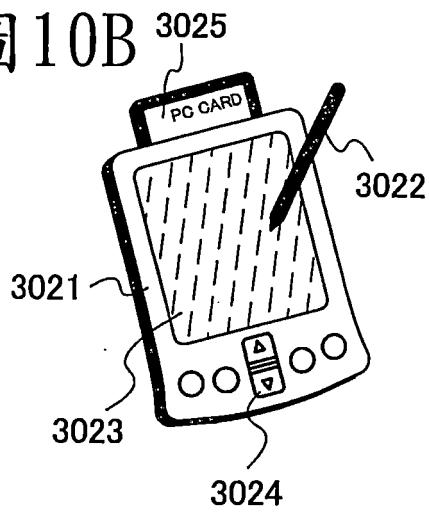


圖 10C

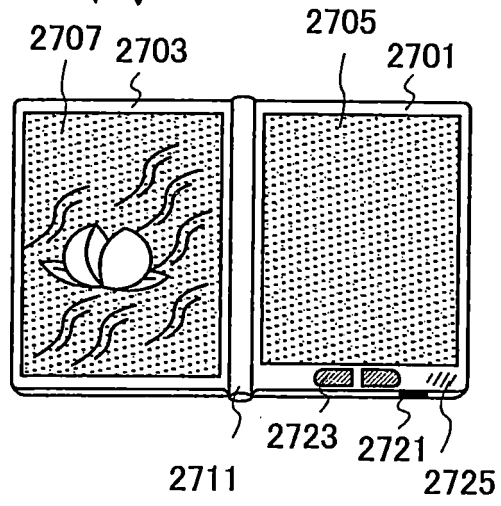


圖 10D

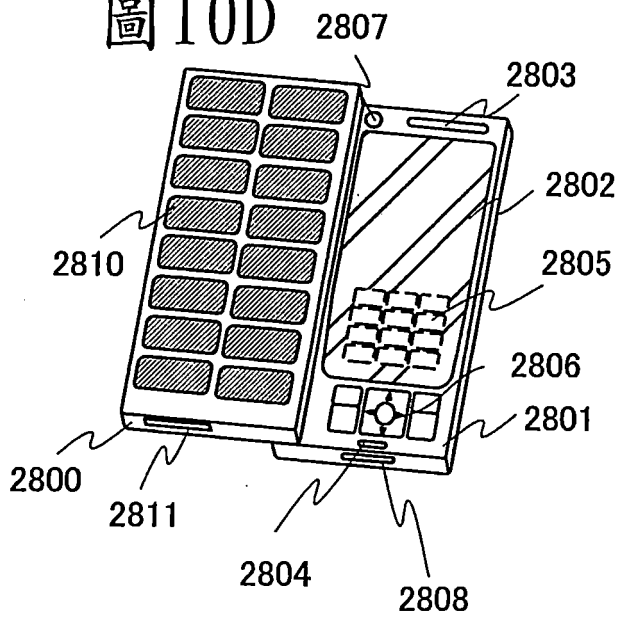


圖 10E

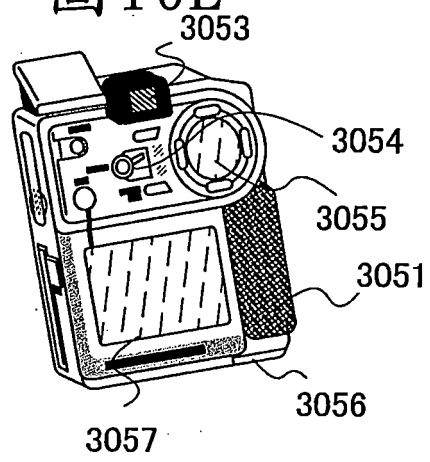


圖 10F

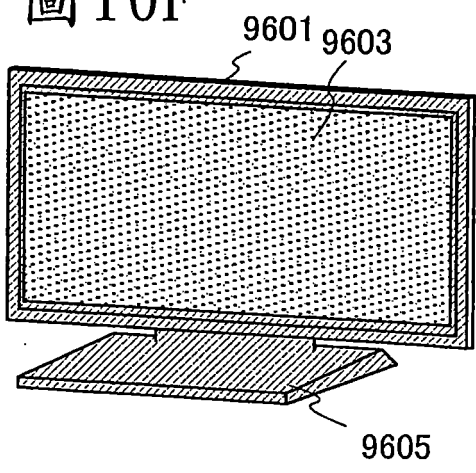


圖 11A1

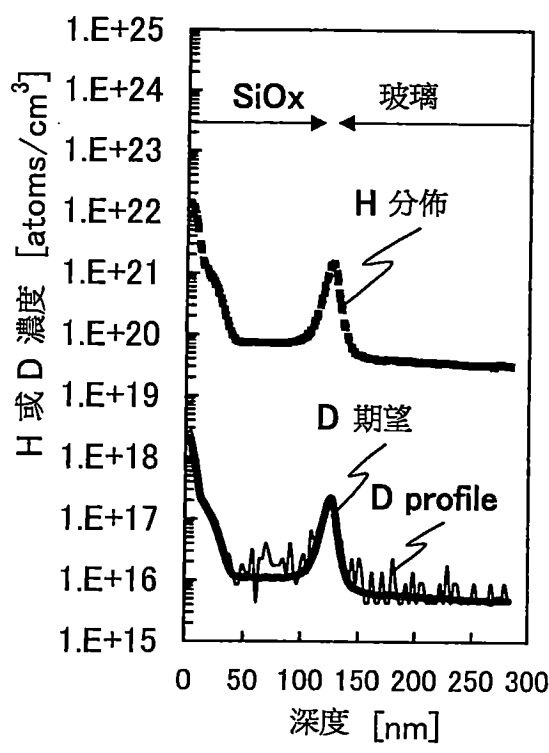


圖 11A2

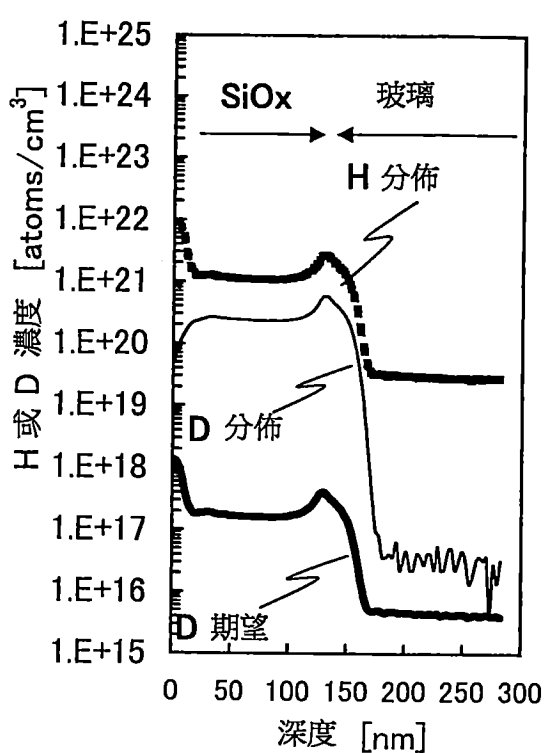


圖 11B1

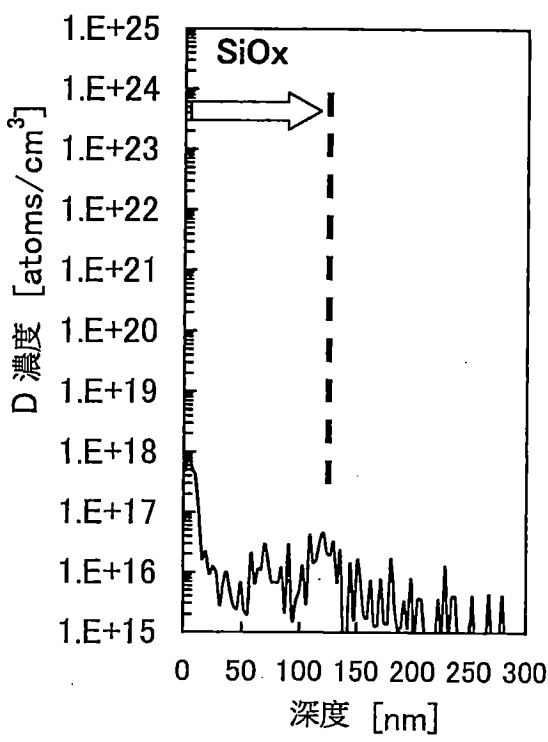


圖 11B2

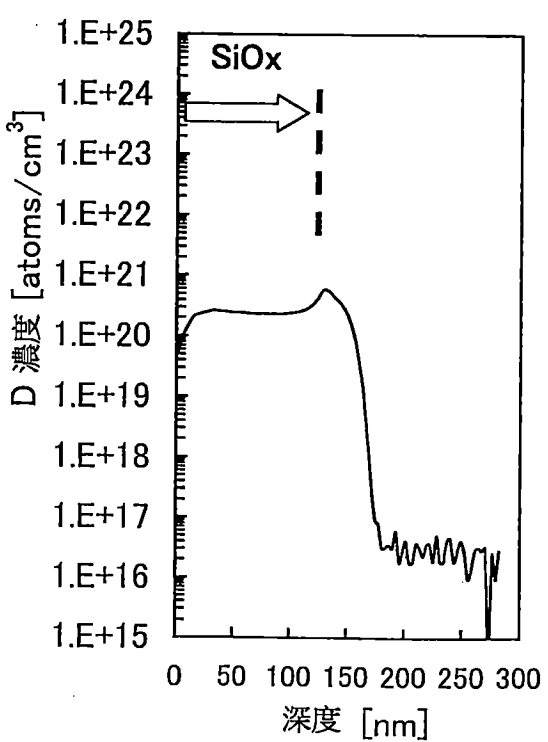


圖 12A1

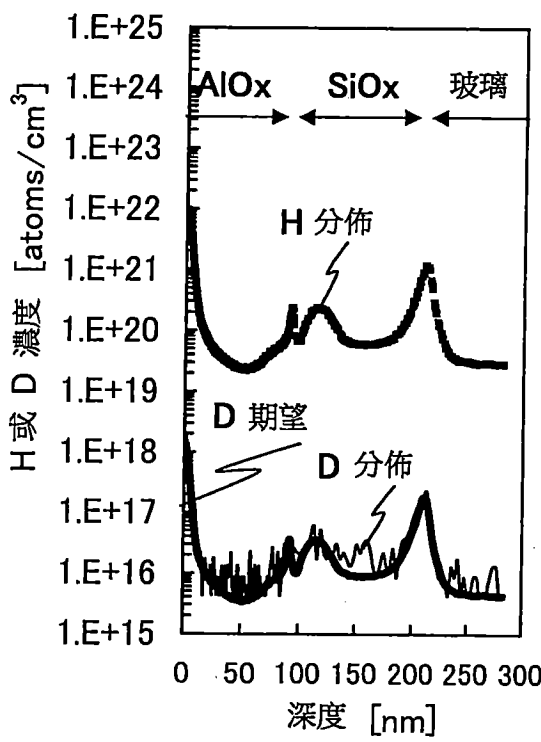


圖 12A2

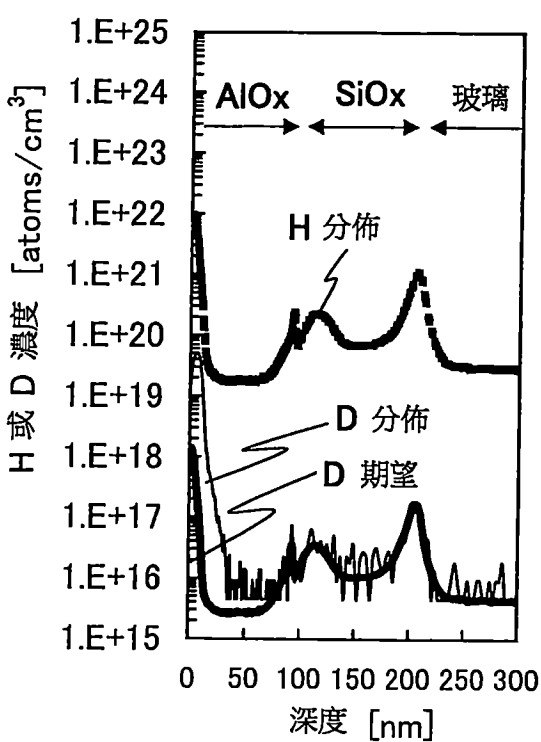


圖 12B1

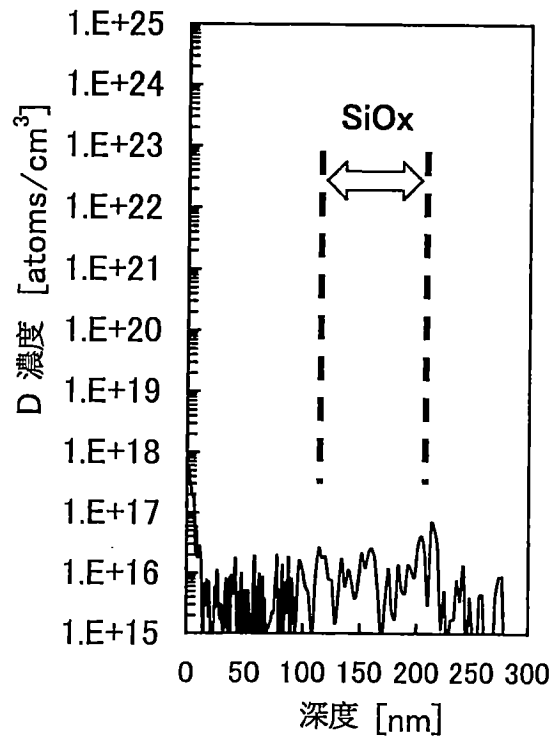


圖 12B2

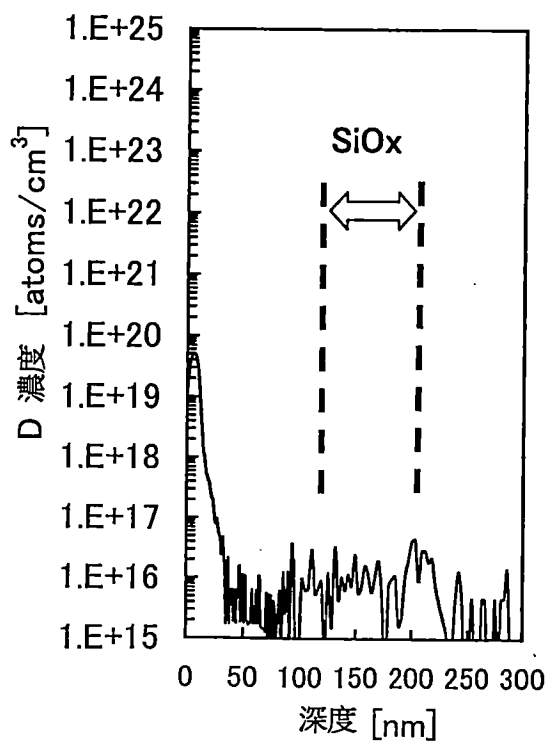


圖 13A

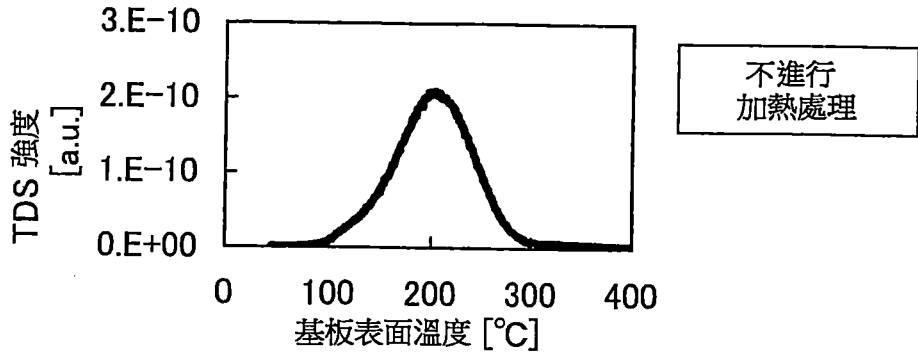


圖 13B

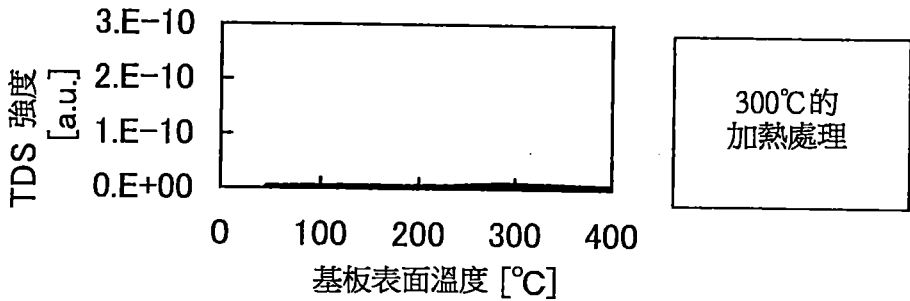


圖 13C

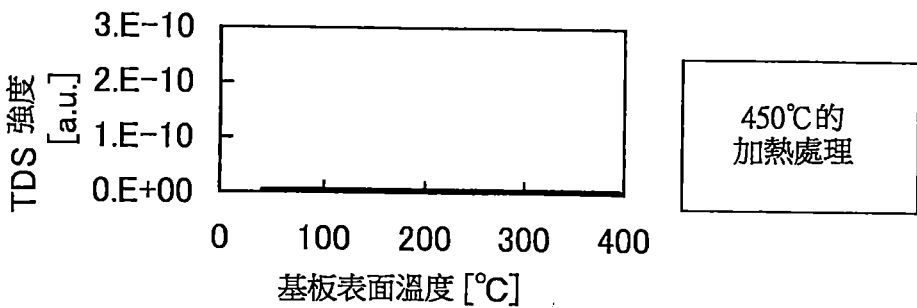


圖 13D

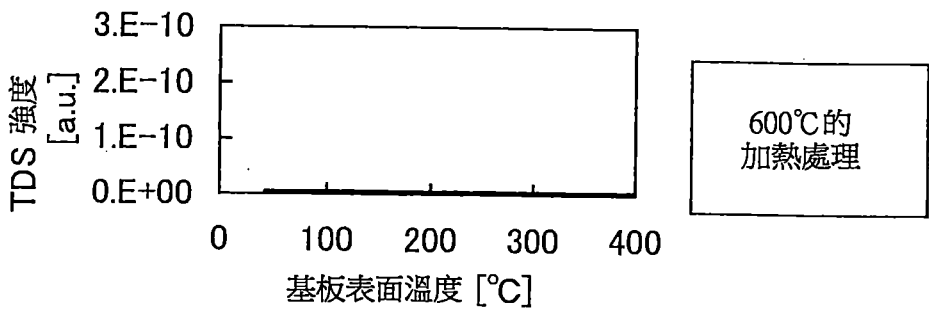


圖 14A

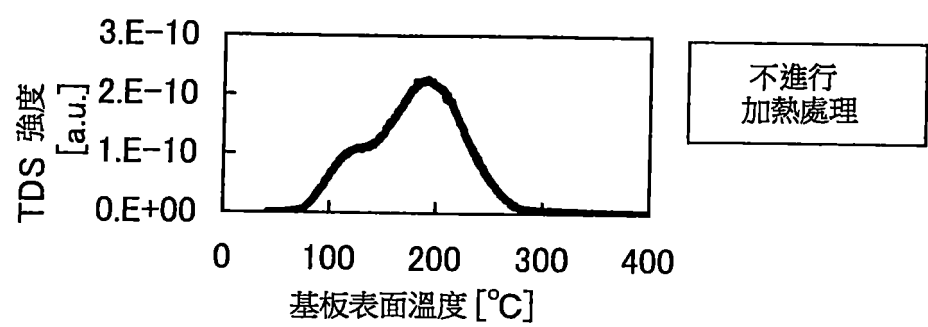


圖 14B

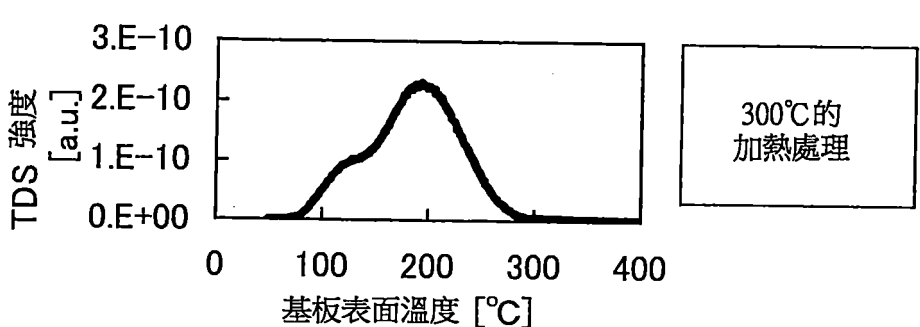


圖 14C

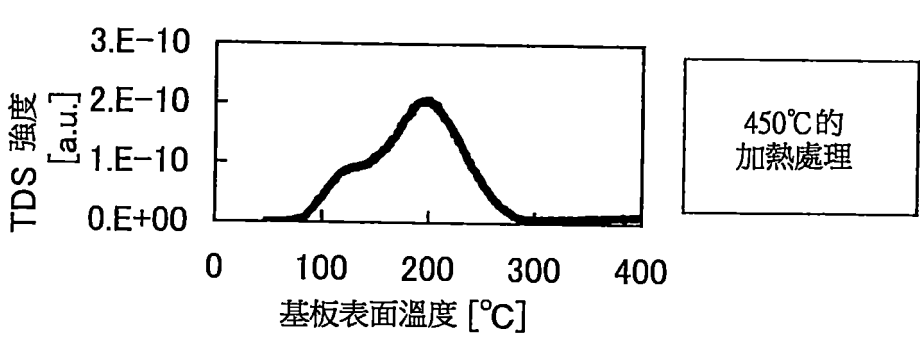


圖 14D

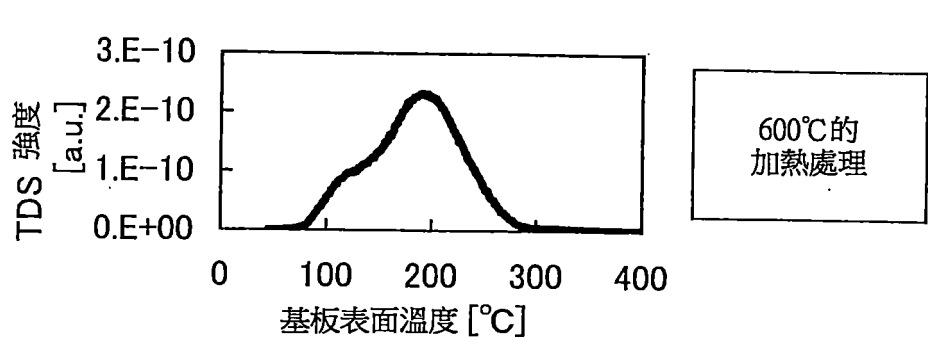


圖 15

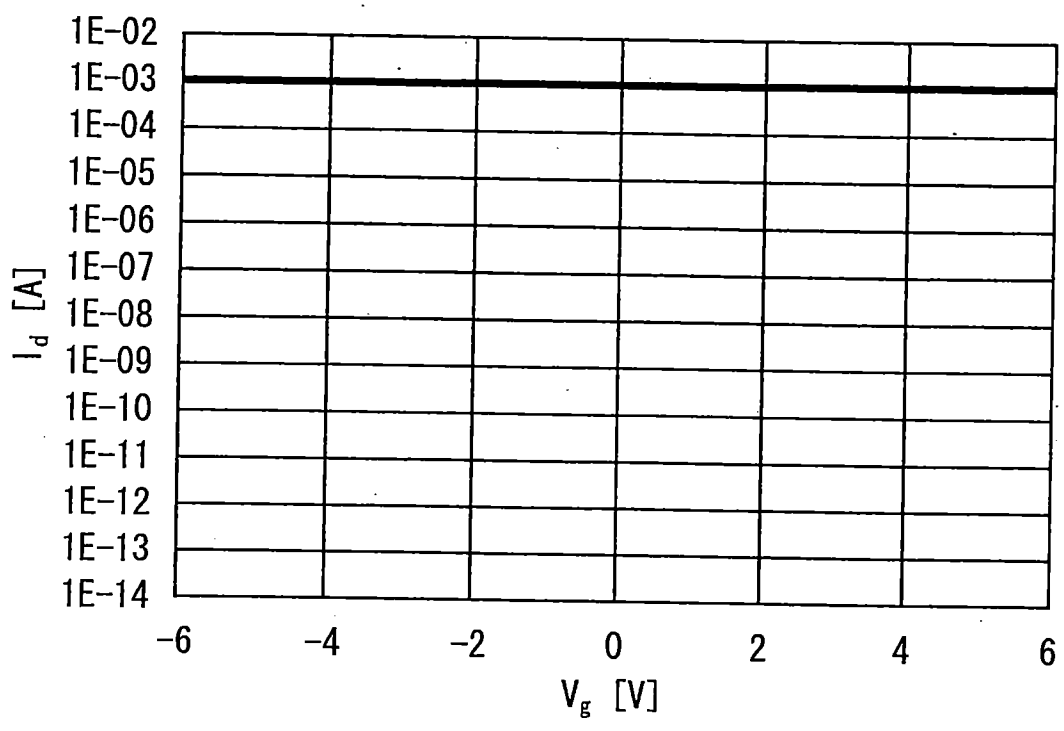
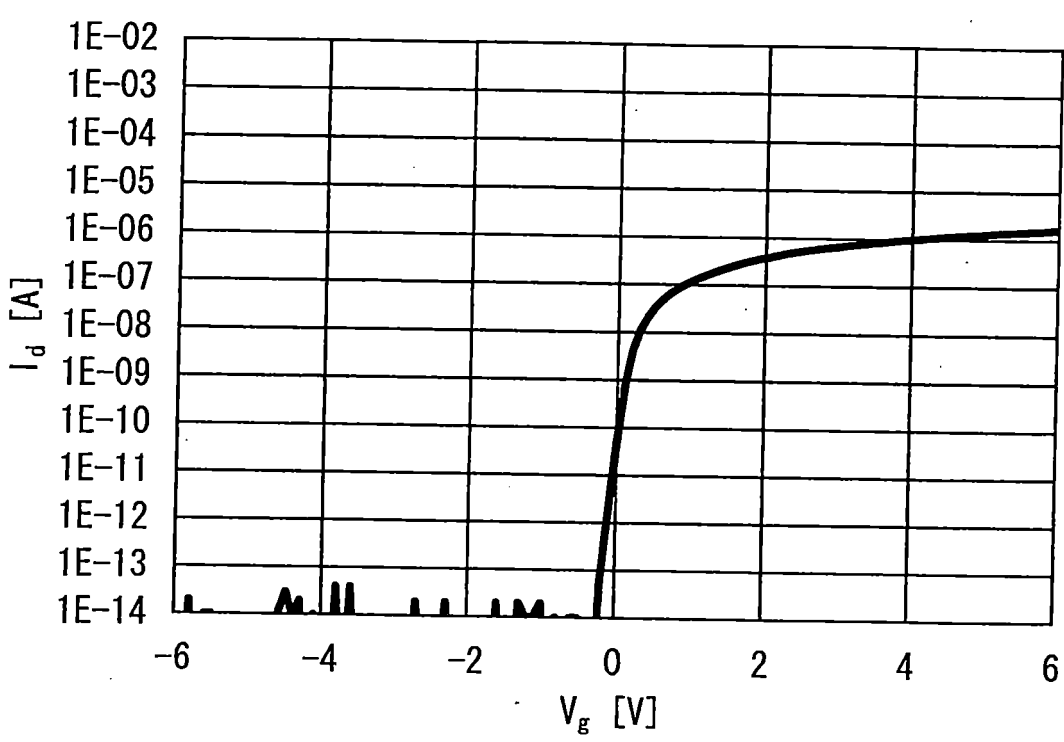


圖 16



【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

100：基板

102：基底絕緣膜

106：氧化半導體層

106a：第一區域

106b：第二區域

106c：第二區域

108a：源極電極層

108b：汲極電極層

110：閘極絕緣膜

112：閘極電極層

114：絕緣膜

116：層間絕緣膜

150：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：
無

申請專利範圍

1. 一種半導體裝置的製造方法，包括如下步驟：
形成氧化物半導體層；
對該氧化物半導體層進行第一熱處理；
在該氧化物半導體層上形成源極電極層與汲極電極層；
在該氧化物半導體層上形成閘極絕緣膜；
在該閘極絕緣膜上形成閘極電極層；
在該閘極電極層及該閘極絕緣膜上形成氧化鋁膜；
在形成該氧化鋁膜之後進行第二熱處理；
其中，在該第一熱處理中，使用含有氧的氣體代替惰性氣體。
2. 一種半導體裝置的製造方法，包括如下步驟：
形成氧化物半導體層；
對該氧化物半導體層進行第一熱處理；
在該氧化物半導體層上形成源極電極層與汲極電極層；
在該氧化物半導體層上形成閘極絕緣膜；
在該閘極絕緣膜上形成閘極電極層；
在該閘極電極層及該閘極絕緣膜上形成氧化鋁膜；
在形成該氧化鋁膜之後進行第二熱處理；
其中，該氧化鋁膜包含厚度大於 50nm 且為小於或等於 500nm 的區域，並且
其中，在該第一熱處理中，使用含有氧的氣體代替惰

性氣體。

3. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，

其中，該氧化鋁膜包含接觸該閘極絕緣膜的區域及接觸該閘極電極層的區域。

4. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，還包括該氧化鋁膜上的層間絕緣膜。

5. 根據申請專利範圍第 4 項之半導體裝置的製造方法，

其中，該層間絕緣膜包含氧氮化矽。

6. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，還包括對該氧化物半導體層添加雜質元素的步驟。

7. 根據申請專利範圍第 6 項之半導體裝置的製造方法，

其中，在形成該閘極電極層之後利用離子摻雜法或離子植入法對該氧化物半導體層添加該雜質元素。

8. 根據申請專利範圍第 1 或 2 項之半導體裝置的製造方法，

其中，該閘極絕緣膜包括氧過剩區域。

9. 根據申請專利範圍第 1 項之半導體裝置的製造方法，

其中，由在該氧化物半導體層上彼此相鄰的該源極電極層與該汲極電極層之間的距離決定的通道長度為小於或

等於 $2\mu\text{m}$ 。