

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-67775

(P2006-67775A)

(43) 公開日 平成18年3月9日(2006.3.9)

(51) Int.Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155

C

テーマコード (参考)

5H730

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願2005-115249 (P2005-115249)
 (22) 出願日 平成17年4月13日 (2005.4.13)
 (31) 優先権主張番号 特願2004-216724 (P2004-216724)
 (32) 優先日 平成16年7月26日 (2004.7.26)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 398030492
 加賀コンポーネント株式会社
 東京都文京区本郷2-2-9 センチュリー
 タワー北棟5F
 (72) 発明者 内尾 誠一郎
 東京都文京区本郷2-2-9 センチュリー
 タワー北棟5F
 加賀コンポーネン
 ト株式会社内
 Fターム(参考) 5H730 AA15 AS19 BB13 DD02 FV05
 XX15 ZZ11

(54) 【発明の名称】 DC/DCコンバータ

(57) 【要約】

【課題】

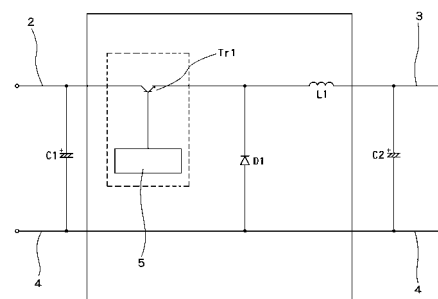
一般的に、これらのDC/DCコンバータは電源として用いられており、交流電源から変換された直流電源を入力するために用いられているものであり、夫々の機器の小型化から一層の簡素化と小型化が求められている。

【解決手段】

入力端子2に接続したトランジスタTr1と、トランジスタTr1に接続したインダクタンスL1と、インダクタンスL1に接続した出力端子3と、トランジスタTr1に接続した制御回路6と、トランジスタTr1とインダクタンスL1との間に接続したダイオードD1と、ダイオードD1に接続したグランド端子4とを備え、入力端子2とトランジスタTr1との間とグランド端子4とダイオードD1との間に第1のコンデンサC1を接続し、インダクタンスL1と出力端子との間とダイオードD1とグランド端子4との間に第2のコンデンサC2を接続した。

【選択図】

図1



【特許請求の範囲】

【請求項 1】

コンバータ本体の一側面から入力端子と出力端子とグラウンド端子とを突出させた三端子型の DC/DC コンバータであって、前記入力端子にコレクタ端子を接続したトランジスタと、該トランジスタのエミッタ端子に接続したインダクタンスと、該インダクタンスに接続した出力端子と、前記トランジスタのベース端子に接続した制御回路と、前記トランジスタのエミッタ端子とインダクタンスとの間の接続点にカソード端子を接続したダイオードと、該ダイオードのアノード端子に接続したグラウンド端子とを備え、前記入力端子とトランジスタのコレクタ端子との間とグラウンド端子とダイオードのアノード端子との間に夫々接続点を設けて第 1 のコンデンサを接続し、前記インダクタンスと出力端子との間とダイオードのアノード端子とグラウンド端子との間に夫々接続点を設けて第 2 のコンデンサを接続したことを特徴とする DC/DC コンバータ。

10

【請求項 2】

コンバータ本体の一側面から入力端子と出力端子とグラウンド端子と出力電圧可変端子とを突出させた四端子型の DC/DC コンバータであって、前記入力端子にコレクタ端子を接続したトランジスタと、該トランジスタのエミッタ端子に接続したインダクタンスと、該インダクタンスに接続した出力端子と、前記トランジスタのベース端子に接続した制御回路と、前記トランジスタのエミッタ端子とインダクタンスとの間の接続点にカソード端子を接続したダイオードと、該ダイオードのアノード端子に接続したグラウンド端子とを備え、前記入力端子とトランジスタのコレクタ端子との間とグラウンド端子とダイオードのアノード端子との間に夫々接続点を設けて第 1 のコンデンサを接続し、前記インダクタンスと出力端子との間とダイオードのアノード端子とグラウンド端子との間に夫々接続点を設けて第 2 のコンデンサを接続すると共に、前記制御回路と出力電圧可変端子を接続し、該出力電圧可変端子と出力端子との間に第 1 の任意抵抗を接続し、前記出力電圧可変端子とグラウンド端子との間に第 2 の任意抵抗を接続したことを特徴とする DC/DC コンバータ。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は DC/DC コンバータに関するものであり、更に詳細には、直流入力電圧を所定の直流出力電圧に変換すると共に、負荷側に何らかの原因により発生する過電流から保護をするための三端子型又は四端子形の DC/DC コンバータに関するものである。

30

【背景技術】

【0002】

一般的に、これらの DC/DC コンバータはパーソナルコンピュータ、ゲーム機器、携帯機器等の電源として用いられており、商業用電源である交流電源から変換された直流電流を入力するために用いられているものであり、夫々の機器の小型化から一層の簡素化と小型化が求められているものである。

【0003】

従来、例えば、誤差増幅回路 15 の出力端子とグラウンド GND との間にショート用トランジスタ 31 を接続し、ショート用トランジスタ 31 を初期誤動作防止回路 12 から L レベルの解除信号 SG3 が出力されるまで、即ち、三角波発振回路 13 が発振動作を開始されるまでオン状態にして誤差増幅回路 15 の誤差出力信号 SG6 が 0 ボルトに保持し、PWM 比較回路 17 は、正常に発振動作を開始した三角波発振回路 13 の三角波信号 SG3 と、誤差増幅回路 15 が正常な状態で充電電圧 V_{sof} と出力電圧 V_{out} を比較しその差電圧を増幅して得た誤差出力信号 SG6 とに基づいてデューティ制御信号 SG7 を生成するもの（特許文献 1 参照）や、前記半導体スイッチング素子の出力端子と前記抵抗との接続点においてアノード端子を接続した第 1 のダイオード 17 と、前記第 1 のダイオードのカソード端子にベース端子を接続されエミッタ端子は前記半導体スイッチング素子のオン・オフ駆動用回路部のグラウンドに接続された NPN 型トランジスタ 18 と、前記 NPN 型トランジスタのコレクタ端子にベース端子を接続されコレクタ端子は前記 NPN 型トラ

40

50

ンジスタのベース端子に接続されたPNP型トランジスタ19と、前記半導体スイッチング素子のオン・オフ用入力端子にアノード端子を接続されカソード端子は前記NPN型トランジスタのコレクタ端子に接続された第2のダイオード20と、前記PNP型トランジスタのエミッタ端子に正極側を接続された第2の直流電源22とを備えたもの（特許文献2参照）等が開示されている。

【特許文献1】特開平11-7536号公報

【特許文献2】特開平10-271818号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

10

然し乍ら、従来開示されているものは構成が複雑で、多数の制御回路やパーツを必要としており、その製造に多大の手間暇がかかり、高価なものと成っていた。

【課題を解決するための手段】

【0005】

前述の課題に鑑み、鋭意研鑽の結果、本発明のDC/DCコンバータは、コンバータ本体の一側面から入力端子と出力端子とグラウンド端子とを突出させた三端子型のDC/DCコンバータであって、入力端子に接続したトランジスタと、トランジスタに接続したインダクタンスと、インダクタンスに接続した出力端子と、トランジスタに接続した制御回路と、トランジスタとインダクタンスとの間の接続点に接続したダイオードと、ダイオードに接続したグラウンド端子とを備え、入力端子とトランジスタとの間とグラウンド端子とダイオードとの間に夫々接続点を設けて第1のコンデンサを接続し、インダクタンスと出力端子との間とダイオードとグラウンド端子との間に夫々接続点を設けて第2のコンデンサを接続したものであり、又は、コンバータ本体の一側面から入力端子と出力端子とグラウンド端子と出力電圧可変端子とを突出させた四端子型のDC/DCコンバータであって、入力端子に接続したトランジスタと、トランジスタに接続したインダクタンスと、インダクタンスに接続した出力端子と、トランジスタに接続した制御回路と、トランジスタとインダクタンスとの間の接続点に接続したダイオードと、ダイオードに接続したグラウンド端子とを備え、入力端子とトランジスタとの間とグラウンド端子とダイオードとの間に夫々接続点を設けて第1のコンデンサを接続し、インダクタンスと出力端子との間とダイオードとグラウンド端子との間に夫々接続点を設けて第2のコンデンサを接続すると共に、制御回路と出力電圧可変端子を接続し、出力電圧可変端子と出力端子との間に第1の任意抵抗を接続し、出力電圧可変端子とグラウンド端子との間に第2の任意抵抗を接続したものである。

20

30

【発明の効果】

【0006】

本発明の三端子型のDC/DCコンバータは、入力端子とトランジスタのコレクタ端子との間とグラウンド端子とダイオードのアノード端子との間に夫々接続点を設けて第1のコンデンサを接続し、インダクタンスと出力端子との間とダイオードのアノード端子とグラウンド端子との間に夫々接続点を設けて第2のコンデンサを接続し、更に、四端子型のDC/DCコンバータは、入力端子とトランジスタのコレクタ端子との間とグラウンド端子とダイオードのアノード端子との間に夫々接続点を設けて第1のコンデンサを接続し、インダクタンスと出力端子との間とダイオードのアノード端子とグラウンド端子との間に夫々接続点を設けて第2のコンデンサを接続すると共に、制御回路に出力電圧可変端子を接続し、出力電圧可変端子と出力端子との間に第1の任意抵抗をグラウンド端子との間に第2の任意抵抗を接続したたことにより、構成を簡素化できパーツの組み込みが少ないため、廉価で提供できるものであり、画期的で実用性の高い発明である。

40

【発明を実施するための最良の形態】

【0007】

本発明はDC/DCコンバータに関するものであり、更に詳細には、直流入力電圧を所定の直流出力電圧に変換すると共に、負荷側に何らかの原因により発生する過電流から保護をする三端子型又は四端子型のDC/DCコンバータに関するものであり、請求項1に

50

記載の DC / DC コンバータは、コンバータ本体 1 の一側面から入力端子 2 と出力端子 3 とグラウンド端子 4 とを突出させた三端子型の DC / DC コンバータであって、前記入力端子 2 にコレクタ端子を接続したトランジスタ $T_r 1$ と、該トランジスタ $T_r 1$ のエミッタ端子に接続したインダクタンス $L 1$ と、該インダクタンス $L 1$ に接続した出力端子 3 と、前記トランジスタ $T_r 1$ のベース端子に接続した制御回路 6 と、前記トランジスタ $T_r 1$ のエミッタ端子とインダクタンス $L 1$ との間の接続点にカソード端子を接続したダイオード $D 1$ と、該ダイオード $D 1$ のアノード端子に接続したグラウンド端子 4 とを備え、前記入力端子 2 とトランジスタ $T_r 1$ のコレクタ端子との間とグラウンド端子 4 とダイオード $D 1$ のアノード端子との間に夫々接続点を設けて第 1 のコンデンサ $C 1$ を接続し、前記インダクタンス $L 1$ と出力端子との間とダイオード $D 1$ のアノード端子とグラウンド端子 4 との間に夫々接続点を設けて第 2 のコンデンサ $C 2$ を接続したものである。

10

【0008】

更に、請求項 2 に記載の DC / DC コンバータは、コンバータ本体 1 の一側面から入力端子 2 と出力端子 3 とグラウンド端子 4 と出力電圧可変端子 5 とを突出させた四端子型の DC / DC コンバータであって、前記入力端子 2 にコレクタ端子を接続したトランジスタ $T_r 1$ と、該トランジスタ $T_r 1$ のエミッタ端子に接続したインダクタンス $L 1$ と、該インダクタンス $L 1$ に接続した出力端子 3 と、前記トランジスタ $T_r 1$ のベース端子に接続した制御回路 6 と、前記トランジスタ $T_r 1$ のエミッタ端子とインダクタンス $L 1$ との間の接続点にカソード端子を接続したダイオード $D 1$ と、該ダイオード $D 1$ のアノード端子に接続したグラウンド端子 4 とを備え、前記入力端子 2 とトランジスタ $T_r 1$ のコレクタ端子との間とグラウンド端子 4 とダイオード $D 1$ のアノード端子との間に夫々接続点を設けて第 1 のコンデンサ $C 1$ を接続し、前記インダクタンス $L 1$ と出力端子との間とダイオード $D 1$ のアノード端子とグラウンド端子 4 との間に夫々接続点を設けて第 2 のコンデンサ $C 2$ を接続すると共に、前記制御回路 6 と出力電圧可変端子 5 を接続し、該出力電圧可変端子 5 と出力端子 3 との間に第 1 の任意抵抗 $V R 1$ を接続し、前記出力電圧可変端子 5 とグラウンド端子 4 との間に第 2 の任意抵抗 $V R 2$ を接続したものである。

20

【実施例】

【0009】

以下、本発明の DC / DC コンバータの実施例の図面を用いて詳細に説明すると、図 1 は本発明の DC / DC コンバータの実施例の三端子型の DC / DC コンバータの回路図であり、図 2 は本発明の DC / DC コンバータの実施例の三端子型の DC / DC コンバータの正面図であり、図 3 は本発明の DC / DC コンバータの次実施例の四端子型の DC / DC コンバータの回路図であり、図 4 は DC / DC コンバータの次実施例の四端子型の DC / DC コンバータの正面図であり、図 5 は本発明の DC / DC コンバータの内部を説明するための断面説明図であり、図 6 は本発明の DC / DC コンバータの実装状態を説明するための側面図であり、図 7 は本発明の DC / DC コンバータの他の実装状態を説明するための側面図であり、図 8 は本発明の DC / DC コンバータの次実施例の四端子型の DC / DC コンバータの任意抵抗の出力電圧と抵抗値を表したグラフである。

30

【0010】

即ち、本発明の実施例の三端子型の DC / DC コンバータは、図 2 に図示する如く、コンバータ本体 1 は絶縁部材で形成された略立方体状のもので、一側面には機器と電氣的に接続させるための入力端子 2 と出力端子 3 とグラウンド端子 4 とを突出させているものである。

40

【0011】

そして、図 1 に図示する実施例の回路図の如く、トランジスタ $T_r 1$ はコレクタ端子を入力端子に接続し、エミッタ端子は後述するダイオード $D 1$ のカソード端子との接続点を介装してインダクタンス $L 1$ と接続し、ベース端子には後述する制御回路 6 と接続しているものである。

【0012】

次に、制御回路 6 はトランジスタ $T_r 1$ のベース端子に接続させているものである。

50

【0013】

次いで、インダクタンス L_1 は一方をトランジスタ T_{r1} のエミッタ端子と後述するダイオード D_1 のカソード端子との接続点を介装して接続すると共に、インダクタンス L_1 の他方は出力端子と後述する第2のコンデンサ C_2 を接続するための接続点を介装して接続しているものである。

【0014】

更に、ダイオード D_1 はカソード端子をトランジスタ T_{r1} のエミッタ端子とインダクタンス L_1 との間の接続点に接続すると共に、ダイオード D_1 のアノード端子はグランド端子4に接続しているものである。

【0015】

そして、第1のコンデンサ C_1 は入力端子2とトランジスタ T_{r1} のコレクタ端子との間に接続点を設けると共に、グランド端子4とダイオード D_1 のアノード端子との間に接続点を設け、夫々の接続点との間に配設したものである。

【0016】

次いで、第2のコンデンサ C_2 はインダクタンス L_1 と出力端子3との間に接続点を設けると共に、ダイオード D_1 のアノード端子とグランド端子4との間に接続点を設け、夫々の接続点との間に配設したものである。

【0017】

更には、本発明の三端子型のDC/DCコンバータの実装状態は図5に図示する如く、コンバータ本体1の一側面に入力端子2と出力端子3とグランド端子4とを突出させ、略中央に上下に仕切るように絶縁体7を内装し、絶縁体7の上方に回路を形成した半導体チップ8を取り付けると共に、絶縁体7の下方に誘電体であるインダクタンス L_1 を取り付けたものである。

【0018】

そして、本発明の次実施例の四端子型のDC/DCコンバータは、図3及び図4に図示する如く、前述の三端子型のDC/DCコンバータに出力電圧可変端子5を付設したもので、出力電圧可変端子5は制御回路6と接続をしておき、コンバータ本体1の一側面に入力端子2と出力端子3とグランド端子4と並設して突設しているものであり、加えて、前記出力電圧可変端子5と出力端子3との間に電圧を上げるための第1の任意抵抗 V_{R1} を接続し、前記出力電圧可変端子5とグランド端子4との間に電圧を下げるための第2の任意抵抗 V_{R2} を接続したものである。

【0019】

更には、第1の任意抵抗 V_{R1} と第2の任意抵抗 V_{R2} とは、例えば、図8に図示するグラフのように使用する出力電圧によって任意に設定して接続するものであり、他の構造は実施例の三端子型のDC/DCコンバータと同様であるので省略するものである。

【0020】

更に、本発明のDC/DCコンバータを基板Aの上に実装するには、図6に図示する如く、基板Aに設けた孔に三端子2、3、4又は四端子2、3、4、5の先端を挿通させて半田で取り付けを行うディスクリートタイプでも、或いは、基板Aに三端子2、3、4又は四端子2、3、4、5の先端辺を半田のリフローを利用して取り付けを行う表面実装タイプで可能なものである。

【産業上の利用可能性】

【0021】

本発明の三端子型又は四端子型のDC/DCコンバータは、携帯機器等に用いるもので、5～40Vの直流入力電圧を1.5～30Vの直流出力電圧にコンバートするものであり、保護回路として過電流保護、過熱保護に最適のものである。

【図面の簡単な説明】

【0022】

【図1】図1は本発明のDC/DCコンバータの実施例の三端子型のDC/DCコンバータの回路図である。

10

20

30

40

50

【図 2】図 2 は本発明の D C / D C コンバータの実施例の三端子型の D C / D C コンバータの正面図である。

【図 3】図 3 は本発明の D C / D C コンバータの次実施例の四端子型の D C / D C コンバータの回路図である。

【図 4】図 4 は D C / D C コンバータの次実施例の四端子型の D C / D C コンバータの正面図である。

【図 5】図 5 は本発明の D C / D C コンバータの内部を説明するための断面説明図である。

【図 6】図 6 は本発明の D C / D C コンバータの実装状態を説明するための側面図である。

【図 7】図 7 は本発明の D C / D C コンバータの他の実装状態を説明するための側面図である。

【図 8】図 8 は本発明の D C / D C コンバータの次実施例の四端子型の D C / D C コンバータの任意抵抗の出力電圧と抵抗値を表したグラフである。

【符号の説明】

【 0 0 2 3 】

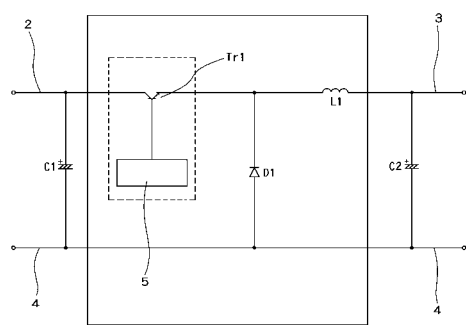
- | | |
|-------|------------|
| 1 | コンバータ本体 |
| 2 | 入力端子 |
| 3 | 出力端子 |
| 4 | グランド端子 |
| 5 | 出力電圧可変端子 |
| 6 | 制御回路 |
| 7 | 絶縁体 |
| 8 | 半導体チップ |
| T r 1 | トランジスタ |
| L 1 | インダクタンス |
| D 1 | ダイオード |
| C 1 | 第 1 のコンデンサ |
| C 2 | 第 2 のコンデンサ |
| V R 1 | 第 1 の任意抵抗 |
| V R 2 | 第 2 の任意抵抗 |
| A | 基板 |

10

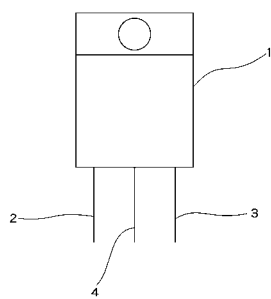
20

30

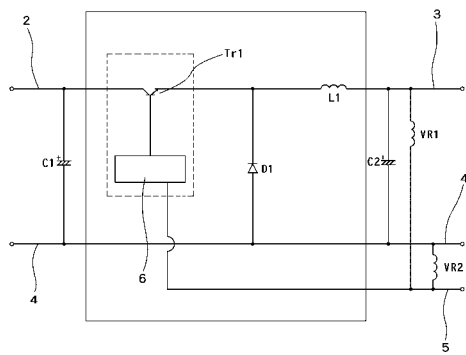
【図 1】



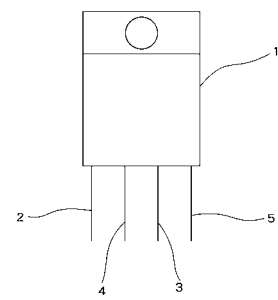
【図 2】



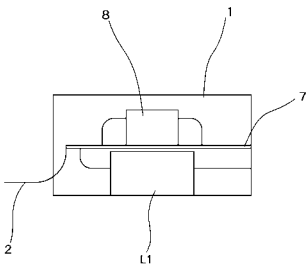
【図 3】



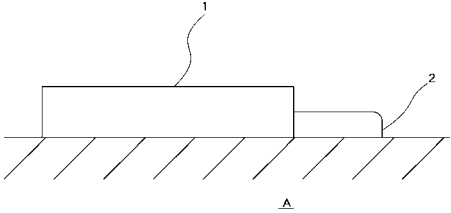
【図 4】



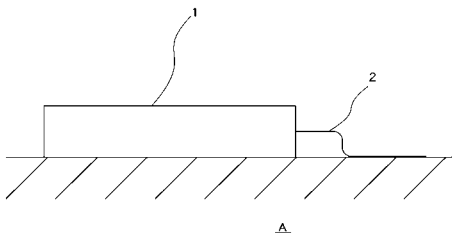
【図 5】



【図 6】



【図 7】



【図 8】

