(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年5月19日(19.05.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/102444 A1

(51) 国際特許分類:
H05K 1/14 (2006.01)　*H05K 3/46* (2006.01)

(21) 国際出願番号：　PCT/JP2021/040195

(22) 国際出願日：　2021年11月1日(01.11.2021)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

(30) 優先権データ：
特願 2020-187049　2020年11月10日(10.11.2020) JP

(71) 出願人：株式会社村田製作所 **(MURATA MANUFACTURING CO., LTD.)** [JP/JP]；〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者：小松 了 **(KOMATSU Toru)**；〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP). 野村 忠志 **(NOMURA Tadashi)**；〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人：特許業務法人 楓国際特許事務所 **(KAEDE PATENT ATTORNEYS' OFFICE)**；〒5400011 大阪府大阪市中央区農人橋１丁目４番３４号 Osaka (JP).

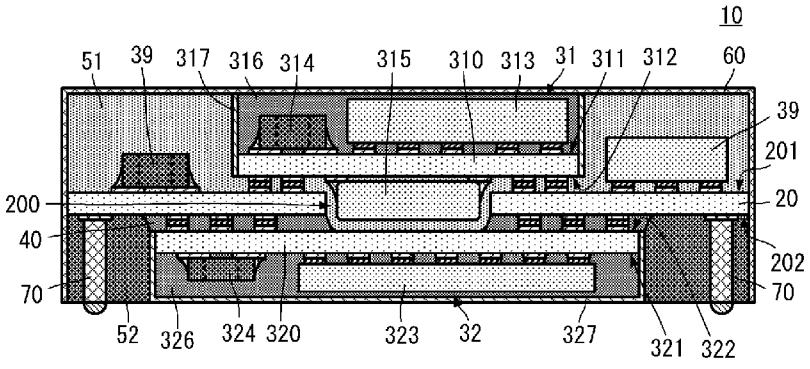
(81) 指定国(表示のない限り、全ての種類の国内保護が可能)：AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: ELECTRONIC COMPONENT MODULE, AND METHOD FOR MANUFACTURING ELECTRONIC COMPONENT MODULE

(54) 発明の名称： 電子部品モジュール、および、電子部品モジュールの製造方法

[図1]



(57) Abstract: An electronic component module (10) comprises: a substrate (20); a sub-module (31) mounted on a main surface (201) of the substrate (20); and a terminal conductor (70) formed on a main surface (202) of the substrate (20). The sub-module (31) comprises a substrate (310), an electronic component (313), an electronic component (314), and an electronic component (315). The substrate (310) has a main surface (311) and a main surface (312). The electronic component (313) and the electronic component (314) are mounted on the main surface (311). The electronic component (315) is mounted on the main surface (312). The substrate (20) has a through-hole (200) that penetrates between the main surface (201) and the main surface (202). The sub-module (31) is mounted such that the electronic component (315) is housed in the through-hole (200).

WO 2022/102444 A1

[続葉有]

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

(57) 要約：電子部品モジュール（１０）は、基板（２０）と、基板（２０）の主面（２０１）に実装されるサブモジュール（３１）と、基板（２０）の主面（２０２）に形成された端子導体（７０）と、を備える。サブモジュール（３１）は、基板（３１０）、電子部品（３１３）、電子部品（３１４）、および、電子部品（３１５）を備える。基板（３１０）は、主面（３１１）および主面（３１２）を有する。電子部品（３１３）、電子部品（３１４）は、主面（３１１）に実装される。電子部品（３１５）は、主面（３１２）に実装される。基板（２０）は、主面（２０１）と主面（２０２）との間を貫通する貫通穴（２００）を有する。サブモジュール（３１）は、電子部品（３１５）が貫通穴（２００）に収容されるように実装される。

明　細　書

発明の名称 ：

電子部品モジュール、および、電子部品モジュールの製造方法

技術分野

[0001] 本発明は、基板に複数の電子部品を実装した電子部品モジュールに関する。

背景技術

[0002] 特許文献１には、モジュール基板が記載されている。特許文献１に記載のモジュール基板は、コア基板、複数の電子部品、および、小片基板を備える。小片基板には、電子部品が実装されている。

[0003] 複数の電子部品、および、小片基板は、コア基板に実装されている。コア基板には、キャビティが形成されている。小片基板に実装される電子部品は、キャビティに収容される。

先行技術文献

特許文献

[0004] 特許文献1：特許第５４５４６８１号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、特許文献１のような従来の構成では、更なる高密度実装化が難しかった。

[0006] したがって、この発明は、高密度実装化が可能な電子部品モジュールを提供することにある。

課題を解決するための手段

[0007] この発明の電子部品モジュールは、メイン基板と、メイン基板の表面に実装される表面側サブモジュールと、メイン基板の裏面に形成された外部接続用の端子導体と、を備える。表面側サブモジュールは、第１サブ基板、第１

サブ電子部品、および、第２サブ電子部品を備える。第１サブ基板は、第１サブ主面と、第１サブ主面に平行な第２サブ主面とを有する。第１サブ電子部品は、第１サブ主面に実装される。第２サブ電子部品は、第２サブ主面に実装される。メイン基板は、表面と裏面との間を貫通する貫通穴を有する。表面側サブモジュールは、第２サブ電子部品が貫通穴に収容されるように実装される。

[0008] この構成では、電子部品が両面実装されたサブモジュールが、メイン基板に実装される。この際、サブモジュールの裏面側の電子部品は、メイン基板の貫通穴に収容される。これにより、モジュールの厚み（高さ）が大きくなることを抑制しながら、より多くの電子部品が実装されたモジュールが形成される。

発明の効果

[0009] この発明によれば、高密度実装化された電子部品モジュールを実現できる。

図面の簡単な説明

[0010] [図1]図１は、第１の実施形態に係る電子部品モジュールの構成を示す側面断面図である。

[図2]図２は、第１の実施形態に係る電子部品モジュールを表面側から視た平面図である。

[図3]図３は、第１の実施形態に係る電子部品モジュールを裏面側から視た平面図である。

[図4]図４（Ａ）、図４（Ｂ）は、第１の実施形態に係る電子部品モジュールにおけるサブモジュールの構成を示す側面断面図である。

[図5]図５は、第１の実施形態に係る電子部品モジュールの製造方法を示すフローチャートである。

[図6]図６（Ａ）、図６（Ｂ）、および、図６（Ｃ）は、第１の実施形態に係る電子部品モジュールの各製造過程の状態を示す側面断面図である。

[図7]図７（Ａ）、図７（Ｂ）、および、図７（Ｃ）は、第１の実施形態に係

る電子部品モジュールの各製造過程の状態を示す側面断面図である。

[図8]図８は、第２の実施形態に係る電子部品モジュールの構成を示す側面断面図である。

[図9]図９は、第３の実施形態に係る電子部品モジュールの構成を示す側面断面図である。

[図10]図１０は、第４の実施形態に係る電子部品モジュールの構成を示す側面断面図である。

発明を実施するための形態

[0011] ［第１の実施形態］

本発明の第１の実施形態に係る電子部品モジュールについて、図を参照して説明する。図１は、第１の実施形態に係る電子部品モジュールの構成を示す側面断面図である。図２は、第１の実施形態に係る電子部品モジュールを表面側から視た平面図である。なお、図２は、封止樹脂、シールド膜の天面部分を無くした状態での平面図である。図３は、第１の実施形態に係る電子部品モジュールを裏面側から視た平面図である。なお、図３は、封止樹脂を無くした状態での平面図である。図４（Ａ）、図４（Ｂ）は、第１の実施形態に係る電子部品モジュールにおけるサブモジュールの構成を示す側面断面図である。図１、図４（Ａ）、図４（Ｂ）は、図２、図３に示すＡ断面図である。なお、図１、図２、図３、図４（Ａ）、図４（Ｂ）では、構成を分かり易くするため、適宜、寸法を強調して記載している。このような図示は、第１の実施形態に限らず、他の実施形態でも行っている。

[0012] 電子部品モジュール１０は、例えば、高周波の通信信号のフロントエンドモジュール等、高周波信号を処理するモジュールとして用いられる。

[0013] 図１、図２、図３に示すように、電子部品モジュール１０は、基板２０、サブモジュール３１、サブモジュール３２、複数の電子部品３９、アンダーフィル樹脂４０、封止樹脂５１、封止樹脂５２、シールド膜６０、および、外部接続用の端子導体７０を備える。サブモジュール３１は、本発明の「表面側サブモジュール」に対応し、サブモジュール３２は、本発明の「裏面側

サブモジュール」に対応する。なお、サブモジュールとは、機能的に特有の意味を有するものではなく、電子部品モジュール１０の主たる基板（基板２０）に実装されるモジュールという意味である。ただし、サブモジュールに機能的なサブ機能を備えさせることもできる。

[0014] （基板２０の構成）

基板２０は、絶縁性の主体を有し、電子部品モジュール１０を実現するための導体パターンを備える。基板２０は、例えば、所定の導体パターンが形成された複数の絶縁体層を積層してなる。なお、基板２０は、単層基板であってもよい。基板２０が、本発明の「メイン基板」に対応する。

[0015] 基板２０は、例えば、矩形の平板であり、互いに平行な主面２０１と主面２０２とを有する。主面２０１は、基板２０の厚み方向の一方端の平板面であり、主面２０２は、基板２０の厚み方向の他方端の平板面である。基板２０は、セラミック多層基板、または、樹脂多層基板によって形成される。主面２０１が、本発明の「メイン基板の表面」に対応し、主面２０２が、本発明の「メイン基板の裏面」に対応する。

[0016] 基板２０は、主面２０１と主面２０２との間を貫通する貫通穴２００を有する。貫通穴２００は、例えば、主面２０１および主面２０２の法線方向に視て、略矩形である。

[0017] 基板２０は、主面２０１および主面２０２に、それぞれ複数のランド電極（図示省略）を備える。

[0018] （サブモジュール３１の構成）

図４（Ａ）に示すように、サブモジュール３１は、基板３１０、電子部品３１３、電子部品３１４、電子部品３１５、封止樹脂３１６、シールド膜３１７、および、複数の端子導体３１９を備える。

[0019] 基板３１０は、絶縁性の主体を有し、サブモジュール３１を実現するための導体パターンを備える。基板３１０は、例えば、所定の導体パターンが形成された複数の絶縁体層を積層してなる。なお、基板３１０は、単層基板であってもよい。基板３１０が、本発明の「第１サブ基板」に対応する。

[0020] 基板３１０は、例えば、矩形の平板であり、互いに平行な主面３１１と主面３１２とを有する。主面３１１は、基板３１０の厚み方向の一方端の平板面であり、主面３１２は、基板３１０の厚み方向の他方端の平板面である。基板３１０は、セラミック多層基板、または、樹脂多層基板によって形成される。主面３１１が、本発明の「第１サブ表面」に対応し、主面３１２が、本発明の「第２サブ主面」に対応する。

[0021] 電子部品３１３は、絶縁性の主体と、主体の底面に形成された複数の端子導体とを備える。電子部品３１３は、所謂ＬＧＡ（Ｌａｎｄ　Ｇｒｉｄ　Ａｒｒａｙ）タイプの電子部品である。なお、電子部品３１３は、ＢＧＡ（Ｂａｌｌ　Ｇｒｉｄ　Ａｒｒａｙ）タイプの電子部品であってもよい。電子部品３１４は、絶縁性の主体と、主体の両端面に形成された端子導体とを備える。これら、電子部品３１３および電子部品３１４が、本発明の「第１サブ電子部品」に対応する。電子部品３１３および電子部品３１４は、基板３１０の主面３１１に実装される。

[0022] 電子部品３１５は、絶縁性の主体と、主体の底面側を含んで形成された複数の端子導体とを備える。電子部品３１５が、本発明の「第２サブ電子部品」に対応する。電子部品３１５は、基板３１０の主面３１２に実装される。

[0023] 複数の端子導体３１９は、基板３１０の主面３１２に形成される。より具体的には、主面３１２を法線方向に視て、複数の端子導体３１９は、電子部品３１５を囲むように形成される。

[0024] 封止樹脂３１６は、絶縁性を有し、基板３１０の主面３１１側を覆う。この際、封止樹脂３１６は、電子部品３１４、電子部品３１３を覆う。なお、後述する実施形態に示すように、電子部品３１３の主体の天面は、封止樹脂３１６に覆われていなくてもよい。封止樹脂３１６が、本発明の「第１封止樹脂」に対応する。

[0025] シールド膜３１７は、導電性を有し、封止樹脂３１６の外面および基板３１０の側面を覆う。シールド膜３１７が、本発明の「第１サブシールド膜」に対応する。

[0026] （サブモジュール３２の構成）

図４（Ｂ）に示すように、サブモジュール３２は、基板３２０、電子部品３２３、電子部品３２４、封止樹脂３２６、シールド膜３２７、および、複数の端子導体３２９を備える。

[0027] 基板３２０は、絶縁性の主体を有し、サブモジュール３２を実現するための導体パターンを備える。基板３２０は、例えば、所定の導体パターンが形成された複数の絶縁体層を積層してなる。なお、基板３２０は、単層基板であってもよい。基板３２０が、本発明の「第２サブ基板」に対応する。

[0028] 基板３２０は、例えば、矩形の平板であり、互いに平行な主面３２１と主面３２２とを有する。主面３２１は、基板３２０の厚み方向の一方端の平板面であり、主面３２２は、基板３２０の厚み方向の他方端の平板面である。基板３２０は、セラミック多層基板、または、樹脂多層基板によって形成される。主面３２１が、本発明の「第３サブ主面」に対応し、主面３２２が、本発明の「第４サブ主面」に対応する。

[0029] 電子部品３２３は、絶縁性の主体と、主体の底面に形成された複数の端子導体とを備える。電子部品３２３は、所謂（Ｌａｎｄ　Ｇｒｉｄ　Ａｒｒａｙ）タイプの電子部品である。なお、電子部品３２３は、ＢＧＡ（Ｂａｌｌ　Ｇｒｉｄ　Ａｒｒａｙ）タイプの電子部品であってもよい。電子部品３２４は、絶縁性の主体と、主体の両端面に形成された端子導体とを備える。これら、電子部品３２３および電子部品３２４が、本発明の「第３サブ電子部品」に対応する。電子部品３２３および電子部品３２４は、基板３２０の主面３２１に実装される。

[0030] 複数の端子導体３２９は、基板３２０の主面３２２に形成される。

[0031] 封止樹脂３２６は、絶縁性を有し、基板３２０の主面３２１側を覆う。この際、封止樹脂３２６は、電子部品３２４、電子部品３２３を覆う。なお、後述する実施形態に示すように、電子部品３２３の主体の天面は、封止樹脂３２６に覆われていなくてもよい。封止樹脂３２６が、本発明の「第２封止樹脂」に対応する。

[0032] シールド膜３２７は、導電性を有し、封止樹脂３２６の外面および基板３２０の側面を覆う。シールド膜３２７が、本発明の「第２サブシールド膜」に対応する。

[0033] （電子部品モジュール１０の各構成要素の配置、実装態様）

サブモジュール３１および複数の電子部品３９は、主面２０１側の複数のランド電極に実装される。この際、サブモジュール３１は、端子導体（図示省略）を備え、端子導体が、はんだ等の導電性接合材によって基板２０の主面２０１の複数のランド電極に実装される。

[0034] サブモジュール３１は、主面２０１の中央に配置される。より具体的には、サブモジュール３１は、主面２０１の法線方向に視て、貫通穴２００に重なるように実装される。サブモジュール３１の電子部品３１５は、貫通穴２００に収容される。

[0035] サブモジュール３２および複数の端子導体７０は、主面２０２側の複数のランド電極に実装される。この際、サブモジュール３２では、端子導体３２９が、はんだ等の導電性接合材によって、基板２０の主面２０２の複数のランド電極（図示省略）に実装される。

[0036] サブモジュール３２は、主面２０２の中央に実装される。より具体的には、サブモジュール３２は、主面２０１および主面２０２の法線方向に視て、貫通穴２００およびサブモジュール３１に重なるように実装される。

[0037] 複数の端子導体７０は、柱状導体であり、主面２０２の法線方向に視て、サブモジュール３２を囲むように実装される。

[0038] 複数の電子部品３９は、主面２０１の法線方向に視て、サブモジュール３１を囲むように実装される。

[0039] アンダーフィル樹脂４０は、絶縁性を有する。アンダーフィル樹脂４０は、主面２０１および主面２０２の法線方向に視て、貫通穴２００を囲む形状である。アンダーフィル樹脂４０は、基板２０の主面２０２、および、サブモジュール３２における基板３２０の主面３２２に当接する。これにより、基板２０の主面２０２側におけるサブモジュール３２よりも外方の空間と貫

通穴２００の空間とは、アンダーフィル樹脂４０によって分離される。

[0040] 封止樹脂５１は、絶縁性を有し、基板２０の主面２０１側を覆う。この際、封止樹脂５１は、サブモジュール３１の側面および底面、複数の電子部品３９を覆う。さらに、封止樹脂５１は、貫通穴２００、および、アンダーフィル樹脂４０の内側の領域に充填される。

[0041] 封止樹脂５２は、絶縁性を有し、基板２０の主面２０２側を覆う。この際、封止樹脂５２は、サブモジュール３２の側面および底面、複数の端子導体７０の側面を覆う。

[0042] シールド膜６０は、導電性を有し、封止樹脂５１の外面（側面および天面）、サブモジュール３１の天面、基板２０の側面、および、封止樹脂５２の側面を覆う。シールド膜６０が、本発明の「メインシールド膜」に対応する。

[0043] このような構成によって、複数の電子部品３１３、３１４、３１５が両面実装されたサブモジュール３１と、複数の電子部品３２３、３２４が実装されたサブモジュール３２とが、基板２０に対して、両面実装される。さらに、基板２０には、サブモジュール３１およびサブモジュール３２とは異なる複数の電子部品３９が実装される。これにより、電子部品モジュール１０は、高密度実装を実現できる。

[0044] また、基板２０の主面２０１および主面２０２の法線方向に視て、サブモジュール３１とサブモジュール３２とは、重なっている。これにより、電子部品モジュール１０は、平面面積を大きくすることなく、更なる高密度実装を実現できる。

[0045] また、サブモジュール３１の電子部品３１５は、基板２０の貫通穴２００に収容される。これにより、電子部品モジュール１０は、高背化を抑制しながら（低背を実現しながら）、更なる高密度実装を実現できる。

[0046] 電子部品３１５は、実装後に研削などにより低背化できない部品が適している。ＬＣフィルタなど機能部分が部品主体全体に分布している部品、パワーアンプ、表面弾性波フィルタ、バルク弾性波フィルタなど部品主体の一部

を研削することにより放熱性の低下など部品機能の低下が発生する部品等が、電子部品３１５に適している。

[0047] また、サブモジュール３１、サブモジュール３２、複数の電子部品３９は、封止樹脂５１、５２によって覆われている。これにより、電子部品モジュール１０は、高い信頼性を実現できる。さらに、電子部品３１５は、サブモジュール３１の基板３１０、サブモジュール３２の基板３２０によって挟まる貫通穴２００内に配置されているが、この貫通穴２００にも封止樹脂５１が充填されている。これにより、電子部品モジュール１０は、さらに高い信頼性を実現できる。

[0048] また、電子部品モジュール１０は、外部の回路基板等に実装される面を除き、シールド膜６０によって覆われている。これにより、電子部品モジュール１０は、外部に対する電磁界的な干渉を抑制できる。

[0049] また、基板２０、サブモジュール３１の基板３１０、サブモジュール３１の基板３２０には、導体パターンが形成される。より具体的には、例えば、基板３１０の主面３１２、および、基板３２０の主面３２２には、グランド導体パターンが形成される。なお、グランド導体パターンは、基板３１０の主面３１２に近い内層、基板３２０の主面３２２に近い内層に形成されていてもよい。

[0050] この構成によって、電子部品３１５は、サブモジュール３１の基板３１０に形成された導体パターン（図示省略）と、サブモジュール３１の基板３２０に形成された導体パターン（図示省略）との間に配置される。より具体的には、電子部品３１５は、例えば、基板３１０の主面３１２に形成されたグランド導体パターン（図示省略）と、基板３２０の主面３２２に形成されたグランド導体パターン（図示省略）との間に配置される。さらに、平面視において、電子部品３１５は、サブモジュール３１のシールド膜３１７およびサブモジュール３２のシールド膜３２７によって、囲まれる。これにより、サブモジュール３１およびサブモジュール３２以外の電子部品３９と、電子部品３１５との電磁界的な干渉は、抑制できる。さらに、電子部品モジュー

ル１０のシールド膜６０によって、電子部品モジュール１０外の電子部品と、電子部品３１５との電磁界的な干渉は、さらに抑制できる。

[0051] そして、上述の各構成が適宜組み合わされることによって、電子部品モジュール１０は、高密度実装化、小型化、且つ、高い信頼性を実現できる。

[0052] なお、上述の構成において、電子部品３１５の厚み（高さ）が基板２０の厚みよりも大きい場合、電子部品３１５は、貫通穴２００を挿通し、主面２０２から突出するように配置することが好ましい。これにより、基板２０の主面２０１側は、より低背化できる。

[0053] （電子部品モジュールの製造方法）

上述の構成からなる電子部品モジュール１０は、例えば、次に示す方法によって製造できる。図５は、第１の実施形態に係る電子部品モジュールの製造方法を示すフローチャートである。図６（Ａ）、図６（Ｂ）、図６（Ｃ）、図７（Ａ）、図７（Ｂ）、および、図７（Ｃ）は、第１の実施形態に係る電子部品モジュールの各製造過程の状態を示す側面断面図である。なお、各製造工程における詳細な内容において、上述の構成の説明において説明されている箇所については、具体的な説明を省略する。

[0054] 第１サブモジュール（サブモジュール３１）および第２サブモジュール（サブモジュール３２）とを形成する（Ｓ１１）。

[0055] 図６（Ａ）に示すように、メイン基板（基板２０）の裏面（主面２０２）に、第２サブモジュール（サブモジュール３２）を実装する（Ｓ１２）。この際、複数の端子導体７０もメイン基板（基板２０）の裏面（主面２０２）に実装する。なお、複数の端子導体７０はメイン基板（基板２０）にめっきなどによって予め形成したものでもよい。

[0056] 図６（Ｂ）に示すように、メイン基板（基板２０）の裏面（主面２０２）における貫通穴２００を囲んでアンダーフィル樹脂４０を形成する（Ｓ１３）。

[0057] 図６（Ｃ）に示すように、メイン基板（基板２０）の裏面（主面２０２）側に封止樹脂５２を形成する（Ｓ１４）。この際、アンダーフィル樹脂４０

が存在することによって、封止樹脂５２を塗布しても、封止樹脂５２は、貫通穴２００に流れ込まない。

[0058] 図７（Ａ）に示すように、メイン基板（基板２０）の表面（主面２０２）に、第１サブモジュール（サブモジュール３１）を実装する（Ｓ１５）。この際、第１サブモジュール（サブモジュール３１）の裏面（主面３１２）側の電子部品（電子部品３１５）を貫通穴２００に挿入、収容する。

[0059] 図７（Ｂ）に示すように、メイン基板（基板２０）の表面（主面２０１）側および貫通穴２００内に封止樹脂５１を形成する（Ｓ１６）。

[0060] 図７（Ｃ）に示すように、封止樹脂５１の表面（天面）および封止樹脂５２の表面（底面）を、所定の深さまで研磨する（Ｓ１７）。

[0061] 封止樹脂５１の天面、側面、基板２０の側面、および、封止樹脂５２の側面に、シールド膜６０を形成する（Ｓ１８）。

[0062] このような製造方法を用いることによって、電子部品モジュール１０を、容易に、且つ、より確実に製造できる。

[0063] なお、上述の製造方法は、ステップＳ１７までは、複数の電子部品モジュール１０をそれぞれに実現するための複数の構造体が配列されたマルチ基板状態によって実行される。そして、ステップＳ１７の後に個片に切り分けて、シールド膜６０を形成することで、複数の電子部品モジュール１０が製造される。

[0064] また、上述の製造方法では、メイン基板の裏面側の第２サブモジュール（サブモジュール３２）を先に実装する製造方法を示した。しかしながら、メイン基板の表面側の第１サブモジュール（サブモジュール３１）を先に実装することもできる。この場合、アンダーフィル樹脂４０は、メイン基板（基板２０）の表面（主面２０１）と第１サブモジュール（サブモジュール３１）との間に形成すればよい。そして、この場合、貫通穴２００には、封止樹脂５２が充填される。

[0065] ［第２の実施形態］

図８は、第２の実施形態に係る電子部品モジュールの構成を示す側面断面

図である。図８に示すように、第２の実施形態に係る電子部品モジュール１０Ａは、第１の実施形態に係る電子部品モジュール１０に対して、サブモジュール３１Ａ、サブモジュール３２Ａを備える点で異なる。電子部品モジュール１０Ａの他の構成は、電子部品モジュール１０と同様であり、同様の箇所の説明は省略する。

[0066] 電子部品モジュール１０Ａは、サブモジュール３１Ａ、サブモジュール３２Ａを備える。サブモジュール３１Ａは、第１の実施形態に係るサブモジュール３１を天面側から研削し、低背化したものである。サブモジュール３２Ａは、第１の実施形態に係るサブモジュール３２に対して、シールド膜を省略し、サブモジュール３２の天面側から研削し、低背化したものである。サブモジュール３１、サブモジュール３２を研削して低背化するにあたり、電子部品３１３、電子部品３２３の一部も研削してもよい。部品の一部を研削するため、電子部品３１３、電子部品３２３は、機能部分が端子導体を形成した面側に偏在している部品が望ましい。例えば、半導体部品、表面弾性波フィルタ、バルク弾性波フィルタなどである。

[0067] このような構成において、電子部品モジュール１０Ａは、電子部品モジュール１０と同様の作用効果を奏する。さらに、電子部品モジュール１０Ａは、更なる低背化を実現できる。

[0068] ［第３の実施形態］

図９は、第３の実施形態に係る電子部品モジュールの構成を示す側面断面図である。図９に示すように、第３の実施形態に係る電子部品モジュール１０Ｂは、第１の実施形態に係る電子部品モジュール１０に対して、サブモジュール３２Ｂを備える点で異なる。電子部品モジュール１０Ｂの他の構成は、電子部品モジュール１０と同様であり、同様の箇所の説明は省略する。

[0069] 電子部品モジュール１０Ｂは、サブモジュール３２Ｂを備える。サブモジュール３２Ｂは、Ｆａｎｏｕｔ構造（ファンアウト構造）を有する。サブモジュール３２Ｂは、天面側から研削され、低背化されている。なお、Ｆａｎｏｕｔ構造（ファンアウト構造）とは、ＦＯＷＬＰ（Ｆａｎ　Ｏｕｔ　Ｗａ

ｆｅｒ　Ｌｅｖｅｌ　Ｐａｃｋａｇｅ）と称されるものであり、パッケージの面積が、パッケージに内蔵される半導体チップの面積より大きく、パッケージ内の基板等によって半導体チップの外側まで外部接続端子を広げる（ｆａｎ　ｏｕｔ）構造を意味する。これにより、例えば、半導体チップの端子ピッチよりも、外部接続端子の端子ピッチを大きくでき、基板２０への実装が、容易且つ確実になる。

[0070] このような構成において、電子部品モジュール１０Ｂは、電子部品モジュール１０と同様の作用効果を奏する。さらに、電子部品モジュール１０Ｂは、更なる低背化を実現できる。

[0071] ［第４の実施形態］

図１０は、第４の実施形態に係る電子部品モジュールの構成を示す側面断面図である。図１０に示すように、第４の実施形態に係る電子部品モジュール１０Ｃは、第２の実施形態に係る電子部品モジュール１０Ａに対して、サブモジュール３１Ｃ、および、サブモジュール３２Ｃを備える点で異なる。

[0072] サブモジュール３１Ｃは、第２の実施形態に係るサブモジュール３１に対して、電子部品３１５Ｃを備える点で異なる。サブモジュール３１Ｃの他の構成は、サブモジュール３１と同様であり、同様の箇所の説明は省略する。

[0073] 電子部品３１５Ｃは、発熱性を有する電子部品であり、例えば、パワーアンプ、表面弾性波フィルタ、バルク弾性波フィルタ等である。

[0074] サブモジュール３２Ｃは、第２の実施形態に係るサブモジュール３１Ｃに対して、放熱部品３２８、平面導体パターン３２８１、平面導体パターン３２８２、および、複数のビア導体３２８３を備える点で異なる。

[0075] 平面導体パターン３２８１は、基板２０の主面３２１に形成される。平面導体パターン３２８１は、例えば、基板３２０の主面３２１の主面の法線方向に視て、矩形等であり、所定の面積を有する。平面導体パターン３２８１の面積は、電子部品３１５Ｃの天面を平面視した形状以上であるとよい。平面導体パターン３２８１が、本発明の「第１平面導体パターン」に対応する。

[0076] 平面導体パターン３２８２は、基板２０の主面３２２に形成される。平面導体パターン３２８２は、基板３２０の主面３２２の法線方向に視て、例えば矩形等であり、所定の面積を有する。平面導体パターン３２８２の面積は、電子部品３１５Ｃの天面を平面視した形状以上であるとよい。例えば、平面導体パターン３２８２は、平面導体パターン３２８１と同様の形状であるとよい。平面導体パターン３２８２が、本発明の「第２平面導体パターン」に対応する。

[0077] 平面導体パターン３２８２と平面導体パターン３２８１とは、基板３２０の法線方向に視て、重なる。

[0078] 複数のビア導体３２８３は、基板３２０を貫通する。複数のビア導体３２８３は、平面導体パターン３２８１と平面導体パターン３２８２とに重なり、平面導体パターン３２８１と平面導体パターン３２８２とに接続する。

[0079] 放熱部品３２８は、直方体形状であり、高い熱伝導性を有する。放熱部品３２８は、例えば、銅チップである。放熱部品３２８は、平面導体パターン３２８１に実装される。放熱部品３２８の天面は、封止樹脂３２６に覆われておらず、外部に露出する。放熱部品３２８の天面とは、平面導体パターン３２８１に実装される面と反対側の面である。

[0080] サブモジュール３２Ｃは、基板２０の法線方向に視て、平面導体パターン３２８１および平面導体パターン３２８２が電子部品３１５Ｃに重なるように、基板２０に実装される。

[0081] 平面導体パターン３２８２と電子部品３１５Ｃの天面とは、熱伝導膜８０を挟んで配置される。平面導体パターン３２８２と電子部品３１５Ｃの天面とは、熱伝導膜８０に接触する。

[0082] このような構成において、電子部品モジュール１０Ｃは、電子部品モジュール１０と同様の作用効果を奏する。

[0083] また、電子部品モジュール１０Ｃでは、電子部品３１５Ｃで発生した熱は、熱伝導膜８０、平面導体パターン３２８２、複数のビア導体３２８３、平面導体パターン３２８１、および、放熱部品３２８によって構成される熱伝

達路を介して、電子部品モジュール１０Ｃの外部に放熱される。これにより、電子部品３１５Ｃの放熱性を向上でき、電子部品モジュール１０Ｃの信頼性は、向上する。また、この構成において、例えば、放熱部品３２８を、他の回路基板のグランド導体等の平面導体に接触させる。これにより、電子部品３１５Ｃの熱は、他の回路基板の平面導体に伝搬し、さらに高い放熱効果を得られる。

[0084] なお、上述の各実施形態の構成は、適宜組合せが可能であり、それぞれの組合せに応じた作用効果を奏することができる。

符号の説明

[0085] １０、１０Ａ、１０Ｂ、１０Ｃ：電子部品モジュール

２０、３１０、３２０：基板

３１、３１Ａ、３１Ｃ、３２、３２Ａ、３２Ｂ、３２Ｃ：サブモジュール

３９、３１３、３１４、３１５、３１５Ｃ、３２３、３２４：電子部品

４０：アンダーフィル樹脂

５１、５２、３１６、３２６：封止樹脂

６０、３１７、３２７：シールド膜

７０、３１９、３２９：端子導体

８０：熱伝導膜

２００：貫通穴

２０１、２０２、３１１、３１２、３２１、３２２：主面

３２８：放熱部品

３２８１、３２８２：平面導体パターン

３２８３：ビア導体

請求の範囲

[請求項1] メイン基板と、

前記メイン基板の表面に実装される表面側サブモジュールと、

前記メイン基板の裏面に形成された外部接続用の端子導体と、を備え、

前記表面側サブモジュールは、

第１サブ主面と、前記第１サブ主面に平行な第２サブ主面とを有する第１サブ基板と、

前記第１サブ主面に実装された第１サブ電子部品と、

前記第２サブ主面に実装された第２サブ電子部品と、

を備え、

前記メイン基板は、

前記表面と前記裏面との間を貫通する貫通穴を有し、

前記表面側サブモジュールは、前記第２サブ電子部品が前記貫通穴に収容されるように、実装される、

電子部品モジュール。

[請求項2] 前記メイン基板の裏面に実装される裏面側サブモジュールを備え、

前記裏面側サブモジュールは、

第３サブ主面と、前記第３サブ主面に平行な第４サブ主面とを有する第２サブ基板と、

前記第３サブ主面に実装された第３サブ電子部品と、

を備える、

請求項１に記載の電子部品モジュール。

[請求項3] 前記メイン基板の前記表面および前記裏面の法線方向に視て、前記裏面側サブモジュールは、前記表面側サブモジュールに重なる、

請求項２に記載の電子部品モジュール。

[請求項4] 前記メイン基板の表面側を覆う第１封止樹脂と、

前記メイン基板の裏面側を覆う第２封止樹脂と、

を備える、請求項２または請求項３に記載の電子部品モジュール。

[請求項5] 前記メイン基板の前記表面の法線方向に視て前記貫通穴を囲む形状からなり、前記裏面側サブモジュールと前記メイン基板の裏面とに接触する形状または前記表面側サブモジュールと前記メイン基板の表面とに接触する形状のアンダーフィル樹脂を備え、

前記貫通穴には、前記第１封止樹脂または前記第２封止樹脂が充填される、

請求項４に記載の電子部品モジュール。

[請求項6] 前記裏面側サブモジュールは、ファンアウト構造である、

請求項２乃至請求項５のいずれかに記載の電子部品モジュール。

[請求項7] 前記第２サブ電子部品は、発熱性を有する電子部品であり、

前記第２サブ基板は、前記メイン基板の裏面の法線方向に視て、前記第２サブ電子部品に重なる位置に、熱伝達路を有する、

請求項２乃至請求項５のいずれかに記載の電子部品モジュール。

[請求項8] 前記熱伝達路は、

前記第３サブ主面に形成された第１平面導体パターンと、

前記第４サブ主面に形成された第２平面導体パターンと、

前記第３サブ主面と前記第４サブ主面との間を貫通し、前記第１平面導体パターンと前記第２平面導体パターンとに接続する複数のビア導体と、

前記第１平面導体パターンに実装され、外部に露出する放熱部品と、

を備える、

請求項７に記載の電子部品モジュール。

[請求項9] 前記第２サブ電子部品と前記第２平面導体パターンとの間に配置され、前記第２サブ電子部品と前記第２平面導体パターンとに接続する熱伝導膜を備える、

請求項８に記載の電子部品モジュール。

[請求項10] 前記裏面側サブモジュールにおける側面を覆う第２サブシールド膜を備える、

請求項２乃至請求項９のいずれかに記載の電子部品モジュール。

[請求項11] 前記表面側サブモジュールにおける前記第１サブ主面側および側面を覆う第１サブシールド膜を備える、

請求項１乃至請求項１０のいずれかに記載の電子部品モジュール。

[請求項12] 前記メイン基板における前記メイン基板の表面側および側面側を覆う、メインシールド膜を備える、

請求項１乃至請求項１１のいずれかに記載の電子部品モジュール。

[請求項13] 第１サブ基板に対して電子部品が両面実装された表面側サブモジュールを形成するステップと、

第２サブ基板に対して電子部品が実装された裏面側サブモジュールを形成するステップと、

貫通穴が形成されたメイン基板の裏面に、前記裏面側サブモジュールを実装するステップと、

前記貫通穴を囲む形状のアンダーフィル樹脂を、前記メイン基板の裏面と前記第２サブ基板との間に形成するステップと、

前記メイン基板の裏面側に、前記アンダーフィル樹脂を樹脂止めとして、第２封止樹脂を形成するステップと、

前記第１サブ基板の裏面側の電子部品が前記貫通穴に収容されるように、前記メイン基板の表面に、前記表面側サブモジュールを実装するステップと、

前記メイン基板の表面側および前記貫通穴内に、第１封止樹脂を形成するステップと、

を有する、

電子部品モジュールの製造方法。

[請求項14] 第１サブ基板に対して電子部品が両面実装された表面側サブモジュールを形成するステップと、

第２サブ基板に対して電子部品が実装された裏面側サブモジュールを形成するステップと、

前記第１サブ基板の裏面側の電子部品がメイン基板の貫通穴に収容されるように、前記メイン基板の表面に、前記表面側サブモジュールを実装するステップと、

前記貫通穴を囲む形状のアンダーフィル樹脂を、前記メイン基板の表面と前記第１サブ基板との間に形成するステップと、

前記メイン基板の表面側に、前記アンダーフィル樹脂を樹脂止めとして、第１封止樹脂を形成するステップと、

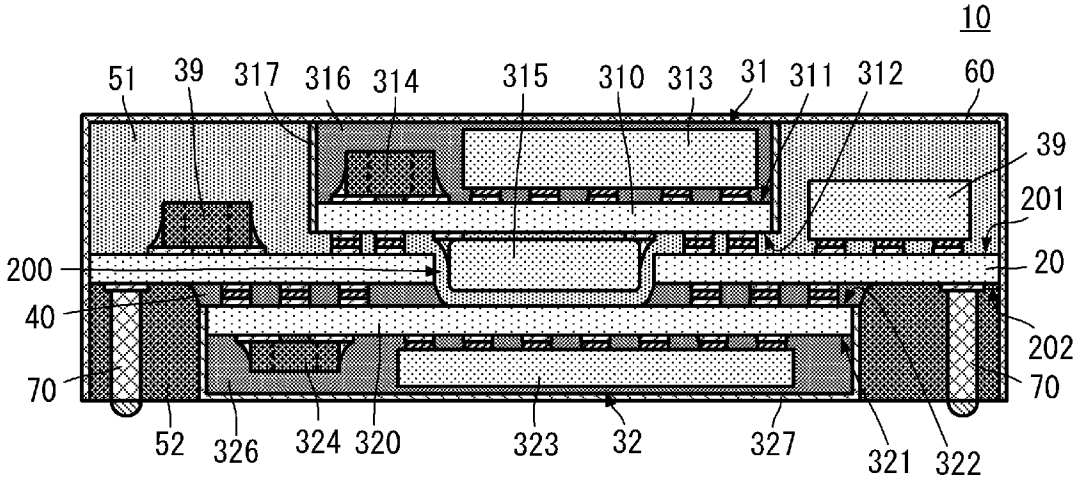
前記メイン基板の裏面に、前記裏面側サブモジュールを実装するステップと、

前記メイン基板の裏面側および前記貫通穴内に、第２封止樹脂を形成するステップと、

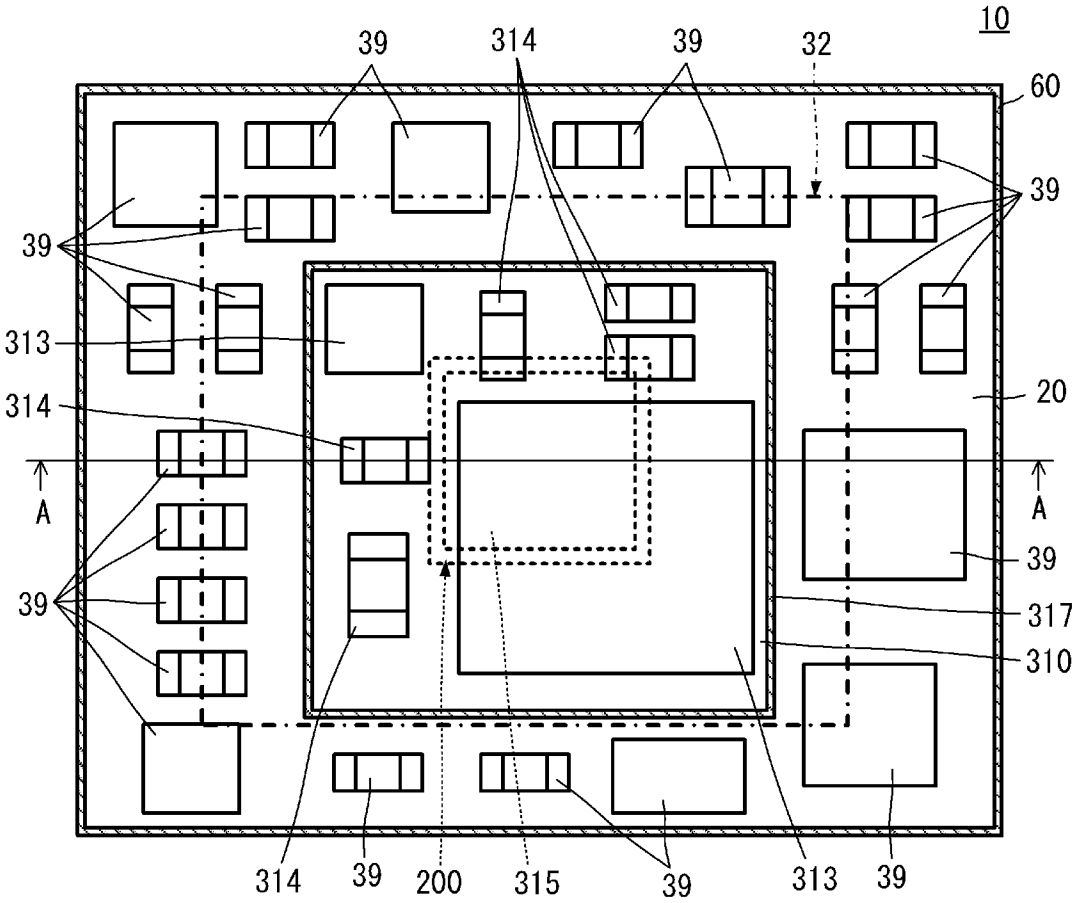
を有する、

電子部品モジュールの製造方法。

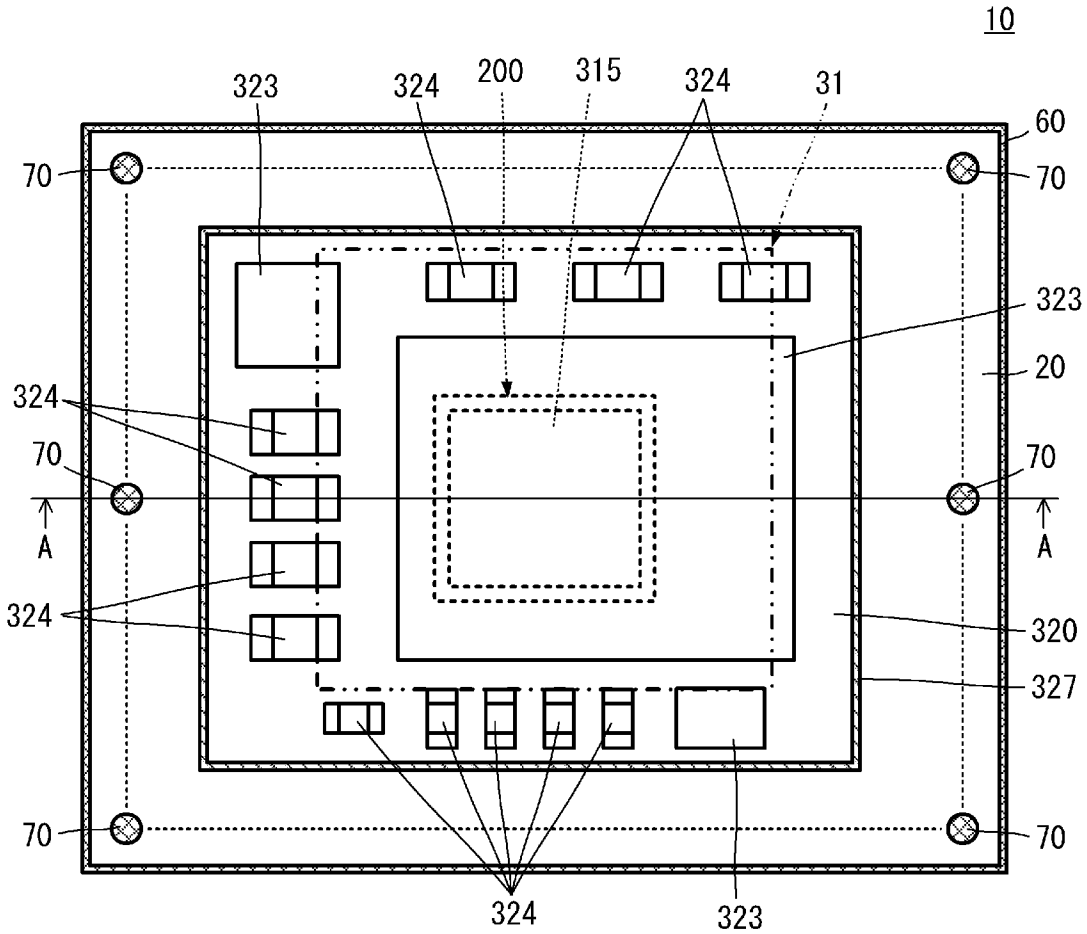
[図1]


10
51
39
317
316
314
315
310
313
31
311
312
60
39
201
200
20
40
202
70
70
52
326
324
320
323
32
327
321
322

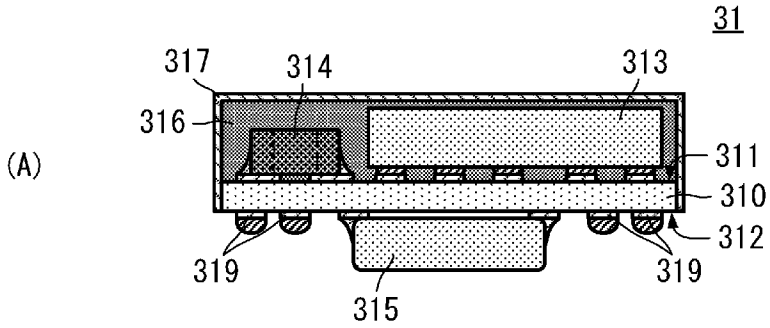
[図2]

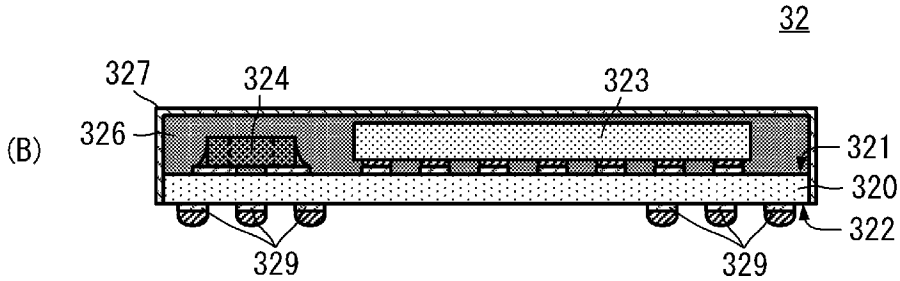

10
39
314
39
32
60
39
39
313
20
314
A
A
39
317
39
310
314
39
200
315
39
313
39

[図3]

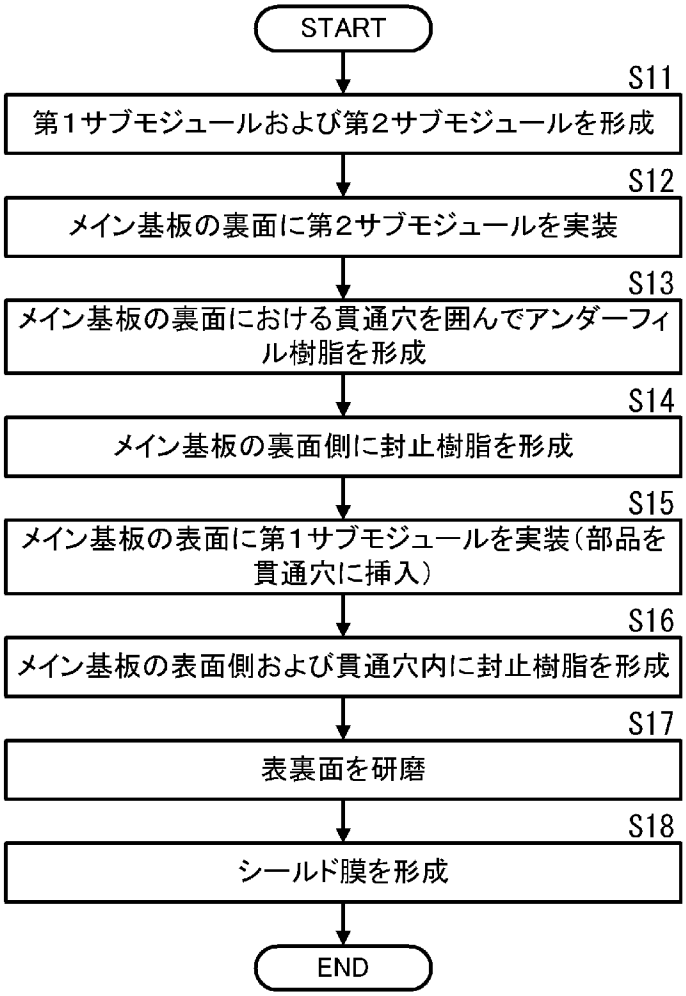

10
323
324
200
315
324
31
60
70
70
323
20
324
70
70
A
A
324
320
327
70
70
324
323

[図4]

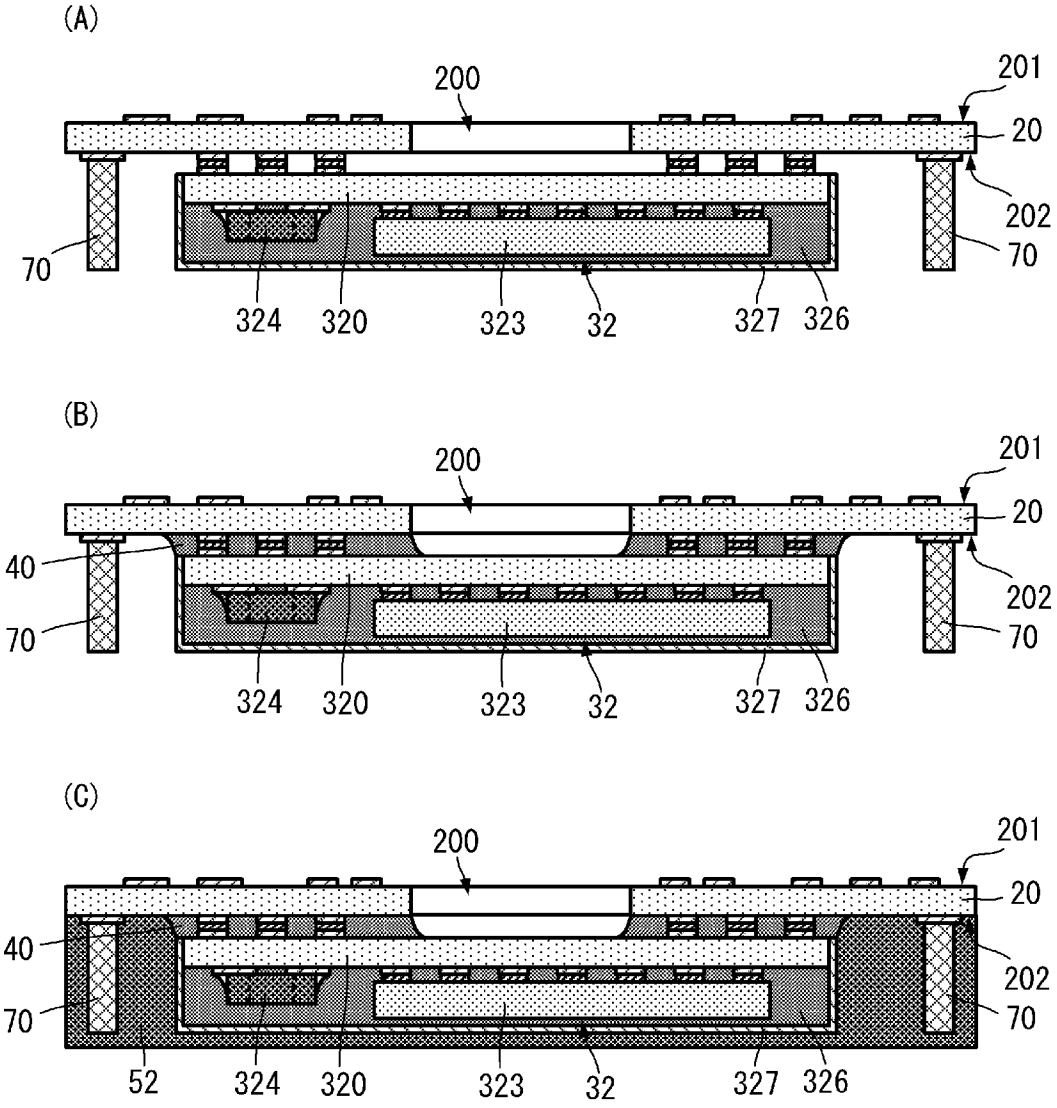

31
(A)
317
314
313
316
311
310
312
319
319
315


32
(B)
327
324
323
326
321
320
322
329
329

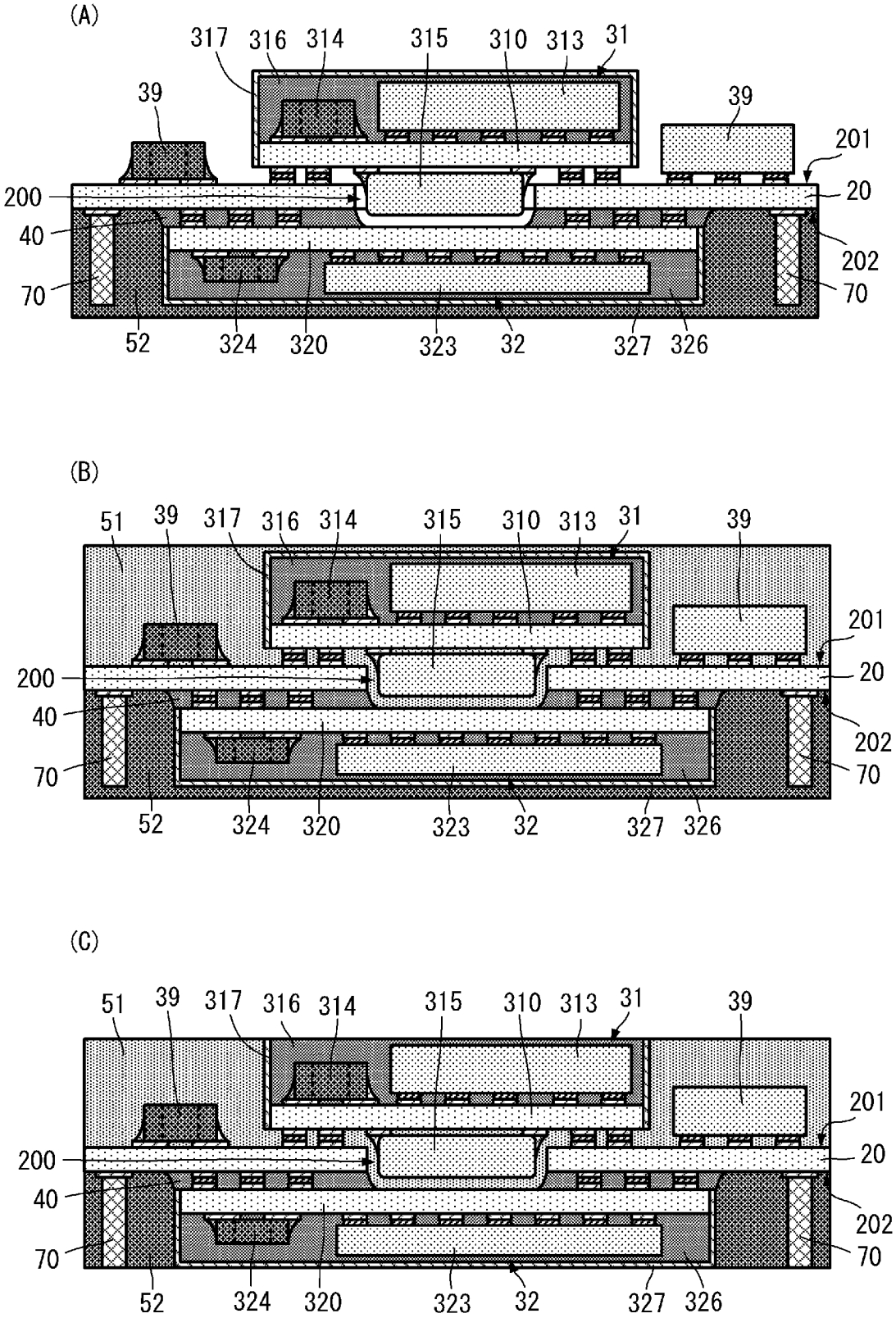
[図5]


START
S11
第1サブモジュールおよび第2サブモジュールを形成
S12
メイン基板の裏面に第2サブモジュールを実装
S13
メイン基板の裏面における貫通穴を囲んでアンダーフィル樹脂を形成
S14
メイン基板の裏面側に封止樹脂を形成
S15
メイン基板の表面に第1サブモジュールを実装（部品を貫通穴に挿入）
S16
メイン基板の表面側および貫通穴内に封止樹脂を形成
S17
表裏面を研磨
S18
シールド膜を形成
END

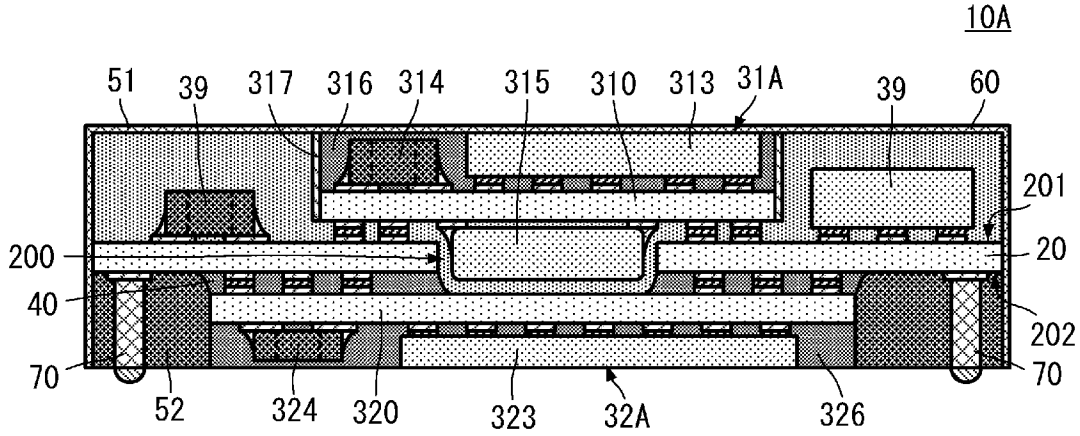
[図6]


(A)
200
201
20
202
70
70
324
320
323
32
327
326
(B)
200
201
20
40
202
70
70
324
320
323
32
327
326
(C)
200
201
20
40
202
70
70
52
324
320
323
32
327
326

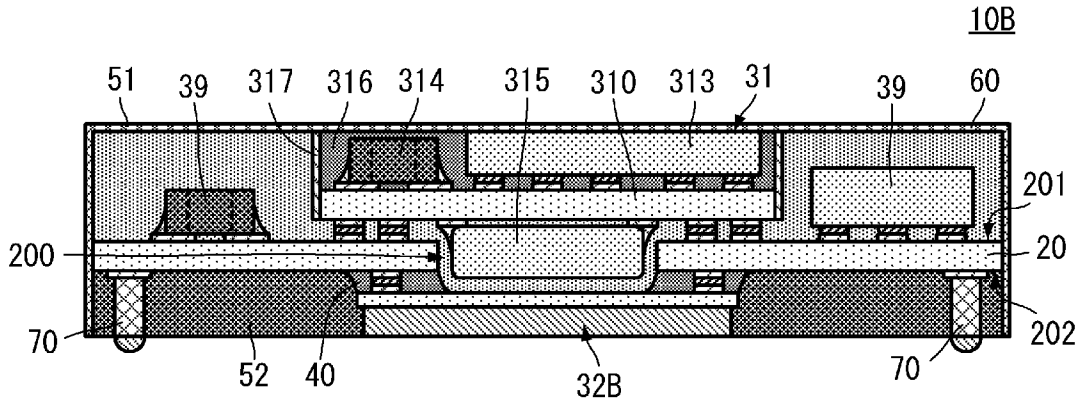
[図7]


(A)
317
316
314
315
310
313
31
39
39
201
200
20
40
202
70
70
52
324
320
323
32
327
326
(B)
51
39
317
316
314
315
310
313
31
39
201
200
20
40
202
70
70
52
324
320
323
32
327
326
(C)
51
39
317
316
314
315
310
313
31
39
201
200
20
40
202
70
70
52
324
320
323
32
327
326

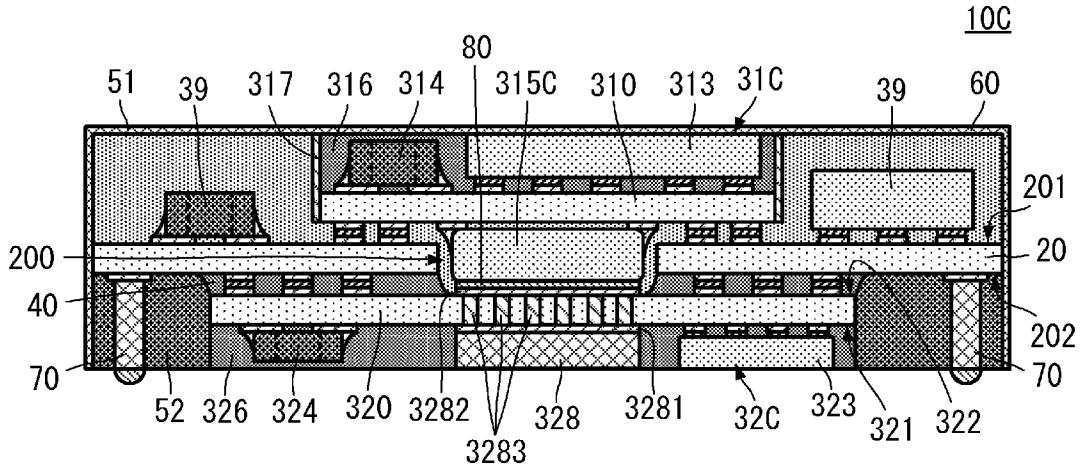
[図8]


10A
51
39
317
316
314
315
310
313
31A
39
60
201
200
20
40
202
70
70
52
324
320
323
32A
326

[図9]


10B
51
39
317
316
314
315
310
313
31
39
60
201
200
20
202
70
70
52
40
32B

[図10]


10C
80
51
39
317
316
314
315C
310
313
31C
39
60
201
200
20
40
202
70
70
52
326
324
320
3282
328
3281
32C
323
321
322
3283

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/040195

A. CLASSIFICATION OF SUBJECT MATTER

H05K 1/14(2006.01)i; ***H05K 3/46***(2006.01)i
FI: H05K1/14 A; H05K3/46 Q

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K 1/00 - 3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2022
Registered utility model specifications of Japan 1996-2022
Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2011/148915 A1 (MURATA MANUFACTURING CO., LTD.) 01 December 2011 (2011-12-01) paragraphs [0023]-[0052], fig. 1-9	1
Y	paragraphs [0023]-[0052], fig. 1-9	2-6, 10-14
A	paragraphs [0023]-[0052], fig. 1-9	7-9
X	JP 2014-138072 A (MURATA MANUFACTURING CO., LTD.) 28 July 2014 (2014-07-28) paragraphs [0029]-[0060], fig. 1-4, paragraphs [0005]-[0010], fig. 5	1
Y	paragraphs [0029]-[0060], fig. 1-4, paragraphs [0005]-[0010], fig. 5	2-6, 10-14
A	paragraphs [0029]-[0060], fig. 1-4, paragraphs [0005]-[0010], fig. 5	7-9
X	JP 2004-288834 A (FUJITSU LTD) 14 October 2004 (2004-10-14) fig. 1-6, paragraphs [0044]-[0071], fig. 18-20, paragraphs [0002]-[0014], fig. 17, paragraphs [0095]-[0103]	1
Y	fig. 1-6, paragraphs [0044]-[0071], fig. 18-20, paragraphs [0002]-[0014], fig. 17, paragraphs [0095]-[0103]	5, 6, 10-14
A	fig. 1-6, paragraphs [0044]-[0071], fig. 18-20, paragraphs [0002]-[0014], fig. 17, paragraphs [0095]-[0103]	7-9

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
20 January 2022	**01 February 2022**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2014/125973 A1 (MURATA MANUFACTURING CO., LTD.) 21 August 2014 (2014-08-21) paragraphs [0067]-[0068], fig. 25	2-6, 10-14
A	paragraphs [0067]-[0068], fig. 25	7-9
Y	WO 2012/105394 A1 (MURATA MANUFACTURING CO., LTD.) 09 August 2012 (2012-08-09) paragraphs [0031]-[0073], fig. 1-15	10-12
A	paragraphs [0031]-[0073], fig. 1-15	7-9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/040195

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2011/148915 A1	01 December 2011	CN 102907188 A US 2013/0077262 A1 paragraphs [0033]-[0067], fig. 1-9	
JP 2014-138072 A	28 July 2014	(Family: none)	
JP 2004-288834 A	14 October 2004	US 2004/0183193 A1 fig. 1-6, paragraphs [0064]-[0093], fig. 18-20, paragraphs [0002]-[0013], fig. 17, paragraphs [0126]-[0135]	
WO 2014/125973 A1	21 August 2014	(Family: none)	
WO 2012/105394 A1	09 August 2012	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2021/040195

A.　発明の属する分野の分類（国際特許分類（ＩＰＣ））

H05K 1/14(2006.01)i; H05K 3/46(2006.01)i
FI: H05K1/14 A; H05K3/46 Q

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H05K 1/00 - 3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２２年
日本国実用新案登録公報	１９９６－２０２２年
日本国登録実用新案公報	１９９４－２０２２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	WO 2011/148915 A1 (株式会社村田製作所) 01.12.2011 (2011-12-01) 段落００２３－００５２，図１－図９	1
Y	段落００２３－００５２，図１－図９	２－６，１０－１４
A	段落００２３－００５２，図１－図９	７－９
X	JP 2014-138072 A (株式会社村田製作所) 28.07.2014 (2014-07-28) 段落００２９－００６０，図１－図４，段落０００５－００１０，図５	1
Y	段落００２９－００６０，図１－図４，段落０００５－００１０，図５	２－６，１０－１４
A	段落００２９－００６０，図１－図４，段落０００５－００１０，図５	７－９
X	JP 2004-288834 A (富士通株式会社) 14.10.2004 (2004-10-14) 図１－図６，段落００４４－００７１，図１８－図２０，段落０００２－００１４，図１７，段落００９５－０１０３	1
Y	図１－図６，段落００４４－００７１，図１８－図２０，段落０００２－００１４，図１７，段落００９５－０１０３	５，６，１０－１４
A	図１－図６，段落００４４－００７１，図１８－図２０，段落０００２－００１４，図１７，段落００９５－０１０３	７－９

☑ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
20.01.2022	01.02.2022

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）

齊藤　健一　5D 9742

電話番号 03-3581-1101 内線 3551

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2014/125973 A1（株式会社村田製作所）21.08.2014（2014-08-21） 段落００６７－００６８，図２５	２－６，１０－１４
A	段落００６７－００６８，図２５	７－９
Y	WO 2012/105394 A1（株式会社村田製作所）09.08.2012（2012-08-09） 段落００３１－００７３，図１－図１５	１０－１２
A	段落００３１－００７３，図１－図１５	７－９

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/040195

引用文献	公表日	パテントファミリー文献	公表日
WO 2011/148915 A1	01.12.2011	CN 102907188 A US 2013/0077262 A1 段落００３３－００６７，図１－図９	
JP 2014-138072 A	28.07.2014	（ファミリーなし）	
JP 2004-288834 A	14.10.2004	US 2004/0183193 A1 図１－図６，段落００６４－００９３，図１８－図２０，段落０００２－００１３，図１７，段落０１２６－０１３５	
WO 2014/125973 A1	21.08.2014	（ファミリーなし）	
WO 2012/105394 A1	09.08.2012	（ファミリーなし）	