(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 2 月 11 日(11.02.2010)

PCT

(10) 国際公開番号
WO 2010/016178 A1

(51) 国際特許分類:
G09F 9/30 (2006.01) *G02F 1/1368* (2006.01)
G02F 1/1345 (2006.01)

(21) 国際出願番号: PCT/JP2009/002577

(22) 国際出願日: 2009 年 6 月 8 日(08.06.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2008-203163 2008 年 8 月 6 日(06.08.2008) JP

(71) 出願人 (米国を除く全ての指定国について): シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 山田重之 (YAMADA, Shigeyuki). 布施大輔(FUSE, Daisuke).

(74) 代理人: 前田弘, 外 (MAEDA, Hiroshi et al.); 〒5410053 大阪府大阪市中央区本町２丁目５番７号 大阪丸紅ビル Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

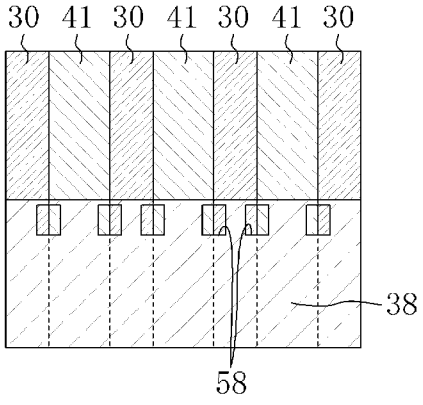
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: DISPLAY DEVICE, AND MANUFACTURING METHOD THEREFOR

(54) 発明の名称: 表示装置及びその製造方法

[図13]



(57) **Abstract**: Provided is a display device having an active matrix substrate, which comprises a glass substrate (30), a plurality of connecting terminals (41) formed on the surface of the glass substrate and arranged in parallel at an equal spacing from each other, and an inter-layer insulating film (38) for covering the plural connecting terminals. The inter-layer insulating film has an end portion formed to expose the leading ends of the plural connecting terminals to the outside. A plurality of openings (58) are formed in the end portion of the inter-layer insulating film. The individual openings are extended from the region between the two adjoining connecting terminals to over one of the two connecting terminals. A pixel electrode material layer and a photosensitive resist layer are formed over the inter-layer insulating film, and the pixel electrodes are formed by a photo-etching method. Then, the end portion of the inter-layer insulating film can be cleared of the residue of the pixel electrode material.

(57) 要約:

[続葉有]

WO 2010/016178 A1

表示装置のアクティブマトリクス基板は、ガラス基板（３０）と、当該ガラス基板の表面に形成され、互いに等間隔に並列配置された複数の接続端子（４１）と、当該複数の接続端子を覆う層間絶縁膜（３８）とを備える。当該層間絶縁膜の端部は、前記複数の接続端子の先端がそれぞれ剥き出しになるように形成される。前記層間絶縁膜の端部には、複数の開口部（５８）が形成される。各開口部は、隣り合う２つの接続端子の間の領域から、前記２つの接続端子の一方の上まで延長される。 層間絶縁膜の上に画素電極材料層及び感光性レジスト層を形成し、フォトエッチングによって画素電極を形成する際に、前記層間絶縁膜の端部に画素電極材料の残渣が生じないようにすることができる。

明　細　書

発明の名称 ： 表示装置及びその製造方法

技術分野

[0001] 本発明は、表示装置及びその製造方法に関する。

背景技術

[0002] 表示装置は、一般的に、スイッチング素子基板と対向基板とを対向して貼り合わせ、両基板間に表示媒体層を挟み持つ表示パネルを有している。このような構成により、スイッチング素子基板に形成された画素電極と対向基板に形成された共通電極との間に印加された電位差に応じて光の透過量が制御され、表示画面に所定階調の画像を表示することが可能になる。

[0003] 近年、スイッチング素子基板として、スイッチング素子を画素ごとにマトリクス状に配置して構成されたアクティブマトリクス基板が広く用いられている。このようなアクティブマトリクス基板には、一般的に、各スイッチング素子に駆動用信号を送るために、スイッチング素子にそれぞれ電気的に接続されて引き出されると共に、互いに並列配置された複数の接続端子が形成されている。また、特許文献１及び２には、それぞれこのようなアクティブマトリクス基板の接続端子付近の構成及び製造方法等が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開平１１－２４１０１号公報

特許文献2：特開平１１－１５３８０９号公報

発明の概要

発明が解決しようとする課題

[0005] ここで、従来のアクティブマトリクス基板の製造方法を、図１９～２０を用いて、特にその接続端子領域に着目して説明する。図１９は、アクティブマトリクス基板の接続端子領域の平面図である。図２０（ａ）～（ｃ）は、アクティブマトリクス基板の各製造工程における接続端子領域の断面図であ

る。また、図２０（ｃ）は、図１９のＩ－Ｉ’線における断面に対応している。

[0006] 従来のアクティブマトリクス基板の製造方法としては、まず、絶縁性基板１００上に、マトリクス状に複数のスイッチング素子を配置する。また、スイッチング素子に駆動用信号を送るために、スイッチング素子にそれぞれ電気的に接続されて引き出されると共に、互いに並列配置された複数の接続端子１０１を形成する。

[0007] 次に、スイッチング素子及び接続端子１０１が形成された絶縁性基板１００上に層間絶縁膜１０２を形成する。このとき、層間絶縁膜１０２には、スイッチング素子に通じるコンタクトホールを形成し、さらに、複数の接続端子１０１の先端がそれぞれ剥き出しになるように形成する。

[0008] 続いて、層間絶縁膜１０２が形成された絶縁性基板１００全面に、例えばＩＴＯ（インジウム錫酸化物）からなる画素電極材料１０３を形成する。次いで、図２０（ａ）に示すように、画素電極材料１０３上に感光性レジスト１０４を設け、露光して現像する。このとき、層間絶縁膜１０２の端部は、その傾斜角が約７０°と急であるため、層間絶縁膜１０２の上方に設ける感光性レジスト１０４の厚さ（Ｒ１）及び絶縁性基板１００の端部に延びる接続端子１０１の上方に設ける感光性レジスト１０４の厚さ（Ｒ３）に比べて、層間絶縁膜１０２の端部付近の上方に設ける感光性レジスト１０４の厚さ（Ｒ２）が大きくなっている。

[0009] 次に、感光性レジスト１０４を露光して現像する。このとき、層間絶縁膜１０２の端部付近の上方に設ける感光性レジスト１０４は、その厚さ（Ｒ２）が上述のように大きいため、完全に除去されずに、図２０（ｂ）に示すような残渣１０４’が生じる。

[0010] 続いて、感光性レジスト１０４をマスクとしてエッチングすることにより、所定のパターンの画素電極を形成する。このとき、層間絶縁膜１０２の端部に感光性レジスト１０４の残渣１０４’が生じているため、図２０（ｃ）に示すように、当該部分の画素電極がエッチング除去されず、画素電極の残

渣１０５が生じる。

[0011] このように、層間絶縁膜１０２の端部に画素電極の残渣１０５が生じると、図１９に示すように、この画素電極の残渣１０５が互いに隣り合う接続端子１０１を電気的に接続してしまい、両端子間にリーク電流を発生させ、表示不良を引き起こすという問題がある。

[0012] このような問題に対し、感光性レジストの残渣を生じさせないように露光量を増やすと、接続端子上に設ける画素電極のＩＴＯ線等の幅が必要以上に小さくなってしまう。また、露光量を増やすためには露光時間を増やさなければならず、製造効率が悪化するという問題も生じる。

[0013] 本発明は、かかる問題に鑑みてなされたものであり、その目的とするところは、表示品位及び製造効率が良好な表示装置及びその製造方法を提供することである。

課題を解決するための手段

[0014] 本発明に係る表示装置は、複数のスイッチング素子がマトリクス状に配置されたアクティブマトリクス基板と、アクティブマトリクス基板に表示媒体層を介して対向配置された対向基板と、を備えた表示装置であって、アクティブマトリクス基板は、スイッチング素子に駆動用信号を送るために、スイッチング素子にそれぞれ電気的に接続されて引き出されると共に、互いに並列配置された複数の接続端子と、複数のスイッチング素子及び複数の接続端子上に設けられると共に、端部では該複数の接続端子の先端がそれぞれ剥き出しになるように設けられた層間絶縁膜と、層間絶縁膜及び複数の接続端子の剥き出しにされた領域上に設けられると共に、層間絶縁膜に形成されたコンタクトホールを介してスイッチング素子に電気的に接続する画素電極と、を備え、層間絶縁膜の端部における複数の接続端子間部分に対応する領域に、隣接する一方の接続端子から他方の接続端子へ向かう方向に複数並列する開口部が形成されたことを特徴とする。

[0015] また、本発明に係る表示装置は、開口部が矩形状に形成されていてもよい。

[0016] さらに、本発明に係る表示装置は、開口部の先端から層間絶縁膜の先端までの長さが１０μｍ以下であってもよい。

[0017] また、本発明に係る表示装置は、開口部が、複数の接続端子が延びる方向と垂直な方向の長さが９．５～１３．５μｍ以上であってもよい。

[0018] さらに、本発明に係る表示装置は、開口部が、隣接するいずれか一方の接続端子上まで延長して形成されていてもよい。

[0019] また、本発明に係る表示装置は、開口部が、隣接する一方の接続端子から他方の接続端子へ向かう方向に複数並列して形成されていてもよい。

[0020] さらに、本発明に係る表示装置は、複数の開口部の少なくともいずれか一つが、隣接する接続端子上まで延長して形成されていてもよい。

[0021] また、本発明に係る表示装置は、表示媒体が液晶材料で構成されていてもよい。

[0022] さらに、本発明に係る表示装置は、画素電極がインジウム錫酸化物又はインジウム亜鉛酸化物で構成されていてもよい。

[0023] また、本発明に係る表示装置は、スイッチング素子が薄膜トランジスタであってもよい。

[0024] 本発明に係る表示装置の製造方法は、複数のスイッチング素子がマトリクス状に配置されたアクティブマトリクス基板と、アクティブマトリクス基板に表示媒体層を介して対向配置された対向基板と、を備えた表示装置の製造方法であって、アクティブマトリクス基板用の絶縁性基板を準備する工程と、絶縁性基板上に、マトリクス状に複数のスイッチング素子を配置し、スイッチング素子に駆動用信号を送るために、スイッチング素子にそれぞれ電気的に接続されて引き出されると共に、互いに並列配置された複数の接続端子を形成する工程と、スイッチング素子及び接続端子が形成された絶縁性基板上に層間絶縁膜材料を形成する工程と、端部に複数の開口部が所定の間隔を空けて並列配置されたフォトマスクを用いて層間絶縁膜材料を露光して現像することにより、複数のスイッチング素子及び複数の接続端子上に設けられ、スイッチング素子に通じるコンタクトホールを有し、端部では複数の接続

端子の先端をそれぞれ剥き出しにすると共に、層間絶縁膜の端部における複数の接続端子間部分に対応する領域に、隣接する一方の接続端子から他方の接続端子へ向かう方向に複数並列する開口部を備える層間絶縁膜を形成する工程と、層間絶縁膜が形成された絶縁性基板上に画素電極材料を形成する工程と、画素電極材料上に感光性レジストを設け、露光して現像する工程と、感光性レジストをマスクとしてエッチングすることにより、層間絶縁膜上及び複数の接続端子の剥き出しにされた領域上に設けられ、層間絶縁膜の上記コンタクトホールを介してスイッチング素子に電気的に接続する画素電極を形成する工程と、を備えたことを特徴とする。

発明の効果

[0025] 本発明によれば、表示品位及び製造効率が良好な表示装置及びその製造方法を提供することができる。

図面の簡単な説明

[0026] [図1]本発明の実施形態に係る液晶表示装置の断面図を示す。

[図2]本発明の実施形態に係る薄膜トランジスタ基板の断面図である。

[図3]矩形状の開口部を備える薄膜トランジスタ基板の平面図である。

[図4]薄膜トランジスタ基板の接続端子領域の各製造工程における断面図である。

[図5]他の形態に係る矩形状の開口部を備える薄膜トランジスタ基板の平面図である。

[図6]楕円形状の開口部を備える薄膜トランジスタ基板の平面図である。

[図7]円形状の開口部を備える薄膜トランジスタ基板の平面図である。

[図8]五角形状の開口部を備える薄膜トランジスタ基板の平面図である。

[図9]先端方向に複数の角が形成された開口部を備える薄膜トランジスタ基板の平面図である。

[図10]先端方向が波状に形成された開口部を備える薄膜トランジスタ基板の平面図である。

[図11]先端方向に斜辺を有する台形状に形成された開口部を備える薄膜トラ

ンジスタ基板の平面図である。

[図12]隣接する一方の接続端子上まで延長して形成された開口部を備える薄膜トランジスタ基板の平面図である。

[図13]隣接する一方の接続端子から他方の接続端子へ向かう方向に２つ並列して形成され、それぞれが接続端子上まで延長して形成された開口部を備える薄膜トランジスタ基板の平面図である。

[図14]端部に複数の矩形状の開口部が等間隔に並列配置されたフォトマスク及び薄膜トランジスタ基板の平面図である。

[図15]２つずつ並列配置された概ね矩形状の開口部が複数設けられたフォトマスク及び薄膜トランジスタ基板の平面図である。

[図16]開口部が層間絶縁膜の内側方向へ向かって複数形成された薄膜トランジスタ基板の平面図である。

[図17]並設された開口部が層間絶縁膜の内側方向へ向かって複数形成された薄膜トランジスタ基板の平面図である。

[図18]隣接する接続端子の一方から他方へ向かう方向に複数の開口部が層間絶縁膜に形成された薄膜トランジスタ基板の平面図である。

[図19]従来のアクティブマトリクス基板の平面図である。

[図20]従来のアクティブマトリクス基板の各製造工程における接続端子領域の断面図である。

発明を実施するための形態

[0027] 以下、本発明の実施形態に係る表示装置の構成、及び、その製造方法について、図面に基づいて詳細に説明する。また、本実施形態では、表示装置として、液晶表示装置を例に挙げて説明する。尚、本発明は、以下の実施形態に限定されるものではない。

[0028] （液晶表示装置１０の構成）

図１は、本発明の実施形態に係る液晶表示装置１０の断面図を示す。液晶表示装置１０は、液晶表示パネル１１及びバックライト１２で構成されている。

[0029] 液晶表示パネル１１は、偏光板１８が外表面に配置された薄膜トランジスタ基板１３（アクティブマトリクス基板）と、偏光板２８が外表面に配置されたカラーフィルタ基板１４（対向基板）と、薄膜トランジスタ基板１３とカラーフィルター基板１４の間に挟持された液晶層１５（表示媒体層）とを備えている。また、液晶層１５は、薄膜トランジスタ基板１３及びカラーフィルタ基板１４を貼り合わせるシール材２９で囲まれている。

[0030] カラーフィルタ基板１４のベースとなるガラス基板の液晶層１５側表面には、ブラックマトリクス（遮光膜）と、カラーフィルタと、対向電極（それぞれ不図示）と、配向膜２７とが形成されている。

[0031] 薄膜トランジスタ基板１３には、Ｘ軸方向に伸びる複数のゲート線と、Ｙ軸方向に伸びる複数のソース線（それぞれ不図示）とが形成されている。これらのゲート線及びソース線により区画される矩形の領域がそれぞれ画素領域である。複数のゲート線及びソース線が交差する部位には、それぞれ薄膜トランジスタ（スイッチング素子）４０が形成されている。図２は、薄膜トランジスタ基板１３の薄膜トランジスタ４０部分の断面図である。

[0032] 薄膜トランジスタ基板１３は、ベースとなるガラス基板３０（絶縁性基板）を備えている。ガラス基板３０以外にも、樹脂基板等を絶縁性基板として用いてもよい。ガラス基板３０上には、ゲート電極３１が形成されている。ゲート電極３１上には、例えばSiO_2又はＳｉＮ等からなるゲート絶縁膜３２が形成されている。このゲート絶縁膜３２の上の所定の領域には、薄膜トランジスタ４０の活性層となる半導体膜３３（動作半導体膜）が形成されている。半導体膜３３はチャネル領域を備え、半導体膜３３のチャネル領域上には、SiO_2又はＳｉＮ等の絶縁性材料からなるチャネル保護膜３４が形成されている。半導体膜３３及びチャネル保護膜３４上にはn^+半導体膜３５が形成され、n^+半導体膜３５を介し、チャネル保護膜３４に跨って、それぞれＡｌ、Ｔａ、ＭｏＷ合金又はＣｒ等で構成されたソース電極３６及びドレイン電極３７が互いに離間して形成されている。ドレイン電極３７には、SiO_2又はＳｉＮ等の絶縁性材料からなる層間絶縁膜３８を介して画素領域に設

けられた画素電極３９が電気的に接続されている。画素電極３９は、ＩＴＯ（インジウム錫酸化物）又はＩＺＯ（インジウム亜鉛酸化物）等の透明導電体で形成されている。画素電極３９上には、ポリイミド等で構成された配向膜１７が形成されている。また、薄膜トランジスタ基板１３の端部には、ソース線から引き出されて構成された、外部信号を受け取るための接続端子４１が形成されている。

[0033] 図３（ａ）は、薄膜トランジスタ基板１３の接続端子４１領域の平面図である。図４（ｄ）は、図３（ａ）におけるＩ－Ｉ’線断面図である。図３（ａ）及び図４（ｄ）に示すように、薄膜トランジスタ基板１３は、薄膜トランジスタ基板１３の接続端子４１が設けられた領域に、ガラス基板３０及びガラス基板３０上に形成され、互いに等間隔に並列配置された複数の接続端子４１を備える。接続端子４１上には、薄膜トランジスタ４０上にも設けられている層間絶縁膜３８が形成されている。層間絶縁膜３８の端部は、複数の接続端子４１の先端がそれぞれ剥き出しになるように形成されている。層間絶縁膜３８上に形成された画素電極３９は、さらにこの剥き出しになっている接続端子４１上まで延びるように形成されている。本実施形態における接続端子４１は、ソース線から薄膜トランジスタ基板１３の端部に引き出されて構成されているが、ソース線から引き出された配線に係る端子でなくてもよく、ゲート線から引き出された配線に係る端子等であってもよい。

[0034] 層間絶縁膜３８の端部における複数の接続端子４１間部分に対応する領域には、それぞれガラス基板３０まで到達する開口部５０が形成されている。開口部５０は、矩形状に形成されている。開口部５０は、図３（ａ）に示すように、開口部５０の先端から層間絶縁膜３８の先端までの長さが短いもの（即ち、開口部５０の先端から層間絶縁膜３８の先端までの長さがＬ１のもの）、及び、図３（ｂ），（ｃ）に示すように、開口部５０の先端から層間絶縁膜３８の先端までの長さがより一層長いもの（即ち、開口部５０の先端から層間絶縁膜３８の先端までの長さがＬ１よりも長いＬ２、またはＬ３のもの）とすることができる。そして、開口部５０の先端から層間絶縁膜３８

の先端までの長さは、これらの中から適宜選択することができ、開口部５０は、薄膜トランジスタ基板１３を構成する複数の膜の膜厚等との関係で本発明の作用効果を奏する最適な位置に形成することができる。具体的には、開口部５０の先端から層間絶縁膜３８の先端までの長さＬ１～Ｌ３が１０μｍ以下に設定されており、好ましくは３～７．２μｍ、より好ましくは３～６μｍに形成されている。

[0035] また、開口部５０は、図５（ａ）～（ｃ）に示すように、複数の接続端子４１が延びる方向と平行な縦方向の長さを所定値（Ｌ４）に決め、複数の接続端子４１が延びる方向と垂直な横方向の長さが長いもの（即ち、図５（ａ）に示す横方向の長さがＷ１のもの）、及び、より一層短いもの（即ち、図５（ｂ），（ｃ）に示す横方向の長さがＷ２、またはＷ３のもの）とすることができる。そして、横方向の長さは、これらの中から適宜選択し、薄膜トランジスタ基板１３を構成する複数の膜の膜厚等との関係で本発明の作用効果を奏する最適な形状に形成することができる。具体的には、複数の接続端子４１が延びる方向と平行な縦方向の長さＬ４が２０μｍであり、複数の接続端子４１が延びる方向と垂直な横方向の長さＷ１～Ｗ３が９．５～１３．５μｍに形成されている。

[0036] 開口部５０は、矩形状に形成されていなくてもよく、例えば、図６～１１に示す形状に形成されていてもよい。図６には、楕円形状に形成された開口部５１を備えた薄膜トランジスタ基板を示す。図７には、円形状に形成された開口部５２を備えた薄膜トランジスタ基板を示す。図８には、先端方向に尖角が向かうよう五角形状に形成された開口部５３を備えた薄膜トランジスタ基板を示す。また、開口部５０は、矩形状あるいは五角形状以外の多角形状に形成されていてもよい。図９には、先端方向に複数の角が形成された開口部５４を備えた薄膜トランジスタ基板を示す。図１０には、先端方向が波状に形成された開口部５５を備えた薄膜トランジスタ基板を示す。図１１には、先端方向に斜辺を有する台形状に形成された開口部５６を備えた薄膜トランジスタ基板を示す。

[0037] また、図９～１０に示した開口部５４，５５は、それぞれ図９～１０において上下が逆に、すなわち、突起構造が層間絶縁膜３８の後端方向へ向かうように形成されていてもよい。このような構造によれば、開口部５４，５５が、それぞれ隣接する接続端子４１上に跨るように形成されていても本発明の効果を同様に得られるため、設計の自由度が良好となる。

[0038] さらに、開口部５０は、図１２及び１３に示すように、隣接する接続端子４１上まで延長して形成されていてもよい。図１２は、隣接する一方の接続端子４１上まで延長して形成された開口部５７を示す。図１３は、隣接する一方の接続端子４１から他方の接続端子４１へ向かう方向に２つ並列して形成され、それぞれが接続端子４１上まで延長して形成された開口部５８を示す。

[0039] 開口部５０の形状としては、その他のものであってもよいが、隣り合う接続端子４１間を開口部５０でつなげてはならず、必ず接続端子４１間に層間絶縁膜３８の壁が形成されていなくてはならない。隣り合う接続端子４１間を開口部５０でつなげてしまうと、両端子が絶縁されずに導通する領域を有してしまうためである。

[0040] 接続端子４１領域の断面は、図４（ｄ）に示すような構造となっている。図４（ｄ）では、手前側に開口部５０を備える層間絶縁膜３８の断面が示され、奥側に隣接する接続端子４１及び接続端子４１上にパターニングされた画素電極３９が示されている。接続端子４１に隣接する層間絶縁膜３８の端部は、開口部５０の先端から層間絶縁膜３８の先端までの小さな盛り上がり部分６０と、開口部５０の後端から画素領域へ向かって盛り上がる部分６１と、で構成されている。開口部５０の先端から層間絶縁膜３８の先端までの小さな盛り上がり部分６０の厚さＴ１は、開口部５０の後端から画素領域へ向かって盛り上がる部分６１の厚さＴ２よりも小さく、例えば、約半分程度に形成されている。より具体的には、開口部５０の先端から層間絶縁膜３８の先端までの小さな盛り上がり部分６０の厚さＴ１は、例えば、１．５μｍ程度に形成されており、開口部５０の後端から画素領域へ向かって盛り上が

る部分６１の厚さＴ２は、例えば、２．５～３．０μｍ程度に形成されている。

[0041] （液晶表示装置１０の製造方法）

次に、本発明の実施形態に係る液晶表示装置１０の製造方法について説明する。尚、以下に示す製造方法は単なる例示であり、本発明に係る液晶表示装置１０は以下に示す方法により製造されたものに限定されない。

[0042] まず、薄膜トランジスタ基板１３のベースとなるガラス基板３０を用意する。そして、このガラス基板３０上に、例えばＡｌ合金を用いて、スパッタリングにより約０．５μｍの膜厚の金属膜を成膜する。

[0043] 次に、金属膜上にフォトマスクを用いて露光して現像することによりレジストマスクを形成した後、ドライエッチングにより、ゲート線及びゲート電極３１等形成する。

[0044] 次いで、例えばＳｉＮをプラズマＣＶＤ法により約０．６μｍの厚さで基板全面に成膜してゲート絶縁膜３２を形成する。次に、半導体膜３３を形成するための、Ｓｉ層を高密度プラズマＣＶＤ法により約３０ｎｍの厚さで基板全面に成膜する。さらに、チャネル保護膜３４を形成するための保護膜材料層（例えばＳｉＮ）をプラズマＣＶＤ法により、約１５０ｎｍの膜厚で基板全面に形成する。

[0045] 次に、半導体膜３３のチャネル領域に対応する領域に保護膜材料層を残存させるためのレジストをパターニング形成する。次いで、レジストをマスクとして、エッチング及びレジスト剥離工程により保護膜材料層をパターニングし、チャネル保護膜３４を形成する。

[0046] 次に、オーミックコンタクト層を形成するためのn^+半導体膜３５（例えばn^+アモルファスＳｉ）、Ｔｉ等の金属膜を順に成膜する。

[0047] 次に、基板全面にフォトレジストを形成し、マスクを用いて露光した後、現像してレジストをパターニングする。これをエッチングマスクとして、例えばプラズマドライエッチングを施して、ソース線、ソース線から基板端部に引き出された接続端子４１、ソース電極３６、ドレイン電極３７、及び、

ｎ$^{+}$半導体膜３５、並びに半導体膜３３を形成する。

[0048] 次いで、層間絶縁膜材料（例えばＳｉＮ）を、プラズマＣＶＤ法により約３．０μｍの厚さで基板全面に成膜する。

[0049] 次に、図１４に示すように、端部に複数の矩形状の開口部６２が等間隔に並列配置されたフォトマスク６３を用いて層間絶縁膜材料を露光して現像することにより、薄膜トランジスタ４０に通じるコンタクトホールを有し、端部では複数の接続端子４１の先端をそれぞれ剥き出しにする層間絶縁膜３８を形成する。また、層間絶縁膜３８には、フォトマスク６３の開口部６２に対応するように、端部における複数の接続端子４１間部分に対応する領域において、上述した矩形状の開口部５０が形成される。このときの接続端子４１領域部分における層間絶縁膜３８の断面図を図４（ａ）に示す。図４（ａ）に示すように、層間絶縁膜３８は、開口部５０の先端から層間絶縁膜３８の先端までの幅Ｌ１が細いため、露光の際の入射光の強度分布により、小さな盛り上がり部分６０（厚さＴ１は例えば１．５μｍ程度）が形成される。また、開口部５０の後端からは、画素領域へ向かって盛り上がる部分６１（厚さＴ２は例えば２．５～３．０μｍ程度）が形成される。

[0050] 次いで、図４（ｂ）に示すように、基板全面に画素電極材料としてＩＴＯ３９’をスパッタリングにより約０．１μｍの膜厚で成膜する。

[0051] 次に、基板全面に感光性レジスト６４を設ける。このとき、層間絶縁膜３８の端部が、開口部５０の先端から層間絶縁膜３８の先端までの小さな盛り上がり部分６０と、開口部５０の後端から画素領域へ向かって盛り上がる部分６１と、で構成されているため、それらの部分に沿って感光性レジスト６４がなだらかに形成される。従って、層間絶縁膜３８の端部領域上における感光性レジスト６４の膜厚の差が小さくなっている。

[0052] 次いで、感光性レジスト６４を露光して現像することにより、図４（ｃ）に示すように、ＩＴＯ３９’を残す領域に感光性レジスト６４のパターンを形成する。このとき、上述のように、層間絶縁膜３８の端部領域上に設けた感光性レジスト６４の膜厚の差を小さくしていたため、図４（ｃ）において

、開口部５０の先端から層間絶縁膜３８の先端までの小さな盛り上がり部分６０の先端部Ｓ１に、感光性レジスト６４の残渣が生じない。

[0053] 次に、パターニングした感光性レジスト６４をマスクとしてＩＴＯ３９’をエッチングすることにより画素電極３９を形成する。このとき、上述のように、画素電極材料であるＩＴＯ３９’上に感光性レジスト６４の残渣が生じていないため、画素電極３９は各接続端子４１上に正確にパターニングされ、隣接する接続端子４１間に画素電極３９の残渣が生じない。

[0054] 続いて、図４（ｄ）に示すように、感光性レジスト６４を除去し、基板全面にポリイミドを塗布して配向膜１７を形成する。このようにして、薄膜トランジスタ基板１３が完成する。

[0055] カラーフィルタ基板１４の製造方法としては、まず、カラーフィルタ基板１４のベースとなるガラス基板を用意する。そして、このガラス基板の所定の領域上に、Ｃｒ等の金属又は黒色樹脂によりブラックマトリクスを形成する。次に、赤色感光性樹脂、緑色感光性樹脂及び青色感光性樹脂を使用して、ガラス基板上に赤色、緑色及び青色のカラーフィルタを形成する。次いで、ガラス基板の上側全面にＩＴＯ等の透明導電膜をスパッタリングして対向電極を形成した後、対向電極の上にポリイミドを塗布して配向膜２７を形成する。このようにして、カラーフィルタ基板１４が完成する。

[0056] このようにして製造した薄膜トランジスタ基板１３とカラーフィルタ基板１４とをスペーサ（不図示）を挟んで相互に対向させてシール材２９で貼り合わせ、両基板の間に液晶材を封入して液晶表示パネル１１とする。

[0057] 次に、液晶表示パネル１１の厚さ方向の両側にそれぞれ偏光板１８，２８を配置し、さらに駆動回路及びバックライト１２を取り付ける。これにより、液晶表示装置１０が完成する。

[0058] なお、本実施形態に係る液晶表示装置１０の製造方法では、層間絶縁膜３８の開口部として図３（ａ）に係るものを例に挙げて説明したため、図１４に示すような端部に複数の矩形状の開口部６２が等間隔に並列配置されたフォトマスク６３を用いて層間絶縁膜３８材料を露光して現像したが、開口部

の種類によってフォトマスクは適宜選択される。このとき、フォトマスクの開口部の形状は、層間絶縁膜３８に形成する開口部の形状とほぼ同形状のものを用いる。また、例えば図１３に示したように、隣接する一方の接続端子４１から他方の接続端子４１へ向かう方向に２つ並列して形成され、それぞれが接続端子４１上まで延長するように層間絶縁膜３８の開口部５８を形成する場合は、図１５に示す形状の開口部６８を備えるフォトマスク６９を用いてもよい。図１５に示すフォトマスク６９には、図１３の層間絶縁膜３８の開口部５８に対応するように、２つずつ並列配置された概ね矩形状の開口部６８が複数設けられている。並列配置された２つの開口部６８は、マスク端部方向における互いに対向する角部に、凸部７０が形成されている。このように凸部７０を形成すれば、露光・現像の際に、図１３に示した層間絶縁膜３８に形成される開口部５８の当該凸部７０に対応する領域の盛り上がりを良好に抑制し、所望の矩形状を良好に形成することができる。また、並列配置された２つの開口部６８は、凸部７０とは逆方向における互いに対向する角部がカットされた欠損部７１が形成されており、２つの開口部６８の間隔を部分的に大きくしている。このように、２つの開口部６８の間隔を部分的に大きく形成すれば、露光・現像によって層間絶縁膜３８の２つの開口部６８がつながってしまうのを良好に抑制することができる。

[0059] また、層間絶縁膜３８の開口部５０～５８は、接続端子４１が延びる方向に沿ってそれぞれ複数配列されていてもよい。具体的には、図１６に示すように、層間絶縁膜３８の先端に配置された開口部５０’に続いて、層間絶縁膜３８の内側方向に向かって、それぞれ開口部５０’’、５０’’’、…が配置されていてもよい。さらに、図１７に示すように、層間絶縁膜３８の先端において、隣接する一方の接続端子４１から他方の接続端子４１へ向かう方向に２つ並列して形成され、それぞれが接続端子４１上まで延長して形成された開口部５８’に続いて、層間絶縁膜３８の内側方向に向かって、それぞれ同様に開口部５８’’、５８’’’、…が配置されていてもよい。このような構成によれば、層間絶縁膜３８の先端から内側方向へ向かって、膜厚

が小さくなる部分がそれだけ大きくなり、より良好にレジスト残渣の発生を抑制することができる。また、開口部の形状は、矩形状に限らず、どのような形状であってもよい。

[0060] なお、図１６，１７において、層間絶縁膜３８の先端から内側方向へ次々に配置される開口部の数は限定されないが、最も内側に配置される開口部については、隣接する接続端子４１の一方から他方へ亘るような一つの開口を形成してはならない。開口に溜まるＩＴＯ残渣のために、隣接する接続端子４１が導通するおそれが生じるためである。

[0061] さらに、層間絶縁膜３８の開口部５８は、層間絶縁膜３８の先端において、隣接する一方の接続端子４１から他方の接続端子４１へ向かう方向に２つ並列して形成されるものに限られず、図１８に示すように、複数の開口部５８’、５８’’、５８’’’、…が並列して形成されていてもよい。また、並列する開口部の数や形状についても、限定されない。

[0062] また、本実施形態では、表示装置としてＬＣＤ（liquid crystal display；液晶表示ディスプレイ）に係るものについて示したが、これに限らず、例えば、有機ＥＬ（organic electro luminescence ）、無機ＥＬ（inorganic electro luminescence ）、電気泳動（electrophoretic）、ＰＤ（plasma display；プラズマディスプレイ）、ＰＡＬＣ（plasma addressed liquid crystal display；プラズマアドレス液晶ディスプレイ）、ＦＥＤ（field emission display；電界放出ディスプレイ）、又は、ＳＥＤ（surface-conduction electron-emitter display；表面電界ディスプレイ）等に係る表示装置であってもよい。

[0063] （作用効果）

次に、本発明の実施形態の作用効果について説明する。本発明の液晶表示装置１０は、層間絶縁膜３８の端部における複数の接続端子４１間部分に対応する領域に、隣接する一方の接続端子４１から他方の接続端子４１へ向かう方向に複数並列する開口部５７が形成されている。これにより、層間絶縁膜３８の端部が、開口部５７の先端から層間絶縁膜３８の先端までの小さな

盛り上がり部分６０と、開口部５７の後端から画素領域へ向かって盛り上がる部分６１と、で構成される。このため、画素電極３９をパターニングするための感光性レジスト６４を基板全面に設ける際、開口部５７の先端から層間絶縁膜３８の先端までの小さな盛り上がり部分６０及び開口部５７の後端から画素領域へ向かって盛り上がる部分６１に沿って、感光性レジスト６４がなだらかに形成される。従って、層間絶縁膜３８の端部領域上における感光性レジスト６４の膜厚の差が小さくなり、感光性レジスト６４の除去の際に層間絶縁膜３８の端部に感光性レジスト６４の残渣が生じるのを良好に抑制することができる。このため、感光性レジスト６４の残渣に対応して形成される画素電極３９の残渣も発生せず、隣り合う接続端子４１間でリーク電流が生じることを良好に抑制することができる。

[0064] また、層間絶縁膜３８に形成する開口部の形状としては、上述のように図３、図５～１３に示したが、これらのいずれによっても、少なくとも上記作用効果を奏することができる。

実施例

[0065] 上述の構成に係る薄膜トランジスタ基板について、層間絶縁膜の開口部の位置・大きさと、感光性レジスト残渣の発生状況との関係を検討するための評価試験を行った。

[0066] （実施例）

実施例１として、本実施形態において図３及び５に示したような、開口部が矩形状であって、複数の接続端子が延びる方向と平行な縦方向の長さ（Ｌ４）が１９．５μｍ、横方向の長さ（Ｗ１）が１３．５μｍであり、さらに、その先端から層間絶縁膜の先端までの長さ（Ｌ１）が３．０μｍである層間絶縁膜を形成した。

[0067] また、実施例１に対して、Ｌ４及びＷ１は同一の値で、Ｌ１をそれぞれ３．５μｍ、６．０μｍ、７．２μｍとした層間絶縁膜を形成し、それぞれ実施例２、３、４とした。

[0068] 続いて、実施例１に対して、Ｌ１及びＬ４は同一の値で、Ｗ１を９．５μ

ｍとした層間絶縁膜を形成し、実施例５とした。また、実施例５に対して、Ｌ４及びＷ１は同一の値で、Ｌ１をそれぞれ３．５μｍ、６．０μｍ、７．２μｍとした層間絶縁膜を形成し、それぞれ実施例６、７、８とした。

[0069] さらに、実施例１に対して、Ｌ１及びＬ４は同一の値で、Ｗ１を６．５μｍとした層間絶縁膜を形成し、実施例９とした。また、実施例９に対して、Ｌ４及びＷ１は同一の値で、Ｌ１をそれぞれ３．５μｍ、６．０μｍ、７．２μｍとした層間絶縁膜を形成し、それぞれ実施例１０、１１、１２とした。

[0070] 次に、実施例１３として、本実施形態において図１３に示したような、隣接する一方の接続端子から他方の接続端子へ向かう方向に２つ並列して形成され、それぞれが接続端子上まで延長して形成された矩形状の開口部を備えた層間絶縁膜を形成した。実施例１３の層間絶縁膜は、その各開口部において、複数の接続端子が延びる方向と平行な縦方向の長さ（Ｌ４）を１９．５μｍ、横方向の長さ（Ｗ１）を１０．５μｍとし、さらに、その先端から層間絶縁膜の先端までの長さ（Ｌ１）を３．０μｍに形成した。また、隣接する開口部の間隔は５．５μｍとした。

[0071] また、実施例１３に対して、Ｌ４及びＷ１は同一の値で、Ｌ１をそれぞれ３．５μｍ、６．０μｍ、７．２μｍとした層間絶縁膜を形成し、それぞれ実施例１４、１５、１６とした。

[0072] 次に、実施例１～１６について、基板全面に画素電極材料としてＩＴＯをスパッタリングにより０．１μｍの膜厚で成膜し、続いて基板全面に感光性レジストを設けた。

[0073] 次いで、感光性レジストを露光して現像することにより、ＩＴＯを残す領域に感光性レジストのパターンを形成した。このときの露光処理において、その露光量は３種類に分けて（４５、５０、６０ｍＪ／ｃｍ^2）試験した。

[0074] また、上記実施例において、接続端子はＴｉ膜（３５０Å）、ＡｌＩ膜（３６００Å）及びＴｉ膜（１０００Å）を積層させて構成し、各接続端子の幅を５０μｍとし、それらの間隔を２２μｍとした。また、基板全面に設ける

層間絶縁膜の膜厚は３．３μｍとした。

[0075] このように作製した実施例１～１６について、感光性レジストの残渣の状況を確認した。

[0076] （比較例）

比較例として、層間絶縁膜に開口部を形成しない以外は、実施例と同様な構成の基板を作製し、同様に感光性レジストの残渣の状況を確認した。

[0077] （試験結果）

上述の実施例及び比較例の試験結果を、表１に示す。

[0078]

[表1]

	実施例1	実施例2	実施例3	実施例4	実施例5	実施例6	実施例7	実施例8	実施例9	実施例10	実施例11	実施例12	実施例13	実施例14	実施例15	実施例16	比較例
L1	3.0μm	3.5μm	6.0μm	7.2μm	3.0μm	3.5μm	6.0μm	7.2μm	3.0μm	3.5μm	6.0μm	7.2μm	3.0μm	3.5μm	6.0μm	7.2μm	
L4	19.5μm																
W1	13.5μm				19.5μm				19.5μm								
(露光量)					9.5μm				6.5μm				10.5μm				
45mJ/cm2	○	○	○	△	△	△	△	×	×	×	×	×	○	○	○	△	×
50mJ/cm2	○	○	○	○	○	○	○	△	△	△	△	△	○	○	○	○	×
60mJ/cm2	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○

○ … レジスト残渣無し
△ … 接続端子のコーナー部分に残渣有り
× … 隣接する接続端子間に亘って残渣有り

[0079] 表１より、層間絶縁膜に開口部を形成していない比較例では、露光量が４

５ｍＪ／ｃｍ^{2}及び５０ｍＪ／ｃｍ^{2}のときにレジスト残渣が隣接する接続端子間に亘って生じたのに対し、実施例１～７，１３～１６では、そのような状況は発生しなかった。

[0080] なお、実施例及び表１において、Ｌ１の値が３．０μｍであるものから記載しているが、実際はＬ１が３．０μｍより小さいもの（具体的な数値は計測不能であった）も作製して試験しており、同様の効果が得られた。

産業上の利用可能性

[0081] 以上説明したように、本発明は、表示装置及びその製造方法について有用である。

符号の説明

[0082]

１０	液晶表示装置
１３	薄膜トランジスタ基板（アクティブマトリクス基板）
１４	カラーフィルタ基板
３０	ガラス基板
３８	層間絶縁膜
３９	画素電極
４０	薄膜トランジスタ
４１	接続端子
５０、５１、５２、５３、５４、５５、５６、５７、５８	開口部
６２、６８	フォトマスクの開口部
６３、６９	フォトマスク
６４	感光性レジスト

請求の範囲

[請求項1] 複数のスイッチング素子がマトリクス状に配置されたアクティブマトリクス基板と、該アクティブマトリクス基板に表示媒体層を介して対向配置された対向基板と、を備えた表示装置であって、

上記アクティブマトリクス基板は、

上記スイッチング素子に駆動用信号を送るために、該スイッチング素子にそれぞれ電気的に接続されて引き出されると共に、互いに並列配置された複数の接続端子と、

上記複数のスイッチング素子及び上記複数の接続端子上に設けられると共に、端部では該複数の接続端子の先端がそれぞれ剥き出しになるように設けられた層間絶縁膜と、

上記層間絶縁膜及び上記複数の接続端子の剥き出しにされた領域上に設けられると共に、該層間絶縁膜に形成されたコンタクトホールを介して上記スイッチング素子に電気的に接続する画素電極と、を備え、

上記層間絶縁膜の端部における上記複数の接続端子間部分に対応する領域に、隣接する一方の該接続端子から他方の接続端子へ向かう方向に複数並列する開口部が形成された表示装置。

[請求項2] 請求項１に記載された表示装置において、

上記開口部が矩形状に形成されている表示装置。

[請求項3] 請求項２に記載された表示装置において、

上記開口部の先端から上記層間絶縁膜の先端までの長さが１０μｍ以下である表示装置。

[請求項4] 請求項２に記載された表示装置において、

上記開口部は、上記複数の接続端子が延びる方向と垂直な方向の長さが９．５～１３．５μｍ以上である表示装置。

[請求項5] 請求項１に記載された表示装置において、

上記複数の開口部の少なくともいずれか一つは、隣接する上記接続

端子上まで延長して形成されている表示装置。

[請求項6] 請求項１に記載された表示装置において、

上記表示媒体が液晶材料で構成されている表示装置。

[請求項7] 請求項１に記載された表示装置において、

上記画素電極がインジウム錫酸化物又はインジウム亜鉛酸化物で構成されている表示装置。

[請求項8] 請求項１に記載された表示装置において、

上記スイッチング素子が薄膜トランジスタである表示装置。

[請求項9] 複数のスイッチング素子がマトリクス状に配置されたアクティブマトリクス基板と、該アクティブマトリクス基板に表示媒体層を介して対向配置された対向基板と、を備えた表示装置の製造方法であって、

上記アクティブマトリクス基板用の絶縁性基板を準備する工程と、

上記絶縁性基板上に、マトリクス状に複数のスイッチング素子を配置し、該スイッチング素子に駆動用信号を送るために、該スイッチング素子にそれぞれ電気的に接続されて引き出されると共に、互いに並列配置された複数の接続端子を形成する工程と、

上記スイッチング素子及び接続端子が形成された上記絶縁性基板上に層間絶縁膜材料を形成する工程と、

端部に複数の開口部が所定の間隔を空けて並列配置されたフォトマスクを用いて上記層間絶縁膜材料を露光して現像することにより、上記複数のスイッチング素子及び上記複数の接続端子上に設けられ、該スイッチング素子に通じるコンタクトホールを有し、端部では該複数の接続端子の先端をそれぞれ剥き出しにすると共に、上記層間絶縁膜の端部における上記複数の接続端子間部分に対応する領域に、隣接する一方の該接続端子から他方の接続端子へ向かう方向に複数並列する開口部を備える層間絶縁膜を形成する工程と、

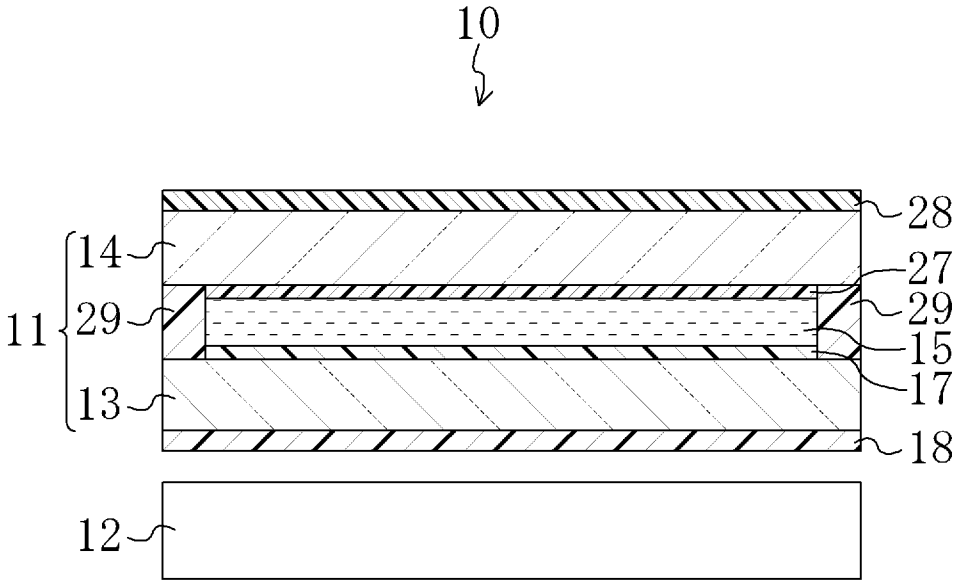
上記層間絶縁膜が形成された上記絶縁性基板上に画素電極材料を形成する工程と、

上記画素電極材料上に感光性レジストを設け、露光して現像する工程と、

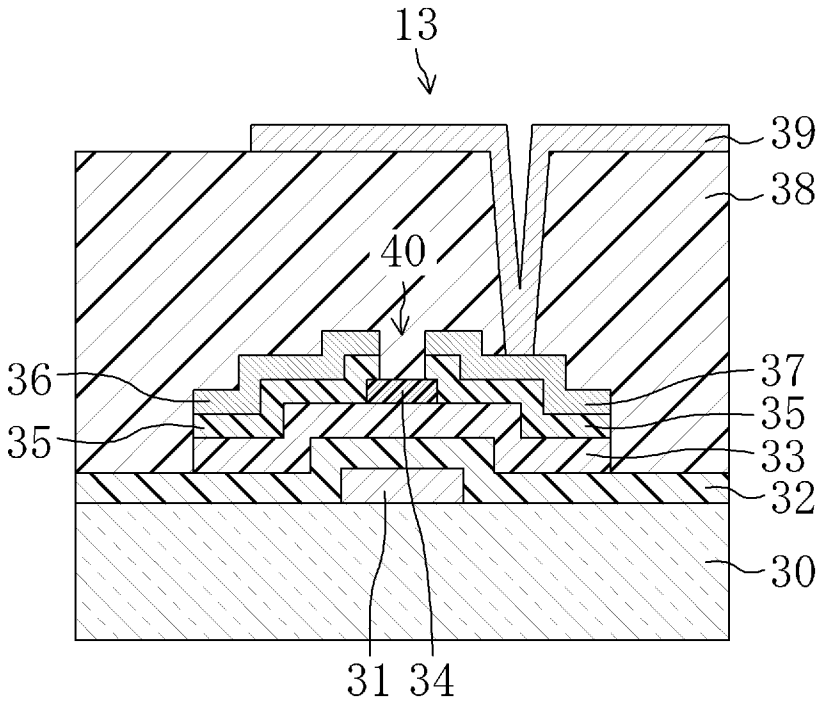
上記感光性レジストをマスクとしてエッチングすることにより、上記層間絶縁膜上及び上記複数の接続端子の剥き出しにされた領域上に設けられ、該層間絶縁膜の上記コンタクトホールを介して上記スイッチング素子に電気的に接続する画素電極を形成する工程と、

を備えた表示装置の製造方法。

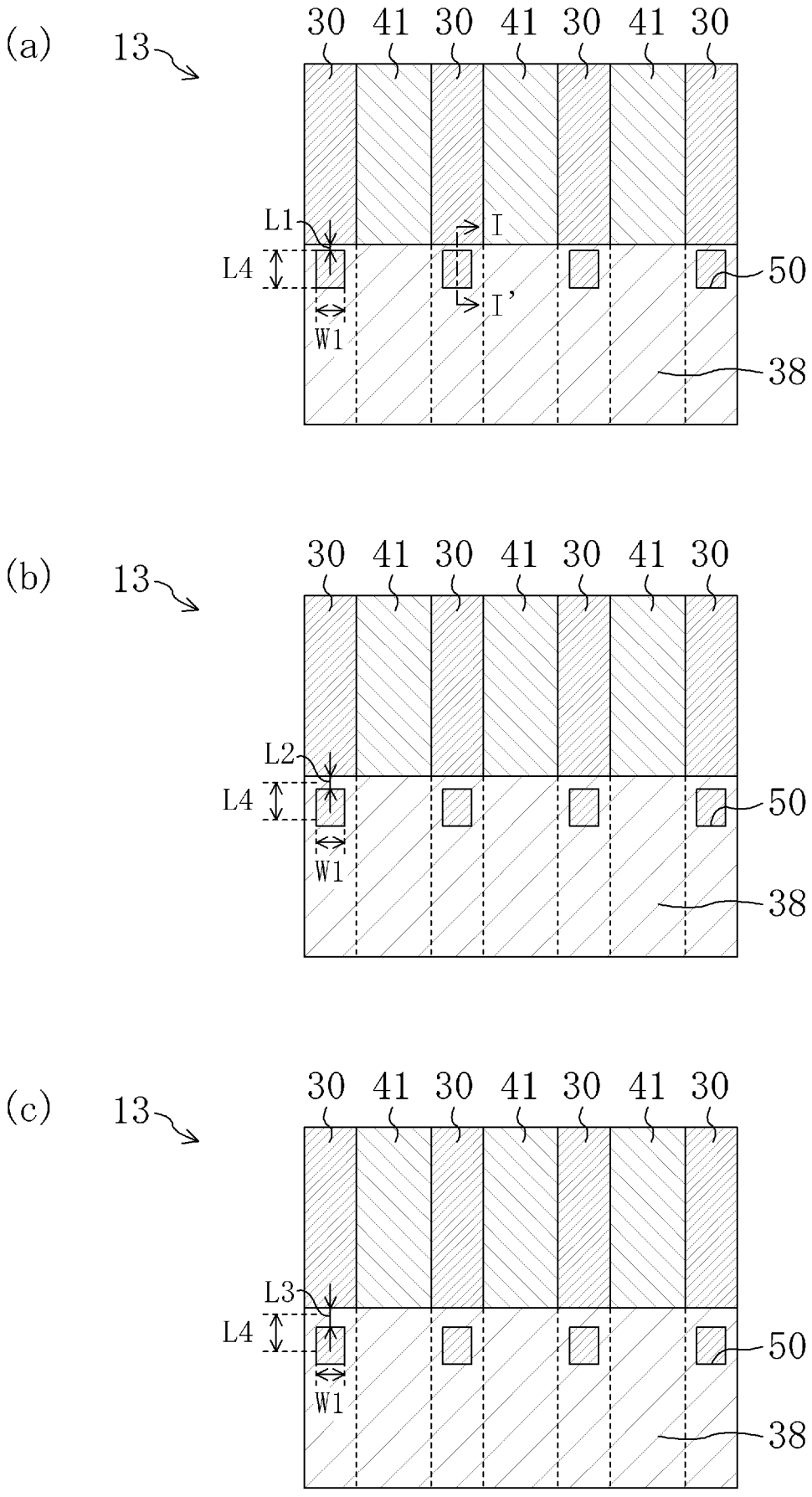
[図1]


10
28
14
27
11
29
29
15
17
13
18
12

[図2]

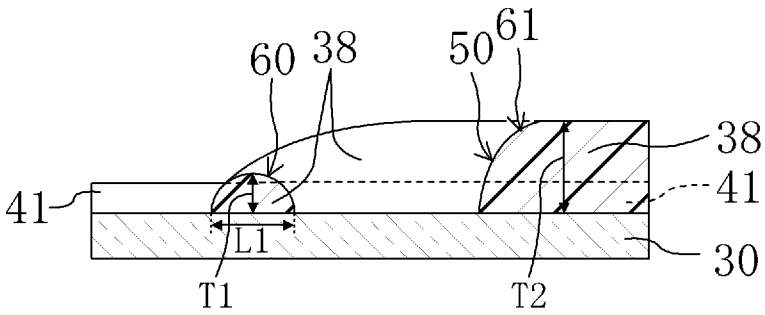

13
39
38
40
36
37
35
35
33
32
30
31
34

[図3]

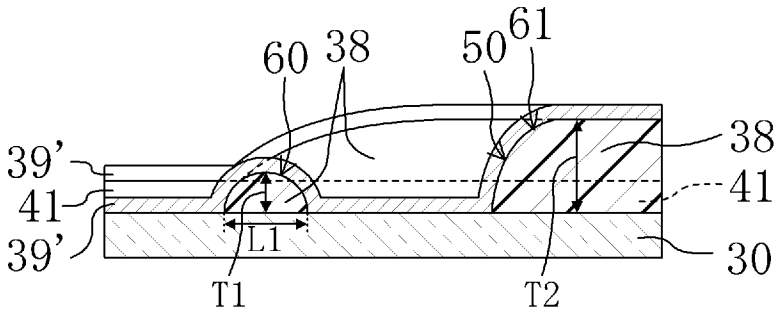

(a)
13
30
41
30
41
30
41
30
L1
I
L4
I'
W1
50
38
(b)
13
30
41
30
41
30
41
30
L2
L4
W1
50
38
(c)
13
30
41
30
41
30
41
30
L3
L4
W1
50
38

[図4]

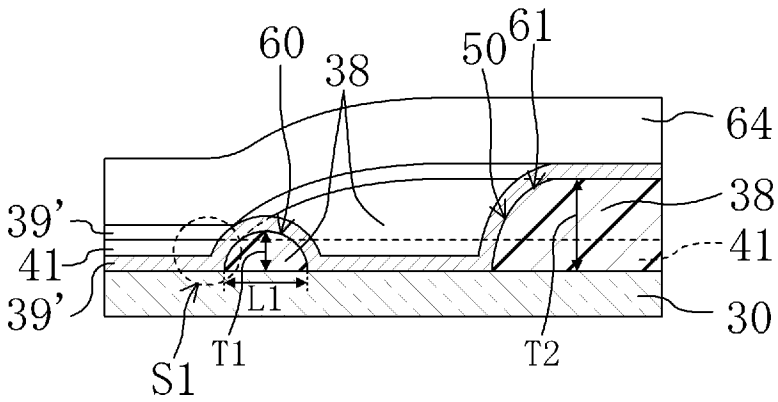
(a)


60
38
50
61
38
41
41
L1
30
T1
T2

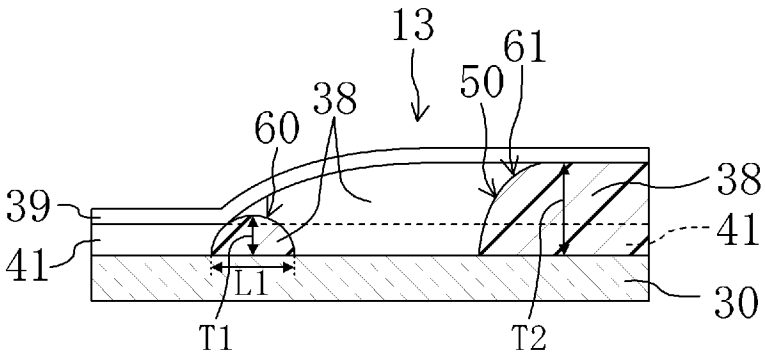
(b)


60
38
50
61
38
39'
41
41
39'
L1
30
T1
T2

(c)

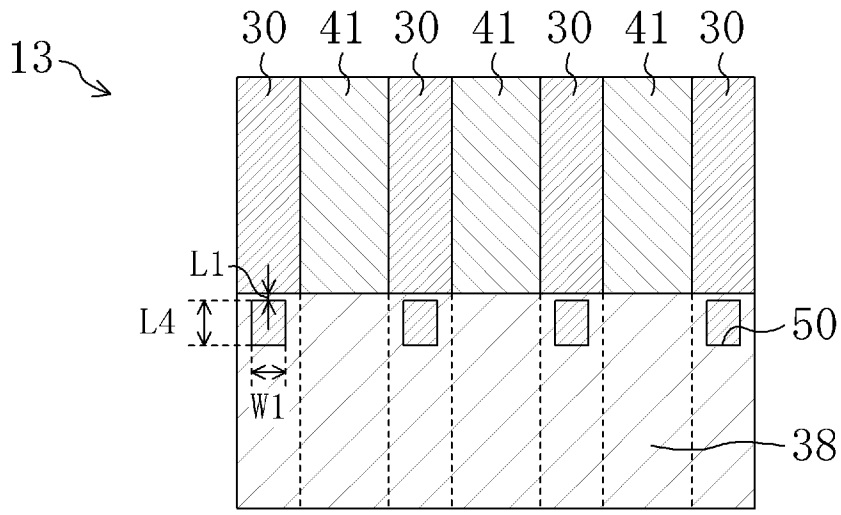

60
38
50
61
64
38
39'
41
41
39'
L1
30
S1
T1
T2

(d)

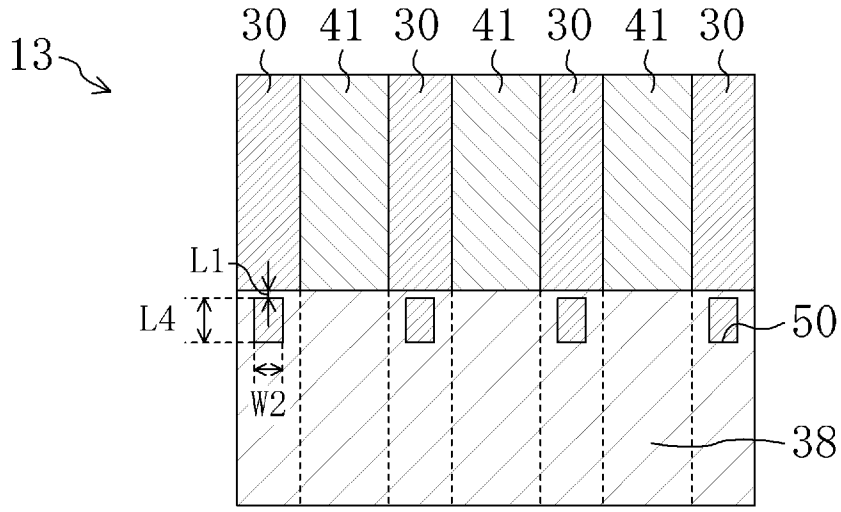

13
61
50
60
38
38
39
41
41
L1
30
T1
T2

[図5]

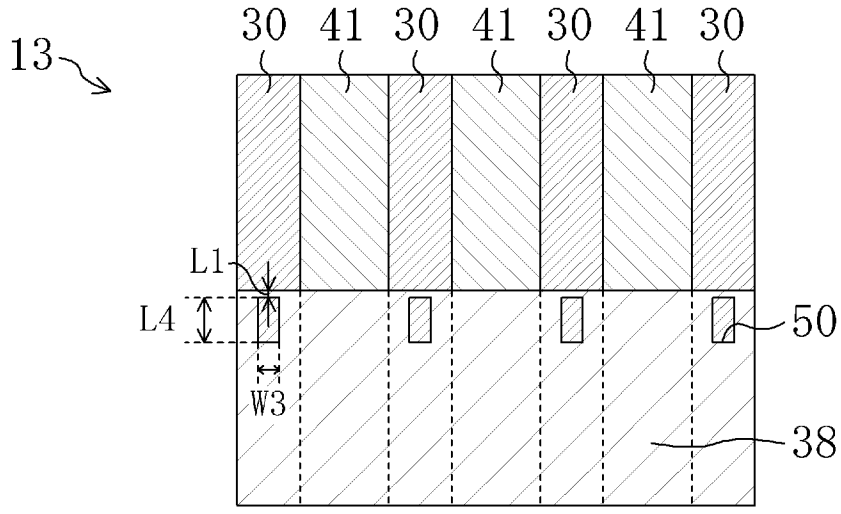
(a)


13
30
41
30
41
30
41
30
L1
L4
W1
50
38

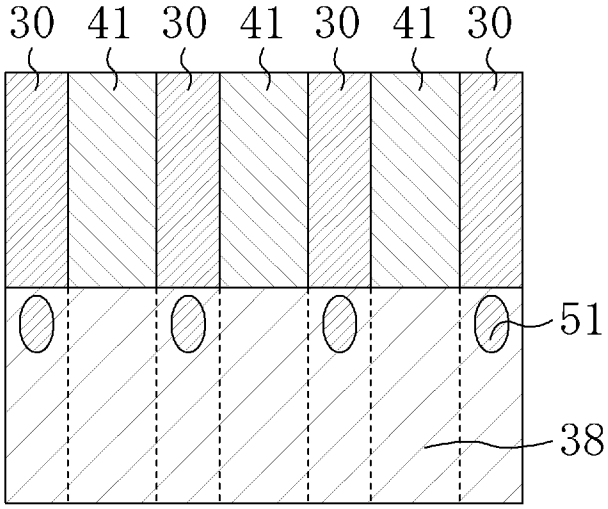
(b)


13
30
41
30
41
30
41
30
L1
L4
W2
50
38

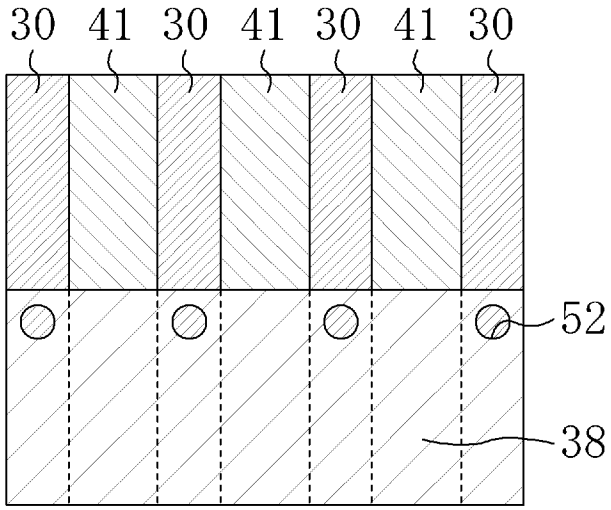
(c)


13
30
41
30
41
30
41
30
L1
L4
W3
50
38

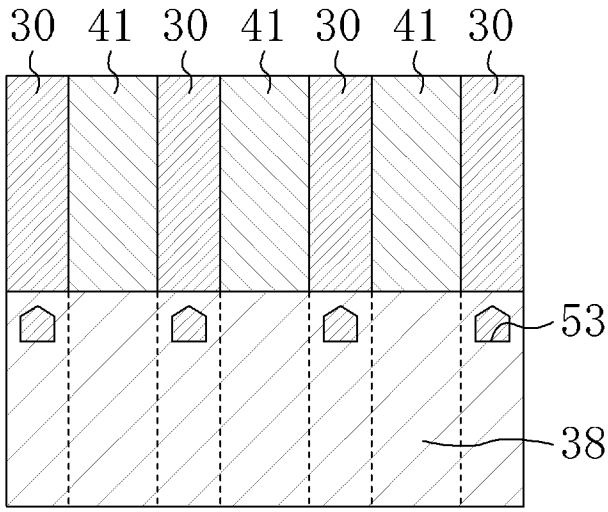
[図6]


30
41
30
41
30
41
30
51
38

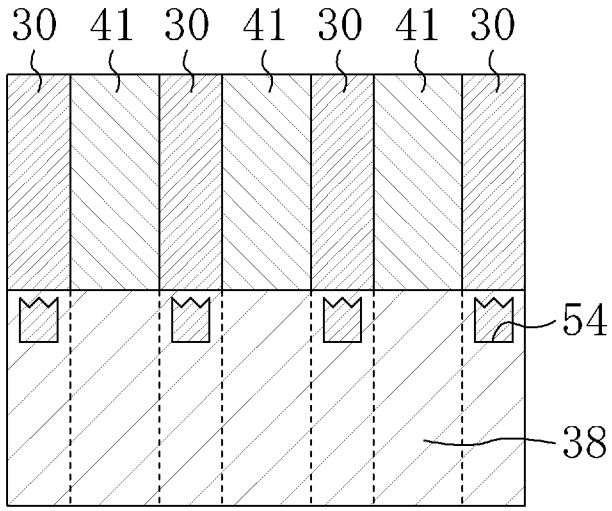
[図7]


30
41
30
41
30
41
30
52
38

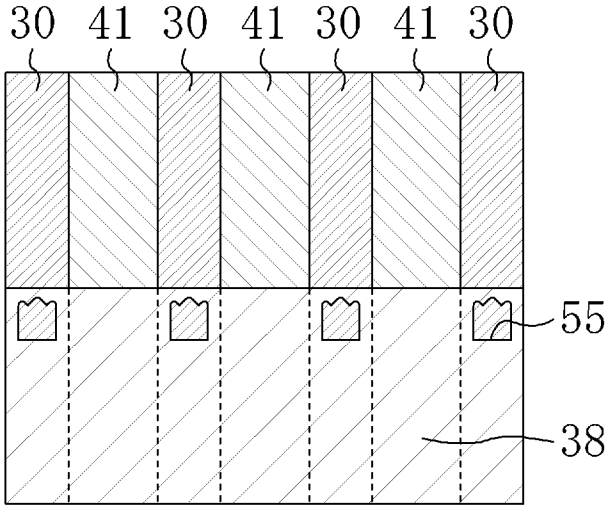
[図8]


30
41
30
41
30
41
30
53
38

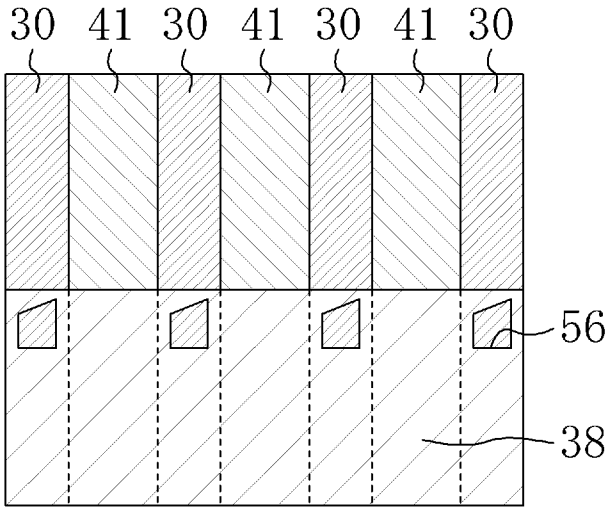
[図9]


30
41
30
41
30
41
30
54
38

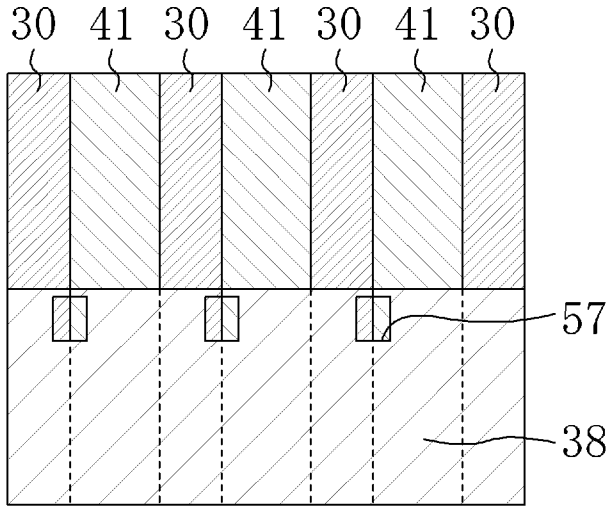
[図10]


30
41
30
41
30
41
30
55
38

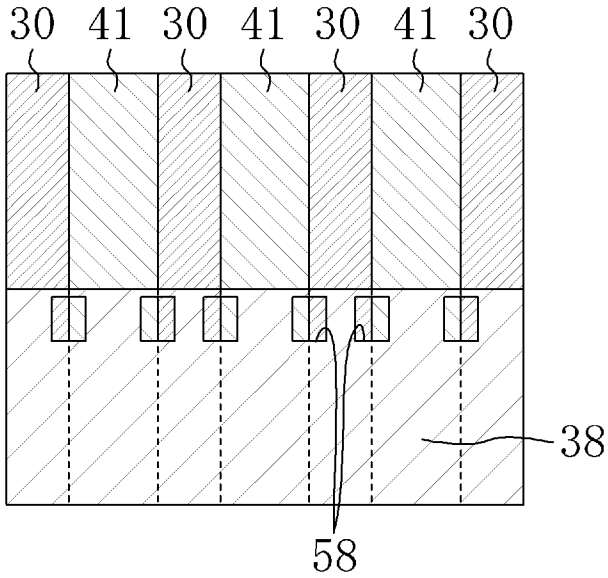
[図11]


30
41
30
41
30
41
30
56
38

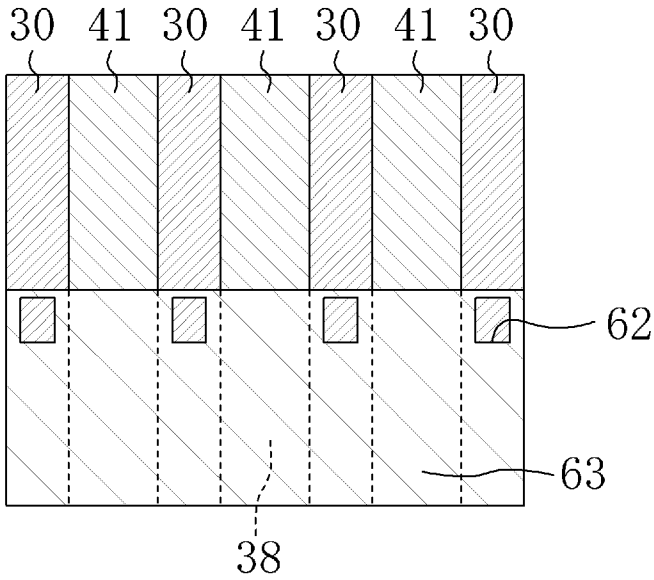
[図12]


30
41
30
41
30
41
30
57
38

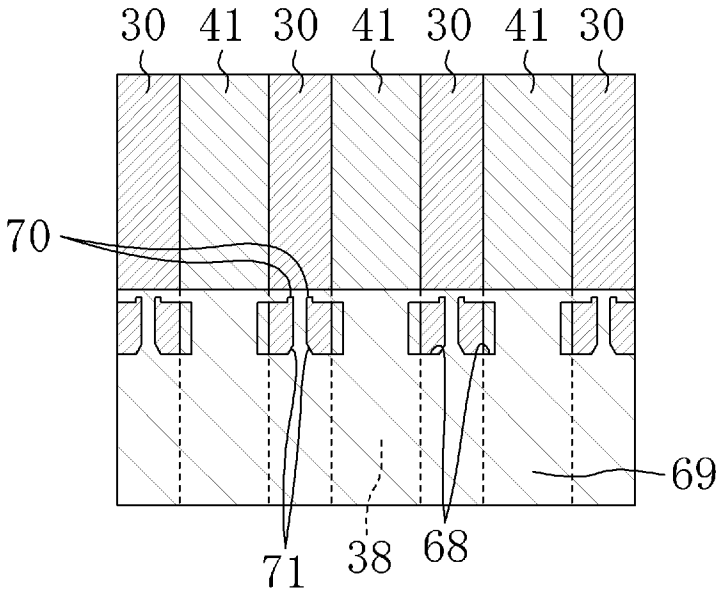
[図13]


30
41
30
41
30
41
30
38
58

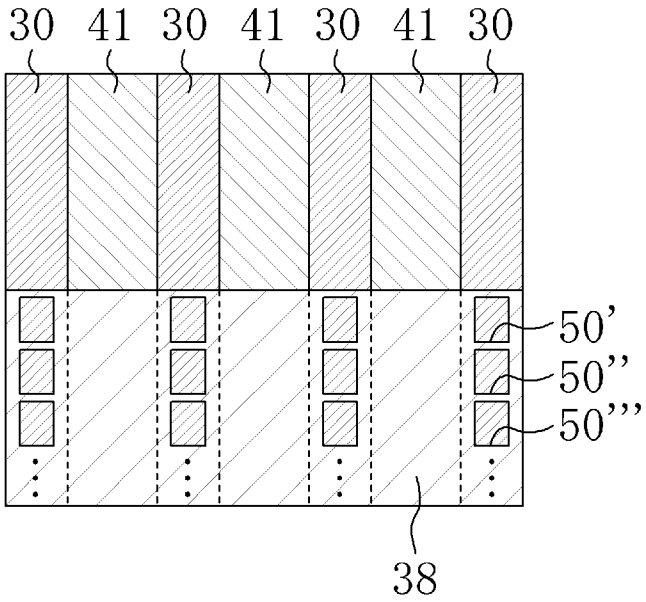
[図14]


30
41
30
41
30
41
30
62
63
38

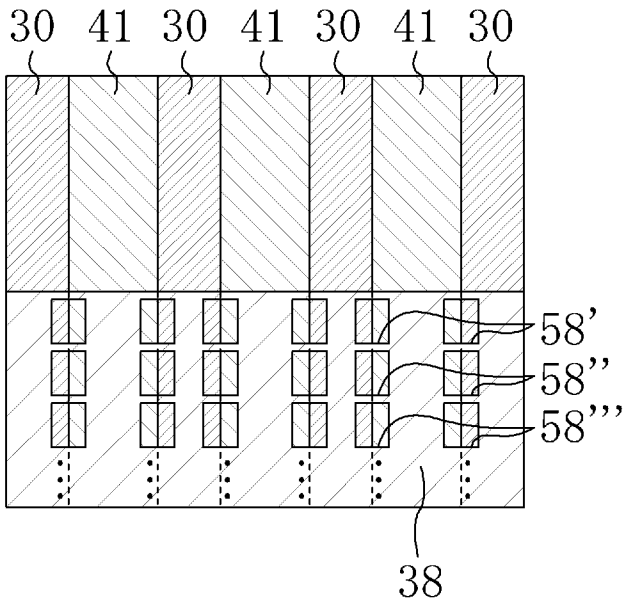
[図15]



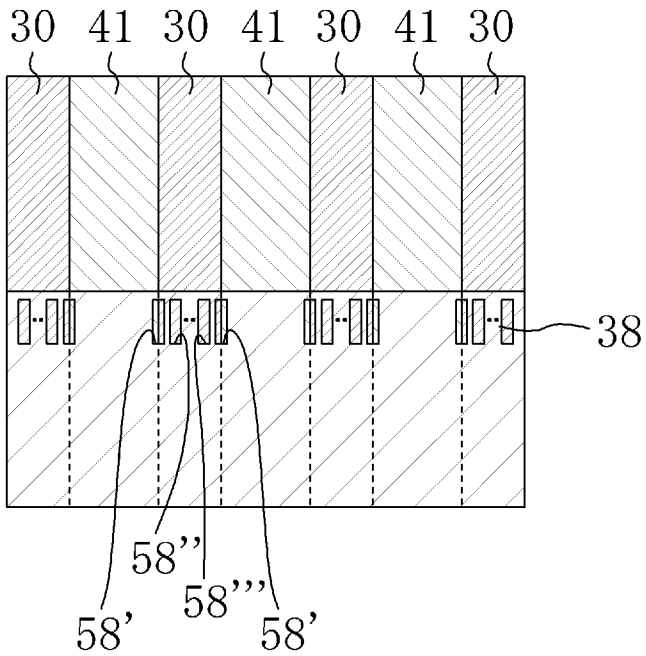
[図16]



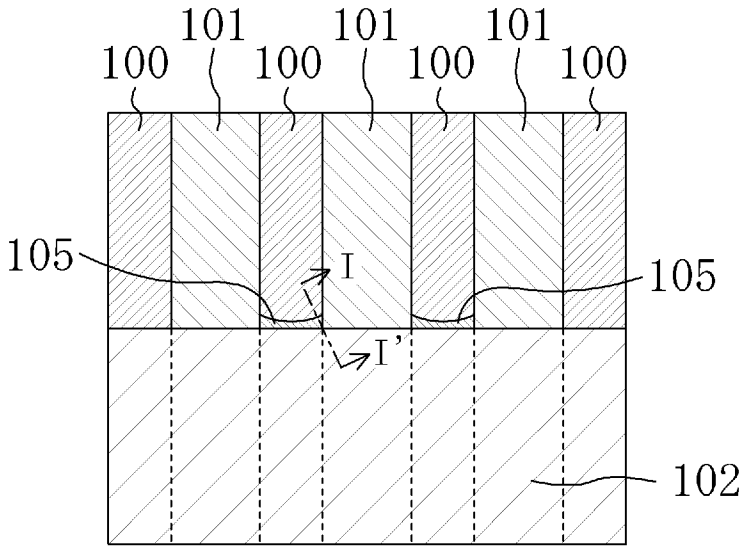
[図17]



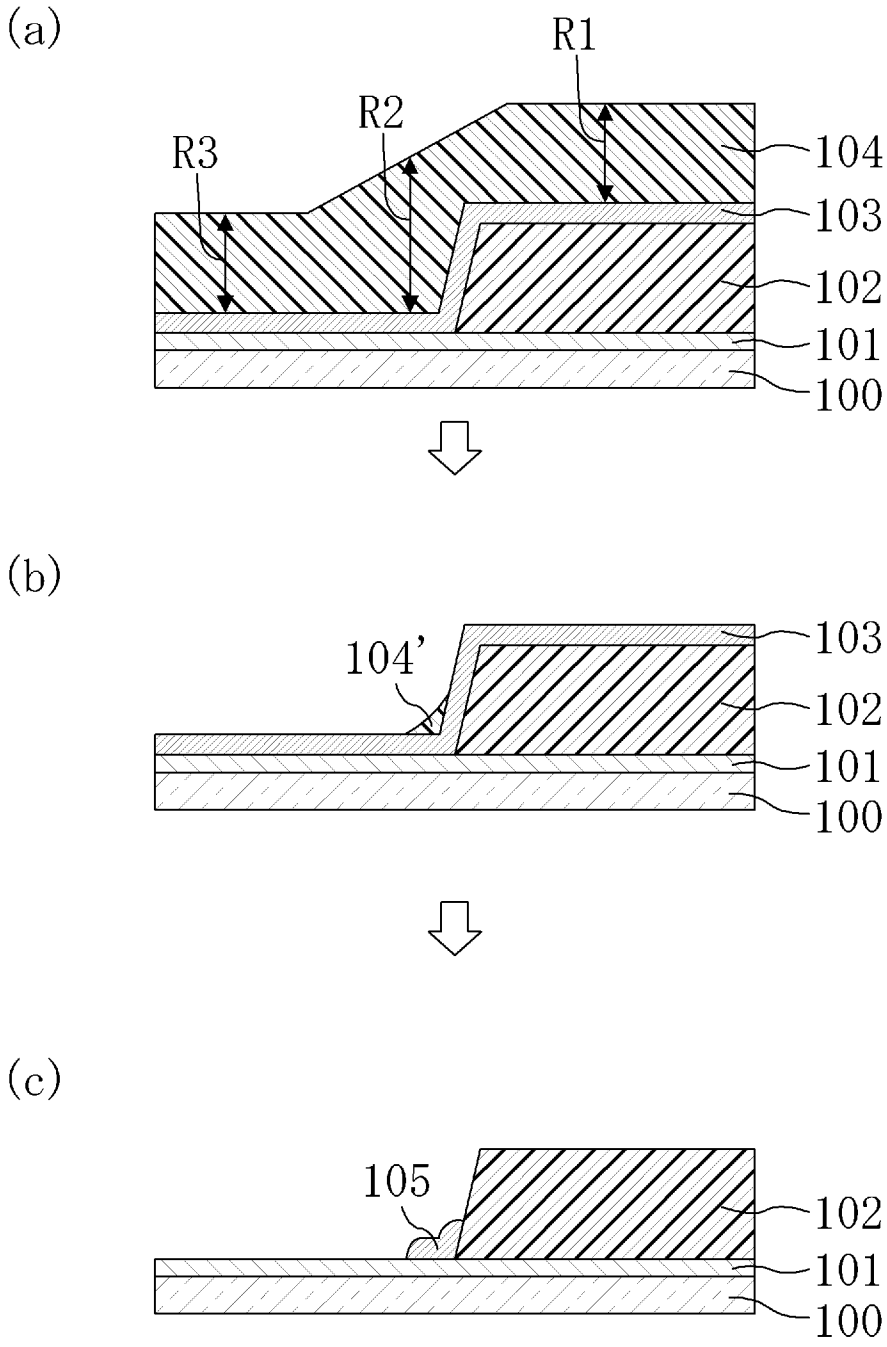
[図18]



[図19]



[図20]


(a)
R1
R2
R3
104
103
102
101
100
(b)
104'
103
102
101
100
(c)
105
102
101
100

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/002577

A. CLASSIFICATION OF SUBJECT MATTER
G09F9/30(2006.01)i, *G02F1/1345*(2006.01)i, *G02F1/1368*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09F9/00-9/46, G02F1/1343-1/1345, G02F1/135-1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-024101 A (Matsushita Electric Industrial Co., Ltd.), 29 January, 1999 (29.01.99), Cited in the application; Par. Nos. [0007] to [0013], [0025] to [0026], [0028] to [0034]; Figs. 1, 3 to 4, 6 to 7 (Family: none)	1-9
A	JP 11-153809 A (Matsushita Electric Industrial Co., Ltd.), 08 June, 1999 (08.06.99), Cited in the application; Par. Nos. [0008] to [0017], [0026] to [0028], [0033] to [0041]; Figs. 1, 4 to 8, 10 to 12 (Family: none)	1-9

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
24 June, 2009 (24.06.09)	07 July, 2009 (07.07.09)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/002577

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-024094 A (Matsushita Electric Industrial Co., Ltd.), 29 January, 1999 (29.01.99), Par. Nos. [0007] to [0010], [0017] to [0022]; Figs. 1 to 4, 7 to 9 (Family: none)	1-9

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００９／００２５７７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G09F9/30(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G09F9/00-9/46, G02F1/1343-1/1345, G02F1/135-1/1368

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００９年
日本国実用新案登録公報	１９９６－２００９年
日本国登録実用新案公報	１９９４－２００９年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 11-024101 A (松下電器産業株式会社) 1999.01.29 cited in the application 段落 0007－0013、0025－0026、0028－0034、図 1、3－4、6－7 (ファミリーなし)	1-9

A	JP 11-153809 A (松下電器産業株式会社) 1999.06.08 cited in the application 段落 0008－0017、0026－0028、0033－0041、図 1、4－8、10－12 (ファミリーなし)	1-9

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日 ２４．０６．２００９	国際調査報告の発送日 ０７．０７．２００９
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　２Ｉ　８７０７ 小林　紀史 電話番号　０３－３５８１－１１０１　内線　３２７３

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 11-024094 A (松下電器産業株式会社) 1999.01.29 段落 0007－0010、0017－0022、図 1－4、7－9 (ファミリーなし) ----------	1-9