(19)中华人民共和国国家知识产权局



(12)发明专利



(10)授权公告号 CN 107578919 B (45)授权公告日 2019.06.04

(**21**)申请号 201710724730.X

- (22)申请日 2013.07.04
- (65)同一申请的已公布的文献号 申请公布号 CN 107578919 A
- (43)申请公布日 2018.01.12
- (30)优先权数据 10-2013-0038322 2013.04.08 KR
- (62)分案原申请数据201310278662.0 2013.07.04
- (73)专利权人 三星电机株式会社 地址 韩国京畿道水原市
- (72)发明人 金亨俊

(74)专利代理机构 北京铭硕知识产权代理有限

公司 11286 代理人 钱海洋 金光军

(51)|nt.C|.

H01G 4/012(2006.01) H01G 4/12(2006.01) H01G 4/30(2006.01) H01G 4/232(2006.01)

(56)对比文件

CN 1909125 A,2007.02.07,

JP 2002231570 A,2002.08.16,

CN 1905097 A,2007.01.31,

审查员 蔡婷婷

权利要求书2页 说明书11页 附图8页

(54)发明名称

多层陶瓷电容器及其制造方法

(57)摘要

提供一种多层陶瓷电容器,包括:陶瓷本体, 所述陶瓷本体具有相互朝向的第一侧面和第二 侧面,以及连接所述第一侧面和第二侧面的第三 端面和第四端面;多个内部电极,所述多个内部 电极形成在所述陶瓷本体中并且具有暴露于所 述第三端面或所述第四端面的一端;以及第一侧 边缘部和第二侧边缘部,所述第一侧边缘部和第 二侧边缘部形成为从所述第一侧面和第二侧面 至所述内部电极的边缘;其中,在所述陶瓷本体 的宽度方向上,所述内部电极的两个边缘包括氧 化区,除了在所述内部电极中的最上端和最下端 的内部电极之外,有助于电容形成的内部电极的 所述氧化区的最大长度Lmax为3µm或者小于3µ m,并且长度标准偏差为1µm或者小于1µm。



CN 107578919 B

1.一种多层陶瓷电容器,包括:

陶瓷本体,所述陶瓷本体具有相互朝向的第一侧面和第二侧面,以及连接所述第一侧 面和第二侧面的第三端面和第四端面;

多个内部电极,所述多个内部电极形成在所述陶瓷本体中并且具有暴露于所述第三端 面或所述第四端面的一端;以及

第一侧边缘部和第二侧边缘部,所述第一侧边缘部和第二侧边缘部从所述第一侧面和 所述第二侧面形成至所述内部电极的边缘;

其中,在所述陶瓷本体的宽度方向上,所述内部电极的两个边缘包括氧化区,在所述内 部电极中,除了最上端和最下端的内部电极之外,有助于电容形成的内部电极的所述氧化 区的最大长度Lmax为3µm或者小于3µm,并且长度标准偏差为1µm或者小于1µm,

所述内部电极的边缘暴露于所述陶瓷本体的所述第一侧面和所述第二侧面,并且所述 第一侧边缘部和所述第二侧边缘部的厚度为18µm或者小于18µm。

2.根据权利要求1所述的多层陶瓷电容器,其中,所述第一侧边缘部和所述第二侧边缘 部由陶瓷浆料形成。

3.根据权利要求1所述的多层陶瓷电容器,其中,所述内部电极包括第一内部电极和第 二内部电极,所述第一内部电极的一端暴露于所述第三端面,另一端形成为与所述第四端 面具有预定的间隔,所述第二内部电极的一端暴露于所述第四端面,另一端形成为与所述 第三端面具有预定的间隔。

4.一种制造多层陶瓷电容器的方法,该方法包括:

制备第一陶瓷基片和第二陶瓷基片,所述第一陶瓷基片包括相互之间具有预定间隔的 多个带形第一内部电极图案,所述第二陶瓷基片包括相互之间具有预定间距的多个带形第 二内部电极图案;

通过堆叠所述第一陶瓷基片和第二陶瓷基片,使得所述带形第一内部电极图案和所述 带形第二内部电极图案彼此相交,以形成陶瓷基片多层体;

切割所述陶瓷基片多层体,同时横切所述带形第一内部电极图案和带形第二内部电极 图案以形成具有相互朝向的第一侧面和第二侧面的陶瓷本体,所述陶瓷本体中形成有多个 内部电极,所述多个内部电极包括具有预定的宽度和侧面的第一内部电极和第二内部电极,所述第一内部电极和所述第二内部电极的边缘在宽度方向上暴露于所述侧面;以及

通过使用陶瓷浆料分别在所述第一内部电极和所述第二内部电极的所述边缘暴露的 侧面上形成第一侧边缘部和第二侧边缘部,

其中,在所述陶瓷本体的宽度方向上,所述内部电极的两个边缘包括氧化区,在所述内 部电极中,除了最上端和最下端的内部电极之外,有助于电容形成的内部电极的所述氧化 区的最大长度Lmax为3µm或者小于3µm,并且长度标准偏差为1µm或者小于1µm,

所述内部电极的边缘暴露于所述陶瓷本体的所述第一侧面和所述第二侧面,并且所述 第一侧边缘部和所述第二侧边缘部的厚度为18µm或者小于18µm。

5.根据权利要求4所述的方法,其中,在形成所述陶瓷基片多层体中,堆叠所述陶瓷基 片,使得所述带形第一内部电极图案的中部和所述带形第二内部电极图案之间的预定间隔 相互重叠。

6.根据权利要求4所述的方法,其中,切割所述陶瓷基片多层体包括:

将所述陶瓷基片多层体切割成条形多层体,每一个条形多层体具有侧面,所述第一内 部电极和第二内部电极的边缘暴露于所述侧面;以及

在形成所述第一侧边缘部和第二侧边缘部之后,沿着相同的切割线切割所述第一内部 电极的中部和所述第二内部电极之间的预定间隔,以形成所述多层体,每个所述多层体具 有第三端面和第四端面,所述第一内部电极和所述第二内部电极的一端分别暴露于所述第 三端面和所述第四端面。

7.根据权利要求4所述的方法,其中,切割所述陶瓷基片多层体包括:

将所述陶瓷基片多层体切割成条形多层体,每一个条形多层体具有侧面,所述第一内 部电极和所述第二内部电极的边缘暴露于所述侧面,以及沿着相同的切割线切割所述第一 内部电极的中部和所述条形多层体中的所述第二内部电极之间的预定间隔,以形成所述多 层体,每一个所述多层体具有第三端面和第四端面,所述第一内部电极和所述第二内部电 极的一端分别暴露于所述第三端面和所述第四端面,并且在所述多层体上执行所述第一侧 边缘部和所述第二侧边缘部的形成。

8.根据权利要求4所述的方法,其中,通过向所述第一内部电极和所述第二内部电极的 边缘暴露于的所述侧面施加陶瓷浆料来执行所述第一侧边缘部和第二侧边缘部的形成。

9.根据权利要求4所述的方法,其中,通过使所述第一内部电极和所述第二内部电极的 边缘暴露于的所述侧面浸入到陶瓷浆料中执行所述第一侧边缘部和所述第二侧边缘部的 形成。

多层陶瓷电容器及其制造方法

[0001] 本申请是申请日为2013年07月04日,申请号为201310278662.0,题为"多层陶瓷电 容器及其制造方法"的发明专利申请的分案申请。

[0002] 相关申请的交叉引用

[0003] 本申请要求于2013年4月8日在韩国知识产权局申请的韩国专利申请No.10-2013-0038322的优先权,在此通过引用将该申请的全部内容并入本申请中。

技术领域

[0004] 本发明涉及一种多层陶瓷电容器及其制造方法,更具体地,涉及一种具有优良介 电性能的高电容多层陶瓷电容器及其制造方法。

背景技术

[0005] 通常,使用陶瓷材料的电子元件,例如电容器、电感器、压电元件、变阻器、热敏电阻等等,包括由陶瓷材料制得的陶瓷本体、内部电极以及外部电极,所述内部电极形成在所述陶瓷本体中,所述外部电极设置在所述陶瓷本体外表面上以连接于所述内部电极。

[0006] 陶瓷电子元件中,多层陶瓷电容器包括多个堆叠的电介质层、相互朝向设置的内部电极、以及电连接于所述内部电极的外部电极,所述内部电极之间具有所述电介质层。

[0007] 多层陶瓷电容器由于例如小尺寸、高电容、易安装等优点,己被广泛地用作例如便携式笔记本、个人数字助理(PDAs)、移动电话等移动通信设备中的元件。

[0008] 最近,随着电子产品的微型化和多功能化,片式元件同样趋于微型化和多功能化。因此,需要使多层陶瓷电容器微型化并提高其容量。

[0009] 一般来说,多层陶瓷电容器通过以下步骤来制造。首先,制备陶瓷基片(ceramic green sheet),并在所述陶瓷基片上印刷导电胶以形成内部电极。以数十层到数百层的数量上堆叠其上形成有所述内部电极的所述陶瓷基片以制造基陶瓷多层体。随后,所述基陶瓷多层体在高温和高压条件下被挤压以制造坚硬的基陶瓷多层体,并对所述陶瓷多层体进行切割工序以制造基片(green chip)。然后,将所述基片煅烧和烧结,并且所述外部电极形成在被煅烧和烧结后的基片上以完成所述多层陶瓷电容器的制造。

[0010] 所述多层陶瓷电容器通过上述方法形成的情况下,所述内部电极的边缘上的氧化层的长度可能不规则地形成,使得介电性能可能显著地退化。

[0011] 以下现有技术文献公开了一种多层陶瓷电容器,其中,为了抑制陶瓷电子元件的 绝缘电阻的退化,通过在内部电极的两个边缘的长度和高度方向上固体溶解金属氧化物形 成的异常区域的占有率为85%或者更多。然而,所述内部电极的宽度方向的两个边缘的氧 化层的长度是不受控制的,这使得可能仍然不能阻止介电性能的退化。

[0012] 现有技术文献

[0013] (专利文件1)韩国专利公开No.2010-0136917。

发明内容

[0014] 本发明的一个方面提供一种具有优良介电性能的高电容多层陶瓷电容器,以及制造该多层陶瓷电容器的方法。

[0015] 根据本发明的一个方面,提供一种多层陶瓷电容器,包括:陶瓷本体,具有相互朝向的第一和第二侧面,以及连接所述第一和第二侧面的第三和第四端面;多个内部电极,形成在所述陶瓷本体中,并且具有暴露于所述第三端面或所述第四端面的一端;以及第一和第二侧边缘部,形成为从所述第一和第二侧面至所述内部电极的边缘;其中,在所述陶瓷本体的宽度方向上,所述内部电极的两个边缘包括氧化区,除了在所述内部电极中的最上端和最下端的内部电极之外,有助于电容形成的内部电极的所述氧化区的最大长度Lmax为3µm或者小于3µm,并且长度标准偏差为1µm或者小于1µm。

[0016] 所述第一和第二侧边缘部的平均厚度可以为18µm或者小于18µm。

[0017] 所述第一和第二侧边缘部可以由陶瓷浆料形成。

[0018] 所述内部电极可以包括第一内部电极和第二内部电极,所述第一内部电极的一端 暴露于所述第三端面,另一端形成为与所述第四端面具有预定的间隔,所述第二内部电极 的一端暴露于所述第四端面,另一端成形成为所述第三端面具有预定的间隔。

[0019] 根据本发明的另一个方面,提供一种制造多层陶瓷电容器的方法,所述方法包括:制备第一陶瓷基片和第二陶瓷基片,所述第一陶瓷基片包括相互之间具有预定间隔的多个 带形(stripe shaped)第一内部电极图案,所述第二陶瓷基片包括相互之间具有预定间隔 的多个带形第二内部电极图案;通过堆叠所述第一和第二陶瓷基片,使得所述带形第一内 部电极图案和所述带形第二内部电极图案彼此相交,以形成陶瓷基片多层体;切割所述陶 瓷基片多层体,同时横切所述带形第一和第二内部电极图案,使得第一和第二内部电极具 有预定的宽度和侧面,所述内部电极的边缘沿宽度方向暴露于所述侧面;以及使用陶瓷浆 料分别在所述第一和第二内部电极的所述边缘暴露于的所述侧面上形成第一和第二侧边 缘部,其中,在所述陶瓷本体的宽度方向上,所述内部电极的两个边缘包括氧化区,除了在 所述内部电极中的最上端和最下端的内部电极之外,有助于电容形成的内部电极的所述氧 化区的最大长度Lmax为3µm或者小于3µm,并且长度标准偏差为1µm或者小于1µm。

[0020] 在形成所述陶瓷基片多层体中,可以堆叠所述陶瓷基片,使得所述带形第一内部 电极图案的中部和所述带形第二内部电极图案之间的预定间隔相互重叠。

[0021] 所述陶瓷基片多层体的切割可以包括:将所述陶瓷基片多层体切割成条形多层体,每个条形多层体具有侧面,所述第一和第二内部电极的边缘暴露于所述侧面;以及在所述第一和第二侧边缘部形成后,沿着相同的切割线切割所述第一内部电极的中部和所述第 二内部电极之间的预定间隔,以形成所述多层体,每个所述多层体具有第三和第四端面,所述第一和第二内部电极的一端分别暴露于所述第三和第四端面。

[0022] 所述陶瓷基片多层体的切割可以包括:将所述陶瓷基片多层体切割为条形(bar shaped)多层体,每个条形多层体具有侧面,所述第一和第二内部电极的边缘暴露于所述侧面,以及沿着相同的切割线切割所述第一内部电极的中部和所述条形多层体中所述第二内部电极之间的预定间隔,以形成所述多层体,每个所述多层体具有第三和第四端面,所述第一和第二内部电极的一端分别暴露于所述第三和第四端面,并在所述多层体上成形所述第一和第二侧边缘部。

[0023] 所述第一和第二侧边缘部的的形成可以通过向所述第一和第二内部电极暴露于的所述侧面施加陶瓷浆料来完成。

[0024] 所述第一和第二侧边缘部的形成可以通过将所述第一和第二内部电极的所述边 缘暴露于的所述侧面浸入到陶瓷浆料中来完成。

[0025] 所述第一和第二侧边缘部的平均厚度可以为18µm或者小于18µm。

附图说明

[0026] 本发明的上述和其他方面、特征以及其他优点从以下结合附图的详细描述中能够 更清楚地理解,其中:

[0027] 图1表示根据本发明实施方式的多层陶瓷电容器的示意性的立体图;

[0028] 图2表示沿图1中的B-B'线剖切的剖视图;

[0029] 图3表示图2的区域Q的放大图;

[0030] 图4表示沿图1中的A-A'线剖切的剖视图,以及图5表示组成图1显示的多层陶瓷电容器的一个电介质层的俯视图,以及

[0031] 图6A至图6F表示示意性地显示了制造根据本发明实施方式的多层陶瓷电容器的 方法的剖视图和立体图。

具体实施方式

[0032] 下面,将参照附图详细描述本发明的实施方式。但是,本发明可以通过多种不同的 形式实现,而不应被解释为局限于此处所给出的实施方式。相反,提供这些实施方式旨在使 得本发明的公开内容全面完整,并向本领域技术人员充分地传达本发明的范围。在附图中, 为了清楚的目的可能放大了元件的形状和尺寸,并且在全部附图中使用相同的附图标记标 示相同或相似的元件。

[0033] 图1表示根据本发明实施方式的多层陶瓷电容器的示意性的立体图。

[0034] 图2表示沿图1中的B-B'线剖切的剖视图。

[0035] 图3表示图2的区域Q的放大图。

[0036] 图4表示沿图1中的A-A'线剖切的剖视图,以及图5表示组成图1显示的多层陶瓷电容器的一个电介质层的俯视图。

[0037] 参考图1至图5,根据本发明的实施方式的多层陶瓷电容器可以包括陶瓷本体110; 形成在所述陶瓷本体中的多个内部电极121和122;以及形成在所述陶瓷本体的外表面上的 外部电极131和132。

[0038] 陶瓷本体110可具有彼此相对的第一侧面1和第二侧面2,以及将所述第一侧面和 第二侧面相互连接的第三端面3和第四端面4。

[0039] 陶瓷本体110并不特定地限于图示的形状,但通常可以具有长方体形状。

[0040] 形成在陶瓷本体110中的多个内部电极121和122可以具有各自的暴露于陶瓷本体的第三端面3或第四端面4的一端。

[0041] 内部电极121和122可设置成一对具有相反极性的第一内部电极121和第二内部电极122。第一内部电极121的一端可以暴露于第三端面3,第二内部电极122的一端可以暴露 于第四端面4。第一内部电极121的另一端可以形成为与第四端面4具有预定间隔,第二内部

电极122的另一端可以形成为与第三端面3具有预定间隔。以下将对其进行更详细的说明。 [0042] 所述陶瓷本体的第三端面3和第四端面4上可以形成有第一外部电极131和第二外 部电极132,第一外部电极131和第二外部电极132电连接于所述内部电极。

[0043] 所述多个内部电极可以形成在所述陶瓷本体中,从所述多个陶瓷本体的各自边缘 到所述第一侧面或第二侧面的距离d1可以为18µm或者小于18µm。这意味着从所述多个陶瓷 本体的边缘到所述第一侧面或第二侧面的距离d1平均为18µm或者小于18µm。

[0044] 所述内部电极的所述边缘可以是所述内部电极靠近所述陶瓷本体的第一侧面1或 第二侧面2的边。从所述内部电极的所述边缘到所述第一侧面或第二侧面的区域可表示为 第一侧边缘部113或第二侧边缘部114。

[0045] 在所述多个内部电极之间,从所述内部电极的所述边缘到所述第一侧面1或第二 侧面2的距离d1可以稍有差异,然而,根据本发明的实施方式,距离d1的差异可能很小的或 者可能没有差异。以上描述的特征可以通过根据本发明的实施方式的多层陶瓷电容器的制 造方法来更清楚地理解。

[0046] 根据本发明的实施方式,陶瓷本体110可以包括多层体111、第一侧边缘部113和第 二侧边缘部114,多层体111中堆叠有多个电介质层112,第一侧边缘部113和第二侧边缘部 114形成在所述多层体的两个侧面上。这种情况下,从所述多个内部电极的各个边缘到第一 侧面或第二侧面的距离d1通过第一侧边缘部113和第二侧边缘部114形成,并且与第一侧边 缘部113和第二侧边缘部114的厚度相对应。

[0047] 组成多层体111的多个电介质层112可处于烧结状态并成为整体,从而不能确定相 邻电介质层之间的边界。

[0048] 多层体111的长度对应于陶瓷本体110的长度,陶瓷本体110的长度对应于从所述 陶瓷本体的第三端面3到第四端面4的距离。也就是说,陶瓷本体110的第三端面和第四端面 可以作为所述多层体111的第三端面和第四端面。

[0049] 多层体111可通过堆叠多个电介质层112形成,并且电介质层112的长度对应于从 所述陶瓷本体的第三端面3到第四端面4的距离。

[0050] 根据本发明的实施方式,所述陶瓷本体的长度可以为400µm至1400µm,然而,本发明并不限于此。更具体地,所述陶瓷本体的长度可以为400µm至800µm,或者为600µm至1400µm。

[0051] 内部电极121和122可形成在所述电介质层上并形成在所述陶瓷本体中,同时,通过烧结,内部电极121和122之间具有有一个电介质层。

[0052] 根据本发明的实施方式,内部电极121和122的两个边缘可以包括沿陶瓷本体110的宽度方向的氧化物区0,其中,除了在内部电极121和122中的最上端和最下端的内部电极 之外,导致形成电容的内部电极的氧化区分别具有的最大长度Lmax为3um或者小于3um,长度的标准偏差可以为1um或者小于1um。

[0053] 所述氧化区0可在烧结或热处理陶瓷本体110的过程中,通过包含在形成电介质层 112的陶瓷中的金属氧化物和形成内部电极121和122的金属之间的反应来形成。

[0054] 所述氧化区0可包含所述金属氧化物,所述金属氧化物不受特别限制,但是可以为,例如从包括镁(Mg)、锰(Mn)、镍(Ni)锂(Li)、硅(Si)、钛(Ti)和钡(Ba)的组中选取的至少一种氧化物。

[0055] 所述氧化区0可通过电子显微镜观察到,并具有与所述内部电极不同的颜色,从而与所述内部电极区别开。

[0056] 在图2、图3以及图5中,所述氧化区0可用与内部电极121和122不同的线条表示,以 将所述氧化区与内部电极121和122区别开。

[0057] 所述氧化区0可以分别具有的最大长度Lmax为3µm或者小于3µm,并且长度标准偏差可以为1µm或者小于1µm。

[0058] 根据本发明的实施方式,各自的氧化区0的最大长度Lmax被控制到3µm或者小于3µm,并且长度标准偏差被控制到1µm或者小于1µm,使得能够阻止形成不均匀的氧化区0,从而阻止介电性能的退化。

[0059] 也就是说,具有优良介电性能的高电容多层陶瓷电容器可通过控制所述氧化区的长度并使氧化区均匀分布来实现。

[0060] 在各自的氧化区0的最大长度Lmax大于3µm的情况下,所述多层陶瓷电容器的电容可能退化,并且在内部电极的端部与第一侧边缘部113或第二侧边缘部114相互接触的接合部上产生裂缝。

[0061] 此外,在氧化区0的长度标准偏差大于1µm的情况下,所述氧化区不均匀地形成,可能使得介电性能退化。

[0062] 根据本发明的实施方式,将氧化区0的最大长度Lmax控制到3µm或者小于3µm以及 将长度标准偏差控制到1µm或者小于1µm的方法并不受特别限制,然而,可以例如通过在所 述陶瓷本体烧结的时候控制氧分压来实现。

[0063] 在测量各自的氧化区0的最大长度Lmax和长度标准偏差时,除了在多个内部电极 121和122中的最上端和最下端的内部电极之外,仅在导致形成电容的内部电极的氧化区上 进行测量。

[0064] 氧化区0可沿陶瓷本体110的宽度方向形成在内部电极121和122的两个边缘,然而,在最上端和最下端的内部电极在多个内部电极121和122中的情形下,氧化区可形成在整个最上端和最下端的内部电极上。

[0065] 在这种情形下,由于氧化区,多个内部电极121和122中的最上端和最下端的内部 电极不会促进多层陶瓷电容器的电容形成。

[0066] 也就是说,由于氧化区形成在整个最上端和最下端的内部电极上,在测量各自的 氧化区0的最大长度Lmax和长度标准偏差时,最上端和最下端的内部电极被排除在外。

[0067] 所述各自的氧化区0的最大长度Lmax和长度标准偏差可以从通过使用扫描电子显微镜(SEM)扫描如图2所示的沿陶瓷本体110的宽度方向的横截面而获得的图像中测得。

[0068] 例如,如图2所示,从通过使用扫描电子显微镜(SEM)扫描沿陶瓷本体110的宽度-厚度(W-T)方向的横截面而获得的图像中,除了在多个内部电极121和122中的最上端和最 下端的内部电极之外,通过测量导致形成电容的内部电极的氧化区的长度可以获得最大长 度Lmax和长度标准偏差。

[0069] 参考图5,第一内部电极121可形成在电介质层112上。第一内部电极121并不会完 全形成在所述电介质层的长度方向上。也就是说,第一内部电极121的一端可以形成为与所 述陶瓷本体的第四端面4具有预定的间隔d2,而第一内部电极121的另一端可以形成至第三 端面3,从而暴露于第三端面3。

[0070] 所述第一内部电极的暴露于多层体的第三端面3的另一端可以连接于第一外部电极131。

[0071] 与第一内部电极相反,第二内部电极122的一端可以形成为与第三端面3具有预定的间隔,而第二内部电极122的另一端可以暴露于第四端面4,从而连接于第二外部电极 132。

[0072] 电介质层112可以具有与第一内部电极121相同的宽度。也就是说,第一内部电极 121可以在电介质层112的宽度方向上整体地形成在电介质层112上。所述电介质层的宽度 和所述内部电极的宽度可以以所述陶瓷本体的第一侧面和第二侧面为基准。

[0073] 根据本发明的实施方式,虽然并不限于此,但是,所述电介质层的宽度和所述内部 电极的宽度可以为100µm至900µm。更具体地,所述电介质层的宽度和所述内部电极的宽度 可以为100µm500µm或者100µm900µm。

[0074] 由于陶瓷本体的微型化,所述侧边缘部的厚度对所述多层陶瓷电容器的电特性产 生影响。根据本发明的实施方式,所述侧边缘部的厚度形成为18µm或者小于18µm,从而提高 了微型化的多层陶瓷电容器的电特性。

[0075] 在本发明的实施方式中,所述内部电极和所述电介质层可被同时切割,使得所述 内部电极的宽度与所述电介质层的宽度相同。以下将对其进行更详细的说明。

[0076] 在本发明的实施方式中,所述电介质层的宽度与所述内部电极的宽度相同,并且 所述内部电极的边缘可以暴露于所述多层体的所述第一和第二侧面。所述内部电极暴露的 所述多层体的两个侧面可设置有第一侧边缘部113和第二侧边缘部114。

[0077] 如上所述,从所述多个内部电极的所述各自边缘到所述第一侧面或第二侧面的距离d1对应于第一侧边缘部113或第二侧边缘部114的厚度。

[0078] 第一侧边缘部113和第二侧边缘部114可以具有18µm或者小于18µm的厚度。由于第 一侧边缘部113或第二侧边缘部114的厚度减少,可以相对的增加内部电极形成在陶瓷本体 内的重叠面积。

[0079] 只要第一侧边缘部113和第二侧边缘部114的厚度足以防止暴露于多层体111的侧面的内部电极发生短路,则第一侧边缘部113的厚度或第二侧边缘部114的厚度不受特别限制。例如,第一侧边缘部113和第二侧边缘部114可具有2µm或大于2µm的厚度。

[0080] 当所述第一和第二侧边缘部的厚度小于2mm时,抵抗外部冲击的机械强度将退化,并当所述第一和第二侧边缘部的厚度大于18mm时,所述内部电极的重叠面积将相对地减少,使得很难确保多层陶瓷电容器的高电容。

[0081] 根据本发明的实施方式,第一侧边缘部113和第二侧边缘部114可由陶瓷浆料形成。第一侧边缘部113和第二侧边缘部114的厚度可以通过控制陶瓷浆料的量容易地控制,并形成为薄薄的,为18µm或者小于18µm。

[0082] 第一侧边缘部113和第二侧边缘部114的厚度可以表示所述边缘部的平均厚度。

[0083] 第一侧边缘部113和第二侧边缘部114的平均厚度可以通过使用扫描电子显微镜 (SEM)扫描沿陶瓷本体110的宽度方向的横截面的图像来测量获得。

[0084] 例如,如图2所示,关于从通过使用扫描电子显微镜扫描如图2所示的陶瓷本体110 的宽度-厚度(W-T)方向的横截面而获得的图像中提取的第一侧边缘部113和第二侧边缘部 114,可以测量沿陶瓷本体的厚度方向的任何一个边缘部的上部、中部以及下部中的任何三

个点的厚度以获得平均值。

[0085] 为了显著地提高多层陶瓷电容器的电容,已经考虑了使电介质层变薄的方法、堆叠所述变薄的电介质层的方法,以及提高所述内部电极的覆盖范围的方法。另外,还考虑了增加形成电容的所述内部电极的重叠面积的方法。为了增加所述内部电极的重叠面积,其中未形成内部电极的边缘部显著地减少。特别是,由于多层陶瓷电容器的微型化,需要显著地减少边缘部以提高所述内部电极的重叠面积。

[0086] 根据本发明的实施方式,所述内部电极在所述电介质层的宽度方向上形成在整个 电介质层上,所述侧边缘部的厚度设置成18µm或者小于18µm,使得所述内部电极的重叠面 积变大。

[0087] 通常,随着所述电介质层高度地堆叠,所述电介质层和所述内部电极的厚度将减小。因此,所述内部电极之间可能频繁地发生短路。另外,在所述内部电极局部地形成在所述电介质层的情况下,所述内部电极将产生台阶部,从而加速绝缘阻抗的寿命或可靠性的退化。

[0088] 然而,根据本发明的实施方式,即使在内部电极和电介质层形成为厚度减小的情况下,由于所述内部电极在电介质层的宽度方向上形成在整个电介质层上,可以增加所述内部电极的重叠面积以显著地提高所述多层陶瓷电容器的电容。

[0089] 另外,所述内部电极产生的所述台阶部减少以改善加速退化的绝缘阻抗的寿命, 使得能够提供具有优良电容特性和优良可靠性的多层陶瓷电容器。

[0090] 下面,将说明根据本发明的实施方式的多层陶瓷电容器的制造方法。

[0091] 图6A至图6F表示示意性地显示了制造根据本发明实施方式的多层陶瓷电容器的方法的剖视图和立体图。

[0092] 如图6A所示,多个带形第一内部电极图案221a可以形成在陶瓷基片212a上,且多 个带形第一内部电极图案221a之间具有预定的间隔d4。所述多个带形第一内部电极图案 221a相互平行地形成。

[0093] 所述预定的间隔d4与具有不同极性的所述内部和外部电极之间用于绝缘的距离相对应,可以为图5中所示距离d2的两倍,即d2×2。

[0094] 所述陶瓷基片212a可由包括陶瓷粉末、有机溶剂以及有机粘结剂的陶瓷浆料制得。

[0095] 所述陶瓷粉末可以是具有高电容率的材料,例如可以使用钛酸钡(BaTiO3)基材料、铅复合钙钛矿基材料、钛酸锶(SrTiO3)基材料等等,但本发明并不限于此。这些材料中, 优选钛酸钡(BaTiO3)粉末。陶瓷基片212a可被烧结为构成所述陶瓷本体的电介质层112。

[0096] 所述带形第一内部电极图案221a可由包含导电金属的内部电极浆料形成。所述导电金属可以是镍(Ni)、铜(Cu)钯(Pd)或者它们的合金,但是并不限于此。

[0097] 在陶瓷基片212a上成形带形第一内部电极图案221a的方法不受特别限制,但是例如可以使用诸如丝网印刷方法或凹版印刷方法的印刷方法。

[0098] 另外,虽然未显示,多个带形第二内部电极图案222a可成形在另一个陶瓷基片 212a上,且多个带形第二内部电极图案222a之间具有预定的间隔。

[0099] 下面,其上形成有第一内部电极图案221a的陶瓷基片可以指的是第一陶瓷基片, 其上形成有第二内部电极图案222a的陶瓷基片可以指的是第二陶瓷基片。

[0100] 然后,如图6B所示,所述第一陶瓷基片和第二陶瓷基片可以交替地堆叠,使得带形 第一内部电极图案221a和带形第二内部电极图案222相交。

[0101] 之后,带形第一内部电极图案221a可以形成第一内部电极121,带形第二内部电极 图案222a可以形成第二内部电极122。

[0102] 图6C表示根据本发明的实施方式的其中堆叠有第一和第二陶瓷基片的陶瓷基片 多层体210的剖视图,以及图6D表示根据本发明的实施方式的其中堆叠有第一和第二陶瓷 基片的陶瓷基片多层体210的立体图。

[0103] 参考图6C和图6D,第一陶瓷基片和第二陶瓷基片交替地堆叠,其中多个带形第一 内部电极图案221a相互平行地印刷在第一陶瓷基片上,多个带形第二内部电极图案222a相 互平行地印刷在第二陶瓷基片上。

[0104] 更详细地,第一陶瓷基片和第二陶瓷基片交替地堆叠,使得印刷在第一陶瓷基片上的带形第一内部电极图案221a的中部与印刷在第二陶瓷基片上的带形第二内部电极图案222a之间的间隔d4相互重叠。

[0105] 然后,如图6D所示,陶瓷基片多层体210可被切割为横切多个带形第一内部电极图 案221a和多个带形第二内部电极图案222a。也就是说,陶瓷基片多层体210可沿着切割线 C1-C1被切割,以形成条形(bar)多层体220。

[0106] 更具体地,带形第一内部电极图案221a和带形第二内部电极图案222a可沿着长度 方向被切割以分成多个具有预定宽度的内部电极。在此,堆叠的陶瓷基片与内部电极图案 一起被切割。因此,电介质层可以形成为与内部电极具有相同的宽度。

[0107] 通过条形多层体220的切割面,第一和第二内部电极的边缘可以被暴露。条形多层体的切割面可分别指的是条形多层体的第一侧面和第二侧面。

[0108] 陶瓷基片多层体可以被烧结,随后被切割为条形多层体。另外,在陶瓷基片多层体 被切割为条形多层体之后,可以进行烧结工序。虽然并不限于此,但烧结工序可在1100℃至 1300℃的N2-H2气体中进行。

[0109] 然后,如图6E所示,条形多层体220的第一和第二侧面可分别设置有第二侧边缘部 213a和第二侧边缘部214a。第二侧边缘部214a并未清楚地显示,但用虚线表示了其轮廓线。

[0110] 条形多层体220的第一和第二侧面可被认为是与图5显示的多层体111的第一侧面 1和第二侧面2相对应的面。

[0111] 第一侧边缘部213a和第二侧边缘部214a可以利用包含陶瓷粉末的陶瓷浆料形成 在条形多层体220上。

[0112] 陶瓷浆料可包括陶瓷粉末、有机粘结剂以及有机溶剂,陶瓷浆料的量可以被控制成允许第一侧边缘部213a和第二侧边缘部214a具有所需的厚度。

[0113] 第一边缘部113a和第二侧边缘部114a可通过将陶瓷浆料施加到条形多层体220的 第一和第二侧面上形成。施加陶瓷浆料的方法并不特定地限制。例如,陶瓷浆料可通过喷射 法喷射或可利用滚子来施加。

[0114] 另外,第一侧边缘部213a和第二侧边缘部214a可以通过将条形多层体浸入到陶瓷 浆料中来形成在条形多层体的第一和第二侧面上。

[0115] 如上所述,第一侧边缘部和第二侧边缘部的厚度可以为18µm或者小于18µm。第一 和第二侧边缘部的厚度可以定义为离内部电极暴露于的条形多层体的第一和第二侧面的

距离。

[0116] 然后,如图6E和6F所示,在其上形成有第一侧边缘部213a和第二侧边缘部214a的 条形多层体220可以沿着切割线C2-C2被切割以对应于各个芯片的尺寸。图6C可用于确认切 割线C2-C2的位置。

[0117] 条形多层体220被切割以具有芯片尺寸,从而可以形成陶瓷本体,该陶瓷本体具有 多层体211以及形成在该多层体两侧面上的第一侧边缘部213和第二侧边缘部214。

[0118] 由于条形多层体220沿着切割线C2-C2被切割,彼此重叠的第一内部电极的中部和 第二内部电极之间形成的预定间隔开d4的可沿着相同的切割线被切割。从不同的角度,第 二内部电极的中部和形成在第一内部电极之间的预定间隔可以沿着相同的切割线被切割。

[0119] 因此,第一内部电极和第二内部电极各自的一端可以交替地暴露于切割线C2-C2。 第一内部电极暴露的表面可以是图5显示的多层体的第三端面3,第二内部电极暴露的表面 可以是图5显示的多层体的第四端面4。

[0120] 条形多层体220可以沿着切割线C2-C2被切割,使得带形第一内部电极图案221a之间的预定间隔d4被切为一半,结果是,第一内部电极121的一端可以与第四端面隔开预定的间隔d2。另外,第二内部电极122可以与第三端面隔开预定的间隔。

[0121] 然后,第三端面和第四端面上可形成有外部电极,外部电极分别连接到第一和第 二内部电极的一端。

[0122] 如本发明的实施方式中所描述的,在第一和第二侧边缘部形成在条形多层体220 上和条形多层体220被切割为多个具有芯片尺寸的多层体的情况下,所述侧边缘部可通过 单独的工序形成在多个多层体111上。

[0123] 另外,虽然并未显示,条形多层体可以在第一和第二侧边缘部形成之前,被切割以 具有芯片尺寸,从而形成多个多层体。

[0124] 也就是说,条形多层体可被切割,使得相互重叠的第一内部电极的中部和形成在 第二内部电极之间的预定间隔可以沿着相同的切割线被切割。因此,第一内部电极和第二 内部电极的各自的一端可以交替地暴露于切割面。

[0125] 然后,多层体的第一和第二侧面可设置有第一侧边缘部和第二侧边缘部。以上已 经描述了形成第一和第二侧边缘部的方法。

[0126] 此外,第一内部电极暴露的多层体的第三端面上和第二内部电极暴露的多层体的 第四端面上可以分别形成有外部电极。

[0127] 根据本发明的另一个实施方式,第一和第二内部电极的边缘通过多层体的第一和 第二侧面暴露。多个堆叠的第一和第二内部电极可同时被切割,使得内部电极的边缘可以 定位于单条直线上。然后,多层体的第一和第二侧表面可同时设置有第一和第二侧边缘部。 多层体和第一和第二侧边缘部可以形成陶瓷本体。也就是,第一和第二侧边缘部可以形成 陶瓷本体的第一和第二侧面。

[0128] 因此,根据本发明的实施方式,从多个内部电极的边缘到陶瓷本体的第一和第二侧面的距离可以形成为一致。此外,由陶瓷浆料形成的第一和第二侧边缘部可形成为具有较小的厚度。

[0129] 另外,通过在陶瓷本体的烧结过程中控制氧分压,除了在多个内部电极中的最上端和最下端的内部电极之外,导致形成电容的内部电极的氧化区可以具有的最大长度Lmax

为3µm或者小于3µm,且长度的标准偏差可以为1µm或者小于1µm。

[0130] 因此,根据本发明的实施方式,通过控制内部电极的边缘的氧化区的长度并允许 氧化区的均匀分布,可以实现具有优良电气性能的高电容多层陶瓷电容器。

[0131] 以下的表1中,根据多层陶瓷电容器的内部电极的氧化区的最大长度Lmax和长度标准偏差,比较了多层陶瓷电容器的电容(介电性能)和可靠性。

[0132] 【表1】

[0133]

样品	侧边缘部	氧化区的	氧化区的	介电性能	可靠性的评
号	的平均厚	最大长度	长度标准	的评估	估(产生裂缝的芯
	度(µm)	Lmax	偏差		片的数量/芯片的
		(µm)			全部数量)
1	18	2.4	0.5	0	0/200

[0134]

2	18	2.6	0.3	0	0/200
3	18	2.1	0.2	0	0/200
*4	18	2.8	1.2	Х	2/200
*5	18	2.9	1.1	Х	1/200
*6	18	2.5	1.2	Х	2/200
7	18	1.5	0.3	0	0/200
8	18	1.2	0.2	0	0/200
9	18	1.2	0.3	0	0/200
*10	16	5.2	0.6	Х	1/200
*11	16	5.9	0.7	Х	3/200
*12	16	5.3	0.3	Х	3/200
13	16	2.5	0.6	0	0/200
14	16	1.3	0.2	0	0/200
15	16	2.8	0.9	0	0/200
*16	14	12	3.2	X	5/200
*17	14	15	4.3	Х	3/200
*18	14	10	5.1	Х	3/200
19	14	0.8	0.1	0	0/200
20	14	1.3	0.2	0	0/200

[0135] 在表1中,介电性能的评估是在1kHz和0.5V下进行的,可靠性的评估是在芯片抛光后,通过观察芯片在损坏分析时是否产生裂缝来进行的。更具体地,芯片浸入320℃的铅浴中2秒后,当施加热冲击时,观察是否产生裂缝。

[0136] 如表1所示,能够理解到的是,在氧化区的最大长度Lmax为3µm或者小于3µm,并且 长度标准偏差为1µm或者小于1µm的情况下,介电性能得到提高,使得可以实现高电容多层 陶瓷电容器,并且还可以提高可靠性。

[0137] 如上所述,根据本发明的实施方式,通过控制内部电极的边缘上的氧化区的长度,

并允许多层陶瓷电容器中的氧化区的均匀分布,可以实现具有优良介电性能的高电容多层 陶瓷电容器。

[0138] 另外,根据多层陶瓷电容器,从内部电极的各个边缘到第一侧面或第二侧面的距 离可以减小。因此,形成在陶瓷本体内部的内部电极的重叠面积将大量地形成。

[0139] 此外,从设置在内部电极中(从最外层边缘部移除剩余的碳相对困难)的最上或最下位置处的内部电极的边缘到第一侧面或第二侧面的距离明显小,使得剩余的碳可以被容易地移除。因此,剩余碳的浓度分布可能降低以保持均匀的微观结构,并且可以提高内部电极的连通性。

[0140] 另外,内部电极中,从设置在内部电极中的最上或最下位置处的内部电极的边缘 到第一侧面或第二侧面的最短距离可以确保为预定的厚度,以提高防潮性能,并可以显著 地减少内部缺陷。此外,在形成内部电极时,可以降低散射裂缝发生的可能性,并且增强抵 抗外界冲击的机械强度。

[0141] 根据本发明的实施方式,多个堆叠的第一和第二内部电极以及陶瓷基片可以同时 被切割,使得内部电极的边缘可以定位于单条直线上。然后,内部电极的边缘暴露的表面可 以设置第一和第二侧边缘部。根据陶瓷浆料的量,可以容易地控制所述侧边缘部的厚度。

[0142] 内部电极可以沿电介质层的宽度方向完全形成在电介质层上,使得可以容易地形成内部电极之间的重叠面积,并且可以减少由内部电极产生的台阶部。

[0143] 虽然结合实施方式显示和描述了本发明,但对本领域技术人员显而易见的是,可以在不背离由所附权利要求所限定的本发明的精神和范围的情况下进行修改和变形。



图1



图2





图3



<u>A-A'</u>

图4



图5



图6A



图6B



图6C



图6D



图6E



图6F