

公告本

申請日期	89 年 6 月 15 日
案 號	89111748
類 別	1101L 49/60

(以上各欄由本局填註)

A4
C4

452989

發明專利說明書

一、發明 名稱	中 文	導電性接點單元用配線基板
	英 文	
二、發明 創作人	姓 名	(1) 赤座純二 (2) 井上朗
	國 籍	(1) 日本 (2) 日本
	住、居所	(1) 日本國長野縣上伊那郡宮田村三一三一番地 日本発条株式会社内
		(2) 日本國長野縣上伊那郡宮田村三一三一番地 日本発条株式会社内
三、申請人	姓 名 (名稱)	(1) 日本發條股份有限公司 日本発条株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國神奈川縣横浜市金沢區福浦三丁目一〇番地
	代 表 人 姓 名	(1) 前田次啓

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權日本 1999 年 6 月 18 日 11-172316 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

(技術領域)

本發明係關於一種適用於能進行多點同時檢查地並聯地配設複數導電性接點之導電性接點單元的導電性接點單元用配線基板。

(背景技術)

以往，欲進行液晶面板之點燈檢查或陣列基板檢查，在結合用以實裝作為該面板點燈驅動用LSI之IC晶片的TAB及PCB（實裝印刷電路基板之前過程來檢查液晶面板時，有使用具有與依液晶面板之晶格的配線圖案之連接電極數相同數之導電性接點的導電性接點單元之情形。在此等導電性接點單元，使用相同TAB或同等TAB之配線基板，來進行上述檢查。

然而，在上述之液晶面板，近年來被要求依顯示之高精細化之窄間距化。對應於此種高精細化，即使在上述導電性接點單元之接點的窄間距化成為必需，因而在其配線基板之配線圖案也需要高精度化。對於此種高精度化之要求，在以往之TAB方式上在其細密化上有界限之問題。

(發明之揭示)

解決此等課題，為了實現導通路徑之高精度化成為可能的配線基板，在本發明之導電性接點單元用配線基板，屬於能進行多點同時檢查地用以電氣式地連接配設複數導電性接點的導電性接點單元之該複數導電性接點與外部電

五、發明說明(2)

路之間的導電性接點單元之配設基板，其特徵為：在玻璃基板，形成對應於上述複數導電性接點之複數導電路徑，同時在上述導通路徑之其中一方端部形成用以接觸上述導電性接點之接點用墊。

依照此構成，由於在玻璃基板形成導通路徑，因此在配設複數導通路徑時可成為窄間距化。對於形成在TAB等之薄膜時不容易受到依溫度差之熱脹影響，可提高高精度化。

又，由於檢查時之發生信號用IC晶片，以COG實裝技術實裝在上述導通路徑之間，而在檢查用實裝IC晶片時，由於可將IC晶片直接實裝在配線基板，因此可以節省空間，同時玻璃上之墊比TAB帶之墊不容易破損，故可得到導通之安定化。

(實施發明所用之最佳形態)

第1圖係表示本發明所適用之多點同時檢查用導電性接點單元的整體斜視圖。圖之導電性接點單元係適用於液晶面板2之檢查，使用於設於液晶面板2與未圖示之外部電路之間而用以電氣式地連接兩者間；該單元本體3係多層地積層板所形成。在單元本體部3互相並排地配設有貫穿各板之厚度方向所形成的複數保持孔，同時在各保持孔內，同軸地收容分別出沒在單元本體3之上下方向的一對導電性針狀體4a，4b及彈性蓄勢彈壓該針狀體的抗壓螺旋彈簧（未圖示）。

五、發明說明 (3)

在圖之導電性接點單元，係在該圖之上面重疊有配線基板 5。配線基板 5 係在玻璃基板形成配線圖案所成。在該配線基板 5，連接有作為連接於未圖示之外部電路的外部電路連接用配線構件之外部連接用 F P C (撓性印刷電路配線板) 6。

如表示於從正面觀看配線基板 5 之第 1 圖之下的圖式之第 2 圖所示，形成有互相並排地所配設的複數條導通路徑 7，8，同時在此等導通路徑 7，8 之間實裝有 I C 晶片 9。如此實裝 I C 晶片 9，對於與實裝於被成品化之液晶面板之 I C 晶片相同者而較理想，為了藉由依該 I C 晶片之相同信號進行液晶面板 2 之 I C 晶片實裝前之完成檢查。

在朝 I C 晶片 9 之圖中上方延伸的導通路徑 7 之延伸方向端部，能與突出於第 1 圖上方之各導電性針狀體 4 a 接觸地，各接點用墊 7 a 形成在各該對應之位置。在朝 I C 晶片 9 之圖下方延伸的導通路徑 8 之延伸方向端部。形成連接有上述外部連接用 F P C 6 的配線圖案之端部。在該端部也可以形成容易地連接配線圖案所用的連接用墊。又，上述 I C 晶片 9 係以 C O G 實裝技術被實裝較理想。

如此，由於在玻璃基板所成之配線基板 5 形成配線圖案 (導通路徑 7，8)，因此可將導通路徑 7 之並排方向的間距盡量變窄小。由此，對於在以往之 T A B 方式之薄膜上形成配線圖案者，可將間距形成更窄小，也可充分地

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（4）

對應於例如使用於被高精細化之液晶面板之檢查的情形。又由於玻璃上之墊者比 T A B 帶之墊不容易破損，故可得到導通之安定化。

在上述圖示例中，表示在導通路徑 7，8 之間實裝 I C 晶片 9 之一例子，惟依照本發明，由於藉 C O G 實裝技術可實裝 I C 晶片等，因此可增大實裝圖案之變化。又，欲實裝 I C 晶片時，由於進行直接實裝，因此可提高省空間化。

在本發明中，並不一定實裝 I C 晶片等，如第 3 圖及第 4 圖所示地配線基板 5 僅形成配線圖案者也可以。在表示於第 3 圖者，在配線基板 5 之面，以互相並排配設之狀態地形成有複數條導通路徑 1 1，藉將各間距形成較大，可儘量擴大各接點用墊 1 1 a 之寬度。由此，由於可增大導電性針狀體 4 a 之接觸位置精度之容許值，因此可得到安定之導通。

在表示於第 4 圖者，對應於液晶面板 2 側之各墊之間距（各導電性針狀體 4 a 之間距）較窄。且外部連接用 F P C 6 側之各配線間距較廣之情形，在途中變化各導通路徑 1 2 之間距來形成配線圖案者。如此在進行導通路徑 1 2 之間距變更時，由於在玻璃基板形成配線圖案，因此可高精度地加工，而可適當地對應。又，與上述各圖示例同樣地形成有接點用墊 1 2 a。

依照本發明，由於配線基板係玻璃基板所形成，配線圖案幾乎不會受到依使用氣氛之溫度變化等所產生的配線

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (5)

基板之伸縮變化的影響，因此，可維持配線圖案之高精度形成狀態。對於在銅使用焊錫或鍍錫之 T A B 係在細密化上有界限，若設置專用墊則有與鄰接墊成為短路之虞，而依照可高精細化之本發明構造，則可設置比配線圖案更寬廣之專用墊，可增加接點之接觸可能範圍，並可提高接觸可靠性。因此，可將配線圖案之配線寬儘量變細，同時可形成高精度之配線圖案，並可增大生產線佈置之設計寬度，可適用於各種檢查對象。

(產業上之利用可能性)

如此依照本發明，由於在玻璃基板以窄間距可形成複數導通路徑，因此對於形成在 T A B 等之薄膜之情形不容易受到因溫度差所產生之熱脹之影響，可維持導通路徑之高精細化，可較理想地對應於檢查對象之高精細化，同時由於可自由地設計導通路徑之形狀，因此可形成各種配線圖案，並可對應於各種檢查對象。又由於藉 C O G 實裝技術可將 I C 晶片直接實裝於配線基板，因此可成為省空間化。又，由於在 T A B 之場合在薄膜（聚醯亞胺）進行銅及焊錫或鍍錫，因此，柔軟或基材之剛性或平面度變差，與接點之接觸不安定，而在本發明，由於在玻璃基板以鋁形成圖案，因此平面度也優異，接觸成為安定化，同時減少接點之凹陷，而配線圖案也不容易損傷，故可提高耐久性。

五、發明說明(6)

(圖式之簡單說明)

第1圖係表示本發明所適用之多點同時檢查用導電性接點單元的整體斜視圖。

第2圖係表示本發明所適用之配線基板之配線圖案的正面圖。

第3圖係表示第二實施形態之對應於第2圖的圖式。

第4圖係表示第三實施形態之對應於第2圖的圖式。

(記號之說明)

1：導電性接點單元

2：液晶面板

3：單元本體

4a, 4b：導電性針狀體

5：配線基板

6：外部連接用FPC

7, 8：導通路徑

7a：接點用墊

9：IC晶片

11：導通路徑

11a：接點用墊

12：導通路徑

12a：接點用墊

四、中文發明摘要 (發明之名稱： 導電性接點單元用配線基板)

在使用於導電性接點單元用配線基板中，可將導通路徑成為高精度化。在玻璃基板設置導通路徑形成接觸於使用液晶面板 2 之檢查之導電性接點單元 1 之複數針狀體

4 a 之配線基板 5。在導通路徑之其中一方之端部形成接點用墊，同時在另一方之端部，連接於外部電路所連接之外部連接用 F P C 6。由於將複數之導通路徑以窄小間距可形成在玻璃基板，對於形成於 T A B 等之薄膜時很難受到依溫度差之熱脹之影響，可維持導通路徑之高精細化，可適用對應於檢查對象之高精細化，同時由於可自由地設計導通路徑之形狀而可形成各種配線圖案，可對應於各種檢查對象。

英文發明摘要 (發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種導電性接點單元用配線基板，屬於能進行多點同時檢查地用以電氣式地連接配設複數導電性接點的導電性接點單元之該複數導電性接點與外部電路之間的導電性接點單元之配線基板，其特徵為：在玻璃基板，形成對應於上述複數導電性接點之複數導通路徑，同時在上述導通路徑之其中一方端部形成用以接觸上述導電性接點之接點用墊。

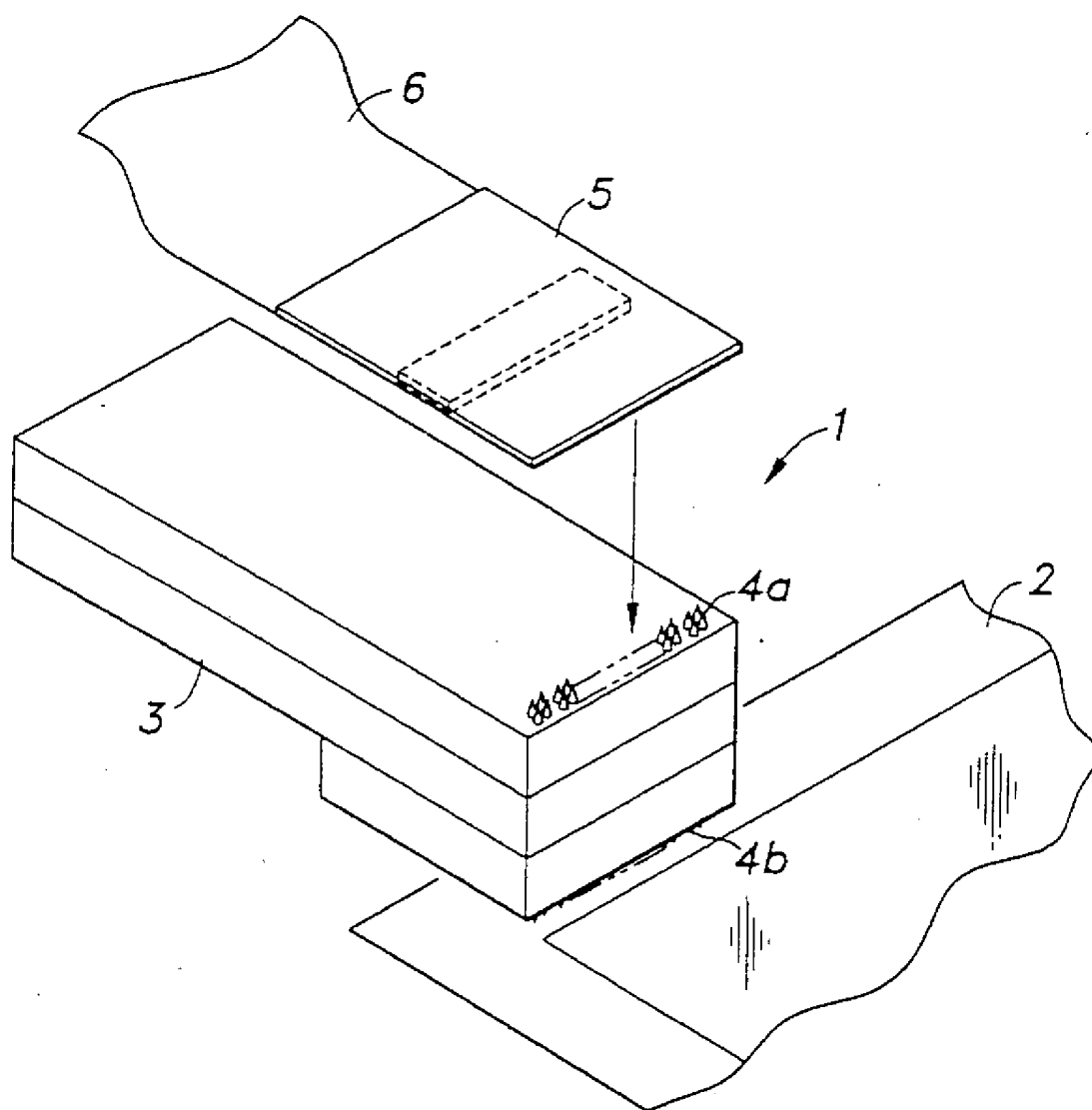
2. 如申請專利範圍第1項所述的導電性接點單元用配線基板，其中檢查時之發生信號用IC晶片，以COG實裝技術實裝在上述導通路徑之間。

(請先閱讀背面之注意事項再填寫本頁)

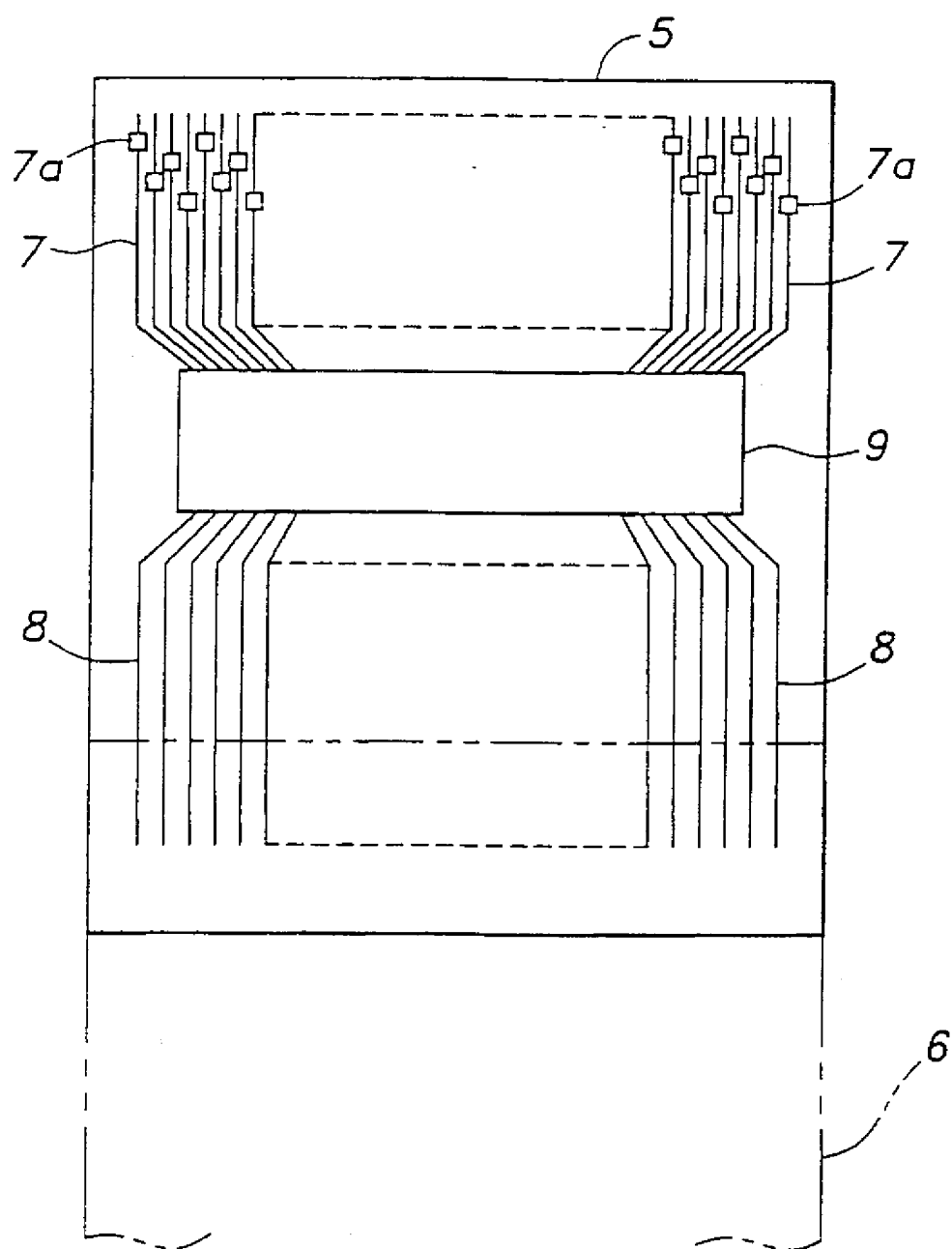
答

訂

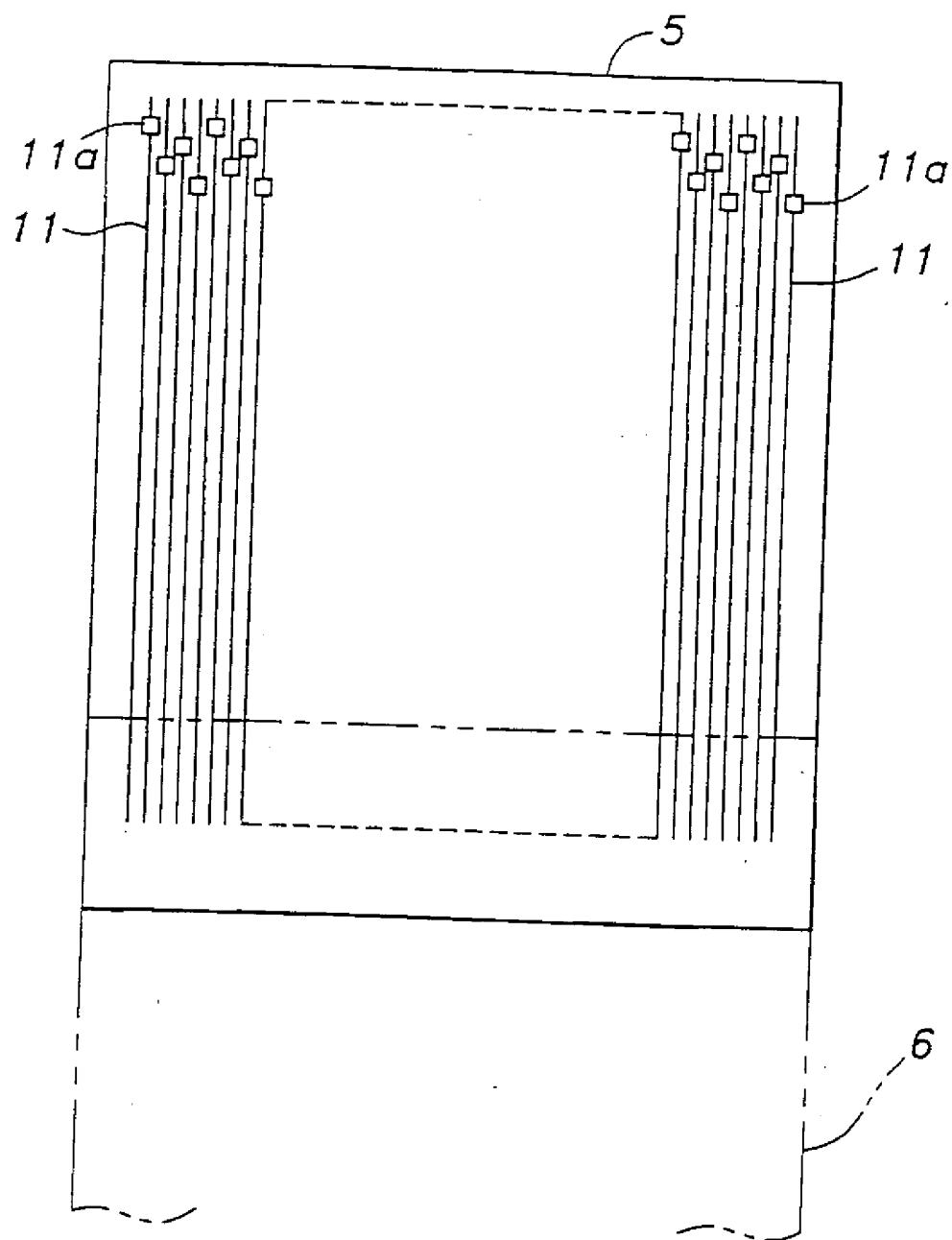
紅



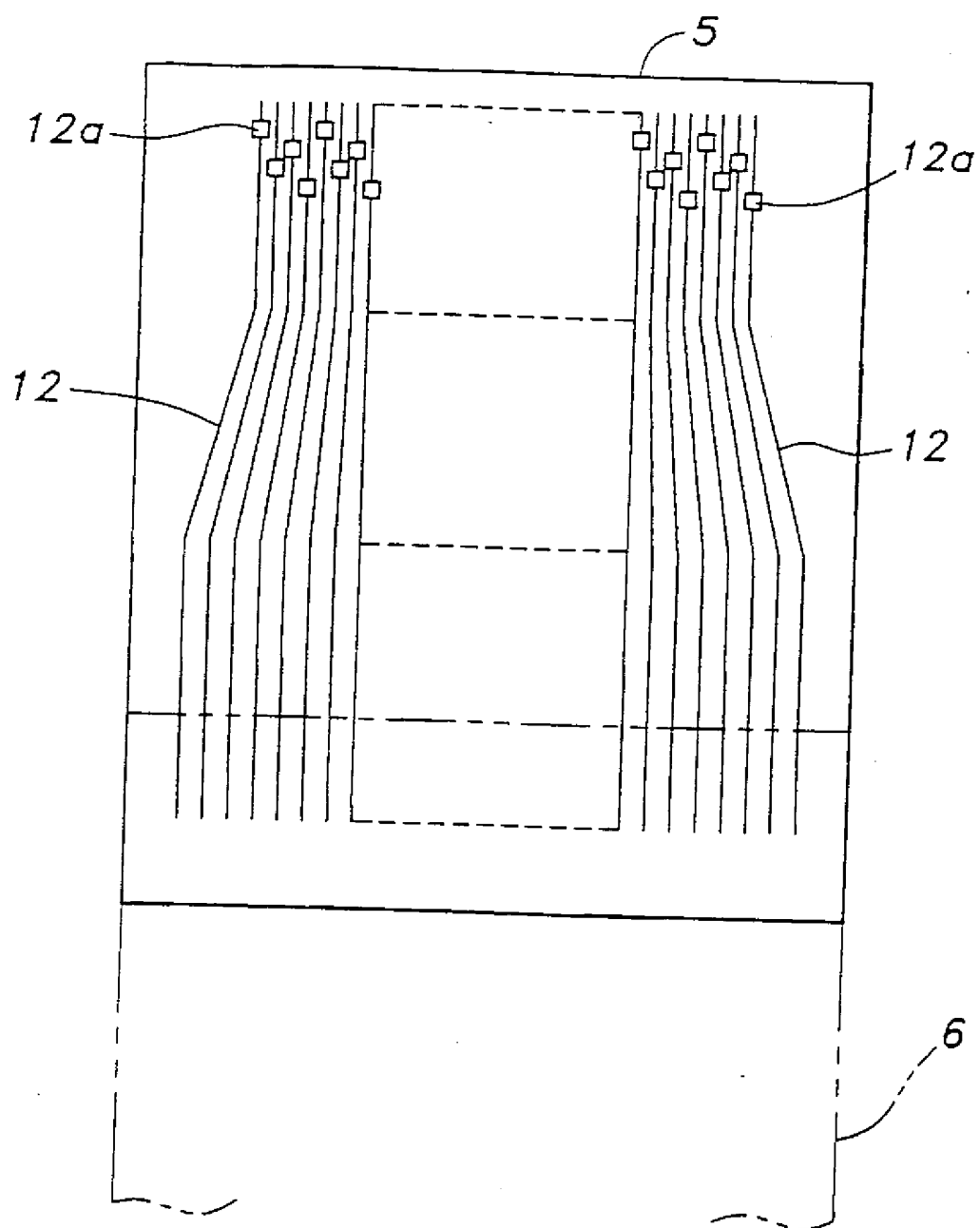
第 1 圖



第 2 圖



第 3 圖



第 4 圖