

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5987974号
(P5987974)

(45) 発行日 平成28年9月7日 (2016.9.7)

(24) 登録日 平成28年8月19日 (2016.8.19)

(51) Int.Cl.	F I
H03K 17/56 (2006.01)	H03K 17/56 Z
H03K 17/00 (2006.01)	H03K 17/00 B
H02M 7/48 (2007.01)	H02M 7/48 M
H02M 1/00 (2007.01)	H02M 1/00 C

請求項の数 7 (全 25 頁)

(21) 出願番号	特願2015-511063 (P2015-511063)	(73) 特許権者	000003207
(86) (22) 出願日	平成25年4月12日 (2013.4.12)		トヨタ自動車株式会社
(86) 国際出願番号	PCT/JP2013/061125		愛知県豊田市トヨタ町1番地
(87) 国際公開番号	W02014/167734	(74) 代理人	100107766
(87) 国際公開日	平成26年10月16日 (2014.10.16)		弁理士 伊東 忠重
審査請求日	平成27年7月30日 (2015.7.30)	(74) 代理人	100070150
			弁理士 伊東 忠彦
		(72) 発明者	長内 洋介
			愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
		(72) 発明者	大西 悠季生
			愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
		審査官	白井 亮
			最終頁に続く

(54) 【発明の名称】 電子装置

(57) 【特許請求の範囲】

【請求項 1】

電源に接続される複数のスイッチング素子と、
前記複数のスイッチング素子に対応して設けられ、対応するスイッチング素子の固有情報を保持する複数の固有情報保持部と、
前記複数のスイッチング素子を制御する処理装置と、
前記複数の固有情報保持部と前記処理装置の間に設けられ、前記複数のスイッチング素子のそれぞれに係る固有情報が前記複数の固有情報保持部から前記処理装置に送信される通信線とを含み、
前記複数のスイッチング素子のそれぞれに係る固有情報は、前記処理装置から前記複数の固有情報保持部に送信される情報に基づいて設定される、電子装置。

10

【請求項 2】

電源に接続される複数のスイッチング素子と、
前記複数のスイッチング素子に対応して設けられ、対応するスイッチング素子の固有情報を保持する複数の固有情報保持部と、
前記複数のスイッチング素子を制御する処理装置と、
前記複数の固有情報保持部と前記処理装置の間に設けられ、前記複数のスイッチング素子のそれぞれに係る固有情報が前記複数の固有情報保持部から前記処理装置に送信される通信線とを含み、
前記複数の固有情報保持部は、前記複数のスイッチング素子に対応して設けられる複数の

20

の駆動回路を含み、

前記処理装置は、前記複数の駆動回路を介して、前記複数のスイッチング素子を制御し

、

前記通信線は、前記複数の固有情報保持部に対して共通の単一の通信線であり、

前記複数の駆動回路のそれぞれと前記処理装置の間に設けられ、前記複数のスイッチング素子を駆動するための各駆動信号が前記処理装置から前記複数の駆動回路のそれぞれに送信される複数の駆動信号通信線を含み、

前記複数の駆動回路は、前記複数の駆動信号通信線を介して前記処理装置から所定信号を受信した場合に、前記固有情報を送信する、電子装置。

【請求項 3】

前記所定信号は、前記複数のスイッチング素子のオン/オフ切替用のキャリア周期よりも短い周期で発生する信号である、請求項 2 に記載の電子装置。

【請求項 4】

前記所定信号は、前記複数のスイッチング素子のオン/オフ切替用のキャリア周期よりも長いパルス幅を持つパルス信号である、請求項 2 に記載の電子装置。

【請求項 5】

電源に接続される複数のスイッチング素子と、

前記複数のスイッチング素子に対応して設けられ、対応するスイッチング素子の固有情報を保持する複数の固有情報保持部と、

前記複数のスイッチング素子を制御する処理装置と、

前記複数の固有情報保持部と前記処理装置の間に設けられ、前記複数のスイッチング素子のそれぞれに係る固有情報が前記複数の固有情報保持部から前記処理装置に送信される通信線とを含み、

前記複数の固有情報保持部は、前記複数のスイッチング素子に対応して設けられる複数の駆動回路を含み、

前記処理装置は、前記複数の駆動回路を介して、前記複数のスイッチング素子を制御し

、

前記複数の駆動回路は、それぞれ異なる抵抗値の遅延抵抗を介して電源が接続される、電子装置。

【請求項 6】

電源に接続される複数のスイッチング素子と、

前記複数のスイッチング素子に対応して設けられ、対応するスイッチング素子の固有情報を保持する複数の固有情報保持部と、

前記複数のスイッチング素子を制御する処理装置と、

前記複数の固有情報保持部と前記処理装置の間に設けられ、前記複数のスイッチング素子のそれぞれに係る固有情報が前記複数の固有情報保持部から前記処理装置に送信される通信線とを含み、

前記通信線は、前記複数の固有情報保持部に対して共通の単一の通信線であり、

前記単一の通信線にローパスフィルタを介して接続され、異常検知時に前記複数のスイッチング素子をオフするためのシャットダウン回路を含む、電子装置。

【請求項 7】

前記複数の駆動回路のそれぞれは、短絡異常検知時に前記シャットダウン回路にシャットダウン動作させると共に、シャットダウン動作後に所定の送信順序に応じた異なるタイミングで、前記単一の通信線上に前記固有情報を送出する、請求項 6 に記載の電子装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、電子装置に関する。

【背景技術】

【0002】

10

20

30

40

50

従来から、複数の半導体素子で構成される電力変換器と、前記各半導体素子をオン、オフするゲート信号を発生させるゲート論理回路と、半導体素子を駆動するゲートドライブ回路と、前記ゲート信号をゲートドライブ回路に伝送する第１の伝送回路及びゲートドライブ回路から半導体素子のオン、オフの状態を示すフィードバック信号を伝送する第２の伝送回路を有する電力変換装置において、各半導体素子のゲート信号及びフィードバック信号のそれぞれについて論理をとって異常を判別する二つの故障判別回路を備えた構成が知られている（例えば、特許文献１参照）。

【先行技術文献】

【特許文献】

【０００３】

10

【特許文献１】特開平07-095761号公報

【発明の概要】

【発明が解決しようとする課題】

【０００４】

しかしながら、上記特許文献１の記載の構成では、全体としての異常を判別することができたとしても、どの半導体素子が異常であるかを特定することができないという問題がある。

【０００５】

そこで、本開示は、複数のスイッチング素子のそれぞれの固有情報を取得することができる電子装置の提供を目的とする。

20

【課題を解決するための手段】

【０００６】

本開示の一局面によれば、電源に接続される複数のスイッチング素子と、前記複数のスイッチング素子に対応して設けられ、対応するスイッチング素子の固有情報を保持する複数の固有情報保持部と、

前記複数のスイッチング素子を制御する処理装置と、

前記複数の固有情報保持部と前記処理装置の間に設けられ、前記複数のスイッチング素子のそれぞれに係る固有情報が前記複数の固有情報保持部から前記処理装置に送信される通信線とを含み、

前記複数のスイッチング素子のそれぞれに係る固有情報は、前記処理装置から前記複数の固有情報保持部に送信される情報に基づいて設定される、電子装置が提供される。

30

【発明の効果】

【０００７】

本開示によれば、複数のスイッチング素子のそれぞれの固有情報を取得することができる電子装置が得られる。

【図面の簡単な説明】

【０００８】

【図１】電動自動車用モータ駆動システム１の全体構成の一例を示す図である。

【図２】半導体駆動装置５０におけるインバータ３０の制御部５００の構成の一例を示す図である。

40

【図３】フィードバック信号（ＩＣ出力信号Ｓｏｕｔ）の一例を示す図である。

【図４】半導体駆動装置５０におけるインバータ３０の制御部５００の構成の他の一例を示す図である。

【図５】短絡異常検知時の説明図である。

【図６】過熱異常検知時の説明図である。

【図７】固有情報が乗せられたゲート信号の一例を示す図である。

【図８】固有情報重畳ゲート信号と駆動ＩＣ５２２の出力（スイッチング素子のゲート入力）との関係の一例を示す図である。

【図９】固有情報重畳ゲート信号と駆動ＩＣ５２２の出力（スイッチング素子のゲート入力）との関係の他の一例を示す図である。

50

【図 10】マイコン 510 からのトリガ信号とフィードバック信号の送信タイミングとの関係の一例を示す図である。

【図 11】キャリアとトリガ信号との関係の一例を示す図である。

【図 12】キャリアとトリガ信号との関係の他の一例を示す図である。

【図 13】トリガ信号の他の例を示す図である。

【図 14】トリガ信号がスイッチング素子 Q1 に係る駆動 IC 522 に印加されたときの電流の流れの一例を示す図である。

【図 15】半導体駆動装置 50 におけるインバータ 30 の制御部 500 の構成の更なる他の一例を示す図である。

【図 16】SDOWN 回路 560 の一例を示す図である。

10

【図 17】短絡検出時の送信タイミングの一例を示すタイミングチャートを示す。

【図 18】半導体駆動装置 50 におけるインバータ 30 の制御部 500 の構成の更なる他の一例を示す図である。

【図 19】電源投入に連動して各駆動 IC 522 からの各フィードバック信号を送信タイミングの一例を示すタイミングチャートである。

【図 20】半導体駆動装置 50 におけるインバータ 30 の制御部 500 の構成の更なる他の一例を示す図である。

【図 21】半導体駆動装置 50 における DC / DC コンバータ 20 の制御部 600 の一例を示す図である。

【図 22】トリガ信号とリアクトル L1 を流れる電流（リアクトル電流 I_L ）との関係の一例を示す図である。

20

【発明を実施するための形態】

【0009】

以下、添付図面を参照しながら各実施例について詳細に説明する。

【0010】

図 1 は、電動自動車用モータ駆動システム 1 の全体構成の一例を示す図である。モータ駆動システム 1 は、バッテリー 10 の電力を用いて走行用モータ 40 を駆動することにより車両を駆動させるシステムである。尚、電動自動車は、電力を用いて走行用モータ 40 を駆動して走行するものであれば、その方式や構成の詳細は任意である。電動自動車は、典型的には、動力源がエンジンと走行用モータ 40 であるハイブリッド自動車（HV）や、動力源が走行用モータ 40 のみである電気自動車を含む。

30

【0011】

モータ駆動システム 1 は、図 1 に示すように、バッテリー 10、DC / DC コンバータ 20、インバータ 30、走行用モータ 40、及び、半導体駆動装置 50 を備える。

【0012】

バッテリー 10 は、電力を蓄積して直流電圧を出力する任意の蓄電装置であり、ニッケル水素バッテリー、リチウムイオンバッテリーや電気 2 重層キャパシタ等の容量性素子から構成されてもよい。

【0013】

DC / DC コンバータ 20 は、双方向の DC / DC コンバータ（可逆チョップ方式の昇圧 DC / DC コンバータ）であってよい。DC / DC コンバータ 20 は、例えば 200 V から 650 V への昇圧変換、及び、650 V から 200 V への降圧変換が可能であってよい。DC / DC コンバータ 20 のリアクトル（コイル）L1 の入力側と負極ラインとの間には平滑用コンデンサ C1 が接続されてよい。

40

【0014】

図示の例では、DC / DC コンバータ 20 は、2 つのスイッチング素子 Q22, Q24 と、リアクトル L1 とを有する。2 つのスイッチング素子 Q22, Q24 は、インバータ 30 の正極ラインと負極ラインとの間に互いに直列に接続される。リアクトル L1 は、バッテリー 10 の正極側に直列に接続される。リアクトル L1 は、出力側が 2 つのスイッチング素子 Q22, Q24 の接続部に接続される。

50

【 0 0 1 5 】

図示の例では、D C / D Cコンバータ 2 0 の 2 つのスイッチング素子 Q 2 2 , Q 2 4 は、I G B T (Insulated Gate Bipolar Transistor) である。尚、スイッチング素子 Q 2 2 , Q 2 4 は、ダイオード (例えばフリーホイールダイオード) D 2 2 , D 2 4 を外付け素子と用いる通常の I G B T であってもよいし、ダイオード D 2 2 , D 2 4 を内蔵した逆導通 I G B T (R C (Reverse Conducting) - I G B T) であってもよい。いずれの場合も、上アームのスイッチング素子 Q 2 2 のコレクタはインバータ 3 0 の正極ラインに接続されており、上アームのスイッチング素子 Q 2 2 のエミッタは下アームのスイッチング素子 Q 2 4 のコレクタに接続されている。また、下アームのスイッチング素子 Q 2 4 のエミッタは、インバータ 3 0 の負極ライン及びバッテリー 1 0 の負極に接続されている。尚、スイッチング素子 Q 2 2 , Q 2 4 は、M O S F E T (Metal Oxide Semiconductor Field-Ef

10

【 0 0 1 6 】

インバータ 3 0 は、正極ラインと負極ラインとの間に互いに並列に配置される U 相、V 相、W 相の各アームから構成される。U 相アームはスイッチング素子 (本例では I G B T) Q 1 , Q 2 の直列接続からなり、V 相アームはスイッチング素子 (本例では I G B T) Q 3 , Q 4 の直列接続からなり、W 相アームはスイッチング素子 (本例では I G B T) Q 5 , Q 6 の直列接続からなる。また、各スイッチング素子 Q 1 ~ Q 6 のコレクタ - エミッタ間には、それぞれ、エミッタ側からコレクタ側に電流を流すようにダイオード D 1 ~ D 6 が配置される。尚、スイッチング素子 Q 1 ~ Q 6 は、M O S F E T のような、I G B T

20

【 0 0 1 7 】

走行用モータ 4 0 は、3 相の永久磁石モータであり、U , V , W 相の 3 つのコイルの一端が中点で共通接続されている。U 相コイルの他端は、スイッチング素子 Q 1 , Q 2 の中点 M 1 に接続され、V 相コイルの他端は、スイッチング素子 Q 3 , Q 4 の中点 M 2 に接続され、W 相コイルの他端は、スイッチング素子 Q 5 , Q 6 の中点 M 3 に接続される。スイッチング素子 Q 1 のコレクタと負極ラインとの間には、平滑用コンデンサ C 2 が接続される。尚、U , V , W 相の 3 つのコイルの結線方法は、Δ 結線であってもよい。また、走行用モータ 4 0 は、電磁石と永久磁石とを組み合わせたハイブリッド型の 3 相モータであってもよい。

30

【 0 0 1 8 】

尚、走行用モータ 4 0 に加えて、第 2 の走行用モータ又は発電機が並列で追加されてもよい。この場合、対応するインバータも並列に追加されればよい。

【 0 0 1 9 】

半導体駆動装置 5 0 は、D C / D Cコンバータ 2 0 及びインバータ 3 0 を制御する。半導体駆動装置 5 0 は、マイコンを含む E C U (電子制御ユニット) として具現化されてもよい。尚、半導体駆動装置 5 0 の各種機能 (以下で説明する機能を含む) は、任意のハードウェア、ソフトウェア、ファームウェア又はそれらの組み合わせにより実現されてもよい。例えば、半導体駆動装置 5 0 の各種機能は、特定用途向け A S I C (application-specific integrated circuit) や F P G A (Field Programmable Gate Array) により実現されてもよい。また、半導体駆動装置 5 0 の各種機能は、複数の E C U により協働して実現されてもよい。

40

【 0 0 2 0 】

D C / D Cコンバータ 2 0 の制御方法の概要は任意であってもよい。典型的には、半導体駆動装置 5 0 は、インバータ 3 0 の動作 (力行又は回生) に応じて、D C / D Cコンバータ 2 0 を制御する。例えば、半導体駆動装置 5 0 は、力行時は、D C / D Cコンバータ 2 0 の下アームのスイッチング素子 Q 2 4 のみをオン / オフ切換し (下アームによる片アーム駆動) 、バッテリー 1 0 の電圧を昇圧してインバータ 3 0 側に出力する。この際、下アームのスイッチング素子 Q 2 4 は、P W M (Pulse Width Modulation) 制御されてもよい。また、回生時は、D C / D Cコンバータ 2 0 の上アームのスイッチング素子 Q 2 2 の

50

みをオン/オフ切換し(上アームによる片アーム駆動)、インバータ30側の電圧を降圧してバッテリー10側に出力する。この際、上アームのスイッチング素子Q22は、PWM制御されてよい。また、リアクトルL1を流れる電流が0を跨ぐ際(ゼロクロス時)、半導体駆動装置50は、2つのスイッチング素子Q22, Q24を逆相でオン/オフ駆動してもよい(両アーム駆動)。

【0021】

インバータ30の制御方法の概要は任意であってよい。典型的には、半導体駆動装置50は、各相のコイルを流れる相電流が例えば120度ずつ位相がずれた関係の正弦波波形となるように、U相に係る2つのスイッチング素子Q1, Q2をオン/オフ駆動し、V相に係る2つのスイッチング素子Q3, Q4をオン/オフ駆動し、W相に係る2つのスイッチング素子Q5, Q6をオン/オフ駆動する。

10

【0022】

図2は、半導体駆動装置50におけるインバータ30の制御部500の構成の一例を示す図である。

【0023】

インバータ30の制御部500は、マイコン510と、駆動IC(integrated circuit)部520とを含む。マイコン510は、駆動信号生成回路512と、応急動作判定回路514とを含む。駆動IC部520は、スイッチング素子Q1~Q6に応じて6つの駆動IC522を含む。尚、図2において、6つの駆動IC522に付されたuu, uv等の符号は、対応するアームを示す。例えば、uuは、アップアームのU相に係るスイッチング素子Q1に対応して設けられる駆動IC522を表す。尚、6つの駆動IC522は、1つ又はそれ以外の数の駆動ICとして具現化されてもよい。例えば6つの駆動IC522は、1つの駆動ICとして具現化されてもよい。かかる場合も、1つの駆動IC内には、6つの駆動IC522に対応した回路部分を含むことになる。

20

【0024】

マイコン510と駆動IC部520の間には、ゲート信号用の通信線530と、フィードバック信号用の通信線540とが設けられる。ゲート信号用の通信線530は、スイッチング素子Q1~Q6に応じて6つ設けられる。即ち、ゲート信号用の通信線530は、6つの駆動IC522のそれぞれに対して設けられる。他方、フィードバック信号用の通信線540は、図2に示すように、6つの駆動IC522に対して共通である。即ち、フィードバック信号用の通信線540は、図2に示すように、1つだけ設けられる。フィードバック信号用の通信線540は、一端が電源電圧Vccに接続され、他端がマイコン510に接続される。フィードバック信号用の通信線540は、6つの駆動IC522のそれぞれに対して設けられる6つのフォットカップラ550を含む。6つのフォットカップラ550(出力側のトランジスタ)は、電源電圧Vccとマイコン510と間に直列に接続されてよい。駆動IC522のそれぞれは、対応するフォットカップラ550をオン/オフさせてフィードバック信号用の通信線540のレベルをHiとLo間で変化させることで、フィードバック信号(IC出力信号Sout)をマイコン510に送信する。フィードバック信号の詳細は、後述する。

30

【0025】

駆動信号生成回路512は、インバータ30のスイッチング素子Q1~Q6のオン/オフ切換のためのゲート信号(Sinu~Sinlw)を生成する。ゲート信号は、ゲート信号用の通信線530及び駆動IC522を介してスイッチング素子Q1~Q6のゲートに印加される。ゲート信号の生成方法は任意であってよい。例えば、駆動信号生成回路512は、アクセル開度と車速とに基づいて、モータトルク指令値(目標駆動トルク)を決定し、決定したモータトルク指令値及び各種センサ値等(例えば、電流センサによる各相電流の検出値やレゾルバによるモータ回転数の検出値)に基づいて、スイッチング素子Q1~Q6のオン/オフ切換のためのデューティを算出してよい。そして、算出したデューティと、キャリア信号とに基づいて、ゲート信号を生成してよい。

40

【0026】

50

応急動作判定回路 514 は、駆動 IC 部 520 からの出力 Sout (フィードバック信号) に基づいて、応急動作の要否を判定する。応急動作とは、例えば、スイッチング素子 Q1 ~ Q6 等の異常時にも、安全な場所への退避のための車両走行が可能となるように、インバータ 30 を応急的に制御する動作である。応急動作が必要と判定した場合は、駆動信号生成回路 512 は、応急動作が可能となる所定の制御方法でインバータ 30 を制御する。

【0027】

図 3 は、フィードバック信号 (IC 出力信号 Sout) の一例を示す図である。IC 出力信号 Sout は、スイッチング素子 Q1 ~ Q6 の正常時は、例えば、図 3 に示すように、Hi レベルに維持される。即ち、6 つのフォットカップラ 550 は、スイッチング素子 Q1 ~ Q6 の正常時はオンとされる。スイッチング素子 Q1 ~ Q6 の異常時は、フィードバック信号が生成される。

10

【0028】

フィードバック信号は、図 3 に示すように、フィードバック信号開始情報 70 と、固有情報 72 と、異常ステータス情報 74 と、フィードバック信号終了情報 76 とを含む。フィードバック信号は、一回だけ生成され、マイコン 510 に送信されてもよいし、若しくは、異常の継続中は、繰り返し生成され、マイコン 510 に送信されてもよい。

【0029】

フィードバック信号開始情報 70 は、フィードバック信号の開始を表す。固有情報 72 は、スイッチング素子 Q1 ~ Q6 のそれぞれに固有の情報、即ち ID 情報を表す。異常ステータス情報 74 は、異常の内容を表す信号である。異常の内容は、検出可能 (判定可能) な異常に応じて複数存在しうる。例えば、異常の内容は、駆動 IC 522 の持つ保護機能が働いたときに、その保護動作内容を表す情報であってもよい。保護機能は、例えば短絡保護、過電流保護、過熱保護、電圧異常保護、基板部品不良検出等を含んでよい。フィードバック信号終了情報 76 は、フィードバック信号の終了を表す。

20

【0030】

駆動 IC 部 520 の各駆動 IC 522 は、異常検出時 (保護動作時)、フィードバック信号を生成し、マイコン 510 に送信する。この際、各駆動 IC 522 は、スイッチング素子 Q1 ~ Q6 のうちの対応するスイッチング素子に係る固有情報 72 と、検出した異常に応じた異常ステータス情報 74 とを含むフィードバック信号を、マイコン 510 に送信する。尚、この目的のため、各駆動 IC 522 は、対応するスイッチング素子に係る固有情報 72 等を保持する記憶部 (図示せず) を備える。記憶部は、EEPROM (electrically erasable programmable ROM) 等であってもよい。尚、マイコン 510 は、かかるフィードバック信号を受信すると、固有情報 72 と異常ステータス情報 74 とに基づいて、スイッチング素子 Q1 ~ Q6 のうちのどのスイッチング素子がどのような異常であるかを判断し、その判断結果に応じた処理 (例えば応急動作) を実行する。

30

【0031】

このように図 2 及び図 3 に示す例によれば、駆動 IC 部 520 からマイコン 510 にスイッチング素子 Q1 ~ Q6 のフィードバック信号をフィードバック信号用の通信線 540 により送信することができる。これにより、マイコン 510 は、スイッチング素子 Q1 ~ Q6 のうちのどのスイッチング素子が異常であるかといったような、スイッチング素子 Q1 ~ Q6 の状態を個別に判断することができる。また、6 つの駆動 IC 522 に対して設けられる共通の単一のフィードバック信号用の通信線 540 を使用するのので、6 つの駆動 IC 522 に対して同様のフィードバック信号用の通信線がそれぞれ設けられる構成に比べて、簡略な構成を実現することができる。

40

【0032】

また、図 2 及び図 3 に示す例によれば、フィードバック信号は、固有情報 72 に加えて異常ステータス情報 74 を含むので、スイッチング素子 Q1 ~ Q6 の異常の内容 (異常状態) をマイコン 510 側で把握することができる。これにより、マイコン 510 により異常内容に応じた適切な応急動作を実現することが可能となる。

50

【 0 0 3 3 】

尚、図 3 に示す例では、フィードバック信号は、フィードバック信号開始情報 7 0 と、固有情報 7 2 と、異常ステータス情報 7 4 と、フィードバック信号終了情報 7 6 とを含んでいるが、固有情報 7 2 以外の情報は任意である。例えば、フィードバック信号は、異常ステータス情報 7 4 に代えて又はそれに加えて、スイッチング素子 Q 1 ~ Q 6 の各種状態を表す情報を含んでもよい。各種状態を表す情報は、スイッチング素子 Q 1 ~ Q 6 のそれぞれに設けられてよい温度センサや電流センサ(センスエミッタ)(図 1 5 参照)のセンサ値を含んでもよい。或いは、フィードバック信号は、固有情報 7 2 のみを含んでもよい。この場合、駆動 IC 部 5 2 0 の各駆動 IC 5 2 2 は、異常検出時、固有情報 7 2 のみを含むフィードバック信号(異常ステータス情報 7 4 を含まないフィードバック信号)を生成し、マイコン 5 1 0 に送信する。この場合も、マイコン 5 1 0 は、フィードバック信号に含まれる固有情報 7 2 に基づいて、スイッチング素子 Q 1 ~ Q 6 のうちの異常のあるスイッチング素子を特定することができる。

10

【 0 0 3 4 】

また、図 3 に示す例では、フィードバック信号は、H i レベルとL o レベルの特定のパターンで各種情報を生成しているが、H i レベルとL o レベルのパターンは任意である。また、フィードバック信号は、デジタル信号であっても、アナログ信号であってもよい。

【 0 0 3 5 】

図 4 は、半導体駆動装置 5 0 におけるインバータ 3 0 の制御部 5 0 0 の構成の他の一例を示す図である。

20

【 0 0 3 6 】

図 4 に示す例では、上述した図 2 に示した例に対して、6 つのフォットカップラ 5 5 0 (出力側のトランジスタ)がフィードバック信号用の通信線 5 4 0 に並列に接続されている点異なる。即ち、上述した図 2 に示した例では、6 つのフォットカップラ 5 5 0 は、フィードバック信号用の通信線 5 4 0 に直列に接続されているのに対して、図 4 に示す例では、6 つのフォットカップラ 5 5 0 がフィードバック信号用の通信線 5 4 0 に並列に接続されている。この場合も、図 3 に示した例と同様のフィードバック信号を送信することができる。但し、図 4 に示す例の場合、6 つのフォットカップラ 5 5 0 は、スイッチング素子 Q 1 ~ Q 6 の正常時はオフとされる。

【 0 0 3 7 】

図 4 に示す例によれば、上述した図 2 に示した例と同様、駆動 IC 部 5 2 0 からマイコン 5 1 0 にスイッチング素子 Q 1 ~ Q 6 のフィードバック信号をフィードバック信号用の通信線 5 4 0 により送信することができる。また、6 つの駆動 IC 5 2 2 に対して設けられる共通の単一のフィードバック信号用の通信線 5 4 0 を使用するので、6 つの駆動 IC 5 2 2 に対して同様のフィードバック信号用の通信線がそれぞれ設けられる構成に比べて、簡略な構成を実現することができる。

30

【 0 0 3 8 】

次に、図 5 及び図 6 を参照して、具体的な異常時の処理について説明する。尚、以下では、代表例として、短絡異常検知時と過熱異常検知時とについて説明するが、他の異常検知時も同様であってよい。

40

【 0 0 3 9 】

図 5 は、短絡異常検知時の説明図である。ここでは、図 5 に示すように、上アームの U 相 (u u) に係るスイッチング素子 Q 1 がショート故障した場合を想定する。この場合、下アームの U 相 (l u) に係る駆動 IC 5 2 2 が異常を検知する。下アームの U 相 (l u) に係る駆動 IC 5 2 2 は、例えば、電流値の異常に基づいて、スイッチング素子 Q 1 のショート故障(短絡異常)を検知してよい。この場合、下アームの U 相 (l u) に係る駆動 IC 5 2 2 は、保護動作によりスイッチング素子 Q 1 ~ Q 6 を保護すると共に、上述のフィードバック信号をフィードバック信号用の通信線 5 4 0 を介してマイコン 5 1 0 に送信する。この際、下アームの U 相 (l u) に係る駆動 IC 5 2 2 は、対応するスイッチング素子 Q 2 の固有情報 7 2 と、検出した短絡異常に応じた異常ステータス情報 7 4 とを含

50

むフィードバック信号を、マイコン 5 1 0 に送信する。マイコン 5 1 0 は、受信した固有情報 7 2 と異常ステータス情報 7 4 とに基づいて、下アームの U 相 (1 u) のスイッチング素子 Q 2 に対向する上アームの U 相 (u u) のスイッチング素子 Q 1 が短絡異常であると判定し、応急動作を行う。具体的には、上アームのスイッチング素子 Q 1 をオンさせると共に、下アームのスイッチング素子 Q 2 をオフさせ、他のスイッチング素子 Q 3 ~ Q 6 をオン / オフ切換して応急動作を行うことで、退避走行を可能とする。

【 0 0 4 0 】

図 6 は、過熱異常検知時の説明図である。ここでは、図 6 に示すように、スイッチング素子 Q 2 に対応する駆動 I C 5 2 2 が過熱検知した場合を想定する。この場合、下アームの U 相 (1 u) に係る駆動 I C 5 2 2 は、保護動作によりスイッチング素子 Q 2 を保護する (スwitching 素子 Q 2 をオフさせる) と共に、上述のフィードバック信号をフィードバック信号用の通信線 5 4 0 を介してマイコン 5 1 0 に送信する。この際、下アームの U 相 (1 u) に係る駆動 I C 5 2 2 は、対応するスイッチング素子 Q 2 の固有情報 7 2 と、検出した過熱異常に応じた異常ステータス情報 7 4 とを含むフィードバック信号を、マイコン 5 1 0 に送信する。マイコン 5 1 0 は、受信した固有情報 7 2 と異常ステータス情報 7 4 とに基づいて、下アームの U 相 (1 u) のスイッチング素子 Q 2 に過熱異常であると判定し、応急動作を行う。具体的には、下アームのスイッチング素子 Q 2 をオフさせ、他のスイッチング素子 Q 1 , Q 3 ~ Q 6 をオン / オフ切換して応急動作を行うことで、退避走行を可能とする。或いは、U 相に係るスイッチング素子 Q 1、Q 2 をオフさせ、他のスイッチング素子 Q 3 ~ Q 6 をオン / オフ切換して応急動作を行うこととしてもよい。

【 0 0 4 1 】

次に、スイッチング素子 Q 1 ~ Q 6 の各固有情報をマイコン 5 1 0 側から各駆動 I C 5 2 2 に付与する (取得させる) 構成について説明する。即ち、スイッチング素子 Q 1 ~ Q 6 の各固有情報は、各駆動 I C 5 2 2 の記憶部に事前に保持されてもよいが、以下で説明する構成のように、稼動時に、マイコン 5 1 0 側から各駆動 I C 5 2 2 に付与されてもよい。

【 0 0 4 2 】

図 7 は、固有情報が乗せられたゲート信号の一例を示す図である。

【 0 0 4 3 】

固有情報は、ゲート信号のオン / オフパルスのうちの、1 回のオンパルス (立ち上がりエッジから立ち下がりエッジまで) を利用してゲート信号に乗せられてよい。以下では、固有情報が乗せられたゲート信号の部分を、便宜上、「固有情報重畳ゲート信号」と称する。図 7 に示す例では、固有情報重畳ゲート信号は、固有情報重畳ゲート信号の開始を表す情報 8 0 と、固有情報 8 2 と、固有情報重畳ゲート信号の終了を表す情報 8 4 とを含む。尚、各駆動 I C 5 2 2 に送信される固有情報 8 2 は、対応する各駆動 I C 5 2 2 から出力されるフィードバック信号内の固有情報 7 2 と一対一で対応するものであってよい。

【 0 0 4 4 】

各駆動 I C 5 2 2 は、固有情報重畳ゲート信号を受信すると、それぞれの固有情報重畳ゲート信号内の固有情報 8 2 を記憶部 (図示せず) に保持してよい。記憶部は、フラッシュメモリ等の E E P R O M であってよい。各駆動 I C 5 2 2 は、上述のフィードバック信号を生成する際、記憶部に保持した固有情報 8 2 に基づいて、フィードバック信号内の固有情報 7 2 を生成する。

【 0 0 4 5 】

尚、図 7 に示す固有情報重畳ゲート信号における H i レベルと L o レベルのパターンは一例であり、多様に変更することができる。また、固有情報重畳ゲート信号は、デジタル信号であってよいし、アナログ信号であってよい。また、固有情報重畳ゲート信号の終了を表す情報 8 4 は、省略されてもよい。この場合、固有情報重畳ゲート信号の開始を表す情報 8 0 を受信してから所定期間内に受信した信号 (情報) に基づいて、固有情報 8 2 が抽出されればよい。

【 0 0 4 6 】

10

20

30

40

50

図 8 は、固有情報重畳ゲート信号と駆動 IC 522 の出力（スイッチング素子のゲート入力）との関係の一例を示す図である。ここでは、スイッチング素子 Q 1 について代表して説明するが、他のスイッチング素子 Q 2 ~ Q 6 についても同様であってよい。

【 0 0 4 7 】

図 8 において、S i n u u の波形は、固有情報重畳ゲート信号の波形を示し、区間 A 内に情報 8 0、固有情報 8 2 及び情報 8 4 が重畳されている。この場合、スイッチング素子 Q 1 に係る駆動 IC 522 は、固有情報重畳ゲート信号の受信中は、図 7 に示すように、固有情報重畳ゲート信号の H i / L o 状態の如何にかかわらず、スイッチング素子 Q 1 をオンさせる（H i 出力）。但し、スイッチング素子 Q 1 に係る駆動 IC 522 は、固有情報重畳ゲート信号の受信中においても、異常発生時は保護動作を行う。固有情報重畳ゲート信号の受信後（情報 8 4 受信後）は、スイッチング素子 Q 1 に係る駆動 IC 522 は、通常の態様で、ゲート信号の H i / L o 状態に応じてスイッチング素子 Q 1 をオン / オフ切換する。

10

【 0 0 4 8 】

尚、マイコン 510 から各駆動 IC 522 への固有情報重畳ゲート信号の送信タイミングは、任意である。例えば、各駆動 IC 522 への固有情報重畳ゲート信号の送信タイミングは、初回動作時（例えばイグニッションスイッチオン後の最初のゲート信号のオンパルス）のみであってもよい（即ち、固有情報 8 2 は、常時、ゲート信号に重畳する必要は無い）。

【 0 0 4 9 】

20

図 9 は、固有情報重畳ゲート信号と駆動 IC 522 の出力（スイッチング素子のゲート入力）との関係の他の一例を示す図である。図 9 には、スイッチング素子 Q 1 の状態（オン / オフ状態）が併せて示されている。ここでは、スイッチング素子 Q 1 について代表して説明するが、他のスイッチング素子 Q 2 ~ Q 6 についても同様であってよい。

【 0 0 5 0 】

図 9 において、S i n u u の波形は、固有情報重畳ゲート信号の波形を示し、区間 A 内に情報 8 0、固有情報 8 2 及び情報 8 4 が重畳されている。図 8 に示した例と同様、スイッチング素子 Q 1 に係る駆動 IC 522 は、固有情報重畳ゲート信号の受信中は、図 7 に示すように、固有情報重畳ゲート信号の H i / L o 状態の如何にかかわらず、スイッチング素子 Q 1 をオンさせる（H i 出力）。図 9 に示す例では、スイッチング素子 Q 1 に係る駆動 IC 522 は、固有情報重畳ゲート信号の受信中、異常発生時もスイッチング素子 Q 1 をオンさせる（固定オン）。但し、スイッチング素子 Q 1 に係る駆動 IC 522 は、固有情報重畳ゲート信号の受信中は、図 7 に示すように、通常のゲート信号の受信（区間 A 以外の区間）よりもゲート電圧を低減する（但し、ゲート閾値電圧以上）。固有情報重畳ゲート信号の受信後（情報 8 4 受信後）は、スイッチング素子 Q 1 に係る駆動 IC 522 は、通常の態様で、ゲート信号の H i / L o 状態に応じてスイッチング素子 Q 1 をオン / オフ切換する。従って、固有情報重畳ゲート信号の受信中に異常が発生していた場合は、スイッチング素子 Q 1 に係る駆動 IC 522 は、固有情報重畳ゲート信号の受信後に速やかに保護動作を実行する。

30

【 0 0 5 1 】

40

図 9 に示す例では、固有情報重畳ゲート信号の受信中は、異常発生時もスイッチング素子 Q 1 がオン固定されるので、固有情報重畳ゲート信号の受信中に短絡異常が発生した場合は、短絡発生時間が長くなり、スイッチング素子 Q 1 の短絡エネルギーが増大しうる。しかしながら、図 9 に示す例によれば、固有情報重畳ゲート信号の受信中は、上述の如く、ゲート電圧を低減するので、スイッチング素子 Q 1 の飽和電流を抑制し、短絡エネルギーの増大を抑制することができる。

【 0 0 5 2 】

次に、駆動 IC 部 520 の各駆動 IC 522 からフィードバック信号をフィードバック信号用の通信線 540 によりマイコン 510 に送信するためのトリガについて説明する。

【 0 0 5 3 】

50

図10は、マイコン510からのトリガ信号とフィードバック信号の送信タイミングと関係の一例を示す図である。図10では、フィードバック信号は、簡易的に1つのパルスで示されているが、図3等で説明したパターンを有してよい。また、図10では、スイッチング素子Q1、Q2について代表して説明するが、他のスイッチング素子Q3～Q6についても同様であってよい。

【0054】

マイコン510は、フィードバック信号をマイコン510に送信するように各駆動IC522に対して要求するトリガ信号を、各駆動IC522に送信する。このトリガ信号は、ゲート信号用の通信線530とは別の通信線を用いて送信されてもよいが、好ましくは、ゲート信号用の通信線530を用いて送信される。この場合、通信線の数（及びそれに伴い基板面積）を低減して簡易な構成で、トリガ信号を各駆動IC522に送信することができる。以下では、トリガ信号は、ゲート信号用の通信線530を用いて送信されることとして説明を続ける。

10

【0055】

トリガ信号は、任意であるが、各駆動IC522側で通常のゲート信号と区別される必要があるため、通常のゲート信号と区別できる態様の信号である。トリガ信号の好ましい例については後述する。

【0056】

マイコン510は、各駆動IC522に対して、所定時間 ΔT 以上の時間差を設けて、トリガ信号をそれぞれ送信する。所定時間 ΔT は、図10に示すように、駆動IC522がトリガ信号を受信してからフィードバック信号を送信するまでに要する時間の最大値又はそれに余裕分を加えた時間であってよい。

20

【0057】

各駆動IC522は、図10に示すように、トリガ信号を受信すると、フィードバック信号をマイコン510に送信する。ここでは、フィードバック信号は、異常ステータス情報74に代えて、スイッチング素子Q1～Q6の各種状態を表す情報（温度センサや電流センサのセンサ値）を含んでよい。各駆動IC522は、トリガ信号を受信したとき、対応するスイッチング素子を駆動してもよい。或いは、各駆動IC522は、トリガ信号を認識した時点で、対応するスイッチング素子の駆動を停止してもよい。例えば、パルスの立ち上がりエッジではトリガ信号とゲート信号とは区別できないため、対応するスイッチング素子をオンさせるが、その後、パルス幅等によりトリガ信号を認識した時点で、対応するスイッチング素子をオフさせてよい。

30

【0058】

このように図10に示す例によれば、各駆動IC522は、マイコン510からのトリガ信号に応じてフィードバック信号を送信するので、各駆動IC522からランダムにフィードバック信号がマイコン510に送信される構成に比べて、各駆動IC522からのフィードバック信号が混合し合ってマイコン510に伝達されるのを抑制することができる。より具体的には、共通のフィードバック信号用の通信線540を用いてフィードバック信号の通信を行う構成では、各駆動IC522からのフィードバック信号が略同時にフィードバック信号用の通信線540に送出される可能性がある（即ち混信の可能性はある）。これに対して、図10に示す例によれば、マイコン510からのトリガ信号の送信タイミングによって各駆動IC522からのフィードバック信号の送信タイミングを調整することが可能となり、混信を効果的に抑制することができる。即ち、マイコン510側で各駆動IC522からのフィードバック信号の送信タイミングを決定することができるので、混信を効果的に抑制することができる。

40

【0059】

尚、トリガ信号は、ゲート信号用の通信線530を用いて送信されるので、好ましくは、ゲート信号がLレベルで維持される期間（例えば、車速が0である間、走行用モータ40の停止中）を利用して、送信される。例えば、マイコン510は、イグニッションオン直後等において、車速が0であり、シフトレンジがPレンジであるときに、トリガ信号

50

を送信することとしてよい。

【 0 0 6 0 】

また、トリガ信号は、フィードバック信号の要求以外の他の情報を含んでもよい。例えば、トリガ信号は、フィードバック信号に含める情報の種類を指示する情報を含んでよい。これは、例えばフィードバック信号が、固有情報の他、可変の情報（例えば異常ステータス情報、及び、スイッチング素子 Q 1 ~ Q 6 の各種状態を表す情報のうち指示されたいずれか一方）を含みうる構成に対して好適となる。

【 0 0 6 1 】

図 1 1 は、キャリアとトリガ信号との関係の一例を示す図である。

【 0 0 6 2 】

図 1 1 に示す例では、キャリアは三角波であり、ゲート信号は、キャリアとデューティ（図示せず）との関係で H i と L o 間で切り替わる。この場合、ゲート信号の立ち上がりエッジ間の間隔の最小値は、およそキャリア周期の半分となる。従って、トリガ信号は、図 1 1 に示すように、かかるゲート信号と区別できるように、キャリア周期の半分よりも短い周期で立ち上がりエッジが生じる複数の連続パルス波形を含んでよい。例えば、トリガ信号のエッジ周期 T_c は、キャリア周期の半分から所定の余裕分を差し引いた時間に対応してよい。また、トリガ信号のパルス幅 T_w は、駆動 IC 5 2 2 の認識可能な最小の幅に対応してよい。例えば、トリガ信号のパルス幅 T_w は、駆動 IC 5 2 2 の最小伝達パルス（オン時の遅延時間の最大値からオフ時の遅延の最小値を引いた時間）に対応してよい。

【 0 0 6 3 】

図 1 1 に示すトリガ信号を使用する場合、各駆動 IC 5 2 2 は、キャリア周期の半分よりも短い周期で、立ち上がりエッジを所定回数受信した場合に、トリガ信号であると認識して、フィードバック信号をマイコン 5 1 0 に送信することとしてよい。所定回数は、トリガ信号のパルスの数に対応してよく、2 以上であってよい。

【 0 0 6 4 】

尚、図 1 1 に示す例では、トリガ信号が送信される駆動 IC 5 2 2 に対して上下で対向アームとなる駆動 IC 5 2 2 には、L o レベルのゲート信号が維持される。即ち、トリガ信号の送信期間中は、短絡を防止するために、同相の対向アームのスイッチング素子はオフされる。

【 0 0 6 5 】

図 1 2 は、キャリアとトリガ信号との関係の他の一例を示す図である。

【 0 0 6 6 】

図 1 2 に示す例では、キャリアはノコギリ波であり、ゲート信号は、キャリア周期毎に立ち上がりエッジが発生する。この場合、ゲート信号の立ち上がりエッジ間の間隔は、キャリア周期となる。従って、トリガ信号は、図 1 2 に示すように、かかるゲート信号と区別できるように、キャリア周期よりも短い周期で立ち上がりエッジが生じる複数の連続パルス波形を含んでよい。例えば、トリガ信号のエッジ周期 T_c は、キャリア周期から所定の余裕分を差し引いた時間に対応してよい。図 1 2 に示す例では、トリガ信号のエッジ周期 T_c は、キャリア周期の半分である。また、トリガ信号のパルス幅 T_w は、駆動 IC 5 2 2 の認識可能な最小の幅に対応してよい。例えば、トリガ信号のパルス幅 T_w は、駆動 IC 5 2 2 の最小伝達パルス（オン時の遅延時間の最大値からオフ時の遅延の最小値を引いた時間）に対応してよい。

【 0 0 6 7 】

図 1 2 に示すトリガ信号を使用する場合、各駆動 IC 5 2 2 は、キャリア周期よりも短い周期で、立ち上がりエッジを所定回数受信した場合に、トリガ信号であると認識して、フィードバック信号をマイコン 5 1 0 に送信することとしてよい。所定回数は、トリガ信号のパルスの数に対応してよく、2 以上であってよい。

【 0 0 6 8 】

尚、図 1 2 に示す例では、トリガ信号が送信される駆動 IC 5 2 2 に対して上下で対向

10

20

30

40

50

アームとなる駆動 IC 522 には、L レベルのゲート信号が維持される。即ち、トリガ信号の送信期間中は、短絡を防止するために、同相の対向アームのスイッチング素子はオフされる。

【0069】

図13は、トリガ信号の他の例を示す図である。図13には、スイッチング素子Q1のコレクタ電流Icの波形と、トリガ信号の波形と、対向アームのゲート信号の波形が示されている。図14は、図13の説明図であり、トリガ信号がスイッチング素子Q1に係る駆動 IC 522 に印加されたときの電流の流れの一例を示す図である。ここでは、スイッチング素子Q1について代表して説明するが、他のスイッチング素子Q2～Q6についても同様であってよい。

10

【0070】

図13に示す例では、トリガ信号は、キャリア周期よりも有意に長いパルスを含む。このパルスは、1つのパルスであってよい（即ち、図11等にした複数のパルス列である必要はない）。例えば、トリガ信号は、キャリア周期よりも長い、キャリア周期の2周期分よりも短いパルスであってよい。

【0071】

トリガ信号が送信される駆動 IC 522 に対して異相の対向アームとなる駆動 IC 522 には、図13に示すように、最低デューティのゲート信号が供給されてもよい。これにより、トリガ信号の長いパルスにより大電流が流れるのを抑制することができる。例えば、図14に示す例では、対向アームのスイッチング素子Q4に係る駆動 IC 522 に最低デューティのゲート信号が供給されている。尚、トリガ信号の送信期間中は、同相の対向アームのスイッチング素子はオフされてよい。

20

【0072】

図13に示す例によれば、図11等にした例に比べて、駆動 IC 部 520 の高い内部クロック精度が必要とされず、駆動 IC 部 520 側でトリガ信号を容易に認識することができる。即ち、高い内部クロック精度を必要とすることなく、トリガ信号とゲート信号を区別することができる。

【0073】

図15は、半導体駆動装置50におけるインバータ30の制御部500の構成の更なる他の一例を示す図である。図16は、SDOWN回路560の一例を示す図である。尚、図15では、図2等とは異なる態様で制御部500を図示しているが（例えば温度センサ等を図示）、以下で説明する点を除いて、実質的な差異はない。

30

【0074】

図15に示す例では、図2に示した例に対して、フィードバック信号用の通信線540にシャットダウン回路（以下、「SDOWN回路」という）560が設けられる点異なる。換言すると、図15に示す例では、SDOWN回路560用の通信線をフィードバック信号用の通信線540として利用する（兼用する）。

【0075】

SDOWN回路560は、短絡発生時に故障アームで発生するサージにより、隣接アームが共連れ破壊するのを防止する機能を持つ。即ち、SDOWN回路560は、短絡発生時に、駆動 IC 部 520 からのシャットダウン信号に応答して（マイコン510を経由せずに早期に）隣接アームのスイッチング素子の作動を停止させる（オフさせる）。

40

【0076】

SDOWN回路560は、フィードバック信号用の通信線540にローパスフィルタ562を介して接続されてよい。ローパスフィルタ562は、フィードバック信号用の通信線540上で伝送されるフィードバック信号に起因してSDOWN回路560が意図せずシャットダウン動作しないように設けられる。即ち、ローパスフィルタ562は、フィードバック信号用の通信線540上で伝送されるフィードバック信号をフィルタリングして、SDOWN回路560にフィードバック信号を通さない。尚、シャットダウン信号が生成された場合は、SDOWN回路560は、ローパスフィルタ562を介してシャットダ

50

ウン信号を受けるため、応答性はやや悪くなるものの、シャットダウン動作を確実に実行することができる。

【 0 0 7 7 】

図 1 6 に示す例では、駆動 IC 部 5 2 0 からのシャットダウン信号 (L o レベル) は、ローパスフィルタ 5 6 2 を介して S D O W N 回路 5 6 0 のトランジスタ 5 6 3 のベースに印加される。これにより、トランジスタ 5 6 3 はオフし、これに伴いトランジスタ 5 6 4 がオフし、 S D O W N 回路 5 6 0 の出力は L o レベルとなる。 S D O W N 回路 5 6 0 の出力は、図 1 5 に示すように、ゲート信号用の通信線 5 3 0 に接続される。従って、 S D O W N 回路 5 6 0 の出力が L o レベルとなると、各駆動 IC 5 2 2 の入力 L o レベルとなるので (フォットダイオード 5 3 2 がオフとなるので)、全てのスイッチング素子 Q 1 ~ Q 6 がオフとなる (即ちシャットダウンとなる)。尚、図 1 6 に示す例では、 S D O W N 回路 5 6 0 には、正常時 (駆動時)、マイコン 5 1 0 から H i レベルの信号が入力されている。また、正常時は、ローパスフィルタ 5 6 2 を介して S D O W N 回路 5 6 0 のトランジスタ 5 6 3 のベースには、 H i レベルが入力されるので、トランジスタ 5 6 3 はオンし、これに伴いトランジスタ 5 6 4 がオンし、 S D O W N 回路 5 6 0 の出力は H i レベルとなる。これにより、ゲート信号用の通信線 5 3 0 が有効となる (ゲート信号に応じて H i レベルと L o レベルが切り替わる)。他方、マイコン 5 1 0 からシャットダウン信号 (L o レベル) が入力されると、トランジスタ 5 6 4 がオフし、 S D O W N 回路 5 6 0 の出力は L o レベルとなる。これにより、各駆動 IC 5 2 2 の入力 L o レベルとなるので、全てのスイッチング素子 Q 1 ~ Q 6 がオフとなる (即ちシャットダウンとなる)。

【 0 0 7 8 】

図 1 5 に示す例によれば、 S D O W N 回路 5 6 0 用の通信線をフィードバック信号用の通信線 5 4 0 として兼用するので、通信線を増大させることなく、フィードバック信号をマイコン 5 1 0 に送信することができる。即ち、 S D O W N 回路 5 6 0 用の通信線と、フィードバック信号用の通信線 5 4 0 とを別々に設定する構成に比べて、通信線の数 (及びそれに伴い基板面積) を低減した簡易な構成で、フィードバック信号をマイコン 5 1 0 に送信することができる。但し、 S D O W N 回路 5 6 0 用の通信線と、フィードバック信号用の通信線 5 4 0 とを別々に設定する構成を採用することも可能である。

【 0 0 7 9 】

次に、図 1 5 に示した例において実行されてよい異常検知時の好ましい動作について説明する。

【 0 0 8 0 】

駆動 IC 部 5 2 0 の各駆動 IC 5 2 2 は、過熱異常や過電流異常を検知した場合は、 S D O W N 回路 5 6 0 を作動させず、上述の如くフィードバック信号をマイコン 5 1 0 に送信する。

【 0 0 8 1 】

他方、駆動 IC 部 5 2 0 の各駆動 IC 5 2 2 は、短絡を検知した場合は、共連れ破壊防止のため、 S D O W N 回路 5 6 0 を作動させる。具体的には、短絡を検知した駆動 IC 5 2 2 は、フィードバック信号用の通信線 5 4 0 の信号レベルを規定時間 (例えば、後述の Tsdwn) 以上 L o レベルに維持する (即ちシャットダウン信号を発生させる)。このとき、各駆動 IC 5 2 2 は、好ましくは、あるアームにおける短絡発生時から、以下の式で規定する時間 ΔT_s 後に、フィードバック信号をマイコン 5 1 0 に送信する。

$$\Delta T_s = 2 \times Tsdwn + (Tsdwn + Tcom) \times (N - 1) \quad \text{式 (1)}$$

ここで、Tsdwnは、短絡検知時点から、隣接アームのスイッチング素子の全てをシャットダウンさせるまでの時間を表す。Tcomは、1アームのフィードバック信号 (異常情報) を送信するの要する時間を表す。Nは、送信順を表す。Tsdwn及びTcomは、予め試験結果等に基づいて導出することができる。送信順Nは、任意の態様で予め決定されてよい。

【 0 0 8 2 】

式 (1) において、 (2 × Tsdwn) の項は、短絡検出後、時間Tsdwnが経過するまでは共連れ破壊の可能性があり、その場合、最大で時間 (2 × Tsdwn) の間はシャットダウン処理

が継続することを考慮している。

【 0 0 8 3 】

また、式 (1) において、 $T_{sdwn} \times (N - 1)$ の部分は、短絡検出後、時間 T_{sdwn} が経過するまでは共連れ破壊の可能性があり、その場合、アーム間で短絡検出タイミングが最大で時間 T_{sdwn} ずれることを考慮している。即ち、 $T_{sdwn} \times (N - 1)$ によって、かかるずれを解消する。これにより、各アームは、最悪ケースでは略同時に送信タイミングが来ることになる。従って、 $T_{com} \times (N - 1)$ の部分により、当該略同時に送信タイミングから、自身の送信タイミングだけ待ってから送信を行うことで、各駆動 IC 5 2 2 からのフィードバック信号が略同時にフィードバック信号用の通信線 5 4 0 に送出されるのを防止している。

10

【 0 0 8 4 】

更に、図 1 7 を参照して式 (1) の意義について説明する。図 1 7 は、短絡検出時の送信タイミングの一例を示すタイミングチャートを示す。ここでは、便宜上、6 アームのうちの上アームの 3 相アームについてのみを題材とし、送信順は、U 相が 1 番目であり、V 相が 2 番目であり、W 相が 3 番目であるとする。図 1 7 には、上から順に、W 相 (上アーム) での短絡検出状況、W 相 (上アーム) の駆動 IC 5 2 2 からのフィードバック信号用の通信線 5 4 0 への出力信号、U 相 (上アーム) での短絡検出状況、U 相 (上アーム) の駆動 IC 5 2 2 からのフィードバック信号用の通信線 5 4 0 への出力信号、V 相 (上アーム) での短絡検出状況、V 相 (上アーム) の駆動 IC 5 2 2 からのフィードバック信号用の通信線 5 4 0 への出力信号が示される。

20

【 0 0 8 5 】

図 1 7 に示す例では、時刻 t_0 にて、W 相 (上アーム) にて短絡が検出される。これに伴い、W 相 (上アーム) の駆動 IC 5 2 2 からの出力信号は、L o レベルに変更され、L o レベルが時間 T_{sdwn} 維持される。W 相の短絡検出時から時間 T_{sdwn} が経過する直前の t_1 にて、U 相 (上アーム) 及び V 相 (上アーム) にて短絡が検出される。尚、これらの短絡は共連れ破壊に起因した短絡である。これに伴い、U 相 (上アーム) 及び V 相 (上アーム) の各駆動 IC 5 2 2 からの出力信号は、L o レベルに変更され、L o レベルが時間 T_{sdwn} 維持される。このとき、式 (1) に従って、各アームの送信タイミングは、以下のようになる。

U 相 (上アーム) の $\Delta T_s = 2 \times T_{sdwn}$

30

V 相 (上アーム) の $\Delta T_s = 2 \times T_{sdwn} + T_{sdwn} + T_{com}$

W 相 (上アーム) の $\Delta T_s = 2 \times T_{sdwn} + 2 \times (T_{sdwn} + T_{com})$

従って、この場合は、先ず、U 相の駆動 IC 5 2 2 は、図 1 7 にて符合 P 1 にて示すように、短絡検出時点 t_1 から、 $\Delta T_s (= 2 \times T_{sdwn})$ 後に、フィードバック信号用の通信線 5 4 0 にフィードバック信号を出力する。次いで、V 相の駆動 IC 5 2 2 は、図 1 7 にて符合 P 2 にて示すように、短絡検出時点 t_1 から、 $\Delta T_s (= 2 \times T_{sdwn} + T_{sdwn} + T_{com})$ 後に、フィードバック信号用の通信線 5 4 0 にフィードバック信号を出力する。次いで、W 相の駆動 IC 5 2 2 は、図 1 7 にて符合 P 3 にて示すように、短絡検出時点 t_0 から、 $\Delta T_s (= 2 \times T_{sdwn} + 2 \times T_{sdwn} + 2 \times T_{com})$ 後に、フィードバック信号用の通信線 5 4 0 にフィードバック信号を出力する。

40

【 0 0 8 6 】

ところで、各駆動 IC 5 2 2 は、単独では (他の駆動 IC 5 2 2 と通信せずに)、自身の短絡検出が最初であるかを判断することができない。例えば、図 1 7 に示す例では、W 相 (上アーム) での短絡検出が最初であるが、W 相 (上アーム) の駆動 IC 5 2 2 は、自身の短絡検出が最初であると判断することができない。従って、共連れ破壊に起因した短絡が起こっている状況下では、各アームで独自にフィードバック信号の送信タイミングを決定するので、混信が生じやすくなる。この点、式 (1) に従って各アームの送信タイミングを決定する場合には、図 1 7 に示すように、共連れ破壊に起因した短絡が起こっている状況下においても、各駆動 IC 5 2 2 から各フィードバック信号を時間差を以ってマイコン 5 1 0 に確実に送信することができる。

50

【 0 0 8 7 】

図 1 8 は、半導体駆動装置 5 0 におけるインバータ 3 0 の制御部 5 0 0 の構成の更なる他の一例を示す図である。

【 0 0 8 8 】

図 1 8 に示す例では、上述した図 2 に示した例に対して、各駆動 IC 5 2 2 に遅延時間調整抵抗 (R d 1 , R d 2 等) を介して電源電圧 V c c が接続されている点異なる。遅延時間調整抵抗 R d 1 , R d 2 , R d 3 , R d 4 , R d 5 , R d 6 は、それぞれ異なる抵抗値を有する。これにより、各駆動 IC 5 2 2 は、電源投入時に異なるタイミングで起動する。これにより、電源投入に連動して各駆動 IC 5 2 2 から各フィードバック信号を異なるタイミングで送信することができる。

10

【 0 0 8 9 】

図 1 9 は、図 1 8 に示す例の動作の説明図であり、電源投入に連動して各駆動 IC 5 2 2 からの各フィードバック信号を送信タイミングの一例を示すタイミングチャートである。ここでは、便宜上、6 アームのうちの上アームの 3 相アームについてのみが図示され、送信順は、U 相が 1 番目であり、V 相が 2 番目であり、W 相が 3 番目であるとする。図 1 9 には、上から順に、電源のオン / オフ状態、U 相 (上アーム) の駆動 IC 5 2 2 からのフィードバック信号用の通信線 5 4 0 への出力信号、V 相 (上アーム) の駆動 IC 5 2 2 からのフィードバック信号用の通信線 5 4 0 への出力信号、及び、W 相 (上アーム) の駆動 IC 5 2 2 からのフィードバック信号用の通信線 5 4 0 への出力信号が示される。

20

【 0 0 9 0 】

図 1 9 に示す例では、時刻 t_0 にて電源がオンとなり、電源オン後から時間 ΔT_1 経過後に、U 相 (上アーム) の駆動 IC 5 2 2 は、フィードバック信号用の通信線 5 4 0 にフィードバック信号を出力する。この時間 ΔT_1 は、遅延時間調整抵抗 R d 1 に対応する遅延時間に相当する。同様に、電源オン後から時間 ΔT_2 経過後に、V 相 (上アーム) の駆動 IC 5 2 2 は、フィードバック信号用の通信線 5 4 0 にフィードバック信号を出力する。この時間 ΔT_2 は、遅延時間調整抵抗 R d 2 に対応する遅延時間に相当する。同様に、電源オン後から時間 ΔT_3 経過後に、W 相 (上アーム) の駆動 IC 5 2 2 は、フィードバック信号用の通信線 5 4 0 にフィードバック信号を出力する。この時間 ΔT_3 は、遅延時間調整抵抗 R d 3 に対応する遅延時間に相当する。ここで、 ΔT_2 は、 $\Delta T_1 + \Delta T_0$ (ΔT_0 : フィードバック信号出力時間) よりも大きく、同様に、 ΔT_3 は、 $\Delta T_2 + \Delta T_0$ よりも大きい。尚、図示していないが、例えば、U 相 (下アーム) の駆動 IC 5 2 2 、V 相 (下アーム) の駆動 IC 5 2 2 及び W 相 (下アーム) の駆動 IC 5 2 2 は、それぞれ、電源オン後から時間 ΔT_4 、時間 ΔT_5 及び時間 ΔT_6 経過後に、フィードバック信号用の通信線 5 4 0 にフィードバック信号をそれぞれ出力する。同様に、 ΔT_4 は、 $\Delta T_3 + \Delta T_0$ よりも大きく、 ΔT_5 は、 $\Delta T_4 + \Delta T_0$ よりも大きく、 ΔT_6 は、 $\Delta T_5 + \Delta T_0$ よりも大きい。これにより、電源投入時に、各駆動 IC 5 2 2 から各フィードバック信号を時間差を以てマイコン 5 1 0 に確実に送信することができる。

30

【 0 0 9 1 】

図 2 0 は、半導体駆動装置 5 0 におけるインバータ 3 0 の制御部 5 0 0 の構成の更なる他の一例を示す図である。

40

【 0 0 9 2 】

図 2 0 に示す例では、上述した図 1 8 に示した例に対して、遅延時間調整抵抗に代えて、遅延選択抵抗 S E L が接続されている点異なる。尚、図 2 0 に示す例では、遅延選択抵抗 S E L は、各アームにそれぞれ設けられ、各アームの遅延選択抵抗 S E L は、3 つの抵抗 (例えばそれぞれ異なる抵抗値をもつ) を含む同一の構成であってよい。但し、遅延選択抵抗 S E L は、各アームでそれぞれ異なる抵抗値を有するように選択される。これにより、各駆動 IC 5 2 2 は、電源投入時に異なるタイミングで起動する。これにより、電源投入に連動して各駆動 IC 5 2 2 から各フィードバック信号を異なるタイミングで送信することができる。

【 0 0 9 3 】

50

尚、上述では、半導体駆動装置 50 におけるインバータ 30 の制御部 500 の構成について説明したが、半導体駆動装置 50 における DC / DC コンバータ 20 の制御部に対しても同様の構成を適用することができる。以下では、半導体駆動装置 50 における DC / DC コンバータ 20 の制御部について説明する。

【0094】

図 21 は、半導体駆動装置 50 における DC / DC コンバータ 20 の制御部 600 の一例を示す図である。

【0095】

マイコン 510 と、駆動 IC 部 620 とを含む。駆動 IC 部 620 は、スイッチング素子 Q22、Q24 に応じて 2 つの駆動 IC 622 を含む。尚、2 つの駆動 IC 622 は、1 つの駆動 IC として具現化されてもよい。かかる場合も、1 つの駆動 IC 内には、2 つの駆動 IC 622 に対応した回路部分を含むことになる。

【0096】

マイコン 510 と駆動 IC 部 620 との間には、ゲート信号用の通信線 630 と、フィードバック信号用の通信線 640 とが設けられる。ゲート信号用の通信線 630 は、スイッチング素子 Q22、Q24 に応じて 2 つ設けられる。即ち、ゲート信号用の通信線 630 は、2 つの駆動 IC 622 のそれぞれに対して設けられる。他方、フィードバック信号用の通信線 640 は、図 21 に示すように、2 つの駆動 IC 622 に対して共通である。即ち、フィードバック信号用の通信線 640 は、図 21 に示すように、1 つだけ設けられる。フィードバック信号用の通信線 640 は、一端が電源電圧 Vcc に接続され、他端がマイコン 510 に接続される。フィードバック信号用の通信線 640 は、2 つの駆動 IC 622 のそれぞれに対して設けられる 2 つのフォットカップラ 650 を含む。2 つのフォットカップラ 650 は、図 21 に示すように、電源電圧 Vcc とマイコン 510 と間に直列に接続されてよいし、並列に接続されてもよい（図 4 参考）。駆動 IC 622 のそれぞれは、対応するフォットカップラ 650 をオン / オフさせてフィードバック信号用の通信線 640 のレベルを Hi と Lo 間で変化させることで、フィードバック信号（IC 出力信号 Sout）をマイコン 510 に送信する。フィードバック信号は、上述と同様であってよい。

【0097】

尚、DC / DC コンバータ 20 の制御部 600 においても、インバータ 30 の制御部 500 について上述した各種構成を適用することができる。例えば、DC / DC コンバータ 20 の制御部 600 においても、上述のトリガ信号（図 11、図 12 等参照）が使用されてもよいし、フィードバック信号用の通信線 640 が S DOWN 回路（図 15 等参照）として兼用されてもよい。

【0098】

また、DC / DC コンバータ 20 の制御部 600 は、上述したインバータ 30 の制御部 500 と一体的に構成されてもよい。即ち、フィードバック信号用の通信線 640 は、フィードバック信号用の通信線 540 と共通であってもよい。但し、フィードバック信号用の通信線 640 は、フィードバック信号用の通信線 540 とは別であってもよい。

【0099】

図 22 は、トリガ信号とリアクトル L1 を流れる電流（リアクトル電流 I_L ）との関係の一例を示す図である。

【0100】

DC / DC コンバータ 20 の制御部 600 においては、例えば図 12 を参照して上述したトリガ信号が使用されてよい。この場合、図 22 に示すように、トリガ信号のパルスに起因してリアクトル電流 I_L としてリプル電流が流れる。尚、リプル電流が流れることで電圧 VH が上昇しうるが、トリガ信号のハルス幅は微小であるので（小さいデューティであるので）、電圧 VH は定格内に維持することは可能である。

【0101】

DC / DC コンバータ 20 のスイッチング素子 Q22、Q24 は、このリプル電流によ

10

20

30

40

50

り発熱するので、この発熱を利用して放熱構造の劣化（又は異常、以下同じ）の有無を推定することとしてもよい。例えば、トリガ信号の印加時のスイッチング素子Q 2 2，Q 2 4の温度が所定閾値以上である場合、放熱構造に劣化があると判定してもよい。この際、冷却水の温度に対するスイッチング素子Q 2 2，Q 2 4の温度や、比較的長い期間（例えば、1ヶ月）内のスイッチング素子Q 2 2，Q 2 4の温度の傾向等が考慮されてもよい。また、トリガ信号のパルス数と発熱温度との関係（例えば正常時と劣化時）を予め試験等で導出し、その関係をマイコン5 1 0に記憶しておいてもよい。尚、劣化の有無の推定は、任意のタイミングで実行されてよく、例えば、イグニッションスイッチのオン時に実行されてもよい。尚、上述した放熱構造の劣化の推定方法は、インバータ3 0の放熱構造の劣化の推定に適用されてもよい。

10

【0 1 0 2】

以上、各実施例について詳述したが、特定の実施例に限定されるものではなく、特許請求の範囲に記載された範囲内において、種々の変形及び変更が可能である。また、前述した実施例の構成要素を全部又は複数を組み合わせることも可能である。

【0 1 0 3】

例えば、上述した実施例では、スイッチング素子Q 1～Q 6を駆動する駆動IC部5 2 0からフィードバック信号がマイコン5 1 0に送信されているが、スイッチング素子Q 1～Q 6のそれぞれに対応付けられた他の回路部から、同様のフィードバック信号がマイコン5 1 0に送信されてもよい。他の回路部は、駆動IC部5 2 0とは異なるが、駆動IC部5 2 0と同様、スイッチング素子Q 1～Q 6のそれぞれに対応付けられて設けられる。他の回路部は、駆動IC部5 2 0を介してフィードバック信号をマイコン5 1 0に送信してもよいし、駆動IC部5 2 0を介さずにフィードバック信号をマイコン5 1 0に送信してもよい。後者の場合、駆動IC部5 2 0に代えて、他の回路部がフィードバック信号用の通信線5 4 0によりマイコン5 1 0に接続されていればよい。

20

【0 1 0 4】

また、上述した実施例では、マイコン5 1 0は、応急動作判定回路5 1 4を備えているが、応急動作を行わない構成（例えば異常があった場合に、警報等を出力するだけの構成の場合）、応急動作判定回路5 1 4は省略されてもよい。

【0 1 0 5】

また、上述した実施例では、フォットカップラ5 5 0を用いて、高圧側の駆動IC部5 2 0とマイコン5 1 0との間を絶縁しつつ通信可能としているが、フォットカップラ5 5 0以外の絶縁素子等を用いて同様の機能を実現してもよい。例えば、トランス等の磁気結合素子、容量結合素子、高耐圧素子等を用いて同様の機能を実現してもよい。

30

【0 1 0 6】

また、上述した実施例では、各駆動IC5 2 2に共通な単一のフィードバック信号用の通信線5 4 0を使用しているが、フィードバック信号用の通信線5 4 0は、駆動IC5 2 2毎に設けられてもよいし、各駆動IC5 2 2のうちの所定個数（例えば2つ）毎に共通に設けられてもよい。かかる構成によれば、コスト面で不利となるが、各駆動IC5 2 2からのフィードバック信号の送信が同時に生じることによる混信を低減することができる。

【符号の説明】

40

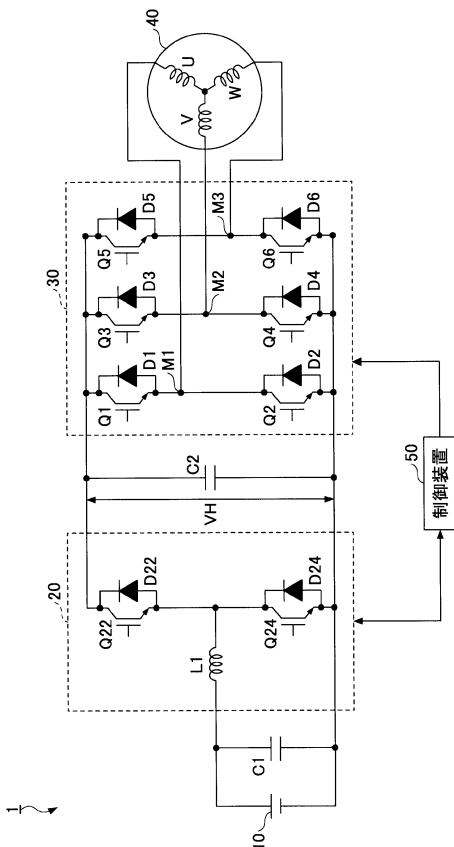
【0 1 0 7】

- 1 モータ駆動システム
- 1 0 バッテリ
- 2 0 D C / D C コンバータ
- 3 0 インバータ
- 4 0 走行用モータ
- 5 0 半導体駆動装置
- 5 0 0 制御部
- 5 1 0 マイコン
- 5 1 2 駆動信号生成回路

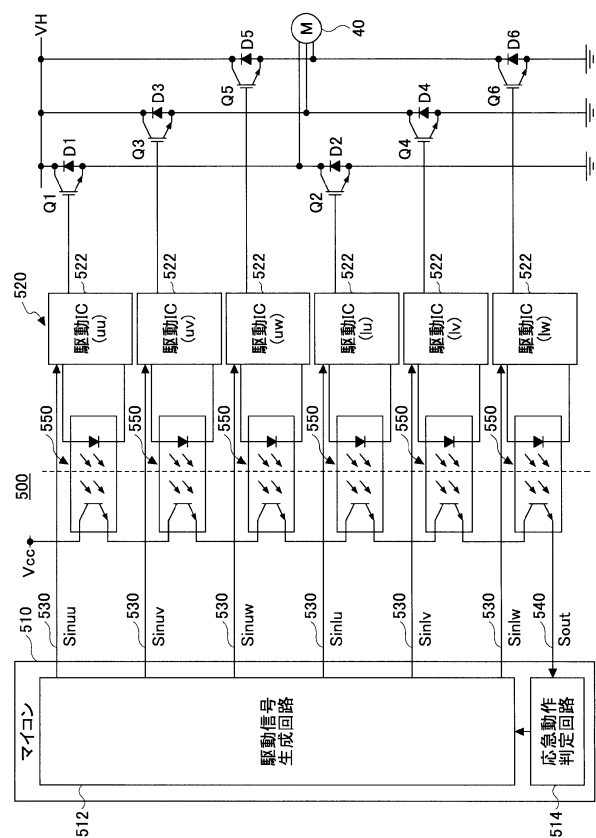
50

- 5 1 4 応急動作判定回路
- 5 2 0 駆動ＩＣ部
- 5 2 2 駆動ＩＣ
- 5 3 0 ゲート信号用の通信線
- 5 4 0 フィードバック信号用の通信線
- 5 5 0 フォットカップラ
- 5 6 2 ローパスフィルタ

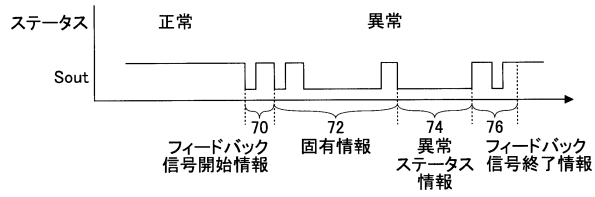
【図 1】



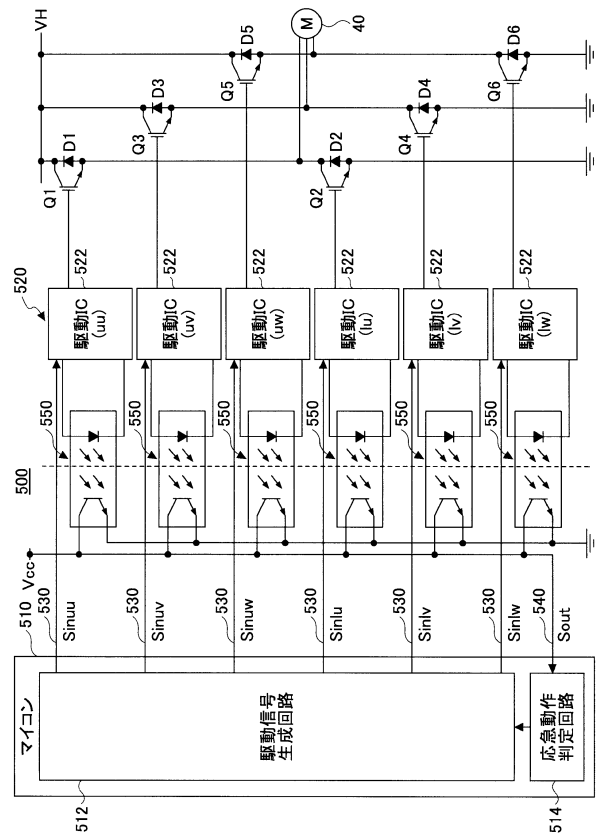
【図 2】



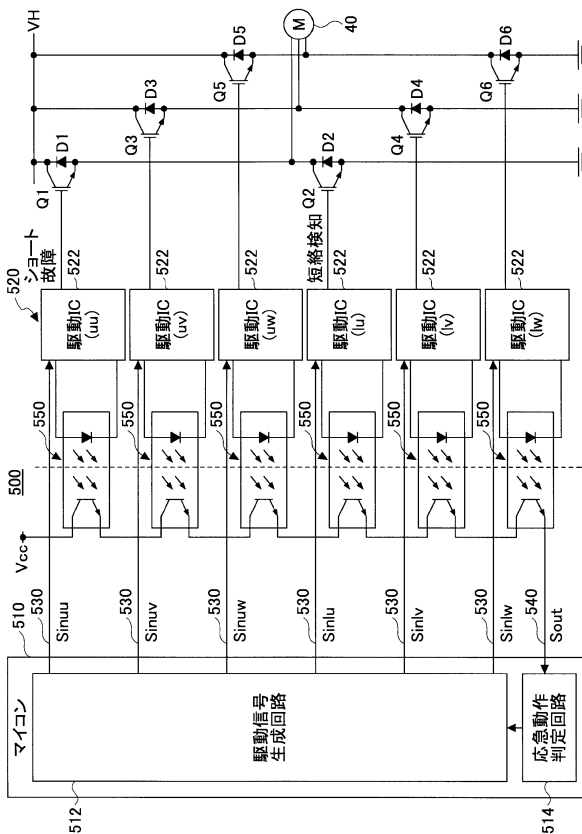
【図 3】



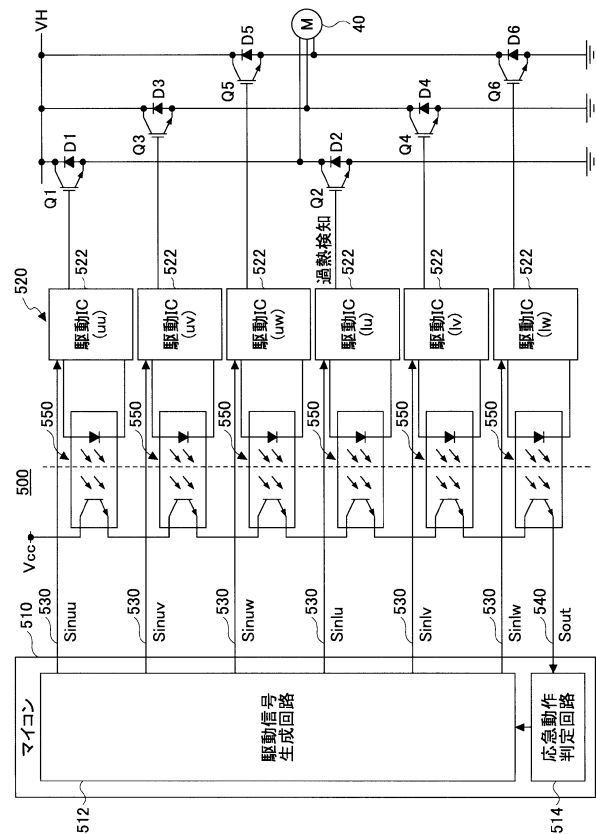
【図 4】



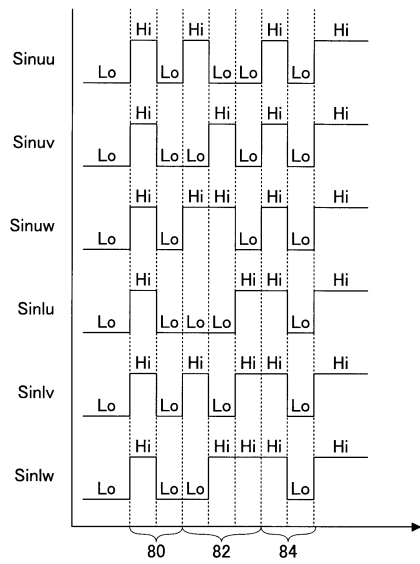
【図 5】



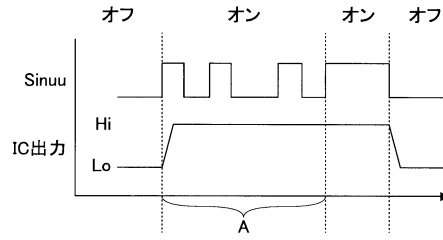
【図 6】



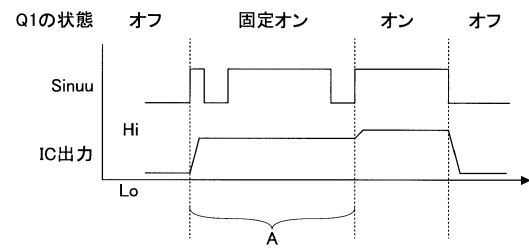
【図 7】



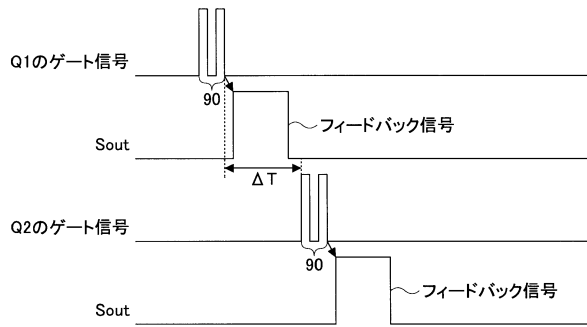
【図 8】



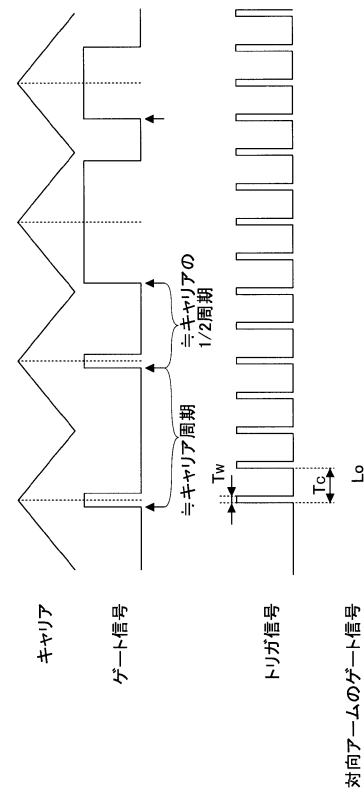
【図 9】



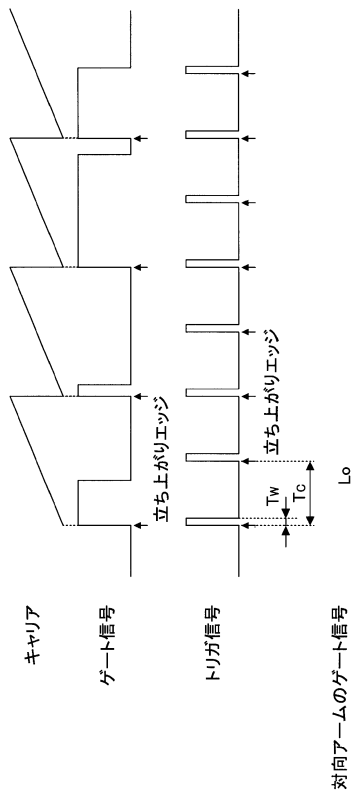
【図 10】



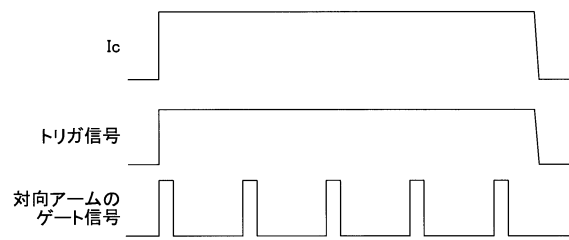
【図 11】



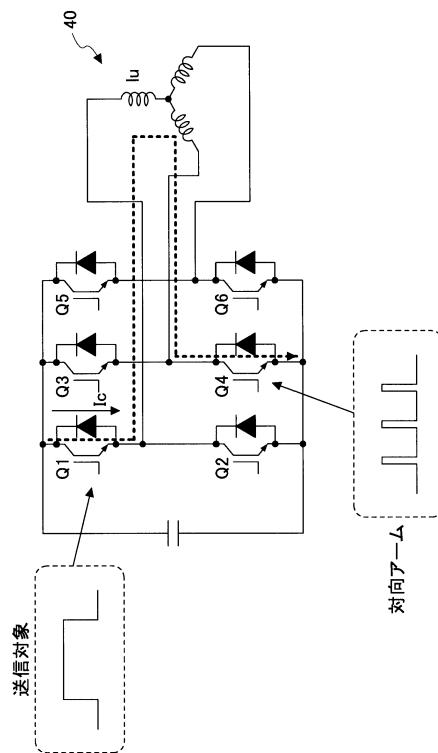
【図 12】



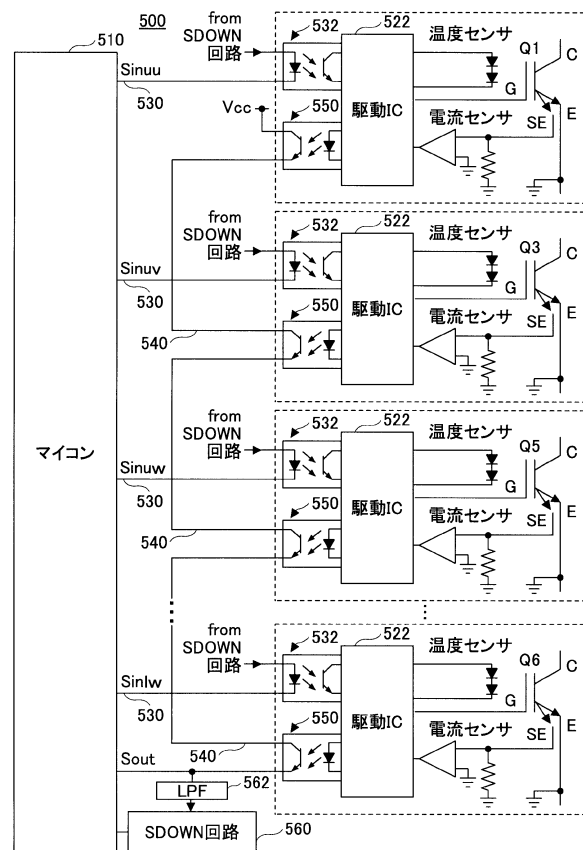
【図 13】



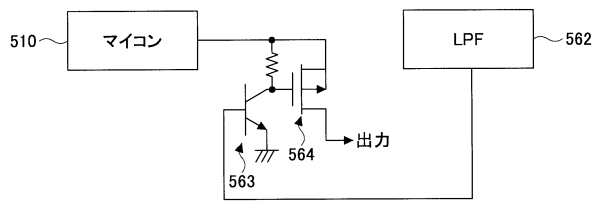
【図 14】



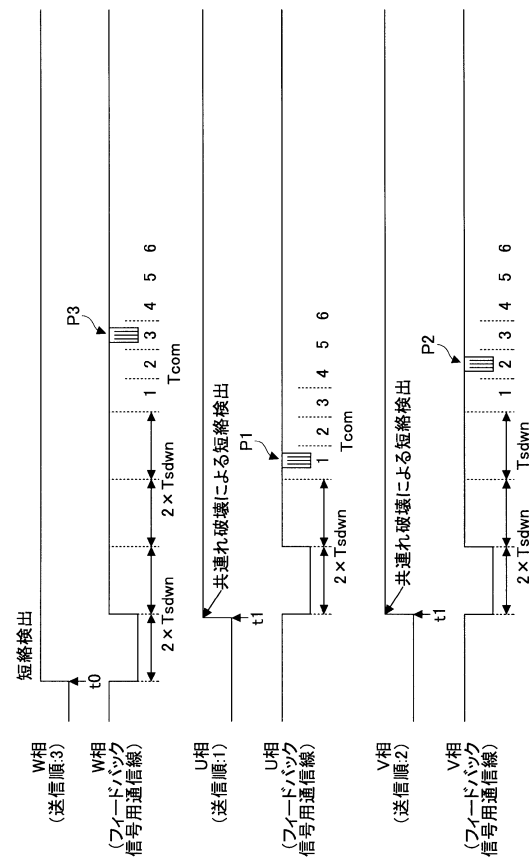
【図 15】



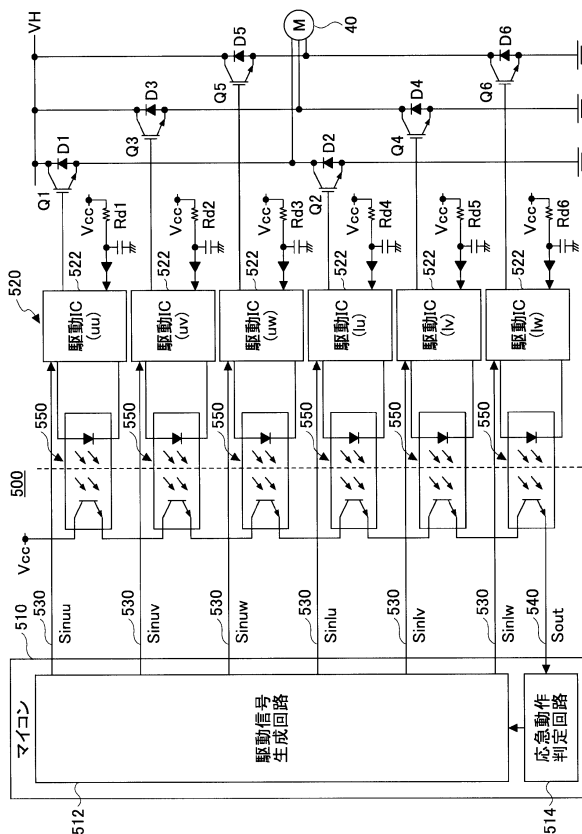
【図16】



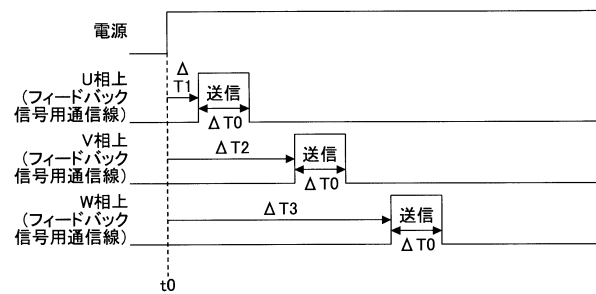
【図17】



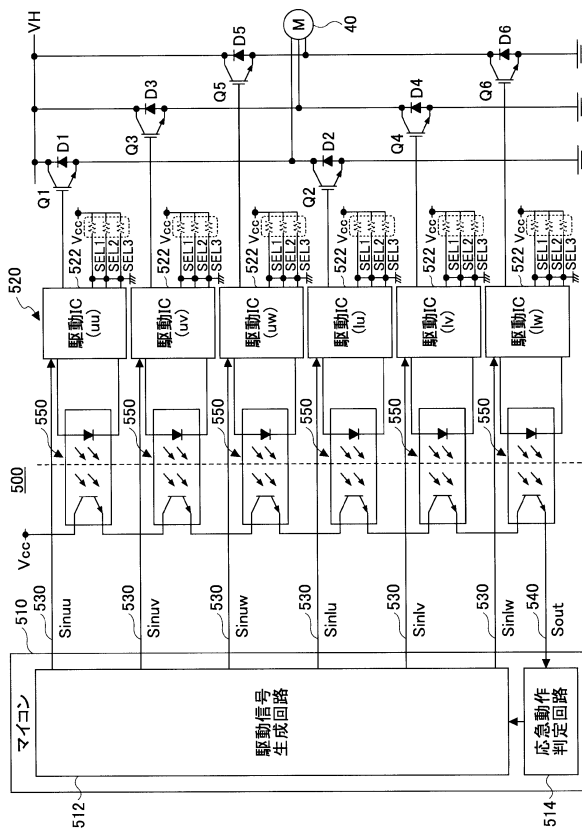
【図18】



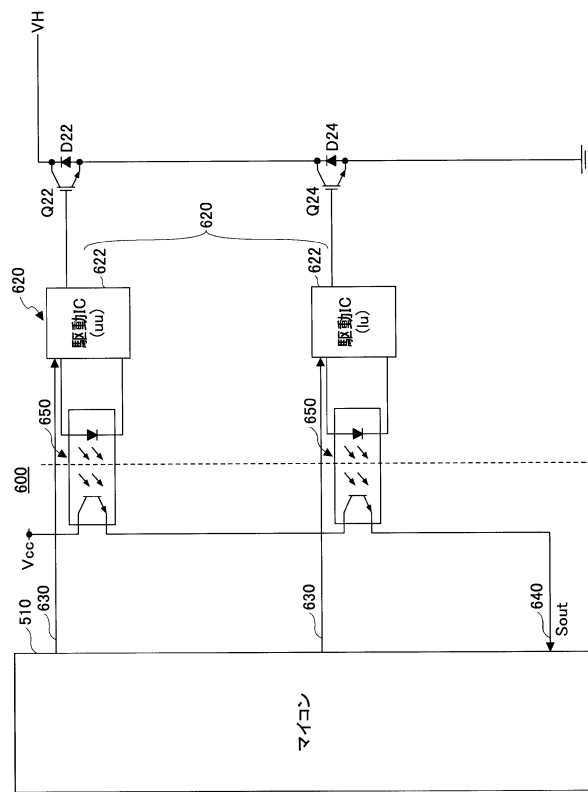
【図19】



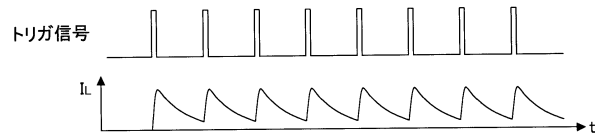
【図 20】



【図 21】



【図 22】



フロントページの続き

(56)参考文献 特開平04 - 290334 (JP, A)
特開2005 - 261104 (JP, A)
特開2000 - 341974 (JP, A)
特開2012 - 257415 (JP, A)
国際公開第2006 / 098357 (WO, A1)

(58)調査した分野(Int.Cl., DB名)
H03K 17 / 56
H02M 1 / 00
H02M 7 / 48
H03K 17 / 00