



(12) 发明专利申请

(10) 申请公布号 CN 114026787 A

(43) 申请公布日 2022. 02. 08

(21) 申请号 202080045169.2

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

(22) 申请日 2020.06.24

代理人 宋俊寅

(30) 优先权数据

2019-125872 2019.07.05 JP

(51) Int.Cl.

H03K 3/354 (2006.01)

(85) PCT国际申请进入国家阶段日

2021.12.20

(86) PCT国际申请的申请数据

PCT/IB2020/055940 2020.06.24

(87) PCT国际申请的公布数据

W02021/005439 JA 2021.01.14

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 井上广树 佐佐木宏辅 八洼裕人

高桥圭

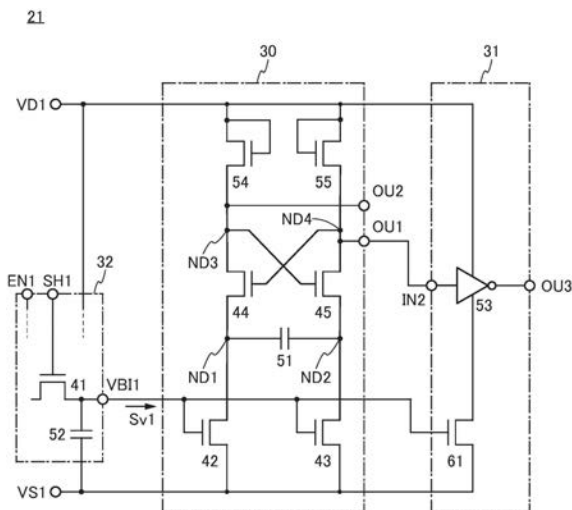
权利要求书5页 说明书39页 附图27页

(54) 发明名称

半导体装置、蓄电装置以及半导体装置的工作方法

(57) 摘要

提供一种新颖的振荡器、放大电路、反相器电路、放大电路、电池控制电路、电池保护电路、蓄电装置、半导体装置及电气装置等。该半导体装置包括具有包含金属氧化物的第一晶体管以及第二至第五晶体管的振荡器，使第一晶体管成为开启状态而向第二晶体管的栅极及第三晶体管的栅极供应第一电位，使第一晶体管成为关闭状态而保持第一电位，振荡器向第一电路供应根据第一电位的第一信号，并且第一电路对第一信号进行整形和放大中的至少一方。第二晶体管与第四晶体管串联地连接，第三晶体管与第五晶体管串联地连接，第三晶体管的源极或漏极与第四晶体管的栅极电连接，并且第四晶体管的源极或漏极与第三晶体管的栅极电连接。



1. 一种半导体装置,包括:

第一晶体管;

振荡器;

第一布线;

第二布线;以及

第一电路,

其中,所述振荡器与所述第一布线、所述第二布线及所述第一电路的每一个电连接,

所述第一晶体管在沟道形成区域中包含含有铟或锌的金属氧化物,

所述振荡器包括第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第一电容器,

所述第二晶体管的栅极及所述第三晶体管的栅极与所述第一晶体管的源极和漏极中的一方电连接,

所述第二晶体管的源极和漏极中的一方与所述第四晶体管的源极和漏极中的一方及所述第一电容器的一方电极电连接,

所述第三晶体管的源极和漏极中的一方与所述第五晶体管的源极和漏极中的一方及所述第一电容器的另一方电极电连接,

所述第四晶体管的源极和漏极中的另一方与所述第五晶体管的栅极电连接,

所述第五晶体管的源极和漏极中的另一方与所述第一电路及所述第四晶体管的栅极电连接,

并且,所述第一布线与所述第二晶体管的源极和漏极中的另一方及所述第三晶体管的源极和漏极中的另一方电连接。

2. 根据权利要求1所述的半导体装置,

其中所述第一电路包括反相器和缓冲器中的至少一方以及输入端子,

所述第四晶体管的栅极与所述输入端子电连接,

并且所述第一电路具有对供应到所述输入端子的信号进行整形和放大中的至少一方的功能。

3. 根据权利要求1或2所述的半导体装置,

其中所述第二晶体管至所述第五晶体管在沟道形成区域中包含含有铟或锌的金属氧化物。

4. 根据权利要求1至3中任一项所述的半导体装置,还包括:

第二电容器,

其中所述第二电容器的一方电极与所述第一晶体管的源极和漏极中的一方电连接,

并且所述第二电容器的另一方电极与所述第一布线电连接。

5. 根据权利要求1至4中任一项所述的半导体装置,还包括:

电阻器;

第六晶体管;以及

第七晶体管,

其中所述第一布线与所述第六晶体管的源极和漏极中的一方电连接,

所述第六晶体管的源极和漏极中的另一方与所述第七晶体管的源极和漏极中的一方电连接,

所述第七晶体管的源极和漏极中的另一方与所述电阻器的一方电极电连接，
所述电阻器的另一方电极与所述第二布线电连接，
所述第一晶体管的源极和漏极中的另一方与所述第七晶体管的源极或漏极电连接，
所述第一布线被供应低电位信号，
并且所述第二布线被供应高电位信号。

6. 根据权利要求1至5中任一项所述的半导体装置，
其中所述第一电路包括n个晶体管 (n为2以上的自然数)，
所述第一电路所包括的所述n个晶体管在所述第一布线与所述第二布线间串联地连接，

在所述第一电路所包括的n个晶体管中，相邻的两个晶体管中的一方晶体管的源极或漏极与另一方晶体管的源极或漏极电连接，

并且所述第四晶体管的栅极与所述第一电路所包括的所述n个晶体管中的至少一个的栅极电连接。

7. 一种蓄电装置，包括：

权利要求1至6所述的半导体装置；

二次电池；

比较器；以及

第八晶体管，

其中，所述比较器的非反相输入端子和反相输入端子中的一方与所述二次电池的正极电连接，另一方与所述第八晶体管的源极和漏极中的一方电连接，

所述第八晶体管在沟道形成区域中包含含有铟或锌的金属氧化物，

所述蓄电装置具有如下功能：通过使所述第八晶体管成为开启状态来向所述非反相输入端子和所述反相输入端子中的另一方供应第一电位；以及通过使所述第八晶体管成为关闭状态来将所述第一电位保持在所述非反相输入端子和所述反相输入端子中的另一方中，

所述比较器具有根据比较所述正极的电位与所述第一电位的结果将输出信号输出的功能，

并且所述振荡器具有根据所述输出信号截断所述第一布线与所述第二布线间的电流的功能。

8. 一种半导体装置的工作方法，所述半导体装置包括：

振荡器；

第一晶体管；以及

第一电路，

其中，所述第一晶体管在沟道形成区域中包含含有铟或锌的金属氧化物，

所述振荡器包括第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第一电容器，

所述第一电路包括输入端子，

所述第二晶体管的栅极及所述第三晶体管的栅极与所述第一晶体管的源极和漏极中的一方电连接，

所述第二晶体管的源极和漏极中的一方与所述第四晶体管的源极和漏极中的一方及所述第一电容器的一方电极电连接，

所述第三晶体管的源极和漏极中的一方与所述第五晶体管的源极和漏极中的一方及所述第一电容器的另一方电极电连接，

所述第四晶体管的源极和漏极中的另一方与所述第五晶体管的栅极电连接，

所述第五晶体管的源极和漏极中的另一方与所述第一电路所包括的所述输入端子及所述第四晶体管的栅极电连接，

并且，所述半导体装置的工作方法包括如下步骤：

使所述第一晶体管成为开启状态，由此向所述第二晶体管的栅极及所述第三晶体管的栅极供应第一电位的第一个步骤；

所述振荡器将根据所述第一电位的第一个信号供应到所述第一电路所包括的所述输入端子的第二个步骤；

使所述第一晶体管成为关闭状态，由此保持供应到所述第二晶体管的栅极及所述第三晶体管的栅极的所述第一电位的第三个步骤；以及

所述第一电路进行所述第一信号的整形和放大中的至少一方的第四个步骤。

9. 根据权利要求8所述的半导体装置的工作方法，所述半导体装置还包括：

第一布线；

第二布线；

电阻器；

第六晶体管；以及

第七晶体管，

其中所述第一布线与所述第六晶体管的源极和漏极中的一方电连接，所述第六晶体管的源极和漏极中的另一方与所述第七晶体管的源极和漏极中的一方电连接，所述第七晶体管的源极和漏极中的另一方与所述电阻器的一方电极电连接，所述电阻器的另一方电极与所述第二布线电连接，

所述第一晶体管的源极和漏极中的另一方与所述第七晶体管的源极或漏极电连接，

在所述第一个步骤中，所述第一布线被供应低电位信号，所述第二布线被供应高电位信号，

并且在所述第三个步骤中，在使所述第一晶体管成为关闭状态之后使所述第六晶体管和所述第七晶体管中的至少一方成为关闭状态，由此流过所述第一布线与所述第二布线间的电流被截断。

10. 根据权利要求9所述的半导体装置的工作方法，所述半导体装置还包括：

第二电容器，

其中所述第二电容器的一方电极与所述第一晶体管的源极和漏极中的一方电连接，

并且所述第二电容器的另一方电极与所述第一布线电连接。

11. 根据权利要求8至10中任一项所述的半导体装置的工作方法，

其中所述第一电路包括反相器和缓冲器中的至少一方。

12. 根据权利要求8至11中任一项所述的半导体装置的工作方法，

其中所述第二晶体管至所述第五晶体管在沟道形成区域中包含含有铟或锌的金属氧化物。

13. 一种半导体装置的工作方法，所述半导体装置包括：

振荡器；

第一晶体管；

第一电路；

第二电路；以及

第一布线，

其中，所述第一晶体管在沟道形成区域中包含含有铟或锌的金属氧化物，

所述振荡器包括第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第一电容器，

所述第一电路包括输入端子，

所述第一布线与所述第二晶体管的源极和漏极中的一方及所述第三晶体管的源极和漏极中的一方电连接，

所述第二晶体管的栅极及所述第三晶体管的栅极与所述第一晶体管的源极和漏极中的一方电连接，

所述第二晶体管的源极和漏极中的另一方与所述第四晶体管的源极和漏极中的一方及所述第一电容器的一方电极电连接，

所述第三晶体管的源极和漏极中的另一方与所述第五晶体管的源极和漏极中的一方及所述第一电容器的另一方电极电连接，

所述第四晶体管的源极和漏极中的另一方与所述第五晶体管的栅极电连接，

所述第五晶体管的源极和漏极中的另一方与所述第一电路及所述第四晶体管的栅极电连接，

所述第二电路与二次电池的正极电连接，

并且，所述半导体装置的工作方法包括如下步骤：

将第一电位供应到所述第二电路的第一步骤；

在所述第二电路中保持所述第一电位的第二步骤；

所述第二电路输出根据比较所述正极的电位与所述第一电位的结果的第一信号的第三步骤；

所述第二电路向所述第一布线供应低电位信号的第四步骤；

使所述第一晶体管成为开启状态，由此向所述第二晶体管的栅极及所述第三晶体管的栅极供应第二电位的第五步骤；

所述振荡器将根据所述第一电位的第二信号供应到所述第一电路所包括的所述输入端子的第六步骤；

使所述第一晶体管成为关闭状态，由此保持供应到所述第二晶体管的栅极及所述第三晶体管的栅极的所述第二电位的第七步骤；以及

所述第一电路对所述第二信号进行整形和放大中的至少一方的第八步骤。

14. 根据权利要求13所述的半导体装置的工作方法，所述半导体装置还包括：

第二布线；

电阻器；

第六晶体管；以及

第七晶体管，

其中所述第一布线与所述第六晶体管的源极和漏极中的一方电连接，所述第六晶体管

的源极和漏极中的另一方与所述第七晶体管的源极和漏极中的一方电连接,所述第七晶体管的源极和漏极中的另一方与所述电阻器的一方电极电连接,所述电阻器的另一方电极与所述第二布线电连接,

所述第一晶体管的源极和漏极中的另一方与所述第七晶体管的源极或漏极电连接,

并且在所述第七步骤中,在使所述第一晶体管成为关闭状态之后使所述第六晶体管和所述第七晶体管中的至少一方成为关闭状态,由此流过所述第一布线与所述第二布线间的电流被截断。

15. 根据权利要求13或14所述的半导体装置的工作方法,所述半导体装置还包括:

第二电容器,

其中所述第二电容器的一方电极与所述第一晶体管的源极和漏极中的一方电连接,

并且所述第二电容器的另一方电极与所述第一布线电连接。

16. 根据权利要求13至15中任一项所述的半导体装置的工作方法,

其中所述第一电路包括反相器和缓冲器中的至少一方。

17. 根据权利要求13至16中任一项所述的半导体装置的工作方法,

其中所述第二晶体管至所述第五晶体管在沟道形成区域中包含含有铟或锌的金属氧化物。

半导体装置、蓄电装置以及半导体装置的工作方法

技术领域

[0001] 本发明的一个方式涉及一种半导体装置及半导体装置的工作方法。另外，本发明的一个方式涉及电池控制电路、电池保护电路、蓄电装置及电气装置。

[0002] 本发明的一个方式不限于上述技术领域。本说明书等所公开的发明的技术领域涉及一种物体、方法或制造方法。另外，本发明的一个方式涉及一种工序 (process)、机器 (machine)、产品 (manufacture) 或者组合物 (composition of matter)。因此，具体而言，作为本说明书所公开的本发明的一个方式的技术领域的例子，可以举出显示装置、发光装置、蓄电装置、摄像装置、存储装置、这些装置的驱动方法或这些装置的制造方法。

背景技术

[0003] 振荡器广泛地用于无线通讯设备等各种设备。专利文献1公开用于振荡器的负阻抗电路的一个例子。

[先行技术文献]

[专利文献]

[0004] [专利文献1]日本专利申请公开第2006-324953号公报

发明内容

发明所要解决的技术问题

[0005] 本发明的一个方式的目的是提供一种新颖的振荡器、新颖的放大电路、新颖的反相器电路、新颖的放大电路、新颖的电池控制电路、新颖的电池保护电路、蓄电装置、半导体装置及电气装置等。另外，本发明的一个方式的目的是提供一种能够降低功耗的新颖的结构振荡器、反相器电路、放大电路、电池控制电路、电池保护电路、蓄电装置、半导体装置及电气装置等。

[0006] 注意，本发明的一个方式的目的是不局限于上述目的。上述列举的目的并不妨碍其他目的的存在。另外，其他目的是上面没有提到而将在下面的记载中进行说明的目的。本领域技术人员可以从说明书或附图等的记载中导出并适当抽出上面没有提到的目的。注意，本发明的一个方式实现上述目的及/或其他目的中的至少一个目的。

解决技术问题的手段

[0007] 本发明的一个方式是一种半导体装置，包括第一晶体管、振荡器、第一布线、第二布线以及第一电路，振荡器与第一布线、第二布线及第一电路的每一个电连接，第一晶体管在沟道形成区域中包含含有铟或锌的金属氧化物，振荡器包括第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第一电容器，第二晶体管的栅极及第三晶体管的栅极与第一晶体管的源极和漏极中的一方电连接，第二晶体管的源极和漏极中的一方与第四晶体管的源极和漏极中的一方及第一电容器的一方电极电连接，第三晶体管的源极和漏极中的一方与第五晶体管的源极和漏极中的一方及第一电容器的另一方电极电连接，第四晶体管的源极和漏极中的另一方与第五晶体管的栅极电连接，第五晶体管的源极和漏极中的另一方与第

一电路及第四晶体管的栅极电连接,第一布线与第二晶体管的源极和漏极中的另一方及第三晶体管的源极和漏极中的另一方电连接。

[0008] 另外,在具有上述结构的半导体装置中,第一电路包括反相器和缓冲器中的至少一方以及输入端子,第四晶体管的栅极与输入端子电连接,第一电路具有对供应到输入端子的信号进行整形和放大中的至少一方的功能。

[0009] 另外,在上述结构中,第二晶体管至第五晶体管优选在沟道形成区域中包含含有铟或锌的金属氧化物。

[0010] 另外,在上述结构中,优选的是,还包括第二电容器,第二电容器的一方电极与第一晶体管的源极和漏极中的一方电连接,并且第二电容器的另一方电极与第一布线电连接。

[0011] 另外,在上述结构中,优选的是,还包括第二布线,第一电路包括在第一布线与第二布线间串联地连接的两个以上的晶体管,第一电路所包括的两个以上的晶体管中的一个的源极和漏极中的一方与第一布线电连接,栅极与第一晶体管的源极和漏极中的一方电连接,第一布线被供应低电位信号,并且第二布线被供应高电位信号。

[0012] 另外,在上述结构中,优选的是,还包括电阻器、第六晶体管以及第七晶体管,第一布线与第六晶体管的源极和漏极中的一方电连接,第六晶体管的源极和漏极中的另一方与第七晶体管的源极和漏极中的一方电连接,第七晶体管的源极和漏极中的另一方与电阻器的一方电极电连接,电阻器的另一方电极与第二布线电连接,第一晶体管的源极和漏极中的另一方与第七晶体管的源极或漏极电连接,具有在保持第一电位的期间使第六晶体管和第七晶体管中的至少一方成为关闭状态以截断流过第一布线与第二布线之间的电流的功能,第一布线被供应低电位信号,并且第二布线被供应高电位信号。

[0013] 另外,在上述结构中,优选的是,第一电路包括 n 个晶体管(n 为2以上的自然数),第一电路所包括的 n 个晶体管在第一布线与第二布线间串联地连接,在第一电路所包括的 n 个晶体管中,相邻的两个晶体管中的一方晶体管的源极或漏极与另一方晶体管的源极或漏极电连接,第四晶体管的栅极与第一电路所包括的 n 个晶体管中的至少一个的栅极电连接。

[0014] 另外,在上述结构中,优选的是,第一电路包括 n 个晶体管(n 为2以上的自然数),第一电路所包括的 n 个晶体管在第一布线与第二布线间串联地连接,第一电路所包括的 n 个晶体管中的第 $(m-1)$ 个晶体管(m 为3以上且 n 以下的自然数)的源极或漏极与第 $(m-2)$ 个晶体管的源极或漏极电连接,在第一电路所包括的 n 个晶体管中,第一个晶体管的源极和漏极中的一方与第一布线电连接,另一方与第二个晶体管的源极或漏极电连接,在第一电路所包括的 n 个晶体管中,第 n 个晶体管的源极和漏极中的一方与第二布线电连接,另一方与第 $(n-1)$ 个晶体管的源极或漏极电连接,第四晶体管的栅极与第一电路所包括的 n 个晶体管中的至少一个的栅极电连接。

[0015] 另外,本发明的一个方式是一种蓄电装置,包括上述半导体装置、比较器以及第八晶体管,比较器的非反相输入端子和反相输入端子中的一方与二次电池的正极电连接,另一方与第八晶体管的源极和漏极中的一方电连接,第八晶体管在沟道形成区域中包含含有铟或锌的金属氧化物,该蓄电装置具有如下功能:通过使第八晶体管成为开启状态来向非反相输入端子和反相输入端子中的另一方供应第一电位;以及通过使第八晶体管成为关闭状态来保持第一电位。比较器具有根据比较正极的电位与第二电位的结果将输出信号输出

的功能,振荡器具有根据输出信号截断第一布线与第二布线间的电流的功能。

[0016] 另外,本发明的一个方式是一种半导体装置的工作方法,该半导体装置包括振荡器、第一晶体管以及第一电路,其中,第一晶体管在沟道形成区域中包含含有铟或锌的金属氧化物,振荡器包括第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第一电容器,第一电路包括输入端子,第二晶体管的栅极及第三晶体管的栅极与第一晶体管的源极和漏极中的一方电连接,第二晶体管的源极和漏极中的一方与第四晶体管的源极和漏极中的一方及第一电容器的一方电极电连接,第三晶体管的源极和漏极中的一方与第五晶体管的源极和漏极中的一方及第一电容器的另一方电极电连接,第四晶体管的源极和漏极中的另一方与第五晶体管的栅极电连接,第五晶体管的源极和漏极中的另一方与第一电路所包括的输入端子及第四晶体管的栅极电连接,并且,该半导体装置的工作方法包括如下步骤:使第一晶体管成为开启状态,由此向第二晶体管的栅极及第三晶体管的栅极供应第一电位的第一步骤;振荡器将根据第一电位的第二信号供应到第一电路所包括的输入端子的第二步骤;使第一晶体管成为关闭状态,由此保持供应到第二晶体管的栅极及第三晶体管的栅极的第一电位的第三步骤;以及第一电路对第二信号进行整形和放大中的至少一方的第四步骤。

[0017] 另外,在上述结构中,优选的是,还包括第一布线、第二布线、电阻器、第六晶体管以及第七晶体管,第一布线与第六晶体管的源极和漏极中的一方电连接,第六晶体管的源极和漏极中的另一方与第七晶体管的源极和漏极中的一方电连接,第七晶体管的源极和漏极中的另一方与电阻器的一方电极电连接,电阻器的另一方电极与第二布线电连接,第一晶体管的源极和漏极中的另一方与第七晶体管的源极或漏极电连接,在第一步骤中,第一布线被供应低电位信号,第二布线被供应高电位信号,并且在第三步骤中,在使第一晶体管成为关闭状态之后使第六晶体管和第七晶体管中的至少一方成为关闭状态,由此流过第一布线与第二布线间的电流被截断。

[0018] 另外,在上述结构中,优选的是,还包括第二电容器,第二电容器的一方电极与第一晶体管的源极和漏极中的一方电连接,并且第二电容器的另一方电极与第一布线电连接。

[0019] 另外,在上述结构中,第一电路优选包括反相器和缓冲器中的至少一方。

[0020] 另外,在上述结构中,第二晶体管至第五晶体管优选在沟道形成区域中包含含有铟或锌的金属氧化物。

[0021] 另外,本发明的一个方式是一种半导体装置的工作方法,该半导体装置包括振荡器、第一晶体管、第一电路、第二电路以及第一布线,其中,第一晶体管在沟道形成区域中包含含有铟或锌的金属氧化物,振荡器包括第二晶体管、第三晶体管、第四晶体管、第五晶体管以及第一电容器,第一电路包括输入端子,第一布线与第二晶体管的源极和漏极中的一方及第三晶体管的源极和漏极中的一方电连接,第二晶体管的栅极及第三晶体管的栅极与第一晶体管的源极和漏极中的一方电连接,第二晶体管的源极和漏极中的另一方与第四晶体管的源极和漏极中的一方及第一电容器的一方电极电连接,第三晶体管的源极和漏极中的另一方与第五晶体管的源极和漏极中的一方及第一电容器的另一方电极电连接,第四晶体管的源极和漏极中的另一方与第五晶体管的栅极电连接,第五晶体管的源极和漏极中的另一方与第一电路及第四晶体管的栅极电连接,第二电路与二次电池的正极电连接,并且,半导体装置的工作方法包括如下步骤:将第一电位供应到第二电路的第一步骤;保持第一

电位的第二步骤;第二电路输出第二信号的第三步骤;第二电路向第一布线供应低电位信号的第四步骤;使第一晶体管成为开启状态,由此向第二晶体管的栅极及第三晶体管的栅极供应第二电位的第五步骤;振荡器将根据第二电位的第二信号供应到第一电路所包括的输入端子的第六步骤;使第一晶体管成为关闭状态,由此保持供应到第二晶体管的栅极及第三晶体管的栅极的第二电位的第七步骤;以及第一电路对第二信号进行整形和放大中的至少一方的第八步骤。

[0022] 另外,在上述结构中,优选的是,还包括第二布线、电阻器、第六晶体管以及第七晶体管,第一布线与第六晶体管的源极和漏极中的一方电连接,第六晶体管的源极和漏极中的另一方与第七晶体管的源极和漏极中的一方电连接,第七晶体管的源极和漏极中的另一方与电阻器的一方电极电连接,电阻器的另一方电极与第二布线电连接,第一晶体管的源极和漏极中的另一方与第七晶体管的源极或漏极电连接,在第七步骤中,在使第一晶体管成为关闭状态之后使第六晶体管和第七晶体管中的至少一方成为关闭状态,由此流过第一布线与第二布线间的电流被截断。

[0023] 另外,在上述结构中,优选的是,还包括第二电容器,第二电容器的一方电极与第一晶体管的源极和漏极中的一方电连接,并且第二电容器的另一方电极与第一布线电连接。

[0024] 另外,在上述结构中,第一电路优选包括反相器和缓冲器中的至少一方。

[0025] 另外,在上述结构中,第二晶体管至第五晶体管优选在沟道形成区域中包含含有铟或锌的金属氧化物。

发明效果

[0026] 根据本发明的一个方式可以提供一种新颖的振荡器、新颖的放大电路、新颖的反相器电路、新颖的放大电路、新颖的电池控制电路、新颖的电池保护电路、蓄电装置、半导体装置及电气装置等。另外,本发明的一个方式可以提供一种能够降低功耗的新颖的结构的振荡器、反相器电路、放大电路、电池控制电路、电池保护电路、蓄电装置、半导体装置及电气装置等。

[0027] 注意,本发明的一个方式的效果不局限于上述列举的效果。上述列举的效果并不妨碍其他效果的存在。其他效果是下面记载的在本节中未说明的效果。本领域技术人员可以从说明书或附图等的记载导出并适当地抽出该在本节中未说明的效果。注意,本发明的一个方式至少具有上述列举的效果及/或其他效果中的一个效果。因此,本发明的一个方式有时不具有上述列举的效果。

附图简要说明

[0028] 图1是示出半导体装置的结构例子的电路图。

图2是示出半导体装置的结构例子的电路图。

图3A是示出电路的结构例子的图。图3B是示出电路的结构例子的图。图3C是示出电路的结构例子的图。图3D是示出电路的结构例子的图。

图4A是示出电路的结构例子的图。图4B是示出电路的结构例子的图。图4C是示出电路的结构例子的图。图4D是示出电路的结构例子的图。图4E是示出电路的结构例子的图。

图5是说明半导体装置的工作例子的时序图。

图6A是示出半导体装置的结构例子的电路图。图6B是示出半导体装置的结构例子

的电路图。

图7A是示出放大电路的结构例子的电路图。图7B是示出放大电路的结构例子的电路图。

图8A是示出二次电池及半导体装置的一个例子的电路图。图8B是说明半导体装置的工作的一个例子的图。

图9是示出半导体装置的结构例子的截面图。

图10A是示出晶体管的结构例子的截面图。图10B是示出晶体管的结构例子的截面图。图10C是示出晶体管的结构例子的截面图。

图11A是示出晶体管的结构例子的俯视图。图11B是示出晶体管的结构例子的截面图。图11C是示出晶体管的结构例子的截面图。

图12A是示出晶体管的结构例子的俯视图。图12B是示出晶体管的结构例子的截面图。图12C是示出晶体管的结构例子的截面图。

图13A是示出晶体管的结构例子的俯视图。图13B是示出晶体管的结构例子的截面图。图13C是示出晶体管的结构例子的截面图。

图14A是示出晶体管的结构例子的俯视图。图14B是示出晶体管的结构例子的截面图。图14C是示出晶体管的结构例子的截面图。

图15A是示出晶体管的结构例子的俯视图。图15B是示出晶体管的结构例子的截面图。图15C是示出晶体管的结构例子的截面图。

图16A是示出晶体管的结构例子的俯视图。图16B是示出晶体管的结构例子的截面图。图16C是示出晶体管的结构例子的截面图。

图17是示出半导体装置的结构例子的截面图。

图18是示出半导体装置的结构例子的截面图。

实施发明的方式

[0029] 下面,参照附图对实施方式进行说明。注意,所属技术领域的普通技术人员可以很容易地理解一个事实,就是实施方式可以以多个不同形式来实施,其方式和详细内容可以在不脱离本发明的宗旨及其范围的条件下被变换为各种各样的形式。因此,本发明不应该被解释为仅限定在以下所示的实施方式所记载的内容中。

[0030] 另外,在本说明书等中,“第一”、“第二”、“第三”等序数词是为了避免构成要素的混淆而附加上的。因此,这不是为了限定构成要素的数量而附加上的。此外,这不是为了限定构成要素的顺序而附加上的。例如,在本说明书等的实施方式之一中附有“第一”的构成要素有可能在其他实施方式或权利要求书中附有“第二”。此外,例如,在本说明书等的实施方式之一中附有“第一”的构成要素有可能在其他实施方式或权利要求书中被省略。

[0031] 在附图中,有时使用同一附图标记表示同一构成要素、具有相同功能的构成要素、由同一材料形成的构成要素或者同时形成的构成要素等,并且有时省略重复说明。

[0032] 此外,为了便于对发明的理解,附图等示出的各结构的位置、大小和范围等有时不表示实际上的位置、大小和范围等。因此,所公开的发明不一定局限于附图等所公开的位置、大小、范围等。例如,在实际的制造工序中,有时由于蚀刻等处理而抗蚀剂掩模等非意图性地被减薄,但是为了便于理解有时省略图示。

[0033] 另外,尤其在俯视图(也称为平面图)或立体图等中,为了易于理解附图,有时省略

部分构成要素的记载。

[0034] 此外,在本说明书等中,“电极”或“布线”这样的用语不在功能上限定其构成要素。例如,有时将“电极”用作“布线”的一部分,反之亦然。再者,“电极”或“布线”这样的用语还包括多个“电极”或“布线”被形成为一体的情况等。

[0035] 另外,在本说明书等中,“端子”例如有时是指布线或与布线连接的电极。另外,在本说明书等中,有时将“布线”的一部分称为“端子”。

[0036] 另外,在本说明书等中,“上”或“下”不局限于构成要素的位置关系为“正上”或“正下”且直接接触的情况。例如,如果是“绝缘层A上的电极B”的表述,则不一定必须在绝缘层A上直接接触地形成有电极B,也可以包括在绝缘层A与电极B之间包括其他构成要素的情况。

[0037] 另外,由于“源极”及“漏极”的功能,例如在采用不同极性的晶体管时或在电路工作中电流的方向变化时等,根据工作条件等而相互调换,因此很难限定哪个是“源极”,哪个是“漏极”。因此,在本说明书中,“源极”及“漏极”可以互相调换。

[0038] 在本说明书等中,“电连接”包括直接连接的情况或通过“具有某种电作用的元件”连接的情况。在此,“具有某种电作用的元件”只要可以进行连接对象间的电信号的授收,就对其没有特别的限制。因此,即便记载为“电连接”,在实际电路中有时存在没有物理连接的部分而只是布线延伸的情况。

[0039] 另外,在本说明书中,“平行”例如是指是在 -10° 以上且 10° 以下的角度的范围中配置两条直线的状态。因此,也包括角度为 -5° 以上且 5° 以下的情况。另外,“垂直”或“正交”例如是指是在 80° 以上且 100° 以下的角度的范围中配置两条直线的状态。因此,也包括角度为 85° 以上且 95° 以下的情况。

[0040] 另外,在本说明书等中,除非特别叙述,关于计数值或计量值提到“同一”、“相同”、“相等”或“均匀”等的情况下,包括 $\pm 20\%$ 的变动作为误差。

[0041] 另外,在本说明书中,当在形成抗蚀剂掩模之后进行蚀刻处理时,在没有特别说明的情况下,在蚀刻处理结束之后去除该抗蚀剂掩模。

[0042] 另外,电压多指某个电位与基准电位(例如,接地电位或源电位等)之间的电位差。因此,有时也可以互换“电压”与“电位”的称谓。在本说明书等中,除非特别叙述,电压和电位是可以互换的。

[0043] 注意,例如当导电性充分低时,即使表示为“半导体”也具有“绝缘体”的特性。因此,也可以使用“绝缘体”代替“半导体”。此时,“半导体”和“绝缘体”的境界模糊,因此难以精确地区别。由此,有时可以将本说明书所记载的“半导体”换称为“绝缘体”。

[0044] 另外,例如当导电性充分高时,即使表示为“半导体”也具有“导电体”的特性。因此,也可以使用“导电体”代替“半导体”。此时,“半导体”和“导电体”的境界模糊,因此难以精确地区别。由此,有时可以将本说明书所记载的“半导体”换称为“导电体”。

[0045] 注意,在本说明书等中,晶体管的“开启状态”是指晶体管的源极和漏极电短路的状态(还称为“导通状态”)。另外,晶体管的“关闭状态”是指晶体管的源极和漏极电断开的状态(还称为“非导通状态”)。

[0046] 另外,在本说明书等中,“通态电流(on-state current)”有时是指在晶体管处于开启状态时流过源极与漏极之间的电流。另外,“关态电流(off-state current)”有时是指在晶体管处于关闭状态时流过源极与漏极之间的电流。

[0047] 另外,在本说明书等中,高电位信号是指其电位比低电位信号高的电源电位。另外,低电位信号是指其电位比高电位信号低的电源电位。另外,也可以将接地电位用作高电位信号或低电位信号。例如,在高电位信号为接地电位的情况下,低电位信号为低于接地电位的电位,在低电位信号为接地电位的情况下,高电位信号为高于接地电位的电位。另外,有时将高电位信号称为高电源电位。另外,有时将低电位信号称为低电源电位。

[0048] 另外,在本说明书等中,栅极是指栅电极及栅极布线的一部分或全部。栅极布线是指用来电连接至少一个晶体管的栅电极与其他电极或其他布线的布线。

[0049] 另外,在本说明书等中,源极是指源区、源电极及源极布线的一部分或全部。源区是指半导体层中的电阻率为一定值以下的区域。源电极是指导电层中的连接到源区的部分。源极布线是指用来电连接至少一个晶体管的源电极与其他电极或其他布线的布线。

[0050] 另外,在本说明书等中,漏极是指漏区、漏电极及漏极布线的一部分或全部。漏区是指半导体层中的电阻率为一定值以下的区域。漏电极是指导电层中的连接到漏区的部分。漏极布线是指用来电连接至少一个晶体管的漏电极与其他电极或其他布线的布线。

[0051] (实施方式1)

在本实施方式中,说明本发明的一个方式的半导体装置的例子。

[0052] <半导体装置的例子>

图1所示的半导体装置21包括振荡器30、电路31、电路32、布线VD1及布线VS1。布线VD1及布线VS1都与振荡器30、电路31及电路32电连接。例如,布线VD1被供应高电位信号,布线VS1被供应低电位信号。

[0053] 振荡器30包括晶体管42、晶体管43、晶体管44、晶体管45、电容器51、端子OU1及端子OU2。电路32所包括的端子VBI1与振荡器30等电连接。端子VBI1具有将信号Sv1供应到振荡器30等的功能。

[0054] 晶体管42的源极和漏极中的一方与晶体管44的源极和漏极中的一方、电容器51的一方电极及节点ND1电连接。另外,晶体管43的源极和漏极中的一方与晶体管45的源极和漏极中的一方、电容器51的另一方电极及节点ND2电连接。另外,晶体管44的源极和漏极中的另一方与晶体管45的栅极、端子OU2及节点ND3电连接。另外,晶体管45的源极和漏极中的另一方与晶体管44的栅极、端子OU1及节点ND4电连接。晶体管42的源极和漏极中的另一方及晶体管43的源极和漏极中的另一方与布线VS1电连接。

[0055] 端子OU1与电路31所包括的端子IN2电连接。

[0056] 另外,振荡器30优选包括晶体管54及晶体管55。在图1中,晶体管54的源极和漏极中的一方与晶体管45的栅极电连接。另外,晶体管54的源极和漏极中的另一方及栅极与布线VD1电连接。另外,晶体管55的源极和漏极中的一方与晶体管44的栅极电连接。另外,晶体管55的源极和漏极中的另一方及栅极与布线VD1电连接。

[0057] 另外,也可以使用电阻器代替晶体管54及晶体管55。或者,也可以使用串联连接且栅极彼此电连接的多个晶体管。

[0058] 振荡器30例如具有将根据电容器51的电容值、晶体管44及晶体管45的阈值、流过晶体管44及晶体管45的电流等决定的频率的信号输出到端子OU1等的功能。

[0059] 振荡器30有时被称为Source Coupled Voltage Controlled Oscillator。

[0060] 晶体管42及晶体管43的栅极与端子VBI1电连接。晶体管42及晶体管43的漏极电流

大小可以由端子VBI1所供应的信号Sv1控制。因此,在振荡器30中,流过晶体管44及晶体管44的电流大小可以由信号Sv1控制。

[0061] 另外,通过改变信号Sv1,可以调整振荡器30的频率。

[0062] 电路31包括反相器53。电路31也可以包括缓冲电路而代替反相器。电路31优选具有进行供应到端子IN2的信号的整形、放大等的功能。

[0063] 图1所示的电路31包括反相器53、晶体管61、端子IN2及端子OU3。反相器53具有将端子IN2所输入的信号输出到端子OU3的功能。

[0064] 从布线VD1向反相器53供应高电位信号。晶体管61的源极和漏极中的一方与反相器53电连接,另一方与布线VS1电连接。在晶体管61处于开启状态的情况下,低电位信号从布线VS1经过晶体管61被供应到反相器53。

[0065] 晶体管61的栅极与端子VBI1电连接。晶体管61的漏极电流大小可以由端子VBI1所供应的信号Sv1控制。因此,在电路31中,经过反相器53流过布线VD1与布线VS1间的电流可以由信号Sv1控制。由此,可以降低电路31的功耗而没有使过大的电力流过电路31。

[0066] 图1所示的电路32包括晶体管41、端子VBI1、端子SH1及端子EN1。晶体管41的源极和漏极中的一方与端子VBI1电连接。晶体管41的栅极与端子SH1电连接。另外,电路32优选包括电容器52。在图1中,电容器52的一方电极与晶体管41的端子SH1电连接,另一方与布线VS1电连接。

[0067] 电路32的详细内容将在后面说明。

[0068] 半导体装置21所包括的晶体管也可以包括背栅极。在图2所示的半导体装置21中,晶体管42、晶体管43、晶体管44、晶体管45、晶体管54、晶体管55及晶体管61的背栅极与各晶体管的源极或漏极电连接,晶体管41的背栅极与布线VS1电连接。

[0069] 图2示出在半导体装置21中晶体管42、晶体管43、晶体管44、晶体管45、晶体管54、晶体管55及晶体管61的背栅极与源极或漏极电连接的例子,但也可以向晶体管的背栅极供应所希望的电位来固定该电位。所希望的电位例如也可以为布线VS1的电位。或者,被供应到背栅极的电位也可以为从几个电位中选择的一个电位。或者,也可以为随着时间经过变化的值。另外,背栅极也可以电连接于隔着栅极绝缘体及半导体层成对的栅极。

[0070] 图3A、图3B、图3C及图3D示出电路32的具体结构例子。电路32具有将所希望的电位从端子VBI1输出并保持的功能。

[0071] 图3A所示的电路32包括晶体管41、晶体管46a、晶体管47a、电容器52及电阻器RL1。在图3A中,晶体管41的源极和漏极中的一方与端子VBI1及电容器52的一方电极电连接。电容器52的另一方电极与布线VS1电连接。晶体管41的源极和漏极中的另一方与电阻器RL1的一方端子、晶体管47a的源极和漏极中的一方及晶体管47a的栅极电连接。晶体管41的栅极与端子SH1电连接。电阻器RL1的另一方端子与布线VD1电连接。晶体管47a的源极和漏极中的另一方与晶体管46a的源极和漏极中的一方电连接,晶体管46a的源极和漏极中的另一方与布线VS1电连接。晶体管46a的栅极与端子EN1电连接。

[0072] 作为电阻器也可以使用晶体管。另外,电阻器也可以为电流源。例如,也可以连接电流生成电路代替电阻器而使用该电路供应电流。

[0073] 图3B所示的电路32包括晶体管41、晶体管46a、晶体管47a、电容器52及电阻器RL1。图3B所示的电路32的与图3A不同之处是:晶体管47a的栅极电连接到端子VBI1而没有电连

接到晶体管41的源极和漏极中的一方。

[0074] 图3C所示的电路32包括晶体管41、晶体管46b、晶体管47b、电容器52及电阻器RL1。在图3C中,晶体管41的源极和漏极中的一方与端子VBI1及电容器52的一方电极电连接。电容器52的另一方电极与布线VS1电连接。晶体管41的源极和漏极中的另一方与晶体管47b的源极和漏极中的一方、晶体管46b的栅极及晶体管46b的源极和漏极中的一方电连接。晶体管41的栅极与端子SH1电连接。晶体管46b的源极和漏极中的另一方与布线VS1电连接。晶体管47b的源极和漏极中的另一方与电阻器RL1的一方端子连接。电阻器RL1的另一方端子与布线VD1电连接。晶体管47b的栅极与端子EN1电连接。

[0075] 图3D所示的电路32包括晶体管41、晶体管46b、晶体管47b、电容器52及电阻器RL1。图3D所示的电路32的与图3C不同之处是:端子VBI1与晶体管46b的栅极电连接而晶体管41的源极和漏极中的一方没有与该栅极电连接。注意,虽然图3A、图3B、图3C及图3D等示出晶体管41的背栅极电连接于布线VS1的例子,但晶体管41的背栅极也可以电连接于输出与布线VS1所输出的电位不同的电位的端子。或者,晶体管41的背栅极也可以与晶体管41的源极和漏极中的一方电连接。或者,晶体管的背栅极也可以电连接于隔着栅极绝缘体及半导体层相对的栅极。

[0076] 通过作为晶体管41使用在沟道形成区域中包含氧化物半导体的晶体管(以下,称为OS晶体管),可以使关态电流极低。在使晶体管41成为开启状态来向端子VBI1供应合适的电位之后,使晶体管41成为关闭状态来使其成为浮动状态而保持被供应的电位,由此可以对节点ND2编程电位。

[0077] 将在后面说明OS晶体管的详细内容。

[0078] 向端子SH1供应使晶体管41成为开启状态的电位来使晶体管41成为开启状态,而向端子VBI1供应所希望的电位作为信号Sv1。然后,向端子SH1供应使晶体管成为关闭状态的电位使晶体管41成为关闭状态,而保持端子VBI1的电位。通过作为晶体管41使用OS晶体管,可以长时间保持从端子VBI1供应的电位,优选1分钟以上、更优选1小时以上、进一步优选10小时以上保持该电位。

[0079] 然后,向端子EN1供应使晶体管46a或晶体管46b成为关闭状态的电位,由此可以截断在电路32中经过电阻器RL1等流过布线VD1与布线VS1间的电流。通过截断该电流,可以大幅度地降低电路32的功耗。

[0080] 优选的是,晶体管46a和晶体管46b的至少一方使用OS晶体管。更具体地说,例如,通过作为晶体管46a和晶体管46b中端子EN1与其栅极电连接一方的晶体管使用OS晶体管,可以在截断电路32中的流过布线VD1与布线VS1间的电流时使泄漏电流极低。

[0081] 另外,也可以在向端子EN1供应使晶体管46a或晶体管46b成为关闭状态的电位之后使向电路32供应信号、电源、电流等的各电路诸如控制电路、电源电路、电流生成电路、电压生成电路、电流源、恒流源等成为关闭状态。通过使这些电路成为关闭状态,可以降低功耗。

[0082] 另外,图1所示的半导体装置所包括的振荡器30、电路31及电路32所包括的所有晶体管可以为OS晶体管。图1所示的半导体装置所包括的振荡器30、电路31及电路32所包括的所有晶体管都可以由单极性晶体管诸如n沟道型晶体管构成。例如,所有晶体管都可以由n沟道型OS晶体管构成。

[0083] 可以以层叠于包括在沟道形成区域中包含硅的晶体管(以下称为Si晶体管)的层上的方式设置0S晶体管。通过振荡器30、电路31及电路32所包括的所有晶体管都采用0S晶体管,可以在使用Si晶体管构成的电路上层叠地配置振荡器30、电路31及电路32,来缩小电路面积。

[0084] 另外,用于0S晶体管的氧化物半导体可以利用溅射法等薄膜法形成。因此,可以容易地形成在玻璃衬底等各种衬底上,而有时可以以低成本制造半导体装置。

[0085] 图4A示出电路31的结构例子。图4A所示的电路31包括晶体管61、晶体管62及电路63。晶体管61的栅极与端子VBI1电连接。晶体管61的源极和漏极中的一方与晶体管62的源极和漏极中的一方电连接,另一方与布线VS1电连接。晶体管62的源极和漏极中的另一方与电路63及端子OU3电连接。晶体管62的栅极与端子IN2电连接。

[0086] 在图4A中,晶体管61及晶体管62都包括背栅极,各晶体管的背栅极电连接于各晶体管的源极或漏极。

[0087] 图4B示出电路31的结构例子。图4B所示的电路31除了图4A所示的电路31的结构之外还包括晶体管64、晶体管65及电容器66。晶体管61的栅极与端子VBI1电连接。晶体管61的源极和漏极中的一方与晶体管62的源极和漏极中的一方电连接,另一方与布线VS1电连接。晶体管62的源极和漏极中的另一方与电路63、电容器66的一方电极及晶体管65的栅极电连接。电容器66的另一方电极与晶体管64的源极和漏极中的一方、晶体管65的源极和漏极中的一方及端子OU3电连接。晶体管62的栅极及晶体管64的栅极与端子IN2电连接。晶体管64的源极和漏极中的另一方与布线VS1电连接,晶体管65的源极和漏极中的另一方与布线VD1电连接。

[0088] 在图4B中,晶体管64及晶体管65都包括背栅极。晶体管64的背栅极例如电连接于布线VS1。另外,晶体管65的背栅极例如电连接于端子OU3。

[0089] 图4C、图4D及图4E都示出电路63的一个例子。

[0090] 图4C所示的电路63包括晶体管63a,晶体管63a的源极和漏极中的一方与晶体管63a的栅极及布线VD1电连接,另一方与晶体管62的源极和漏极中的另一方电连接。

[0091] 图4D所示的电路63包括晶体管63a及晶体管63b,布线VD1与晶体管63a的源极和漏极中的一方及栅极电连接,晶体管63a的源极和漏极中的另一方与晶体管63b的源极和漏极中的一方及栅极电连接,晶体管63b的源极和漏极中的另一方与晶体管62的源极和漏极中的另一方电连接。

[0092] 另外,如图4E所示,电路63也可以包括n个晶体管(n为2以上的整数)。布线VD1与第一晶体管(图4E中的晶体管63a)的源极和漏极中的一方及栅极电连接,第一晶体管的源极和漏极中的另一方与第二晶体管(图4E中的晶体管63b)的源极和漏极中的一方及栅极电连接,以后,按照顺序晶体管的源极和漏极中的另一方与下一级晶体管的源极和漏极中的一方及栅极电连接。第n晶体管(图4E中的晶体管63n)的源极和漏极中的另一方与晶体管62的源极和漏极中的另一方电连接。

[0093] 注意,图4C、图4D及图4E所示的晶体管都包括背栅极,各背栅极电连接于各晶体管的源极或漏极。

[0094] 图5是说明振荡器30的工作的一个例子的时序图。

[0095] 在此,晶体管54、晶体管55、晶体管44及晶体管45的阈值为电位 V_t 。虽然这些晶体

管的阈值有时不均匀,但为了便于说明,在此假设这些晶体管的阈值都为相同的值。

[0096] 考虑如下情况之后的振荡器30的工作的一个例子:在某个时间振荡器30中的晶体管44和晶体管45的一方处于开启状态且另一方处于关闭状态。在此,作为一个例子,考虑在时间 t_0 晶体管44处于开启状态且晶体管45处于关闭状态的情况。

[0097] 在时间 t_0 ,晶体管45处于关闭状态,节点ND4的电位例如为从电位VD1减去晶体管55的阈值的电位,即为电位 $(VD1-V_t)$ 。

[0098] 在时间 t_0 ,晶体管44处于开启状态,节点ND1和节点ND3的电位大致相等。时间 t_0 的节点ND1及节点ND3的电位为电位 V_0 。电位 V_0 为从电位 $(VD1-V_t)$ 至少减去晶体管44的阈值的值,例如为电位 $(VD1-2V_t)$ 。

[0099] 晶体管45处于关闭状态,节点ND2的电位由于电容器51的电荷泄漏到晶体管43等而随着时间经过逐渐地下降。

[0100] 在时间 t_1 ,节点ND2的电位低于从节点ND3的电位减去晶体管45的阈值的电位,即低于电位 (V_0-V_t) ,此时晶体管45成为开启状态。

[0101] 晶体管45成为开启状态而成为导通状态,由此节点ND4的电位下降,晶体管44的相对于源极的栅极的电位 (V_{gs}) 成为电位 V_t 以下 $(V_{gs} \leq V_t)$,晶体管44成为关闭状态。

[0102] 晶体管44成为关闭状态,由此节点ND3的电位例如上升至从电位VD1减去晶体管54的阈值的电位,即电位 $(VD1-V_t)$ 。节点ND1的电位也随着节点ND3上升而上升。然后,由于电容器51的泄漏,而节点ND1的电位随着时间经过逐渐地下降。

[0103] 在时间 t_2 ,节点ND1的电位低于从节点ND4的电位减去晶体管44的阈值的电位,由此晶体管44成为开启状态。晶体管44成为开启状态,由此节点ND1及节点ND3的电位成为电位 V_0 。晶体管45成为关闭状态,节点ND4的电位上升至电位 $(VD1-V_t)$ 。节点ND2的电位也随着节点ND4上升而上升,但随着时间经过下降。

[0104] 节点ND4的电位在时间 t_0 至时间 t_1 为电位 $VD1-V_t$,在时间 t_1 至时间 t_2 为电位 V_0 ,以后交替地成为电位 $VD1-V_t$ 或电位 V_0 ,实现作为振荡器的作用。另外,时间 t_0 至时间 t_1 的时间长度以及时间 t_1 至时间 t_2 的时间长度取决于电容器51的电容值大小、流过晶体管42及晶体管43的电流大小、晶体管54、晶体管55、晶体管44及晶体管45的阈值等。

[0105] 图6A示出半导体装置21的结构例子。图6A所示的半导体装置21除了图1等所示的构成要素之外还包括放大电路36。放大电路36被供应振荡器30的端子OU1及端子OU2所输出的各信号。放大电路36具有根据端子OU1及端子OU2所供应的信号生成放大信号且将其供应到电路31的端子IN2的功能。

[0106] 关于图1、图2、图6A等所示的半导体装置21的结构,也可以在输出部中重叠两级电路31。图6B示出图6A采用在输出部中重叠两级电路31的结构例子。

[0107] 图7A及图7B示出放大电路36的一个例子。

[0108] 图7A所示的放大电路36包括晶体管71、晶体管72、晶体管73、电路63x及电路63y。作为电路63x及电路63y可以使用图4C、图4D及图4E所示的电路63等。

[0109] 在图7A中,电路63x配置在布线VD1与晶体管72的源极和漏极中的一方之间,并电连接于布线VD1及晶体管72的源极和漏极中的一方。电路63y配置在布线VD1与晶体管73的源极和漏极中的一方之间,并电连接于布线VD1及晶体管73的源极和漏极中的一方。晶体管73的源极和漏极中的一方与端子IN2电连接。晶体管72的栅极与端子OU1电连接。晶体管73

的栅极与端子OU2电连接。晶体管72的背栅极、晶体管72的源极和漏极中的另一方、晶体管73的背栅极及晶体管73的源极和漏极中的另一方与晶体管71的源极和漏极中的一方电连接。晶体管71的源极和漏极中的另一方及背栅极与布线VS1电连接。晶体管71的栅极与电路32的端子VBI1电连接。

[0110] 图7A所示的放大电路36具有放大供应到端子OU1的信号与供应到端子OU2的信号之差的功能。

[0111] 图7B所示的放大电路36除了图7A所示的构成要素之外还包括晶体管74、晶体管75、晶体管76及晶体管77。

[0112] 在图7A中晶体管73的源极和漏极中的一方与端子IN2电连接,但在图7B中它与晶体管77的栅极电连接。另外,在图7B中,晶体管72的源极和漏极中的一方及电路63x与晶体管76的栅极电连接。

[0113] 晶体管76的源极和漏极中的一方与布线VD1电连接,另一方与晶体管74的源极和漏极中的一方、晶体管74的栅极及晶体管75的栅极电连接。晶体管74的源极和漏极中的另一方与晶体管74的背栅极及布线VS1电连接。

[0114] 晶体管77的源极和漏极中的一方与布线VD1电连接,另一方与晶体管75的源极和漏极中的一方及端子IN2电连接。晶体管75的源极和漏极中的另一方与晶体管75的背栅极及布线VS1电连接。

[0115] 由于半导体装置21包括上述放大电路36及电路31,因此可以进行振荡器30所生成的所希望的频率的信号的放大及整形,而可以得到优选的输出信号。

[0116] 图8A示出将本发明的一个方式的半导体装置用于二次电池的例子。可以将本发明的一个方式的半导体装置连接于二次电池来构成蓄电装置。

[0117] 图8A示出二次电池121以及电连接于二次电池121的半导体装置21。图8A所示的半导体装置21包括电路33、晶体管49、电路32、振荡器30及电路31。

[0118] 电路33包括比较器56、晶体管48及电容器57。比较器56具有对参考电位和二次电池121的正极电位进行比较并输出对应于比较结果的信号的功能。在图8A所示的例子中,二次电池121的正极与比较器的非反相输入端子电连接,比较器56的反相输入端子被供应参考电位。注意,在图8A所示的例子中,参考电位及进行与参考电位的比较的电位分别被供应到反相输入端子及非反相输入端子,但是也可以将参考电位及进行比较的电位分别供应到非反相输入端子及反相输入端子。

[0119] 供应到比较器56的参考电位是从端子VT1经过晶体管48供应的。晶体管48优选使用OS晶体管。例如,从端子SH2向晶体管48的栅极供应高电位信号来使晶体管48成为开启状态以向比较器56的反相输入端子供应合适的电位,然后从端子SH2向晶体管48的栅极供应低电位信号来使晶体管48成为关闭状态以使其成为浮动状态,保持被供应的电位,由此可以对比较器56的反相输入端子编程电位。

[0120] 比较器56的输出端子(称为端子OU4)与晶体管49的栅极电连接。晶体管49的源极和漏极中的一方(图8A中称为端子SG1)与布线VS1电连接,另一方与电路32、振荡器30及电路31电连接。晶体管49具有控制各电路与布线VS1的电连接状态及切断状态的功能。晶体管49例如电连接于图1等所示的振荡器30的晶体管42及晶体管43、电路31的晶体管61、图3A等所示的电路32的晶体管46a、图3C等所示的电路32的晶体管46b等电连接。

[0121] 通过向电路33供应用来控制或保护二次电池121的参考电位,半导体装置21可以作为控制或保护二次电池121的电路进行工作。以下参照图8B所示的时序图说明向电路33供应用来进行过充电检测的电位作为参考电位的例子。将流过电路32、振荡器30及电路31的电流的总和作为电流ID1。

[0122] 在时间t11,端子OU4的电位为低电位信号。端子SG1处于浮动状态。

[0123] 在时间t12,在二次电池121的正极电位超过参考电位,即二次电池121被判断为处于过充电状态的情况下,比较器56从端子OU4输出高电位信号。高电位信号从比较器56被供应到晶体管49的栅极,而晶体管49成为开启状态。

[0124] 在晶体管49成为开启状态时,布线VS1、电路32、振荡器30及电路31成为导通状态,端子SG1被供应布线VS1的电位(图8B所示的例子中为低电位信号),各电路经过端子SG1被供应由布线VS1的电位,而电路32、振荡器30、电路31及布线VS1成为导通状态。

[0125] 在时间t13,端子EN1被供应信号而在电路32中晶体管46a或晶体管47a成为开启状态。另外,端子SH1被供应信号而晶体管41成为开启状态,电位VBI1从端子VBI1被供应到振荡器30,由此从端子OU3输出所希望的频率的信号。

[0126] 在时间t14,端子SH1被供应信号而晶体管41成为关闭状态。端子VBI1所输出的电位被保持为规定值。

[0127] 在时间t15,端子EN1被供应信号而晶体管46a或晶体管47a的栅极被供应使上述晶体管成为关闭状态的电位。流过电路32的电流被截断,而电流ID1下降。

[0128] 在时间t16,从端子OU4输出低电位信号,而流过电路32、振荡器30及电路31的电流截断。端子SG1成为浮动状态。

[0129] 通过将来自端子OU3的信号例如供应到控制二次电池的充电的电路来停止充电或者改变充电条件,可以保护或控制二次电池。通过使用本发明的一个方式的半导体装置控制二次电池,可以构成本发明的一个方式的蓄电装置。本发明的一个方式的蓄电装置可以以较少耗电流提高二次电池的安全性,并可以提高二次电池的寿命。另外,有时可以在保持高安全性的状态下提高二次电池的容量。

[0130] 在晶体管49处于关闭状态时布线VS1与电路32、振荡器30及电路31间的电流截断,由此可以大幅度地降低各电路的功耗。通过作为晶体管49使用0S晶体管,可以使晶体管49的关闭状态下的泄漏电流极小,而可以将功耗降低到极限。

[0131] 另外,例如在进行过放电检测时,也可以向非反相输入端子供应被判断为过放电状态的参考电位且向反相输入端子供应二次电池的正极电位。此时,在二次电池的正极电位低于该参考电位的情况下,高电位信号从比较器输出。

[0132] 本发明的一个方式的半导体装置例如可以安装有具有控制电池的功能的电路。通过对本发明的一个方式的半导体装置安装具有控制电池的功能的电路并使该半导体装置连接于二次电池,可以构成蓄电装置。在图8中,作为具有控制电池的功能的电路包括控制电路38。由端子OU3的信号被供应到控制电路38。另外,控制电路38也可以生成端子SH1、EN1、VT1、SH2等的信号并将其供应到各电路。或者,也可以向生成这些信号的电路供应控制信号。

[0133] 控制电路38例如也可以安装有具有改变电池的充电或放电的条件的功能的电路。该条件例如包括电流密度、上限电压、下限电压、模式的切换等。作为模式,例如,可以举出

恒流模式、恒压模式等。另外,本发明的一个方式的半导体装置例如具有保护电池的功能。例如,具有停止电池的充电或放电的功能。例如,具有检测过充电之后使电池放电的功能。例如,具有检测电池的异常之后停止电池的工作或改变电池的条件。停止电池的工作例如可以举出充电的停止或者放电的停止。电池的异常例如可以举出过充电、过放电、充电时的过电流、放电时的过电流、短路、后面说明的微短路、工作温度的从规定范围的越出等。

[0134] 控制电路38例如可以使用Si晶体管构成。或者,控制电路38也可以使用OS晶体管及Si晶体管构成。或者,控制电路38有时使用OS晶体管构成。

[0135] 另外,本发明的一个方式的半导体装置也可以包括温度传感器、压力传感器、照度传感器、动作传感器、光学传感器、湿度传感器等。本发明的一个方式的半导体装置例如具有根据这些传感器的检测结果控制电池的功能。

[0136] (实施方式2)

在本实施方式中,说明可用于上述实施方式中的半导体装置的OS晶体管的结构例子。注意,OS晶体管为薄膜晶体管,该晶体管可以层叠设置,由此,在本实施方式中说明在形成于单晶硅衬底上的Si晶体管的上方设置OS晶体管的半导体装置的结构例子。

[0137] <半导体装置的结构例子>

图9所示的半导体装置包括晶体管300、晶体管500及电容器600。图10A是晶体管500的沟道长度方向上的截面图,图10B是晶体管500的沟道宽度方向上的截面图,图10C是晶体管300的沟道宽度方向上的截面图。

[0138] 晶体管500是沟道形成区域的OS晶体管。晶体管500具有关态电流非常小的特征。

[0139] 如图9所示,在本实施方式中说明的半导体装置包括晶体管300、晶体管500及电容器600。晶体管500设置在晶体管300的上方,电容器600设置在晶体管300及晶体管500的上方。

[0140] 晶体管300设置在衬底311上,并包括:导体316、绝缘体315、由衬底311的一部分构成的半导体区域313;以及被用作源区或漏区的低电阻区域314a及低电阻区域314b。

[0141] 如图10C所示,在晶体管300中,导体316隔着绝缘体315覆盖半导体区域313的顶面及沟道宽度方向的侧面。如此,通过使晶体管300具有Fin型结构,实效上的沟道宽度增加,所以可以改善晶体管300的通态特性。此外,由于可以增加栅电极的电场的影响,所以可以改善晶体管300的关态特性。

[0142] 另外,晶体管300可以为p沟道晶体管或n沟道晶体管。

[0143] 半导体区域313的沟道形成区域或其附近的区域、被用作源区或漏区的低电阻区域314a及低电阻区域314b等优选包含硅类半导体等半导体,更优选包含单晶硅。此外,也可以使用包含Ge(锗)、SiGe(硅锗)、GaAs(砷化镓)、GaAlAs(镓铝砷)等的材料形成。可以使用对晶格施加应力,改变晶面间距而控制有效质量的硅。此外,晶体管300也可以是使用GaAs和GaAlAs等的HEMT(High Electron Mobility Transistor:高电子迁移率晶体管)。

[0144] 在低电阻区域314a及低电阻区域314b中,除了应用于半导体区域313的半导体材料之外,还包含砷、磷等赋予n型导电性的元素或硼等赋予p型导电性的元素。

[0145] 作为被用作栅电极的导体316,可以使用包含砷、磷等赋予n型导电性的元素或硼等赋予p型导电性的元素的硅等半导体材料、金属材料、合金材料或金属氧化物材料等导

电材料。

[0146] 此外,由于导电体的材料决定功函数,所以通过改变导电体的材料,可以调整 V_{th} 。具体而言,作为导电体优选使用氮化钛或氮化钽等材料。为了兼具导电性和埋入性,作为导电体优选使用钨或铝等金属材料的叠层,尤其在耐热性方面上优选使用钨。

[0147] 注意,图9所示的晶体管300的结构只是一个例子,不局限于上述结构,根据电路结构或驱动方法使用适当的晶体管即可。

[0148] 以覆盖晶体管300的方式依次层叠有绝缘体320、绝缘体322、绝缘体324及绝缘体326。

[0149] 作为绝缘体320、绝缘体322、绝缘体324及绝缘体326,例如可以使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、氧化铝、氧氮化铝、氮氧化铝及氮化铝等。

[0150] 绝缘体322也可以被用作使因设置在其下方的晶体管300等而产生的台阶平坦化的平坦化膜。例如,为了提高绝缘体322的顶面的平坦性,其顶面也可以通过利用化学机械抛光(CMP)法等的平坦化处理被平坦化。

[0151] 作为绝缘体324,优选使用能够防止氢或杂质从衬底311或晶体管300等扩散到设置有晶体管500的区域中的具有阻挡性的膜。

[0152] 作为对氢具有阻挡性的膜的一个例子,例如可以使用通过CVD法形成的氮化硅。在此,有时氢扩散到晶体管500等具有氧化物半导体的半导体元件中,导致该半导体元件的特性下降。因此,优选在晶体管500与晶体管300之间设置抑制氢的扩散的膜。具体而言,抑制氢的扩散的膜是指氢的脱离量少的膜。

[0153] 氢的脱离量例如可以利用热脱附谱分析(TDS分析)法等测量。例如,在TDS分析中的膜表面温度为 50°C 至 500°C 的范围内,当将换算为氢原子的脱离量换算为绝缘体324的每单位面积的量时,绝缘体324中的氢的脱离量为 $10 \times 10^{15} \text{atoms/cm}^2$ 以下,优选为 $5 \times 10^{15} \text{atoms/cm}^2$ 以下,即可。

[0154] 注意,绝缘体326的介电常数优选比绝缘体324低。例如,绝缘体326的相对介电常数优选低于4,更优选低于3。例如,绝缘体326的相对介电常数优选为绝缘体324的相对介电常数的0.7倍以下,更优选为0.6倍以下。通过将相对介电常数低的材料用于层间膜,可以减少产生在布线之间的寄生电容。

[0155] 此外,在绝缘体320、绝缘体322、绝缘体324及绝缘体326中埋入与电容器600或晶体管500连接的导电体328、导电体330等。此外,导电体328及导电体330具有插头或布线的功能。注意,有时使用同一附图标记表示具有插头或布线的功能的多个导电体。此外,在本说明书等中,布线、与布线连接的插头也可以是一个构成要素。就是说,导电体的一部分有时被用作布线,并且导电体的一部分有时被用作插头。

[0156] 作为各插头及布线(导电体328及导电体330等)的材料,可以使用金属材料、合金材料、金属氮化物材料或金属氧化物材料等导电材料的单层或叠层。优选使用兼具耐热性和导电性的钨或钼等高熔点材料,尤其优选使用钨。或者,优选使用铝或铜等低电阻导电材料。通过使用低电阻导电材料可以降低布线电阻。

[0157] 也可以在绝缘体326及导电体330上形成布线层。例如,在图9中,依次层叠有绝缘体350、绝缘体352及绝缘体354。此外,在绝缘体350、绝缘体352及绝缘体354中形成有导电体356。导电体356具有与晶体管300连接的插头或布线的功能。此外,导电体356可以使用与

导电体328及导电体330同样的材料形成。

[0158] 此外,与绝缘体324同样,绝缘体350例如优选使用对氢具有阻挡性的绝缘体。此外,导电体356优选包含对氢具有阻挡性的导电体。尤其是,在对氢具有阻挡性的绝缘体350所具有的开口部中形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0159] 注意,作为对氢具有阻挡性的导电体,例如优选使用氮化钽等。此外,通过层叠氮化钽和导电性高的钨,不但可以保持作为布线的导电性而且可以抑制氢从晶体管300扩散。此时,对氢具有阻挡性的氮化钽层优选与对氢具有阻挡性的绝缘体350接触。

[0160] 此外,也可以在绝缘体354及导电体356上形成布线层。例如,在图9中,依次层叠有绝缘体360、绝缘体362及绝缘体364。此外,在绝缘体360、绝缘体362及绝缘体364中形成有导电体366。导电体366具有插头或布线的功能。此外,导电体366可以使用与导电体328及导电体330同样的材料形成。

[0161] 此外,与绝缘体324同样,绝缘体360例如优选使用对氢具有阻挡性的绝缘体。此外,导电体366优选包含对氢具有阻挡性的导电体。尤其是,在对氢具有阻挡性的绝缘体360所具有的开口部中形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0162] 此外,也可以在绝缘体364及导电体366上形成布线层。例如,在图9中,依次层叠有绝缘体370、绝缘体372及绝缘体374。此外,在绝缘体370、绝缘体372及绝缘体374中形成有导电体376。导电体376具有插头或布线的功能。此外,导电体376可以使用与导电体328及导电体330同样的材料形成。

[0163] 此外,与绝缘体324同样,绝缘体370例如优选使用对氢具有阻挡性的绝缘体。此外,导电体376优选包含对氢具有阻挡性的导电体。尤其是,在对氢具有阻挡性的绝缘体370所具有的开口部中形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0164] 此外,也可以在绝缘体374及导电体376上形成布线层。例如,在图9中,依次层叠有绝缘体380、绝缘体382及绝缘体384。此外,在绝缘体380、绝缘体382及绝缘体384中形成有导电体386。导电体386具有插头或布线的功能。此外,导电体386可以使用与导电体328及导电体330同样的材料形成。

[0165] 此外,与绝缘体324同样,绝缘体380例如优选使用对氢具有阻挡性的绝缘体。此外,导电体386优选包含对氢具有阻挡性的导电体。尤其是,在对氢具有阻挡性的绝缘体380所具有的开口部中形成对氢具有阻挡性的导电体。通过采用该结构,可以使用阻挡层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0166] 在上面说明包括导电体356的布线层、包括导电体366的布线层、包括导电体376的布线层及包括导电体386的布线层,但是根据本实施方式的半导体装置不局限于此。与包括导电体356的布线层同样的布线层可以为三层以下,与包括导电体356的布线层同样的布线层可以为五层以上。

[0167] 在绝缘体384上依次层叠有绝缘体510、绝缘体512、绝缘体514及绝缘体516。作为绝缘体510、绝缘体512、绝缘体514及绝缘体516中的任意个,优选使用对氧或氢具有阻挡性的物质。

[0168] 例如,作为绝缘体510及绝缘体514,优选使用能够防止氢或杂质从衬底311或设置有晶体管300的区域等扩散到设置有晶体管500的区域中的具有阻挡性的膜。因此,绝缘体510及绝缘体514可以使用与绝缘体324同样的材料。

[0169] 作为对氢具有阻挡性的膜的一个例子,可以使用通过CVD法形成的氮化硅。在此,有时氢扩散到晶体管500等具有氧化物半导体的半导体元件中,导致该半导体元件的特性下降。因此,优选在晶体管500与晶体管300之间设置抑制氢的扩散的膜。具体而言,抑制氢的扩散的膜是指氢的脱离量少的膜。

[0170] 例如,作为对氢具有阻挡性的膜,绝缘体510及绝缘体514优选使用氧化铝、氧化铪、氧化钽等金属氧化物。

[0171] 尤其是,氧化铝的不使氧及导致晶体管的电特性变动的氢、水分等杂质透过的阻挡效果高。因此,在晶体管的制造工序中及制造工序之后,氧化铝可以防止氢、水分等杂质进入晶体管500中。此外,氧化铝可以抑制氧从构成晶体管500的氧化物释放。因此,氧化铝适合用作晶体管500的保护膜。

[0172] 例如,作为绝缘体512及绝缘体516,可以使用与绝缘体320同样的材料。此外,通过由介电常数较低的材料形成层间膜,可以减少产生在布线之间的寄生电容。例如,作为绝缘体512及绝缘体516,可以使用氧化硅膜和氧氮化硅膜等。

[0173] 此外,在绝缘体510、绝缘体512、绝缘体514及绝缘体516中埋入有导体518、构成晶体管500的导体(导体503)等。此外,导体518被用作与电容器600或晶体管300连接的插头或布线。导体518可以使用与导体328及导体330同样的材料形成。

[0174] 尤其是,与绝缘体510及绝缘体514接触的区域导体518优选为对氧、氢及水具有阻挡性的导体。通过采用该结构,可以利用对氧、氢及水具有阻挡性的层将晶体管300与晶体管500分离,从而可以抑制氢从晶体管300扩散到晶体管500中。

[0175] 在绝缘体516的上方设置有晶体管500。

[0176] 虽然图9示出电容器600所包括的导体610通过设置在绝缘体580等的开口部中的导体连接于晶体管500的源极和漏极中的一方及晶体管300的栅极的例子,但是也可以在与晶体管500相同的层中还设置另一个OS晶体管而导体610通过设置在绝缘体580等的开口部中的导体连接于该OS晶体管的栅极。

[0177] 如图10A和图10B所示,晶体管500包括:嵌入在绝缘体514及绝缘体516中的导体503;配置在绝缘体516及导体503上的绝缘体520;配置在绝缘体520上的绝缘体522;配置在绝缘体522上的绝缘体524;配置在绝缘体524上的氧化物530a;配置在氧化物530a上的氧化物530b;配置在氧化物530b上且彼此隔开的导体542a及导体542b;配置在导体542a及导体542b上且形成有与导体542a和导体542b之间重叠的开口的绝缘体580;配置在开口中的导体560;配置在氧化物530b、导体542a、导体542b及绝缘体580与导体560之间的绝缘体550;配置在氧化物530b、导体542a、导体542b及绝缘体580与绝缘体550之间的氧化物530c。

[0178] 另外,如图10A和图10B所示,优选在氧化物530a、氧化物530b、导体542a及导体542b与绝缘体580之间配置有绝缘体544。此外,如图10A和图10B所示,导体560优选包括设置在绝缘体550的内侧的导体560a及嵌入在导体560a的内侧的导体560b。此外,如图10A和图10B所示,优选在绝缘体580、导体560及绝缘体550上配置有绝缘体574。

[0179] 注意,下面有时将氧化物530a、氧化物530b及氧化物530c统称为氧化物530。此外,有时将导电体542a及导电体542b统称为导电体542。

[0180] 在晶体管500中,在形成沟道的区域及其附近层叠有氧化物530a、氧化物530b及氧化物530c的三层,但是本发明不局限于此。例如,可以设置氧化物530b的单层、氧化物530b与氧化物530a的两层结构、氧化物530b与氧化物530c的两层结构或者四层以上的叠层结构。另外,在晶体管500中,导电体560具有两层结构,但是本发明不局限于此。例如,导电体560也可以具有单层结构或三层以上的叠层结构。注意,图9、图10A、图10B所示的晶体管500的结构只是一个例子而不局限于上述结构,可以根据电路结构或驱动方法使用适当的晶体管。

[0181] 在此,导电体560被用作晶体管的栅电极,导电体542a及导电体542b被用作源电极或漏电极。如上所述,导电体560填埋于绝缘体580的开口中及夹在导电体542a与导电体542b之间的区域。导电体560、导电体542a及导电体542b相对于绝缘体580的开口的配置是自对准地被选择。换言之,在晶体管500中,可以在源电极与漏电极之间自对准地配置栅电极。由此,可以在不设置用于对准的余地的方式形成导电体560,所以可以实现晶体管500的占有面积的缩小。由此,可以实现半导体装置的微型化及高集成化。

[0182] 再者,导电体560自对准地形成在导电体542a与导电体542b之间的区域,所以导电体560不包括与导电体542a及导电体542b重叠的区域。由此,可以降低形成在导电体560与导电体542a及导电体542b之间的寄生电容。因此,可以提高晶体管500的开关速度,从而晶体管500可以具有高频率特性。

[0183] 导电体560有时被用作第一栅(也称为顶栅极)电极。导电体503有时被用作第二栅(也称为底栅极)电极。在此情况下,通过独立地改变供应到导电体503的电位而不使其与供应到导电体560的电位联动,可以控制晶体管500的 V_{th} 。尤其是,通过对导电体503供应负电位,可以使晶体管500的 V_{th} 大于0V且可以减小关态电流。因此,与不对导电体503供应负电位时相比,在对导电体503供应负电位的情况下,可以减小对导电体560供应的电位为0V时的漏极电流。

[0184] 导电体503以与氧化物530及导电体560重叠的方式配置。由此,在对导电体560及导电体503供应电位的情况下,从导电体560产生的电场和从导电体503产生的电场连接,可以覆盖形成在氧化物530中的沟道形成区域。在本说明书等中,将由第一栅电极的电场和第二栅电极的电场电围绕沟道形成区域的晶体管的结构称为surrounded channel (S-channel:围绕沟道)结构。

[0185] 另外,在本说明书等中,S-channel结构具有如下特征,即与沟道形成区域相同,接触于被用作源电极及漏电极的导电体542a及导电体542b的氧化物530的侧面及周边为I型。另外,因为接触于导电体542a及导电体542b的氧化物530的侧面及周边与绝缘体544接触,所以与沟道形成区域相同,有可能成为I型。注意,在本说明书等中,I型可以说与后面说明的高纯度本征相同。此外,本说明书等中公开的S-channel结构与Fin型结构及平面型结构不同。通过采用S-channel结构,可以提高对于短沟道效应的耐性,换言之,可以实现不容易发生短沟道效应的晶体管。

[0186] 另外,导电体503具有与导电体518同样的结构,以与绝缘体514及绝缘体516的开口的内壁接触的方式形成有导电体503a,其内侧形成有导电体503b。

[0187] 绝缘体520、绝缘体522、绝缘体524及绝缘体550被用作栅极绝缘膜。

[0188] 在此,与氧化物530接触的绝缘体524优选使用包含超过化学计量组成的氧的绝缘体。换言之,优选在绝缘体524中形成有过剩氧区域。通过以与氧化物530接触的方式设置上述包含过剩氧的绝缘体,可以减少氧化物530中的氧空位,从而可以提高晶体管500的可靠性。

[0189] 具体而言,作为具有过剩氧区域的绝缘体,优选使用通过加热使一部分的氧脱离的氧化物材料。通过加热使氧脱离的氧化物是指在TDS (Thermal Desorption Spectroscopy:热脱附谱)分析中换算为氧原子的氧的脱离量为 1.0×10^{18} atoms/cm³以上,优选为 1.0×10^{19} atoms/cm³以上,进一步优选为 2.0×10^{19} atoms/cm³以上,或者 3.0×10^{20} atoms/cm³以上的氧化物膜。另外,进行上述TDS分析时的膜的表面温度优选在100℃以上且700℃以下,或者100℃以上且400℃以下的范围内。

[0190] 当绝缘体524具有过剩氧区域时,绝缘体522优选具有抑制氧(例如,氧原子、氧分子等)的扩散的功能(不容易使上述氧透过)。

[0191] 当绝缘体522具有抑制氧或杂质的扩散的功能时,氧化物530所包含的氧不扩散到绝缘体520一侧,所以是优选的。另外,可以抑制导电体503与绝缘体524或氧化物530所包含的氧起反应。

[0192] 作为绝缘体522,例如优选使用包含氧化铝、氧化铪、氧化钽、氧化锆、锆钛酸铅(PZT)、钛酸锶(SrTiO₃)或(Ba,Sr)TiO₃(BST)等所谓的high-k材料的绝缘体的单层或叠层。当进行晶体管的微型化及高集成化时,由于栅极绝缘膜的薄膜化,有时发生泄漏电流等问题。通过作为被用作栅极绝缘膜的绝缘体使用high-k材料,可以在保持物理厚度的同时降低晶体管工作时的栅极电位。

[0193] 尤其是,优选使用作为具有抑制杂质及氧等的扩散的功能(不容易使上述氧透过)的绝缘材料的包含铝和铪中的一方或双方的氧化物的绝缘体。作为包含铝和铪中的一方或双方的氧化物的绝缘体,优选使用氧化铝、氧化铪、包含铝及铪的氧化物(铝酸铪)等。当使用这种材料形成绝缘体522时,绝缘体522被用作抑制氧从氧化物530释放或氢等杂质从晶体管500的周围部进入氧化物530的层。

[0194] 或者,例如也可以对上述绝缘体添加氧化铝、氧化铪、氧化锆、氧化铌、氧化硅、氧化钛、氧化钨、氧化钼、氧化锆。此外,也可以对上述绝缘体进行氮化处理。还可以在上述绝缘体上层叠氧化硅、氧氮化硅或氮化硅。

[0195] 绝缘体520优选具有热稳定性。例如,因为氧化硅及氧氮化硅具有热稳定性,所以是优选的。另外,通过high-k材料的绝缘体与氧化硅或氧氮化硅组合,可以形成具有热稳定性且相对介电常数高的叠层结构的绝缘体520。

[0196] 绝缘体520、绝缘体522及绝缘体524也可以具有两层以上的叠层结构。此时,不局限于使用相同材料构成的叠层结构,也可以是使用不同材料形成的叠层结构。

[0197] 在晶体管500中,优选将被用作氧化物半导体的金属氧化物用于包含沟道形成区域的氧化物530。例如,作为氧化物530优选使用In-M-Zn氧化物(元素M为选自铝、镓、铟、铜、钒、铍、硼、钛、铁、镍、锆、锆、钼、镧、铈、钕、钆、钨和镁等中的一种或多种)等金属氧化物。此外,作为氧化物530,也可以使用In-Ga氧化物、In-Zn氧化物。

[0198] 另外,作为晶体管500优选使用载流子浓度低的金属氧化物。在降低金属氧化物的

载流子浓度的情况下,降低金属氧化物中的杂质浓度而降低缺陷态密度即可。在本说明书等中,将杂质浓度低且缺陷态密度低的状态称为“高纯度本征”或“实质上高纯度本征”。作为金属氧化物中的杂质例如有氢、氮、碱金属、碱土金属、铁、镍、硅等。

[0199] 特别是,由于包含在金属氧化物中的氢与键合到金属原子的氧起反应而成为水,因此有时在金属氧化物中形成氧空位。当金属氧化物中的沟道形成区域中包括氧空位时,晶体管有时具有常开启特性。再者,有时氢进入氧空位中而成的缺陷被用作供体而生成作为载流子的电子。此外,有时氢的一部分键合到与金属原子键合的氧而生成作为载流子的电子。因此,使用包含多量的氢的金属氧化物的晶体管容易具有常开启特性。

[0200] 氢进入氧空位的缺陷会用作金属氧化物的供体。然而,难以定量地评价该缺陷。于是,在金属氧化物中,有时不是使用供体浓度而是使用载流子浓度进行评价。因此,在本说明书等中,作为金属氧化物的参数,有时不是使用供体浓度而是使用假定不施加电场的状态下的载流子浓度。换言之,本说明书等所记载的“载流子浓度”有时也可以称为“供体浓度”。

[0201] 因此,在将金属氧化物用于氧化物530时,优选尽量减少金属氧化物中的氢。具体而言,在金属氧化物中,利用二次离子质谱(SIMS:Secondary Ion Mass Spectrometry)测得的氢浓度低于 1×10^{20} atoms/cm³,优选低于 1×10^{19} atoms/cm³,更优选低于 5×10^{18} atoms/cm³,进一步优选低于 1×10^{18} atoms/cm³。通过将氢等杂质被充分降低的金属氧化物用于晶体管的沟道形成区域,可以使晶体管具有稳定的电特性。

[0202] 另外,在作为氧化物530使用金属氧化物时,沟道形成区域的金属氧化物的载流子浓度优选为 1×10^{18} cm⁻³以下,更优选小于 1×10^{17} cm⁻³,进一步优选小于 1×10^{16} cm⁻³,更进一步优选小于 1×10^{13} cm⁻³,还进一步优选小于 1×10^{12} cm⁻³。注意,对沟道形成区域的金属氧化物的载流子浓度的下限值没有特别的限制,例如可以设定为 1×10^{-9} cm⁻³。

[0203] 另外,在作为氧化物530使用金属氧化物时,在导电体542(导电体542a及导电体542b)与氧化物530接触时,有时氧化物530中的氧扩散到导电体542而导电体542被氧化。在导电体542被氧化时,导电体542的导电率下降的可能性高。另外,也可以将“氧化物530中的氧向导电体542扩散”称为“导电体542吸收氧化物530中的氧”。

[0204] 此外,当氧化物530中的氧扩散到导电体542(导电体542a及导电体542b)时,导电体542a和氧化物530b之间及导电体542b和氧化物530b之间可能会形成另一层。因为该另一层包含比导电体542多的氧,所以推测该另一层具有绝缘性。此时,可以认为导电体542、该另一层和氧化物530b的三层结构是由金属-绝缘体-半导体构成的三层结构,有时也将其称为MIS(Metal-Insulator-Semiconductor)结构或以MIS结构为主的二极管连接结构。

[0205] 注意,上述另一层不局限于形成在导电体542与氧化物530b间,例如,有时另一层形成在导电体542与氧化物530c间或者导电体542与氧化物530b间及导电体542与氧化物530c间。

[0206] 此外,作为在氧化物530中被用作沟道形成区域的金属氧化物,优选使用其带隙为2eV以上,优选为2.5eV以上的金属氧化物。如此,通过使用带隙较宽的金属氧化物,可以减小晶体管的关态电流。

[0207] 在氧化物530中,当在氧化物530b之下设置有氧化物530a时,可以防止杂质从形成在氧化物530a下方的结构物扩散到氧化物530b。当在氧化物530b之上设置有氧化物530c

[0217] 作为绝缘体544,可以使用包含选自铅、铝、镓、铋、锗、钨、钛、钽、镍、锆和镁等中的一种或两种以上的金属氧化物。

[0218] 尤其是,作为绝缘体544,优选使用作为包含铝和铅中的一方或双方的氧化物的绝缘体的氧化铝、氧化铅、铝酸铅等。尤其是,铝酸铅的耐热性比氧化铅膜高。因此,在后面的工序的热处理中不容易晶化,所以是优选的。另外,在导体542是具有耐氧化性的材料或者吸收氧也其导电性不会显著降低的情况下,不需要必须设置绝缘体544。根据所需要的晶体管特性,适当地设计即可。

[0219] 绝缘体550被用作栅极绝缘膜。绝缘体550优选以与氧化物530c的内侧(顶面及侧面)接触的方式配置。绝缘体550优选使用通过加热而使氧释放的绝缘体形成。例如,可以使用在TDS分析中换算为氧原子的氧的脱离量为 1.0×10^{18} atoms/cm³以上,优选为 1.0×10^{19} atoms/cm³以上,进一步优选为 2.0×10^{19} atoms/cm³以上,或者 3.0×10^{20} atoms/cm³以上的氧化物膜。另外,进行上述TDS分析时的膜的表面温度优选在100℃以上且700℃以下的范围内。

[0220] 具体而言,可以使用包含过剩氧的氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅、具有空孔的氧化硅。尤其是,氧化硅及氧氮化硅具有热稳定性,所以是优选的。

[0221] 通过作为绝缘体550以与氧化物530c的顶面接触的方式设置通过加热而释放氧的绝缘体,可以高效地从绝缘体550通过氧化物530c对氧化物530b的沟道形成区域供应氧。此外,与绝缘体524同样,优选降低绝缘体550中的水或氢等杂质的浓度。绝缘体550的厚度优选为1nm以上且20nm以下。

[0222] 另外,为了将绝缘体550所包含的过剩氧高效地供应到氧化物530,也可以在绝缘体550与导体560之间设置金属氧化物。该金属氧化物优选抑制从绝缘体550到导体560的氧扩散。通过设置抑制氧的扩散的金属氧化物,从绝缘体550到导体560的过剩氧的扩散得到抑制。换言之,可以抑制供应到氧化物530的过剩氧的减少。另外,可以抑制因过剩氧导致的导体560的氧化。作为该金属氧化物,可以使用可用于绝缘体544的材料。

[0223] 在图10A及图10B中,被用作第一栅电极的导体560具有两层结构,但是也可以具有单层结构或三层以上的叠层结构。

[0224] 作为导体560a,优选使用具有抑制氢原子、氢分子、水分子、氮原子、氮分子、氧化氮分子(N₂O、NO、NO₂等)、铜原子等杂质的扩散的功能的导电材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能的导电材料。通过使导体560a具有抑制氧的扩散的功能,可以抑制因绝缘体550所包含的氧导致导体560b氧化而导电率下降。作为具有抑制氧的扩散的功能的导电材料,例如,优选使用钽、氮化钽、钇或氧化钇等。

[0225] 作为导体560b,优选使用以钨、铜或铝为主要成分的导电材料。由于导体560b还被用作布线,所以优选使用导电性高的导体。例如,可以使用以钨、铜或铝为主要成分的导电材料。导体560b也可以具有叠层结构,例如,可以采用钽或者氮化钽和上述导电材料的叠层结构。

[0226] 绝缘体580优选隔着绝缘体544设置在导体542上。绝缘体580优选具有过剩氧区域。例如,绝缘体580优选包含氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添

加有碳的氧化硅、添加有碳及氮的氧化硅、具有空孔的氧化硅或树脂等。尤其是,氧化硅及氮化硅具有热稳定性,所以是优选的。尤其是,氧化硅和具有空孔的氧化硅容易在后面的工序中形成过剩氧区域,所以是优选的。

[0227] 绝缘体580优选具有过剩氧区域。通过以与氧化物530c接触的方式设置通过加热而释放氧的绝缘体580,可以将绝缘体580中的氧通过氧化物530c高效地供应给氧化物530。另外,优选降低绝缘体580中的水或氢等杂质的浓度。

[0228] 绝缘体580的开口以与导电体542a和导电体542b之间的区域重叠的方式形成。由此,导电体560填埋于绝缘体580的开口中及夹在导电体542a与导电体542b之间的区域。

[0229] 在进行半导体装置的微型化时,需要缩短栅极长度,但是需要防止导电体560的导电性的下降。为此,在增大导电体560的厚度的情况下,导电体560有可能具有纵横比高的形状。在本实施方式中,由于将导电体560填埋于绝缘体580的开口,所以即使导电体560具有纵横比高的形状,在工序中也不发生导电体560的倒塌。

[0230] 绝缘体574优选以与绝缘体580的顶面、导电体560的顶面及绝缘体550的顶面接触的方式设置。通过利用溅射法形成绝缘体574,可以在绝缘体550及绝缘体580中形成过剩氧区域。由此,可以将氧从该过剩氧区域供应到氧化物530中。

[0231] 例如,作为绝缘体574,可以使用包含选自铅、铝、镓、铋、锆、钨、钛、钽、镍、锆和镁等中的一种或两种以上的金属氧化物。

[0232] 尤其是,氧化铝具有高阻挡性,即使是0.5nm以上且3.0nm以下的薄膜,也可以抑制氢及氮的扩散。由此,通过利用溅射法形成的氧化铝可以在被用作氧供应源的同时还具有氢等杂质的阻挡膜的功能。

[0233] 另外,优选在绝缘体574上设置被用作层间膜的绝缘体581。与绝缘体524等同样,优选降低绝缘体581中的水或氢等杂质的浓度。

[0234] 另外,在形成于绝缘体581、绝缘体574、绝缘体580及绝缘体544中的开口配置导电体540a及导电体540b。导电体540a及导电体540b以隔着导电体560彼此对置的方式设置。导电体540a及导电体540b具有与后面说明的导电体546及导电体548同样的结构。

[0235] 在绝缘体581上设置有绝缘体582。绝缘体582优选使用对氧或氢具有阻挡性的物质。因此,作为绝缘体582可以使用与绝缘体514同样的材料。例如,作为绝缘体582优选使用氧化铝、氧化铅、氧化钽等金属氧化物。

[0236] 尤其是,氧化铝的不使氧及导致晶体管的电特性变动的氢、水分等杂质透过的阻挡效果高。因此,在晶体管的制造工序中及制造工序之后,氧化铝可以防止氢、水分等杂质进入晶体管500中。此外,氧化铝可以抑制氧从构成晶体管500的氧化物释放。因此,氧化铝适合用作晶体管500的保护膜。

[0237] 此外,在绝缘体582上设置有绝缘体586。作为绝缘体586可以使用与绝缘体320同样的材料。此外,通过由介电常数较低的材料形成层间膜,可以减少产生在布线之间的寄生电容。例如,作为绝缘体586,可以使用氧化硅膜及氮化硅膜等。

[0238] 此外,在绝缘体520、绝缘体522、绝缘体524、绝缘体544、绝缘体580、绝缘体574、绝缘体581、绝缘体582及绝缘体586中埋入导电体546及导电体548等。

[0239] 导电体546及导电体548被用作与电容器600、晶体管500或晶体管300连接的插头或布线。导电体546及导电体548可以使用与导电体328及导电体330同样的材料形成。

[0240] 接着,在晶体管500的上方设置有电容器600。电容器600包括导电体610、导电体620及绝缘体630。

[0241] 此外,也可以在导电体546及导电体548上设置导电体612。导电体612被用作与晶体管500连接的插头或者布线。导电体610被用作电容器600的电极。此外,可以同时形成导电体612及导电体610。

[0242] 虽然图9等示出作为电容器的介电质使用绝缘体630的例子,但作为电容器的介电质也可以使用其他绝缘体。另外,作为电容器的电极也可以使用其他导电体等。

[0243] 例如,也可以使用被用作晶体管300的栅极绝缘体的绝缘体315。在将绝缘体315用作电容器的介电质的情况下,也可以将导电体316以及低电阻区域314a等分别用作电容器的一方电极以及其另一方电极。

[0244] 作为导电体612及导电体610可以使用包含选自钼、钛、钽、钨、铝、铜、铬、钽、钷中的元素的金属膜或以上述元素为成分的金属氮化物膜(氮化钼膜、氮化钛膜、氮化钼膜、氮化钨膜)等。或者,也可以使用铟锡氧化物、包含氧化钨的铟氧化物、包含氧化钨的铟锡氧化物、包含氧化钛的铟氧化物、包含氧化钛的铟锡氧化物、铟锡氧化物、添加有氧化硅的铟锡氧化物等导电材料。

[0245] 在图9中,导电体612及导电体610具有单层结构,但是不局限于此,也可以具有两层以上的叠层结构。例如,也可以在具有阻挡性的导电体与导电性高的导电体之间形成与具有阻挡性的导电体以及导电性高的导电体紧密性高的导电体。

[0246] 以隔着绝缘体630重叠于导电体610的方式设置导电体620。作为导电体620可以使用金属材料、合金材料、金属氧化物材料等导电材料。优选使用兼具耐热性和导电性的钨或钼等高熔点材料,尤其优选使用钨。当与导电体等其他构成要素同时形成导电体620时,使用低电阻金属材料的Cu(铜)或Al(铝)等即可。

[0247] 在导电体620及绝缘体630上设置有绝缘体650。绝缘体650可以使用与绝缘体320同样的材料形成。此外,绝缘体650可以被用作覆盖其下方的凹凸形状的平坦化膜。

[0248] 通过采用本结构,可以在抑制使用包含氧化物半导体的晶体管的半导体装置的电特性变动的同时提高可靠性。此外,可以提供一种通态电流大的包含氧化物半导体的晶体管。此外,可以提供一种关态电流小的包含氧化物半导体的晶体管。此外,可以提供一种功耗得到减少的半导体装置。此外,可以实现使用包含氧化物半导体的晶体管的半导体装置的微型化或高集成化。

[0249] <晶体管的结构例子>

注意,本实施方式所示的半导体装置的晶体管500的结构不局限于上述结构。下面,对可用于晶体管500的结构例子进行说明。

[0250] <晶体管的结构例子1>

参照图11A、图11B及图11C说明晶体管510A的结构例子。图11A是晶体管510A的俯视图。图11B是在图11A中以点划线L1-L2表示的部分的截面图。图11C是在图11A中以点划线W1-W2表示的部分的截面图。在图11A的俯视图中,为了明确起见,省略构成要素的一部分。

[0251] 在图11A、图11B及图11C中示出晶体管510A、被用作层间膜的绝缘体511、绝缘体512、绝缘体514、绝缘体516、绝缘体580、绝缘体582及绝缘体584。此外,示出与晶体管510A电连接且被用作接触插头的导电体546(导电体546a及导电体546b)及被用作布线的导电体

503。

[0252] 晶体管510A包括:被用作第一栅电极的导电体560(导电体560a及导电体560b);被用作第二栅电极的导电体505(导电体505a及导电体505b);被用作第一栅极绝缘膜的绝缘体550;被用作第二栅极绝缘膜的绝缘体521、绝缘体522、绝缘体524;包括形成沟道的区域的氧化物530(氧化物530a、氧化物530b及氧化物530c);被用作源极和漏极中的一个的导电体542a;被用作源极和漏极中的另一个的导电体542b;绝缘体574。

[0253] 另外,在图11所示的晶体管510A中,在设置于绝缘体580中的开口部中隔着绝缘体574配置有氧化物530c、绝缘体550及导电体560。此外,氧化物530c、绝缘体550及导电体560配置在导电体542a和导电体542b之间。

[0254] 绝缘体511及绝缘体512被用作层间膜。

[0255] 作为层间膜,可以使用氧化硅、氧氮化硅、氮氧化硅、氧化铝、氧化铪、氧化钽、氧化锆、PZT、SrTiO₃或(Ba,Sr)TiO₃(BST)等绝缘体的单层或叠层。或者,例如也可以对这些绝缘体添加氧化铝、氧化铋、氧化锗、氧化铈、氧化硅、氧化钛、氧化钨、氧化钇、氧化锆。此外,也可以对上述绝缘体进行氮化处理。还可以在上述绝缘体上层叠氧化硅、氧氮化硅或氮化硅。

[0256] 例如,绝缘体511优选被用作抑制水或氢等杂质从衬底一侧进入晶体管510A的阻挡膜。因此,作为绝缘体511优选使用具有抑制氢原子、氢分子、水分子、铜原子等杂质的扩散的功能(不容易使上述杂质透过)的绝缘材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易使上述氧透过)的绝缘材料。此外,例如,优选作为绝缘体511使用氧化铝或氮化硅等。通过采用该结构,可以抑制氢、水等杂质从与绝缘体511相比更靠近衬底一侧扩散到晶体管510A一侧。

[0257] 例如,绝缘体512的介电常数优选比绝缘体511低。通过将介电常数低的材料用于层间膜,可以减少产生在布线之间的寄生电容。

[0258] 导电体503以嵌入在绝缘体512中的方式形成。在此,导电体503的顶面的高度与绝缘体512的顶面的高度可以大致相同。导电体503具有单层结构,但是本发明不局限于此。例如,导电体503也可以具有两层以上的多层膜结构。作为导电体503,优选使用以钨、铜或铝为主要成分的导电性高的导电材料。

[0259] 在晶体管510A中,导电体560有时被用作第一栅(也称为顶栅极)电极。导电体505有时被用作第二栅(也称为底栅极)电极。在此情况下,通过独立地改变供应到导电体505的电位而不使其与供应到导电体560的电位联动,可以控制晶体管510A的阈值电压。尤其是,通过对导电体505供应负电位,可以使晶体管510A的阈值电压大于0V且可以减小关态电流。因此,与不对导电体505供应负电位时相比,在对导电体505供应负电位的情况下,可以减小对导电体560供应的电位为0V时的漏极电流。

[0260] 另外,例如通过将导电体505重叠于导电体560,在对导电体560及导电体505供应电位的情况下,从导电体560产生的电场和从导电体505产生的电场连接,可以覆盖形成在氧化物530中的沟道形成区域。

[0261] 就是说,可以由被用作第一栅电极的导电体560的电场和被用作第二栅电极的导电体505的电场电围绕沟道形成区域。换言之,与上述晶体管500同样,晶体管510A具有S-channel结构。

[0262] 与绝缘体511及绝缘体512同样,绝缘体514及绝缘体516被用作层间膜。例如,绝缘

体514优选被用作抑制水或氢等杂质从衬底一侧进入晶体管510A的阻挡膜。通过采用该结构,可以抑制氢、水等杂质从与绝缘体514相比更靠近衬底一侧扩散到晶体管510A一侧。例如,绝缘体516的介电常数优选比绝缘体514低。通过将介电常数低的材料用于层间膜,可以减少产生在布线之间的寄生电容。

[0263] 在被用作第二栅极的导电体505中,与绝缘体514及绝缘体516的开口的内壁接触的方式形成有导电体505a,其内侧形成有导电体505b。在此,导电体505a及导电体505b的顶面的高度与绝缘体516的顶面的高度可以大致相同。另外,在晶体管510A中,层叠有导电体505a与导电体505b,但是本发明不局限于此。例如,导电体505可以具有单层结构,也可以具有三层以上的叠层结构。

[0264] 在此,作为导电体505a优选使用具有抑制氢原子、氢分子、水分子、铜原子等杂质的扩散的功能(不容易使上述杂质透过)的导电材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能(不容易使上述氧透过)的导电材料。在本说明书等中,“抑制杂质或氧的扩散的功能”是指抑制上述杂质和上述氧中的任一个或全部的扩散的功能。

[0265] 例如,通过使导电体505a具有抑制氧的扩散的功能,可以抑制因导电体505b氧化而导致导电率的下降。

[0266] 另外,在导电体505还具有布线的功能的情况下,作为导电体505b,优选使用以钨、铜或铝为主要成分的导电性高的导电材料。在此情况下,不一定需要设置导电体503。在附图中,导电体505b具有单层结构,但是也可以具有叠层结构,例如,可以采用钛或者氮化钛和上述导电材料的叠层结构。

[0267] 绝缘体521、绝缘体522及绝缘体524被用作第二栅极绝缘膜。

[0268] 绝缘体522优选具有阻挡性。当绝缘体522具有阻挡性时,绝缘体522被用作抑制氢等杂质从晶体管510A的周围部进入晶体管510A的层。

[0269] 作为绝缘体522,例如优选使用包含氧化铝、氧化铅、铝酸铅、氧化钽、氧化锆、PZT、 SrTiO_3 或 $(\text{Ba}, \text{Sr})\text{TiO}_3$ (BST)等所谓的high-k材料的绝缘体的单层或叠层。当进行晶体管的微型化及高集成化时,由于栅极绝缘膜的薄膜化,有时发生泄漏电流等问题。通过作为被用作栅极绝缘膜的绝缘体使用high-k材料,可以在保持物理厚度的同时降低晶体管工作时的栅极电位。

[0270] 此外,绝缘体521优选具有热稳定性。例如,因为氧化硅及氧氮化硅具有热稳定性,所以是优选的。另外,通过high-k材料的绝缘体与氧化硅或氧氮化硅组合,可以形成具有热稳定性且相对介电常数高的叠层结构的绝缘体521。

[0271] 注意,在图11中,第二栅极绝缘膜具有三层的叠层结构,但是也可以具有单层或者两层以上的叠层结构。此时,不局限于使用相同材料构成的叠层结构,也可以是使用不同材料形成的叠层结构。

[0272] 包括被用作沟道形成区域的区域的氧化物530包括氧化物530a、氧化物530a上的氧化物530b及氧化物530b上的氧化物530c。当在氧化物530b之下设置有氧化物530a时,可以防止杂质从形成在氧化物530a下方的结构物扩散到氧化物530b。当在氧化物530b之上设置有氧化物530c时,可以防止杂质从形成在氧化物530c的上方的结构物扩散到氧化物530b。作为氧化物530,可以使用上述金属氧化物之一的氧化物半导体。

[0273] 优选在设置于绝缘体580中的开口部内隔着绝缘体574设置氧化物530c。当绝缘体574具有阻挡性时,可以抑制来自绝缘体580的杂质扩散到氧化物530。

[0274] 导电体542中的一个被用作源电极,另一个被用作漏电极。

[0275] 导电体542a、导电体542b可以使用铝、钛、铬、镍、铜、钇、锆、钼、银、钽或钨等金属或者以这些元素为主要成分的合金。尤其是,氮化钽等金属氮化物膜对氢或氧具有阻挡性,且耐氧化性较高,所以是优选的。

[0276] 此外,虽然在图11中示出单层结构,但是也可以采用两层以上的叠层结构。例如,优选层叠氮化钽膜及钨膜。另外,也可以层叠钛膜及铝膜。另外,也可以采用在钨膜上层叠铝膜的两层结构、在铜-镁-铝合金膜上层叠铜膜的两层结构、在钛膜上层叠铜膜的两层结构、在钨膜上层叠铜膜的两层结构。

[0277] 另外,也可以使用:在钛膜或氮化钛膜上层叠铝膜或铜膜并在其上形成钛膜或氮化钛膜的三层结构、在钼膜或氮化钼膜上层叠铝膜或铜膜并在其上形成钼膜或氮化钼膜的三层结构等。另外,也可以使用包含氧化铟、氧化锡或氧化锌的透明导电材料。

[0278] 此外,也可以在导电体542上设置阻挡层。阻挡层优选使用对氧或氢具有阻挡性的物质。通过采用该结构,可以抑制在形成绝缘体574时导电体542氧化。

[0279] 阻挡层例如可以使用金属氧化物。尤其是,优选使用氧化铝、氧化钪、氧化镓等对氧或氢具有阻挡性的绝缘膜。此外,也可以使用利用CVD法形成的氮化硅。

[0280] 通过包括阻挡层,可以扩大导电体542的材料的选择范围。例如,导电体542可以使用钨或铝等耐氧化性低且导电性高的材料。另外,例如可以使用容易进行沉积或加工的导电体。

[0281] 绝缘体550被用作第一栅极绝缘膜。优选在设置于绝缘体580中的开口部内隔着氧化物530c及绝缘体574设置绝缘体550。

[0282] 当进行晶体管的微型化及高集成化时,由于栅极绝缘膜的薄膜化,有时发生泄漏电流等问题。此时,与第二栅极绝缘膜同样,绝缘体550也可以具有叠层结构。通过使被用作栅极绝缘膜的绝缘体具有high-k材料与具有热稳定性的材料的叠层结构,可以在保持物理厚度的同时降低晶体管工作时的栅极电位。此外,可以实现具有热稳定性及高相对介电常数的叠层结构。

[0283] 被用作第一栅电极的导电体560包括导电体560a及导电体560a上的导电体560b。与导电体505a同样,作为导电体560a优选使用具有抑制氢原子、氢分子、水分子、铜原子等杂质的扩散的功能的导电材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至少一个)的扩散的功能的导电材料。

[0284] 当导电体560a具有抑制氧的扩散的功能时,可以提高导电体560b的材料的选择性。也就是说,通过包括导电体560a,可以抑制导电体560b的氧化,而可以防止导电率的下降。

[0285] 作为具有抑制氧的扩散的功能的导电材料,例如,优选使用钽、氮化钽、钇或氧化钇等。此外,作为导电体560a,可以使用可用于氧化物530的氧化物半导体。在此情况下,通过利用溅射法形成导电体560b,可以降低导电体560a的电阻率而使其成为导电体。该导电体可以称为OC(Oxide Conductor)电极。

[0286] 作为导电体560b,优选使用以钨、铜或铝为主要成分的导电材料。由于导电体560

被用作布线,所以优选使用导电性高的导电体。例如,可以使用以钨、铜或铝为主要成分的导电材料。导电体560b也可以具有叠层结构,例如,可以采用钛或者氮化钛和上述导电材料的叠层结构。

[0287] 在绝缘体580与晶体管510A之间配置绝缘体574。作为绝缘体574优选使用具有抑制水或氢等杂质及氧的扩散的功能的绝缘材料。例如优选使用氧化铝或氧化钪等。此外,例如,可以使用氧化镁、氧化镓、氧化锗、氧化钇、氧化锆、氧化镧、氧化铈或氧化铟等金属氧化物、氮氧化硅或氮化硅等。

[0288] 通过包括绝缘体574,可以抑制绝缘体580所包含的水、氢等杂质经过氧化物530c、绝缘体550扩散到氧化物530b。此外,可以抑制绝缘体580所包含的过剩氧使导电体560氧化。

[0289] 绝缘体580、绝缘体582及绝缘体584被用作层间膜。

[0290] 与绝缘体514同样,绝缘体582优选被用作抑制水或氢等杂质从外部进入晶体管510A的阻挡绝缘膜。

[0291] 此外,与绝缘体516同样,绝缘体580及绝缘体584的介电常数优选比绝缘体582低。通过将介电常数低的材料用于层间膜,可以减少产生在布线之间的寄生电容。

[0292] 另外,晶体管510A也可以通过嵌入在绝缘体580、绝缘体582及绝缘体584中的导电体546等插头或布线电连接到其他结构。

[0293] 另外,与导电体505同样,作为导电体546的材料,可以使用金属材料、合金材料、金属氮化物材料或金属氧化物材料等导电材料的单层或叠层。例如,优选使用兼具耐热性和导电性的钨或钼等高熔点材料。或者,优选使用铝或铜等低电阻导电材料。通过使用低电阻导电材料可以降低布线电阻。

[0294] 例如,通过作为导电体546使用对氢及氧具有阻挡性的导电体的氮化钽等与导电性高的钨的叠层结构,可以在保持布线的导电性的同时抑制来自外部的杂质的扩散。

[0295] 通过具有上述结构,可以提供一种使用包含通态电流大的氧化物半导体的晶体管的半导体装置。或者,可以提供一种使用包含关态电流小的氧化物半导体的晶体管的半导体装置。或者,可以提供一种在电特性变动得到抑制而具有稳定电特性的同时可靠性得到提高的半导体装置。

[0296] <晶体管的结构例子2>

参照图12A、图12B及图12C说明晶体管510B的结构例子。图12A是晶体管510B的俯视图。图12B是在图12A中以点划线L1-L2表示的部分的截面图。图12C是在图12A中以点划线W1-W2表示的部分的截面图。在图12A的俯视图中,为了明确起见,省略构成要素的一部分。

[0297] 晶体管510B是晶体管510A的变形例子。由此,为了防止重复说明,主要对与晶体管510A不同之处进行说明。

[0298] 晶体管510B包括导电体542(导电体542a及导电体542b)与氧化物530c、绝缘体550及导电体560重叠的区域。通过采用该结构,可以提供通态电流高的晶体管。此外,可以提供控制性高的晶体管。

[0299] 被用作第一栅电极的导电体560包括导电体560a及导电体560a上的导电体560b。与导电体505a同样,作为导电体560a优选使用具有抑制氢原子、氢分子、水分子、铜原子等杂质的扩散的功能的导电材料。另外,优选使用具有抑制氧(例如,氧原子、氧分子等中的至

少一个)的扩散的功能的导电材料。

[0300] 当导电体560a具有抑制氧的扩散的功能时,可以提高导电体560b的材料的选择性。也就是说,通过包括导电体560a,可以抑制导电体560b的氧化,而可以防止导电率的下降。

[0301] 此外,优选以覆盖导电体560的顶面及侧面、绝缘体550的侧面以及氧化物530c的侧面的方式设置绝缘体574。作为绝缘体574优选使用具有抑制水或氢等杂质及氧的扩散的功能的绝缘材料。例如优选使用氧化铝或氧化钪等。此外,例如,可以使用氧化镁、氧化镓、氧化锗、氧化钇、氧化锆、氧化镧、氧化钕或氧化钽等金属氧化物、氮化硅或氮化铝等。

[0302] 通过设置绝缘体574,可以抑制导电体560的氧化。此外,通过包括绝缘体574,可以抑制绝缘体580所包含的水、氢等杂质扩散到晶体管510B。

[0303] 另外,也可以在导电体546与绝缘体580之间设置具有阻挡性的绝缘体576(绝缘体576a及绝缘体576b)。通过设置绝缘体576,可以抑制绝缘体580的氧与导电体546起反应而导致导电体546氧化。

[0304] 另外,通过设置具有阻挡性的绝缘体576,可以扩大用于插头或布线的导电体的材料的选择范围。例如,通过作为导电体546使用具有吸收氧的性质且具有高导电性的金属材料,可以提供低功耗的半导体装置。具体而言,可以使用钨或铝等耐氧化性低且导电性高的材料。另外,例如可以使用容易进行沉积或加工的导电体。

[0305] <晶体管的结构例子3>

参照图13A、图13B及图13C说明晶体管510C的结构例子。图13A是晶体管510C的俯视图。图13B是在图13A中以点划线L1-L2表示的部分的截面图。图13C是在图13A中以点划线W1-W2表示的部分的截面图。在图13A的俯视图中,为了明确起见,省略构成要素的一部分。

[0306] 晶体管510C是晶体管510A的变形例子。由此,为了防止重复说明,主要对与晶体管510A不同之处进行说明。

[0307] 图13所示的晶体管510C在导电体542a与氧化物530b之间配置有导电体547a,在导电体542b与氧化物530b之间配置有导电体547b。在此,导电体542a(导电体542b)具有超过导电体547a(导电体547b)的顶面及导电体560一侧的侧面延伸并与氧化物530b的顶面接触的区域。在此,作为导电体547,可以使用可用于导电体542的导电体。此外,导电体547的厚度优选至少厚于导电体542。

[0308] 由于图13所示的晶体管510C具有上述结构,与晶体管510A相比,可以将导电体542靠近导电体560。或者,可以将导电体542a的端部及导电体542b的端部重叠于导电体560。由此,可以减小晶体管510C的实质上的沟道长度,而可以提高通态电流及频率特性。

[0309] 另外,导电体547a(导电体547b)优选与导电体542a(导电体542b)重叠。通过采用该结构,在形成埋入导电体546a(导电体546b)的开口的蚀刻时,导电体547a(导电体547b)被用作蚀刻停止层而可以防止氧化物530b的过蚀刻。

[0310] 此外,在图13所示的晶体管510C中,也可以以接触于绝缘体544之上的方式配置绝缘体545。绝缘体544优选被用作抑制水或氢等杂质或过剩氧从绝缘体580一侧进入晶体管510C的阻挡绝缘膜。作为绝缘体545,可以使用可用于绝缘体544的绝缘体。此外,作为绝缘体544,例如也可以使用氮化铝、氮化铝钛、氮化钛、氮化硅或氮氧化硅等氮化物绝缘体。

[0311] 另外,在图13所示的晶体管510C中,与图11所示的晶体管510A不同,导电体505也

可以具有单层结构。此时,可以在已形成的导电体505上形成成为绝缘体516的绝缘膜,通过利用CMP法等直到导电体505的顶面露出为止去除该绝缘膜的顶部。在此,优选提高导电体505的顶面的平坦性。例如,导电体505的顶面的平均表面粗糙度(Ra)可以为1nm以下,优选为0.5nm以下,更优选为0.3nm以下。由此,可以提高形成在导电体505上的绝缘层的平坦性,而可以提高氧化物530b及氧化物530c的结晶性。

[0312] <晶体管的结构例子4>

参照图14A、图14B及图14C说明晶体管510D的结构例子。图14A是晶体管510D的俯视图。图14B是在图14A中以点划线L1-L2表示的部分的截面图。图14C是在图14A中以点划线W1-W2表示的部分的截面图。在图14A的俯视图中,为了明确起见,省略构成要素的一部分。

[0313] 晶体管510D是上述晶体管的变形例子。由此,为了防止重复说明,主要对与上述晶体管不同之处进行说明。

[0314] 在图14A至图14C中,将具有第二栅极的功能的导电体505还用作布线而不设置导电体503。此外,在氧化物530c上包括绝缘体550,在绝缘体550上包括金属氧化物552。此外,在金属氧化物552上包括导电体560,在导电体560上包括绝缘体570。此外,在绝缘体570上包括绝缘体571。

[0315] 金属氧化物552优选具有抑制氧扩散的功能。通过在绝缘体550与导电体560之间设置抑制氧扩散的金属氧化物552,向导电体560的氧扩散得到抑制。换言之,可以抑制供应到氧化物530的氧量的减少。另外,可以抑制因氧导致的导电体560的氧化。

[0316] 另外,金属氧化物552可以被用作第一栅极的一部分。例如,可以将可用作氧化物530的氧化物半导体用作金属氧化物552。在此情况下,通过利用溅射法形成导电体560,可以降低金属氧化物552的电阻值使其变为导电层。可以将其称为0C电极。

[0317] 另外,金属氧化物552有时被用作栅极绝缘膜的一部分。因此,在将氧化硅或氮化硅等用于绝缘体550的情况下,作为金属氧化物552优选使用作为相对介电常数高的high-k材料的金属氧化物。通过采用该叠层结构,可以形成具有热稳定性且相对介电常数高的叠层结构。因此,可以在保持物理厚度的同时降低在晶体管工作时施加的栅极电位。另外,可以减少被用作栅极绝缘膜的绝缘层的等效氧化物厚度(EOT)。

[0318] 虽然示出晶体管510D中的金属氧化物552是单层的结构,但是也可以采用两层以上的叠层结构。例如,可以将被用作栅电极的一部分的金属氧化物与被用作栅极绝缘膜的一部分的金属氧化物层叠。

[0319] 当将金属氧化物552用作栅电极时,可以在不减弱来自导电体560的电场的影响的情况下提高晶体管510D的通态电流。另外,当将金属氧化物552用作栅极绝缘膜时,通过利用绝缘体550及金属氧化物552的物理厚度保持导电体560与氧化物530之间的距离,可以抑制导电体560与氧化物530之间的泄漏电流。由此,通过设置绝缘体550及金属氧化物552的叠层结构,可以容易调节导电体560与氧化物530之间的物理距离及从导电体560施加到氧化物530的电场强度。

[0320] 具体而言,可以通过使可用于氧化物530的氧化物半导体低电阻化来将其用作金属氧化物552。或者,可以使用包含选自铪、铝、镓、钇、锆、钨、钛、钽、镍、锆和镁等中的一种或两种以上的金属氧化物。

[0321] 尤其是,优选使用作为包含铝和铪中的一方或双方的氧化物的绝缘层的氧化铝、

氧化铝、铝酸铝等。尤其是，铝酸铝的耐热性比氧化铝膜高。因此，在后面的工序的热处理中不容易晶化，所以是优选的。注意，金属氧化物552不是必需的构成要素。根据所需要的晶体管特性，适当地设计即可。

[0322] 作为绝缘体570优选使用具有抑制水或氢等杂质及氧的透过的功能的绝缘材料。例如优选使用氧化铝或氧化铝等。由此，可以防止导电体560因来自绝缘体570的上方的氧而氧化。另外，可以抑制来自绝缘体570的上方的水或氢等杂质通过导电体560及绝缘体550进入氧化物530中。

[0323] 绝缘体571被用作硬掩模。通过设置绝缘体571，可以使导电体560的侧面与衬底表面大致垂直的方式对导电体560进行加工，具体而言，可以使导电体560的侧面与衬底表面所形成的角度为75度以上且100度以下，优选为80度以上且95度以下。

[0324] 另外，也可以通过作为绝缘体571使用抑制水或氢等杂质及氧的透过的功能的绝缘材料，来将绝缘体571兼作阻挡层。在此情况下，也可以不设置绝缘体570。

[0325] 通过将绝缘体571用作硬掩模，选择性地去除绝缘体570、导电体560、金属氧化物552、绝缘体550及氧化物530c的一部分，可以使它们的侧面大致一致，且使氧化物530b的表面的一部分露出。

[0326] 另外，晶体管510D在露出的氧化物530b的表面的一部分具有区域531a及区域531b。区域531a和区域531b中的一个被用作源区，另一个被用作漏区。

[0327] 例如通过利用离子注入法、离子掺杂法、等离子体浸没离子注入法或等离子体处理等，对露出的氧化物530b的表面引入磷或硼等杂质元素，来可以形成区域531a及区域531b。注意，在本实施方式等中，“杂质元素”是指主要成分元素之外的元素。

[0328] 另外，也可以在使氧化物530b的表面的一部分露出之后形成金属膜，然后进行加热处理，来将包含在该金属膜中的元素扩散到氧化物530b中，由此形成区域531a及区域531b。

[0329] 氧化物530b中的被引入杂质元素的区域的电阻率下降。由此，有时将区域531a及区域531b称为“杂质区域”或“低电阻区域”。

[0330] 通过将绝缘体571和/或导电体560用作掩模，可以自对准地形成区域531a及区域531b。因此，区域531a和/或区域531b不与导电体560重叠，可以减小寄生电容。此外，偏置区域不形成在沟道形成区域与源漏区（区域531a或区域531b）之间。通过自对准地形成区域531a及区域531b，可以实现通态电流的增加、阈值电压的降低、工作频率的提高等。

[0331] 另外，为了进一步降低关态电流，也可以在沟道形成区域与源漏区之间设置偏置区域。偏置区域是电阻率高的区域，且是不被进行上述杂质元素的引入的区域。通过在形成绝缘体575后进行上述杂质元素的引入，可以形成偏置区域。在此情况下，与绝缘体571等同样，绝缘体575也被用作掩模。因此，氧化物530b的与绝缘体575重叠的区域不被引入杂质元素，由此可以将该区域的电阻率保持为高。

[0332] 另外，晶体管510D在绝缘体570、导电体560、金属氧化物552、绝缘体550及氧化物530c的侧面包括绝缘体575。绝缘体575优选为相对介电常数低的绝缘体。例如，优选使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、添加有氟的氧化硅、添加有碳的氧化硅、添加有碳及氮的氧化硅、具有空孔的氧化硅或树脂等。尤其是，当将氧化硅、氧氮化硅、氮氧化硅或具有空孔的氧化硅用于绝缘体575时，在后面的工序中可在绝缘体575中容易形成过剩氧区域，所

以是优选的。另外,氧化硅及氧氮化硅具有热稳定性,所以是优选的。此外,绝缘体575优选具有扩散氧的功能。

[0333] 另外,晶体管510D在绝缘体575、氧化物530上包括绝缘体574。绝缘体574优选利用溅射法形成。通过利用溅射法,可以形成水或氢等杂质少的绝缘体。例如,作为绝缘体574,优选使用氧化铝。

[0334] 有时利用溅射法形成的氧化膜从被形成的结构体抽出氢。因此,绝缘体574从氧化物530及绝缘体575吸收氢及水,来可以降低氧化物530及绝缘体575的氢浓度。

[0335] <晶体管的结构例子5>

参照图15A至图15C说明晶体管510E的结构例子。图15A是晶体管510E的俯视图。图15B是在图15A中以点划线L1-L2表示的部分的截面图。图15C是在图15A中以点划线W1-W2表示的部分的截面图。在图15A的俯视图中,为了明确起见,省略构成要素的一部分。

[0336] 晶体管510E是上述晶体管的变形例子。由此,为了防止重复说明,主要对与上述晶体管不同之处进行说明。

[0337] 在图15A至图15C中,在露出的氧化物530b的表面的一部分包括区域531a及区域531b而不设置导体542。区域531a和区域531b中的一个被用作源区,另一个被用作漏区。此外,在氧化物530b与绝缘体574之间包括绝缘体573。

[0338] 图15所示的区域531(区域531a及区域531b)是氧化物530b被添加下述元素而成的区域。区域531例如可以利用伪栅极形成。

[0339] 具体而言,在氧化物530b上设置伪栅极,将该伪栅极用作掩模,对氧化物530b添加使该氧化物530b低电阻化的元素。也就是说,该元素被添加到氧化物530的不与伪栅极重叠的区域中,由此形成区域531。作为该元素的添加方法,可以使用:对离子化了的源气体进行质量分离而添加的离子注入法;不对离子化了的源气体进行质量分离而添加的离子掺杂法;以及等离子体浸没离子注入法等。

[0340] 另外,作为使氧化物530低电阻化的元素,典型的有硼或磷。另外,也可以使用氢、碳、氮、氟、硫、氯、钛、稀有气体等。作为稀有气体的典型例子有氦、氖、氩、氪及氙等。该元素的浓度可以利用SIMS等进行测量。

[0341] 尤其是,硼及磷可以使用非晶硅或低温多晶硅的生产线的装置,所以是优选的。可以使用已有的设备,由此可以降低设备投资。

[0342] 接着,也可以在氧化物530b及伪栅极上形成成为绝缘体573的绝缘膜及成为绝缘体574的绝缘膜。通过设置成为绝缘体573的绝缘膜和成为绝缘体574的绝缘膜的叠层,可以设置区域531与氧化物530c及绝缘体550重叠的区域。

[0343] 具体而言,在成为绝缘体574的绝缘膜上设置成为绝缘体580的绝缘膜,然后对成为绝缘体580的绝缘膜进行CMP处理,去除成为绝缘体580的绝缘膜的一部分,使伪栅极露出。接着,在去除伪栅极时,优选还去除与伪栅极接触的绝缘体573的一部分。由此,在设置于绝缘体580中的开口部的侧面,绝缘体574及绝缘体573露出,在该开口部的底面,设置在氧化物530b中的区域531的一部分露出。接着,在该开口部依次形成成为氧化物530c的氧化膜,成为绝缘体550的绝缘膜及成为导体560的导电膜,然后利用CMP处理等直到绝缘体580露出为止去除成为氧化物530c的氧化膜、成为绝缘体550的绝缘膜及成为导体560的导电膜的一部分,由此可以形成图15所示的晶体管。

[0344] 注意,不一定需要设置绝缘体573及绝缘体574。根据所需要的晶体管特性,适当地设计即可。

[0345] 图15所示的晶体管可以利用已有的装置,并且不设置导电体542,由此可以降低成本。

[0346] <晶体管的结构例子6>

参照图16A至图16C说明晶体管510F的结构例子。图16A是晶体管510F的俯视图。图16B是在图16A中以点划线L1-L2表示的部分的截面图。图16C是在图16A中以点划线W1-W2表示的部分的截面图。在图16A的俯视图中,为了明确起见,省略构成要素的一部分。

[0347] 晶体管510F是晶体管510A的变形例子。由此,为了防止重复说明,主要对与上述晶体管不同之处进行说明。

[0348] 在晶体管510A中,绝缘体574的一部分设置在绝缘体580中的开口部内,覆盖导电体560的侧面。在晶体管510F中,通过去除绝缘体580的一部分和绝缘体574的一部分形成开口。

[0349] 另外,也可以在导电体546与绝缘体580之间设置具有阻挡性的绝缘体576(绝缘体576a及绝缘体576b)。通过设置绝缘体576,可以抑制绝缘体580的氧与导电体546起反应而导致导电体546氧化。

[0350] 此外,当作为氧化物530使用氧化物半导体时优选采用各金属原子的原子个数比互不相同的多个氧化物层的叠层结构。具体而言,在用于氧化物530a的金属氧化物中,构成元素中的元素M的原子个数比优选大于用于氧化物530b的金属氧化物的构成元素中的元素M的原子个数比。另外,用于氧化物530a的金属氧化物中的相对于In的元素M的原子个数比优选大于用于氧化物530b的金属氧化物中的相对于In的元素M的原子个数比。另外,用于氧化物530b的金属氧化物中的相对于元素M的In的原子个数比优选大于用于氧化物530a的金属氧化物中的相对于元素M的In的原子个数比。此外,氧化物530c可以使用可用于氧化物530a或氧化物530b的金属氧化物。

[0351] 氧化物530a、氧化物530b及氧化物530c优选具有结晶性,尤其是,优选使用CAAC-OS。CAAC-OS等的具有结晶性的氧化物具有杂质及缺陷(氧空位等)少的结晶性高且致密的结构。因此,可以抑制由源电极或漏电极氧从氧化物530b被抽出。因此,即使进行加热处理也可以减少从氧化物530b被抽出的氧,所以晶体管510F对制造工序中的高温(所谓热预算,thermal budget)也很稳定。

[0352] 另外,也可以省略氧化物530a及氧化物530c中的一方或双方。氧化物530也可以采用氧化物530b的单层。当作为氧化物530采用氧化物530a、氧化物530b及氧化物530c的叠层时,优选的是,使氧化物530a及氧化物530c的导带底的能量高于氧化物530b的导带底的能量。换言之,氧化物530a及氧化物530c的电子亲和势优选小于氧化物530b的电子亲和势。在此情况下,氧化物530c优选使用可以用于氧化物530a的金属氧化物。具体而言,在用于氧化物530c的金属氧化物中,构成元素中的元素M的原子个数比优选大于用于氧化物530b的金属氧化物的构成元素中的元素M的原子个数比。此外,在用于氧化物530c的金属氧化物中,相对于In的元素M的原子个数比优选大于用于氧化物530b的金属氧化物中的相对于In的元素M的原子个数比。此外,在用于氧化物530b的金属氧化物中,相对于元素M的In的原子个数比优选大于用于氧化物530c的金属氧化物中的相对于元素M的In的原子个数比。

[0353] 在此,在氧化物530a、氧化物530b及氧化物530c的接合部中,导带底的能级平缓地变化。换言之,也可以将上述情况表达为氧化物530a、氧化物530b及氧化物530c的接合部的导带底的能级连续地变化或者连续地接合。为此,优选降低形成在氧化物530a与氧化物530b的界面以及氧化物530b与氧化物530c的界面的混合层的缺陷态密度。

[0354] 具体而言,通过使氧化物530a与氧化物530b、以及氧化物530b与氧化物530c除了氧之外还包含共同元素(为主要成分),可以形成缺陷态密度低的混合层。例如,在氧化物530b为In-Ga-Zn氧化物的情况下,作为氧化物530a及氧化物530c可以使用In-Ga-Zn氧化物、Ga-Zn氧化物及氧化镓等。此外,氧化物530c可以具有叠层结构。例如,可以使用In-Ga-Zn氧化物和该In-Ga-Zn氧化物上的Ga-Zn氧化物的叠层结构,或者,可以使用In-Ga-Zn氧化物和该In-Ga-Zn氧化物上的氧化镓的叠层结构。换言之,作为氧化物530c,也可以使用In-Ga-Zn氧化物和不包含In的氧化物的叠层结构。

[0355] 具体而言,作为氧化物530a使用In:Ga:Zn=1:3:4[原子个数比]或其附近的组成或者In:Ga:Zn=1:1:0.5[原子个数比]或其附近的组成的金属氧化物,即可。此外,作为氧化物530b使用In:Ga:Zn=1:1:1[原子个数比]或其附近的组成、In:Ga:Zn=4:2:3[原子个数比]或其附近的组成、In:Ga:Zn=5:1:3[原子个数比]或其附近的组成、In:Ga:Zn=10:1:3[原子个数比]或其附近的组成的金属氧化物或者In-Zn氧化物,即可。使用可用作氧化物530a或氧化物530b的金属氧化物,即可。注意,附近的组成包括所希望的原子个数比的±30%的范围。

[0356] 此外,氧化物530c也可以具有两层以上的叠层结构。作为氧化物530c具有叠层结构时的具体例子,在氧化物530c的下层使用In:Ga:Zn=5:1:3[原子个数比]或其附近的组成、In:Ga:Zn=10:1:3[原子个数比]或其附近的组成的金属氧化物或者In-Zn氧化物,在氧化物530c的上层使用In:Ga:Zn=1:3:4[原子个数比]或其附近的组成、Ga:Zn=2:1[原子个数比]或其附近的组成、Ga:Zn=2:5[原子个数比]或其附近的组成或者氧化镓,即可。

[0357] 通过使氧化物530a及氧化物530c具有上述结构,可以降低氧化物530a与氧化物530b的界面及氧化物530b与氧化物530c的界面的缺陷态密度。因此,界面散射对载流子传导的影响减少,从而晶体管510F可以得到高通态电流及高频率特性。此外,在氧化物530c具有叠层结构时,被期待降低上述氧化物530b和氧化物530c的界面的缺陷态密度的效果及抑制氧化物530c所具有的构成元素扩散到绝缘体550一侧的效果。更具体而言,在氧化物530c具有叠层结构时,因为使不包含In的氧化物位于叠层结构的上方,所以可以抑制会扩散到绝缘体550一侧的In。由于绝缘体550被用作栅极绝缘体,因此在In扩散在其中的情况下导致晶体管的特性不良。由此,通过使氧化物530c具有叠层结构,可以提供可靠性高的显示装置。

[0358] 作为氧化物530优选使用被用作氧化物半导体的金属氧化物。例如,作为将成为氧化物530的沟道形成区的金属氧化物,优选使用其带隙为2eV以上,优选为2.5eV以上的金属氧化物。如此,通过使用带隙较宽的金属氧化物,可以减小晶体管的关态电流。通过采用这种晶体管,可以提供低功耗的半导体装置。

[0359] <半导体装置的结构例子2>

图17示出图9所示的半导体装置在绝缘体650上包括导体692的例子。导体692以覆盖半导体装置的一个面的方式形成。虽然图17未图示,但是导体692也可以包括开口

外,在用元素M取代In层中的铟的情况下,也可以将该层表示为(In,M)层。

[0372] CAAC-OS是结晶性高的金属氧化物。另一方面,在CAAC-OS中不容易观察到明确的晶界,因此可以说不容易发生起因于晶界的电子迁移率的下降。此外,金属氧化物的结晶性有时因杂质的进入或缺陷的生成等而降低,因此可以说CAAC-OS是杂质或缺陷(氧空位等)少的金属氧化物。因此,包含CAAC-OS的金属氧化物的物理性质稳定。因此,包含CAAC-OS的金属氧化物具有高耐热性及高可靠性。

[0373] 在nc-OS中,微小的区域(例如1nm以上且10nm以下的区域,特别是1nm以上且3nm以下的区域)中的原子排列具有周期性。另外,nc-OS在不同的纳米晶之间观察不到结晶取向的规律性。因此,在膜整体中观察不到取向性。所以,有时nc-OS在某些分析方法中与a-like OS或非晶氧化物半导体没有差别。

[0374] 另外,在包含铟、镓和锌的金属氧化物的一种的In-Ga-Zn氧化物(以下,IGZO)是上述纳米晶时可能具有稳定的结构。尤其是,IGZO有在大气中不容易进行晶体生长的倾向,所以与在IGZO是大结晶(在此,几mm的结晶或者几cm的结晶)时相比在IGZO是小结晶(例如,上述纳米结晶)时可能在结构上稳定。

[0375] a-like OS是具有介于nc-OS与非晶氧化物半导体之间的结构的金属氧化物。a-like OS包含空洞或低密度区域。也就是说,a-like OS的结晶性比nc-OS及CAAC-OS的结晶性低。

[0376] 氧化物半导体(金属氧化物)具有各种结构及各种特性。本发明的一个方式的氧化物半导体也可以包括非晶氧化物半导体、多晶氧化物半导体、a-like OS、nc-OS、CAAC-OS中的两种以上。

[0377] [杂质]

在此,说明金属氧化物中的各杂质的影响。

[0378] 在杂质混入氧化物半导体中时,有时形成缺陷能级或氧空位。因此,在杂质混入氧化物半导体的沟道形成区域中时,使用氧化物半导体的晶体管的电特性容易变动而有时会降低可靠性。此外,在沟道形成区域包括氧空位时,晶体管容易具有常开启特性。

[0379] 此外,上述缺陷能级有时包括陷阱能级。被金属氧化物的陷阱能级俘获的电荷到消失需要较长的时间,有时像固定电荷那样动作。因此,在沟道形成区域具有陷阱态密度高的金属氧化物的晶体管的电特性有时不稳定。

[0380] 另外,在氧化物半导体的沟道形成区域存在有杂质时,沟道形成区域的结晶性有时降低,或者与沟道形成区域接触地设置的氧化物的结晶性有时降低。在沟道形成区域的结晶性低时,有晶体管的稳定性或可靠性下降的趋势。此外,在与沟道形成区域接触地设置的氧化物的结晶性低时,有时形成界面能级而降低晶体管的稳定性或可靠性。

[0381] 因此,为了提高晶体管的稳定性或可靠性,降低氧化物半导体的沟道形成区域及其附近的杂质浓度是有效的。作为杂质有氢、氮、碱金属、碱土金属、铁、镍、硅等。

[0382] 具体而言,将该氧化物半导体的沟道形成区域及其附近的通过SIMS得到的上述杂质的浓度设定为 1×10^{18} atoms/cm³以下,优选设定为 2×10^{16} atoms/cm³以下。或者,将该氧化物半导体的沟道形成区域及其附近的通过利用EDX的元素分析得到的上述杂质的浓度设定为1.0atomic%以下。另外,在作为该氧化物半导体使用包含元素M的氧化物时,将该氧化物半导体的沟道形成区域及其附近的相对于元素M的上述杂质的浓度比设定为低于0.10,优

选设定为低于0.05。在此,用来算出上述浓度比的元素M的浓度既可以是与算出上述杂质的浓度的区域相同的区域的浓度,也可以是该氧化物半导体中的浓度。

[0383] 因为其杂质浓度得到降低的金属氧化物的缺陷态密度低,所以有时其陷阱态密度也低。

[0384] 在氢进入金属氧化物的氧空位中时,有时氧空位和氢键合而形成 V_OH 。有时 V_OH 被用作供体而产生作为载流子的电子。此外,有时氢的一部分键合到与金属原子键合的氧而生成作为载流子的电子。

[0385] 由此,使用包含多量的氢的氧化物半导体的晶体管容易具有常开启特性。此外,由于氧化物半导体中的氢容易因热、电场等压力而移动,因此当氧化物半导体包含多量的氢时,也有晶体管的可靠性会下降的忧虑。

[0386] 也就是说,优选尽量减少金属氧化物中的 V_OH 来使该金属氧化物成为高纯度本征或实质上高纯度本征。为了得到这种 V_OH 被充分减少的氧化物半导体,重要的是:去除氧化物半导体中的水分、氢等杂质(有时记载为脱水、脱氢化处理);以及对氧化物半导体供应氧来填补氧空位(有时也称为加氧化处理)。通过将 V_OH 等杂质被充分减少的氧化物半导体用于晶体管的沟道形成区域,可以赋予稳定的电特性。

[0387] 另外,优选将载流子浓度低的氧化物半导体用于晶体管。在以降低氧化物半导体的载流子浓度为目的的情况下,降低氧化物半导体中的杂质浓度以降低缺陷态密度,即可。在本说明书等中,将杂质浓度低且缺陷态密度低的状态称为“高纯度本征”或“实质上高纯度本征”。另外,作为氧化物半导体中的杂质,例如有氢、氮、碱金属、碱土金属、铁、镍、硅等。

[0388] 特别是,包含在氧化物半导体中的氢与键合于金属原子的氧起反应生成水,因此有时在氧化物半导体中形成氧空位。在氧化物半导体中的沟道形成区域包含氧空位的情况下,晶体管趋于具有常开启特性。再者,有时氢进入氧空位中而成的缺陷被用作供体而生成作为载流子的电子。此外,有时氢的一部分键合到与金属原子键合的氧而生成作为载流子的电子。由此,使用包含多量的氢的氧化物半导体的晶体管容易具有常开启特性。

[0389] 氢进入氧空位中的缺陷(V_OH)会被用作氧化物半导体的供体。然而,难以定量地评价该缺陷。于是,在氧化物半导体中,有时不是根据供体浓度而是根据载流子浓度进行评价。由此,在本说明书等中,有时作为氧化物半导体的参数,不采用供体浓度而采用假定为不被施加电场的状态的载流子浓度。换言之,本说明书等所记载的“载流子浓度”有时也可以称为“供体浓度”。

[0390] 由此,优选尽可能减少氧化物半导体中的氢。具体而言,在氧化物半导体膜中,利用SIMS测得的氢浓度低于 1×10^{20} atoms/cm³,优选低于 1×10^{19} atoms/cm³,更优选低于 5×10^{18} atoms/cm³,进一步优选低于 1×10^{18} atoms/cm³。通过将氢等杂质被充分减少的氧化物半导体用于晶体管的沟道形成区域,可以赋予稳定的电特性。

[0391] 沟道形成区域的氧化物半导体的载流子浓度优选为 1×10^{18} cm⁻³以下,更优选为低于 1×10^{17} cm⁻³,进一步优选为低于 1×10^{16} cm⁻³,进一步优选为低于 1×10^{13} cm⁻³,进一步优选为低于 1×10^{12} cm⁻³。另外,对沟道形成区域的氧化物半导体的载流子浓度的下限值并没有特别的限定,例如可以为 1×10^{-9} cm⁻³。

[0392] 根据本发明的一个方式可以提供一种可靠性良好的半导体装置。根据本发明的一个方式可以提供一种具有良好的电特性的半导体装置。根据本发明的一个方式可以提供一

种通态电流大的半导体装置。根据本发明的一个方式可以提供一种能够进行微型化或高集成化的半导体装置。根据本发明的一个方式可以提供一种低功耗的半导体装置。

[0393] <<其他半导体材料>>

可以用于氧化物530的半导体材料不局限于上述金属氧化物。作为氧化物530,也可以使用具有带隙的半导体材料(不是零带隙半导体的半导体材料)。例如,优选将硅等单个元素的半导体、砷化镓等化合物半导体、被用作半导体的层状物质(也称为原子层物质、二维材料等)等用于半导体材料。特别是,优选将被用作半导体的层状物质用于半导体材料。

[0394] 在此,在本说明书等中,层状物质是具有层状结晶结构的材料群的总称。层状结晶结构是由共价键或离子键形成的层通过如范德华力那样的比共价键或离子键弱的键合层叠的结构。层状物质在每单位层中具有高导电性,即,具有高二维导电性。通过将用作半导体并具有高二维导电性的材料用于沟道形成区域,可以提供通态电流大的晶体管。

[0395] 作为层状物质,有石墨烯、硅烯、硫族化物等。硫族化物是包含氧族元素的化合物。此外,氧族元素是属于第16族的元素的总称,其中包括氧、硫、硒、碲、钋、鉍。另外,作为硫族化物,可以举出过渡金属硫族化物、第13族硫族化物等。

[0396] 作为氧化物530,例如优选使用被用作半导体的过渡金属硫族化物。作为能够被用作氧化物530的过渡金属硫族化物,可以具体地举出硫化钼(典型的是 MoS_2)、硒化钼(典型的是 MoSe_2)、碲化钼(典型的是 MoTe_2)、硫化钨(典型的是 WS_2)、硒化钨(典型的是 WSe_2)、碲化钨(典型的是 WTe_2)、硫化铪(典型的是 HfS_2)、硒化铪(典型的是 HfSe_2)、硫化锆(典型的是 ZrS_2)、硒化锆(典型的是 ZrSe_2)等。

[0397] 另外,本实施方式可以与本说明书所记载的其他实施方式适当地组合而实施。

[符号说明]

[0398] EN1:端子、ID1:电流、IN2:端子、ND1:节点、ND2:节点、ND3:节点、ND4:节点、OU1:端子、OU2:端子、OU3:端子、OU4:端子、RL1:电阻器、SG1:端子、SH1:端子、SH2:端子、Sv1:信号、VBI1:端子、VD1:布线、VS1:布线、VT1:端子、21:半导体装置、30:振荡器、31:电路、32:电路、33:电路、36:放大电路、38:控制电路、41:晶体管、42:晶体管、43:晶体管、44:晶体管、45:晶体管、46a:晶体管、46b:晶体管、47a:晶体管、47b:晶体管、48:晶体管、49:晶体管、51:电容器、52:电容器、53:反相器、54:晶体管、55:晶体管、56:比较器、57:电容器、61:晶体管、62:晶体管、63:电路、63a:晶体管、63b:晶体管、63n:晶体管、63x:电路、63y:电路、64:晶体管、65:晶体管、66:电容器、71:晶体管、72:晶体管、73:晶体管、74:晶体管、75:晶体管、76:晶体管、77:晶体管、121:二次电池、300:晶体管、311:衬底、313:半导体区域、314a:低电阻区域、314b:低电阻区域、315:绝缘体、316:导电体、320:绝缘体、322:绝缘体、324:绝缘体、326:绝缘体、328:导电体、330:导电体、350:绝缘体、352:绝缘体、354:绝缘体、356:导电体、360:绝缘体、362:绝缘体、364:绝缘体、366:导电体、370:绝缘体、372:绝缘体、374:绝缘体、376:导电体、380:绝缘体、382:绝缘体、384:绝缘体、386:导电体、500:晶体管、503:导电体、503a:导电体、503b:导电体、505:导电体、505a:导电体、505b:导电体、510:绝缘体、510A:晶体管、510B:晶体管、510C:晶体管、510D:晶体管、510E:晶体管、510F:晶体管、511:绝缘体、512:绝缘体、514:绝缘体、516:绝缘体、518:导电体、520:绝缘体、521:绝缘体、522:绝缘体、524:绝缘体、530:氧化物、530a:氧化物、530b:氧化物、530c:氧化物、531:区域、531a:区域、531b:

区域、540a: 导电体、540b: 导电体、542: 导电体、542a: 导电体、542b: 导电体、543: 区域、543a: 区域、543b: 区域、544: 绝缘体、545: 绝缘体、546: 导电体、546a: 导电体、546b: 导电体、547: 导电体、547a: 导电体、547b: 导电体、548: 导电体、550: 绝缘体、552: 金属氧化物、560: 导电体、560a: 导电体、560b: 导电体、570: 绝缘体、571: 绝缘体、573: 绝缘体、574: 绝缘体、575: 绝缘体、576: 绝缘体、576a: 绝缘体、576b: 绝缘体、580: 绝缘体、581: 绝缘体、582: 绝缘体、584: 绝缘体、586: 绝缘体、600: 电容器、610: 导电体、612: 导电体、620: 导电体、630: 绝缘体、650: 绝缘体、692: 导电体、693: 绝缘体。

21

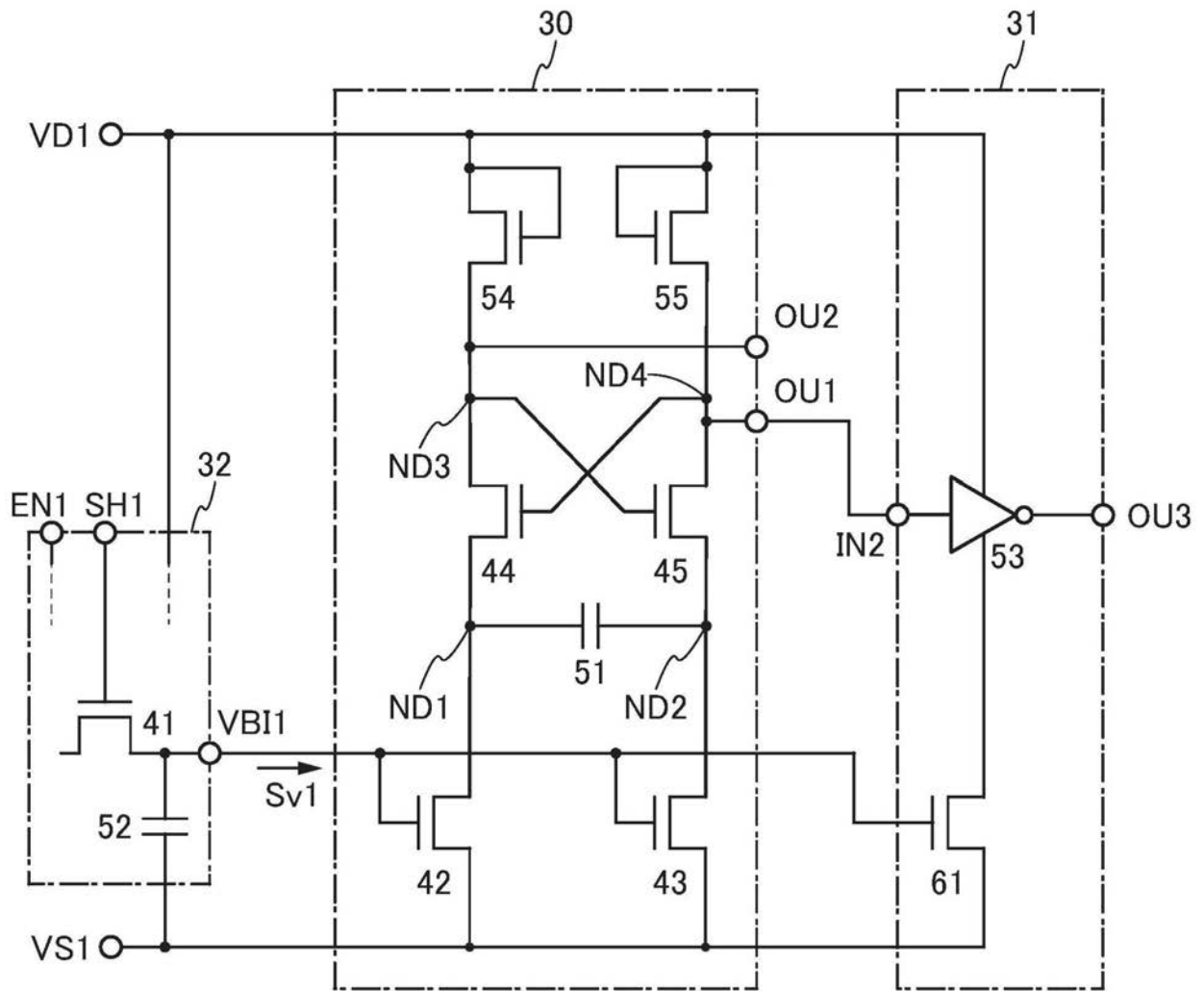


图1

21

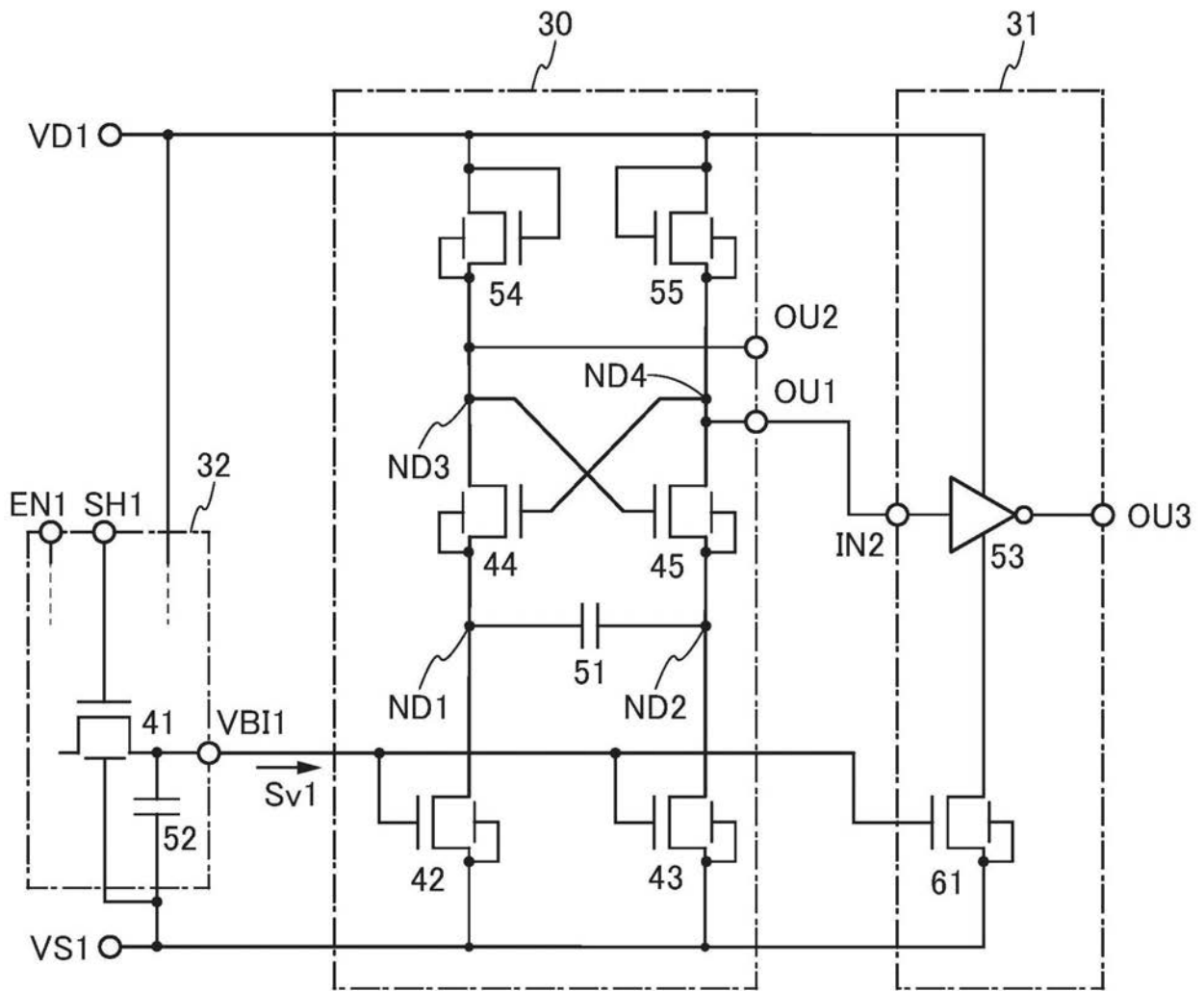


图2

32

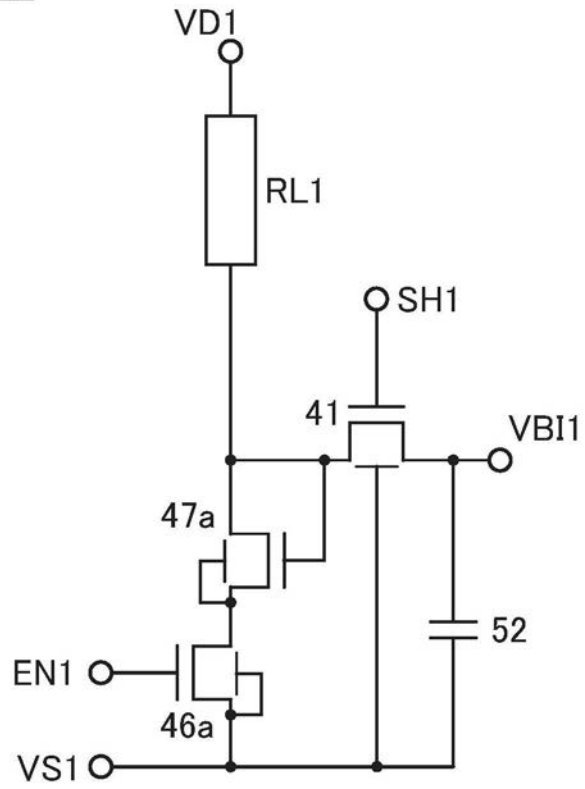


图3A

32

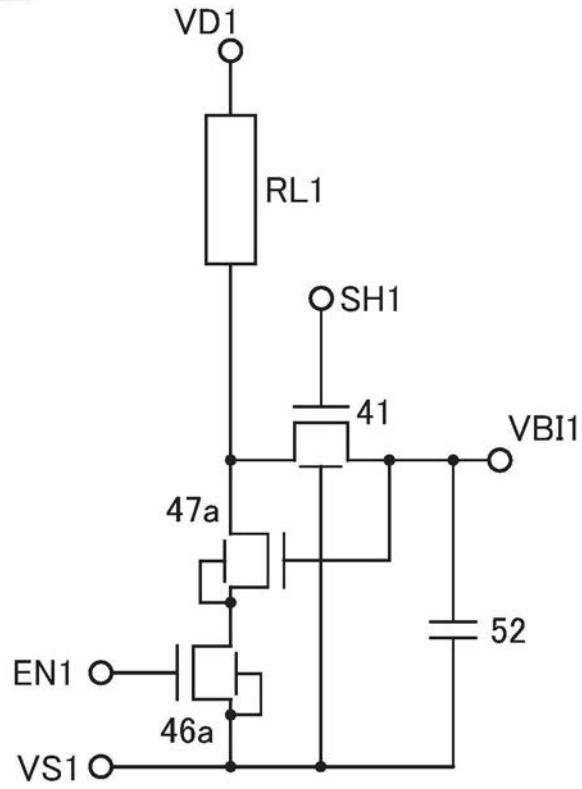


图3B

32

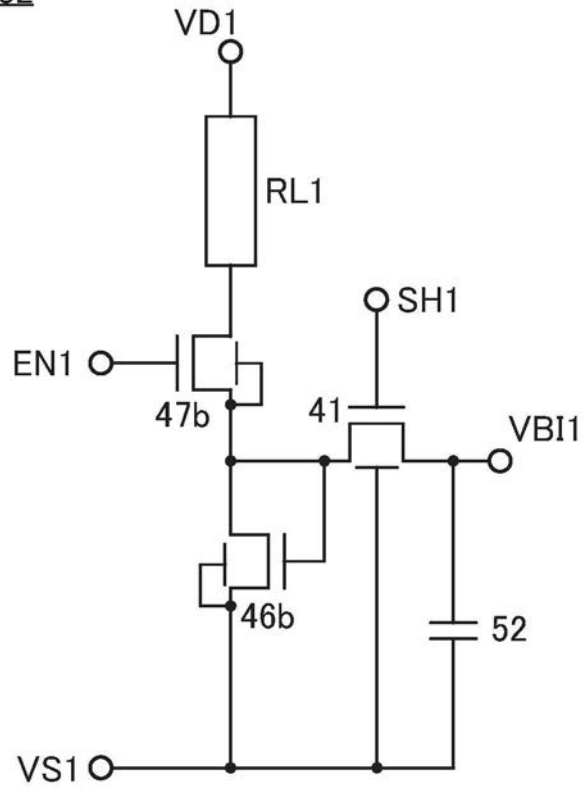


图3C

32

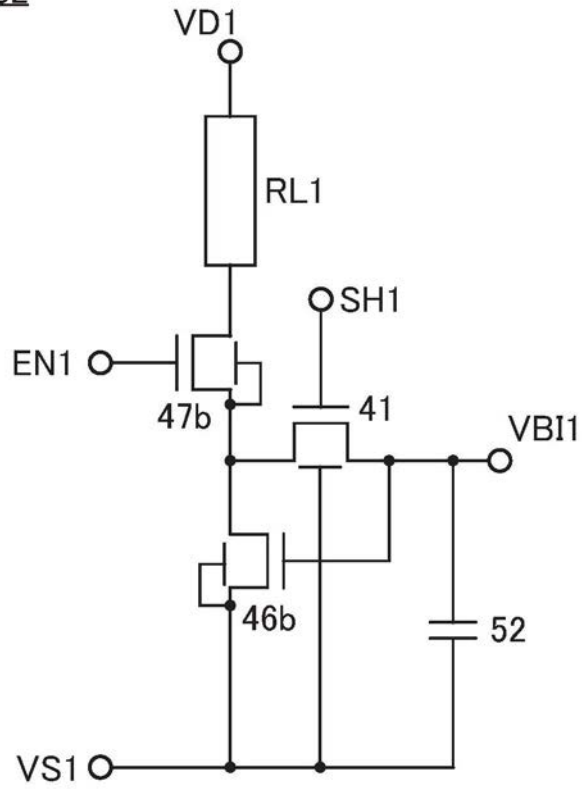


图3D

31

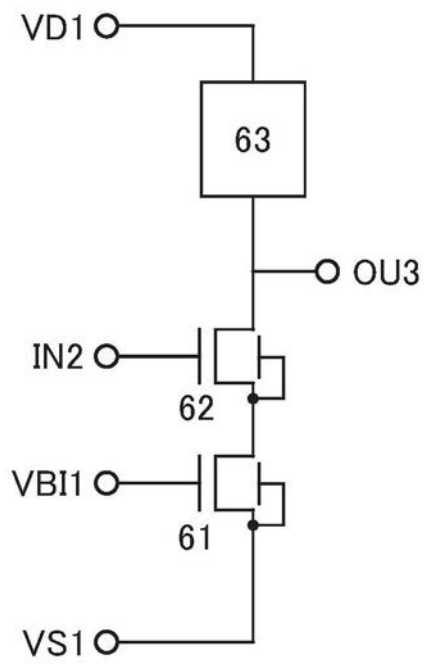


图4A

31

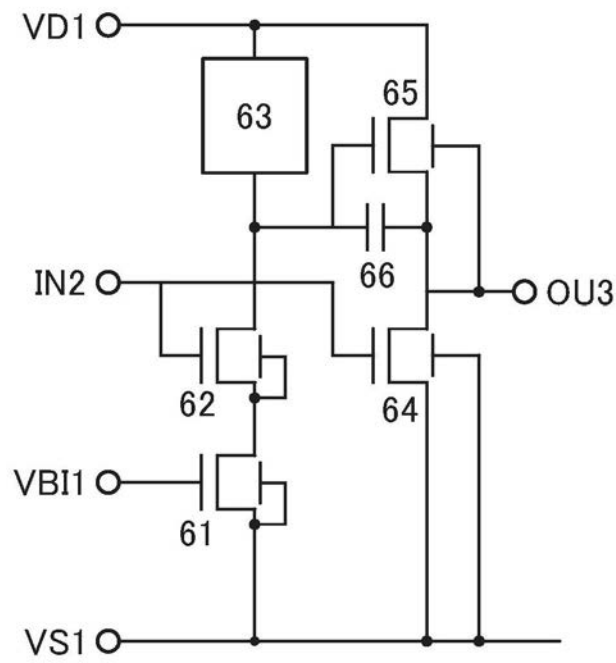


图4B

63

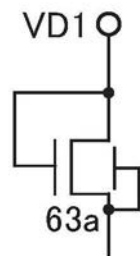


图4C

63

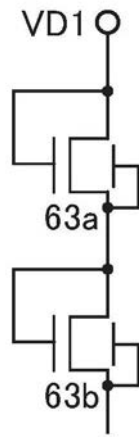


图4D

63

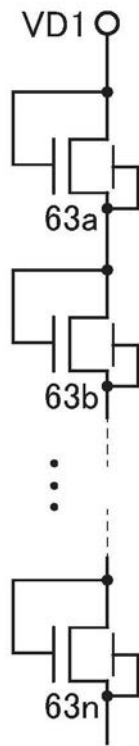


图4E

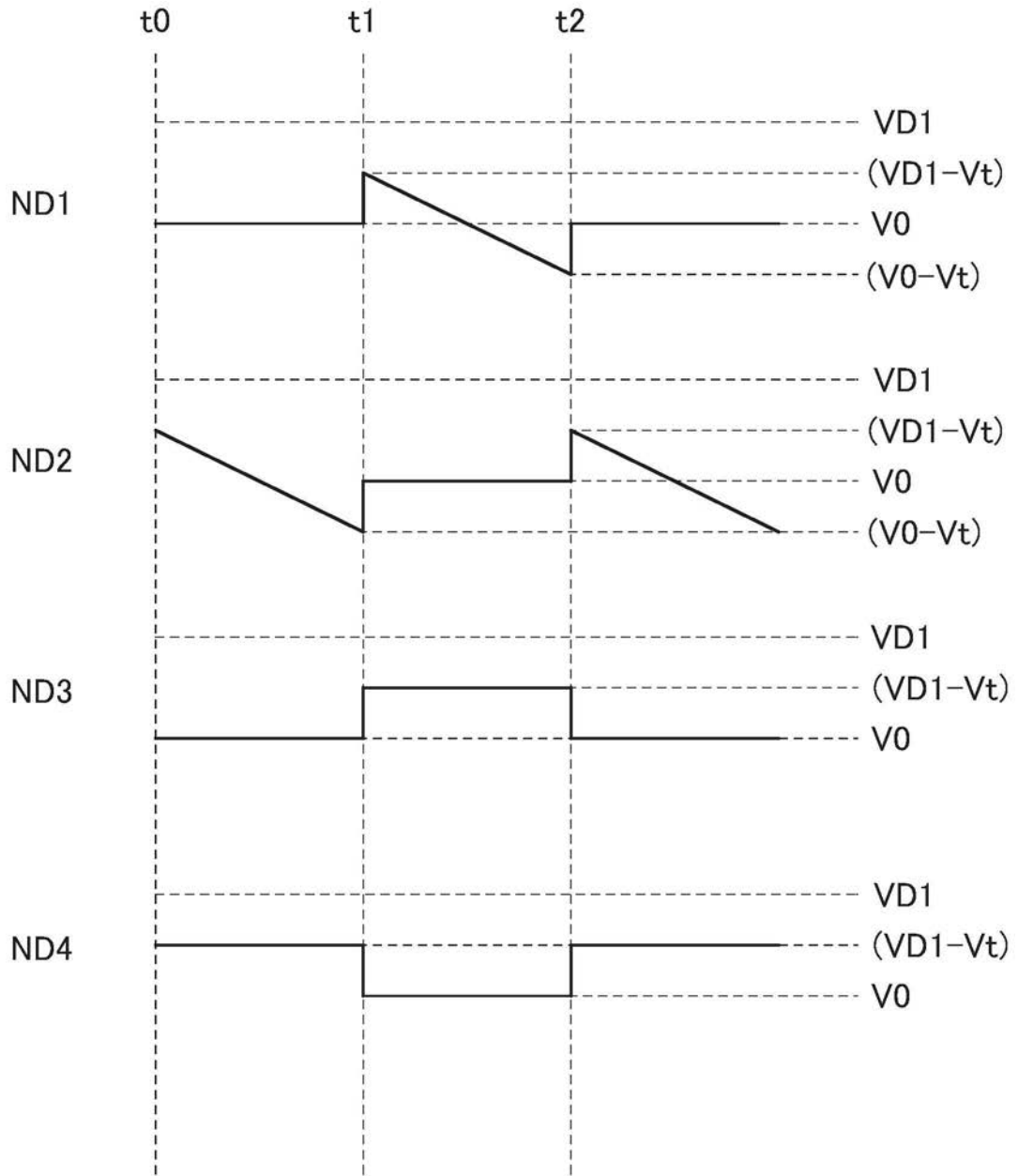


图5

21

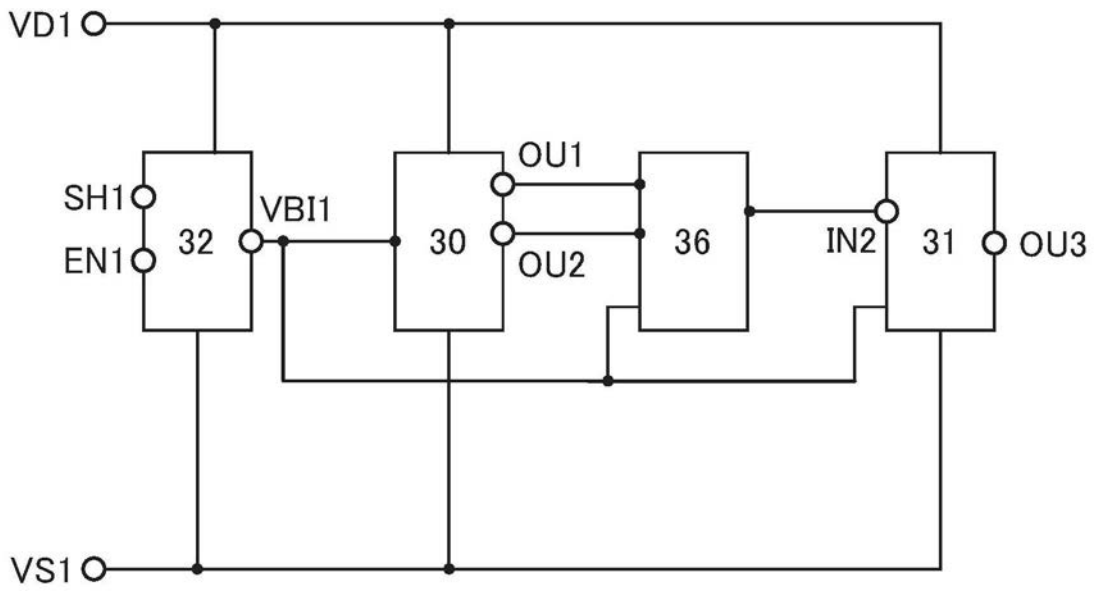


图6A

21

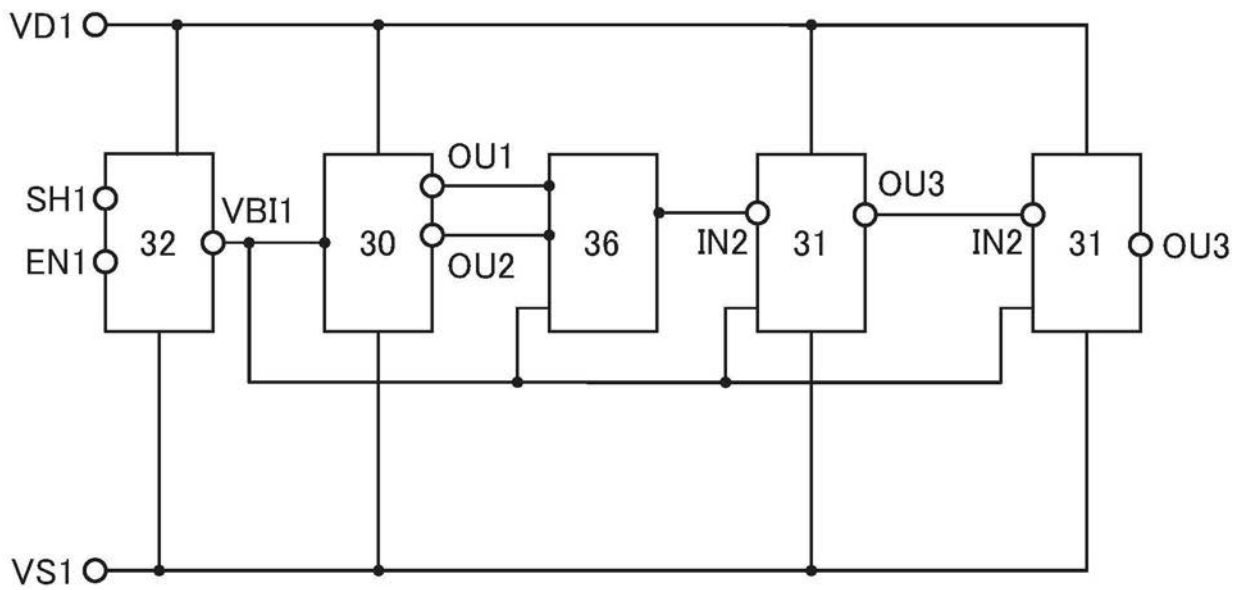


图6B

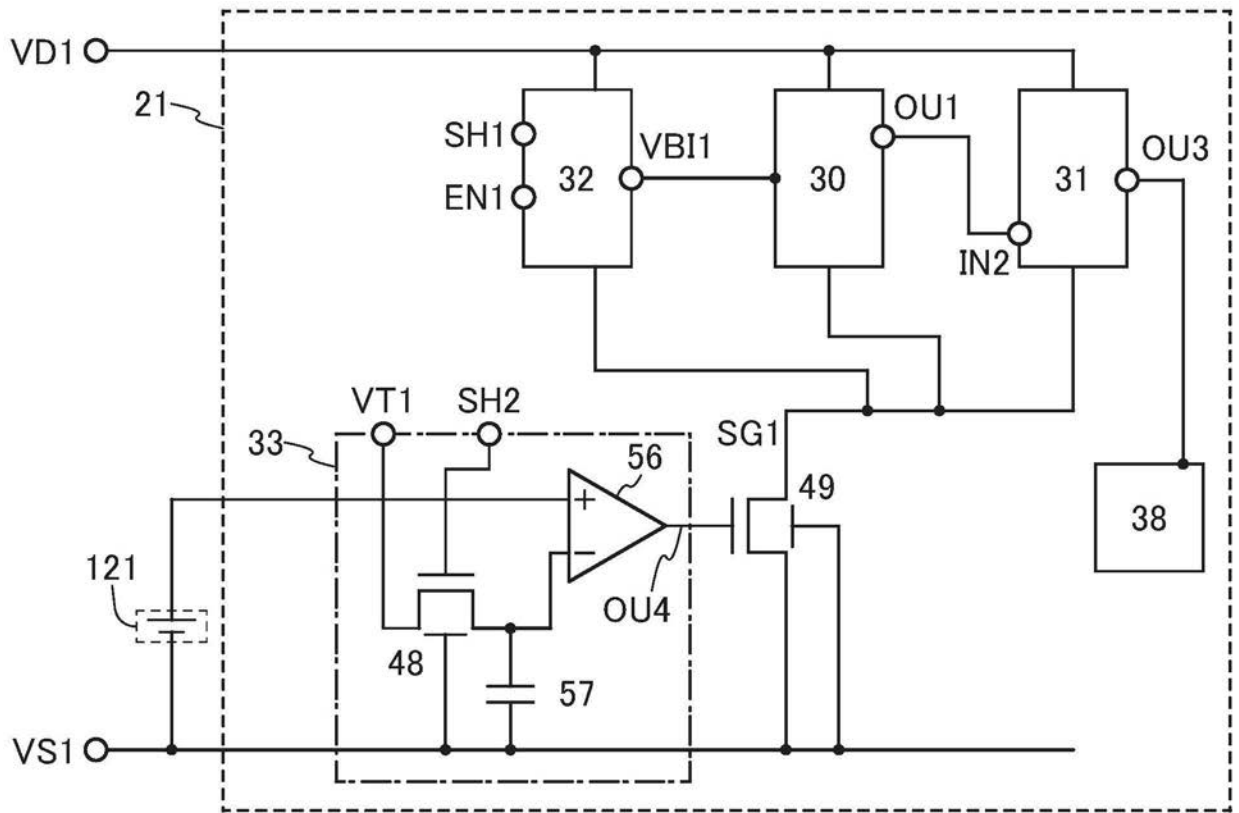


图8A

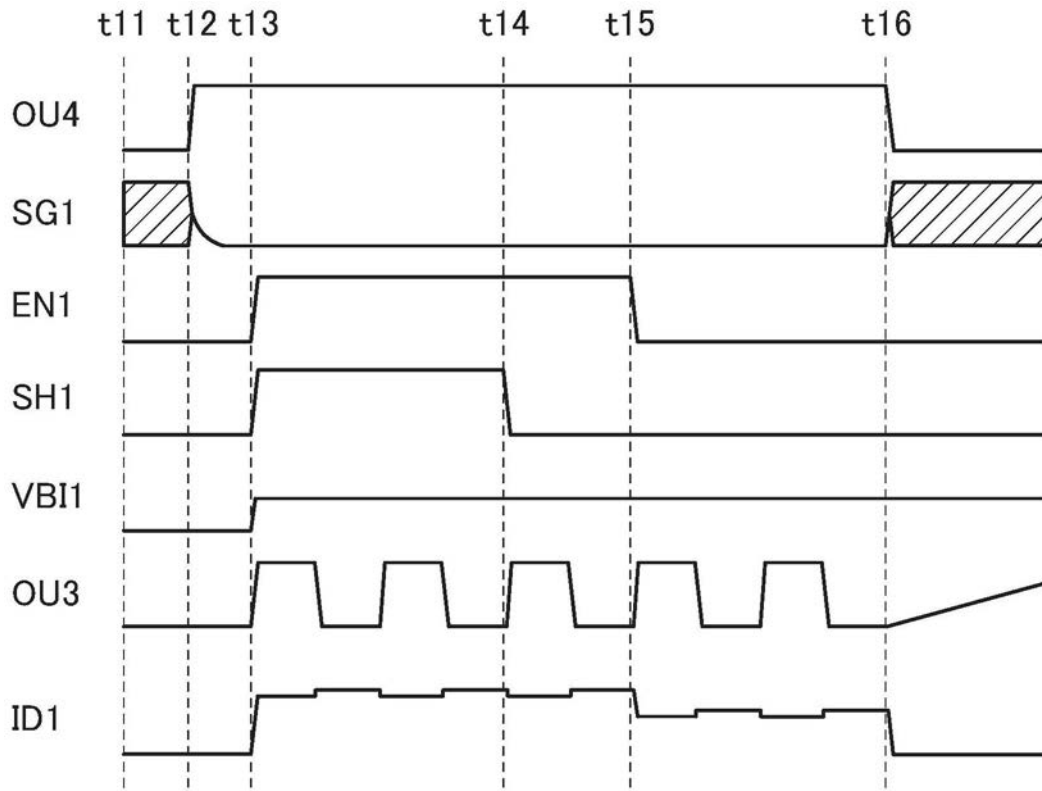


图8B

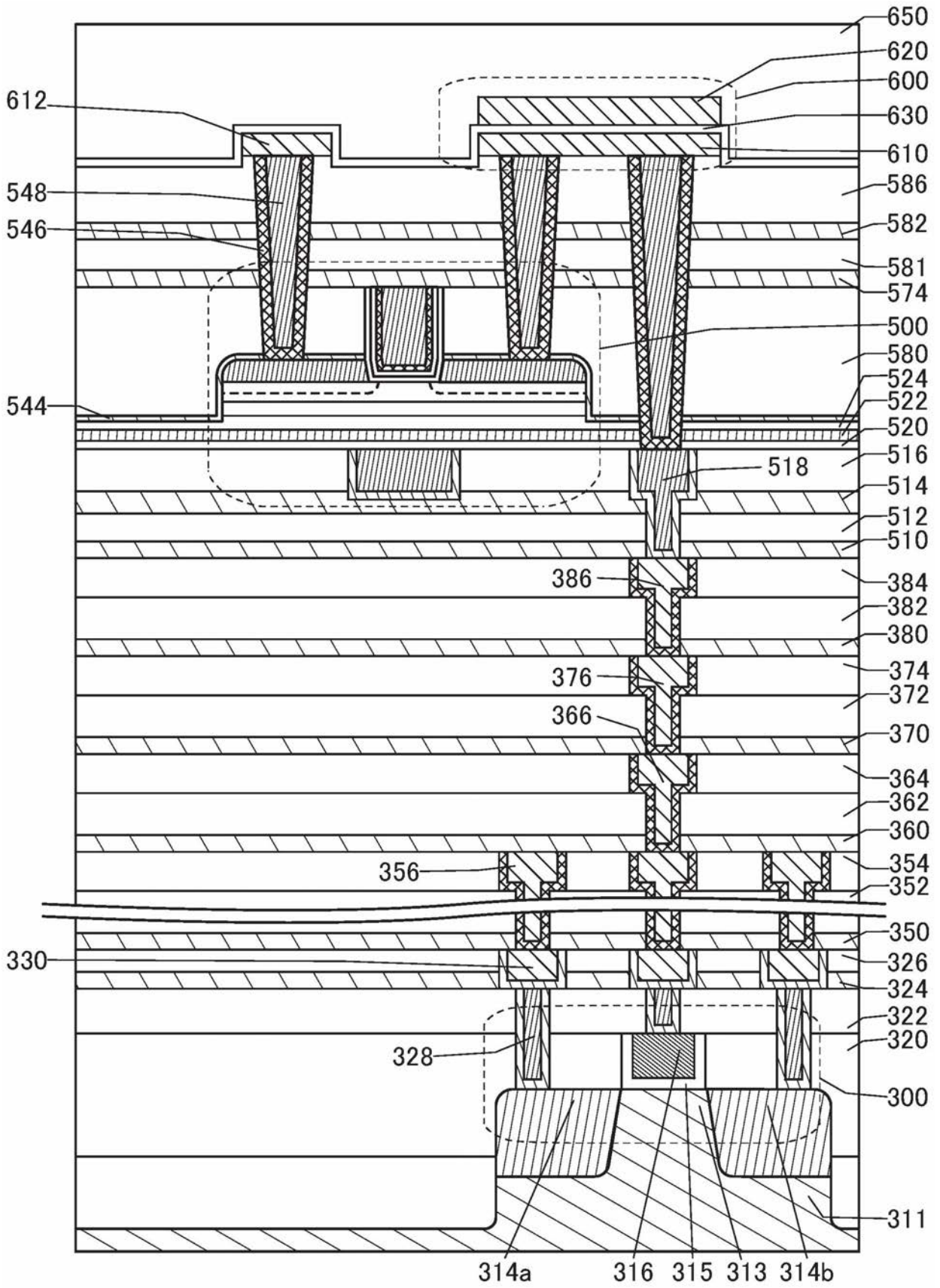


图9

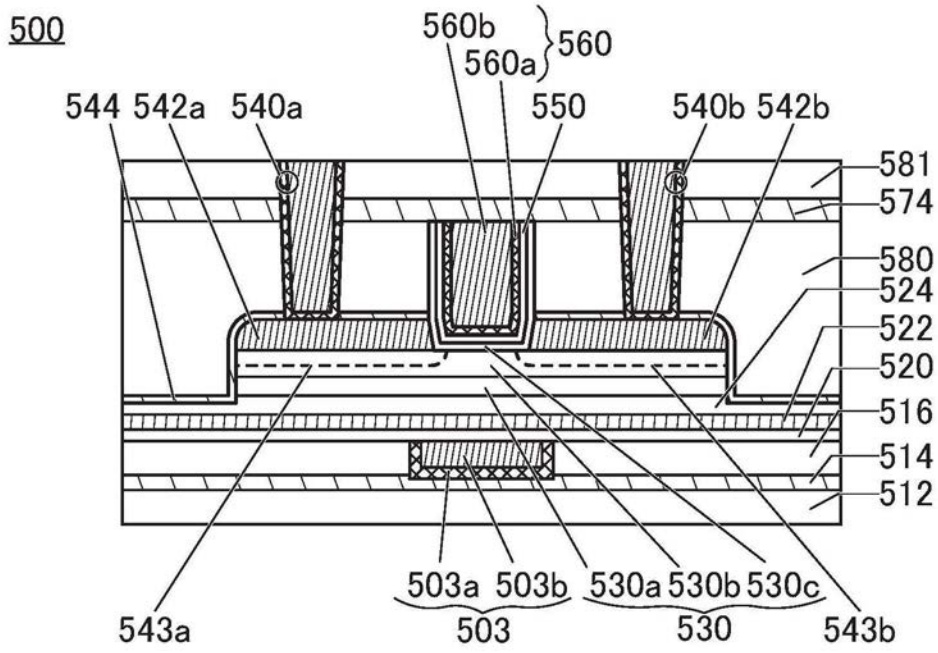


图10A

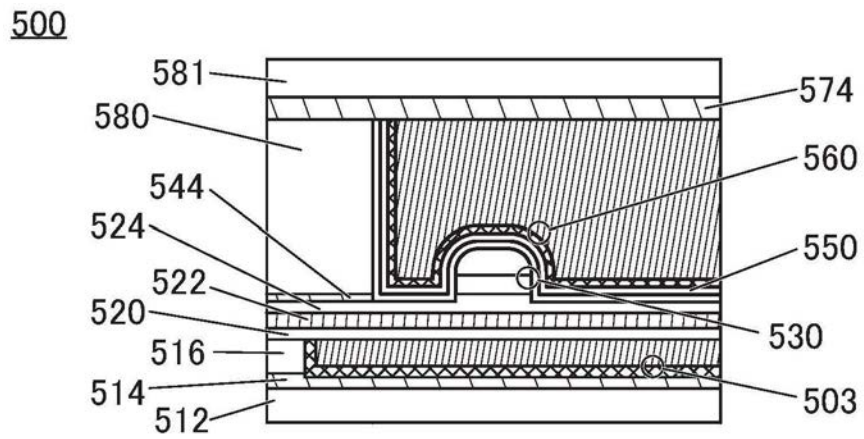


图10B

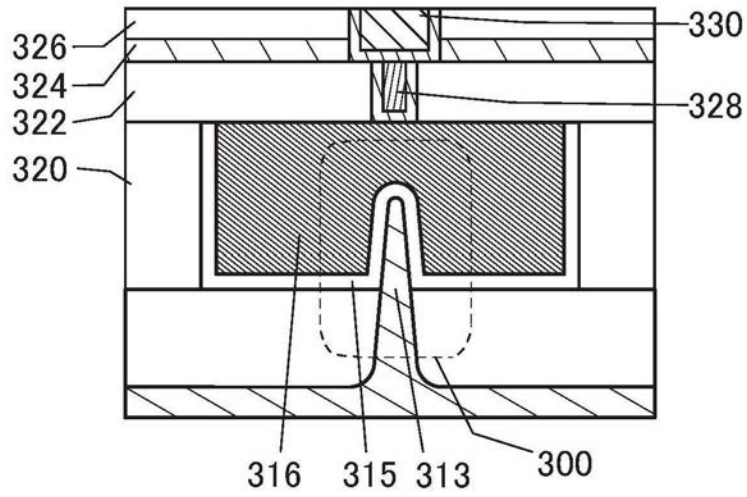


图10C

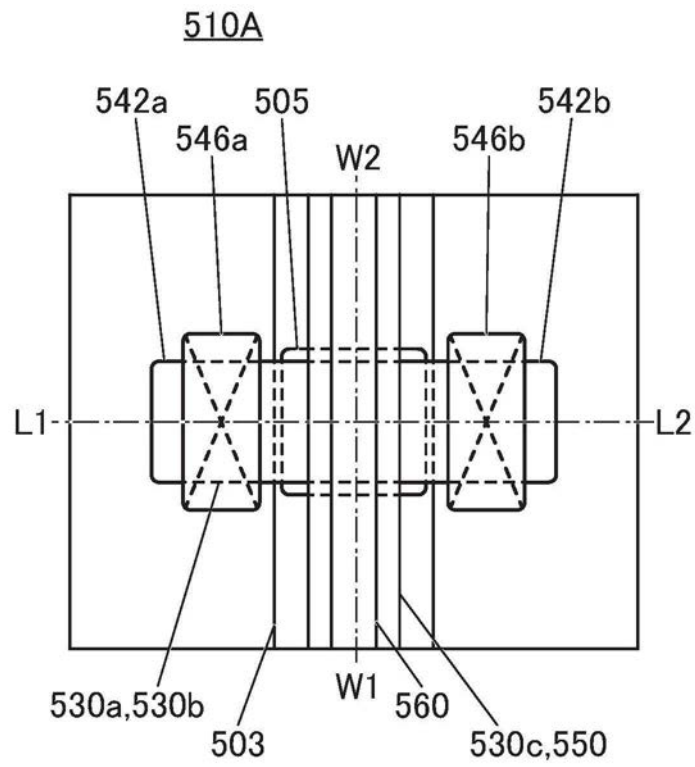


图11A

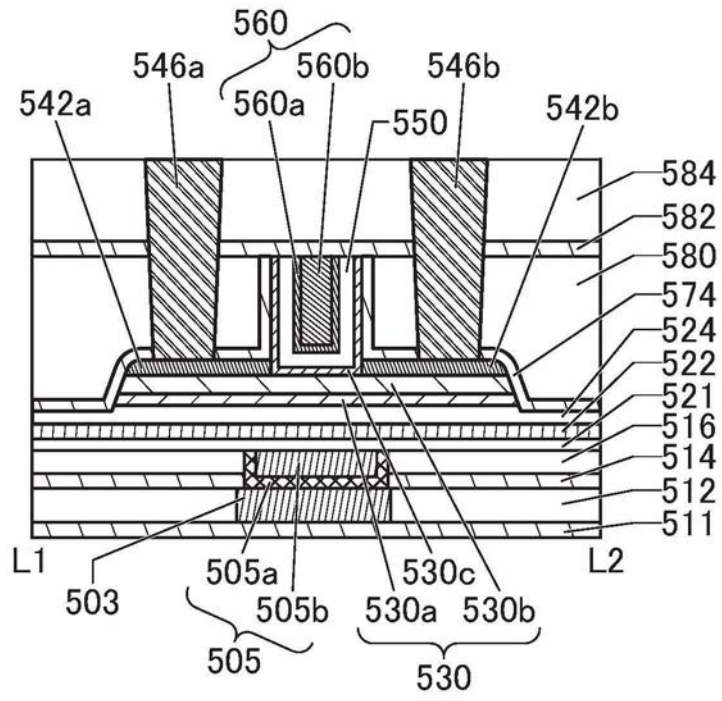


图11B

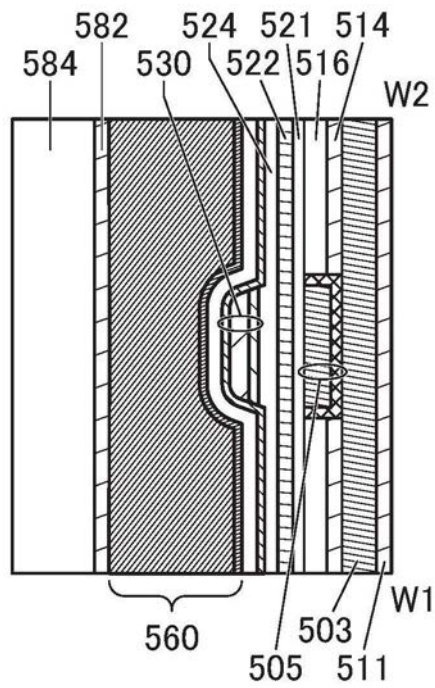


图11C

510B

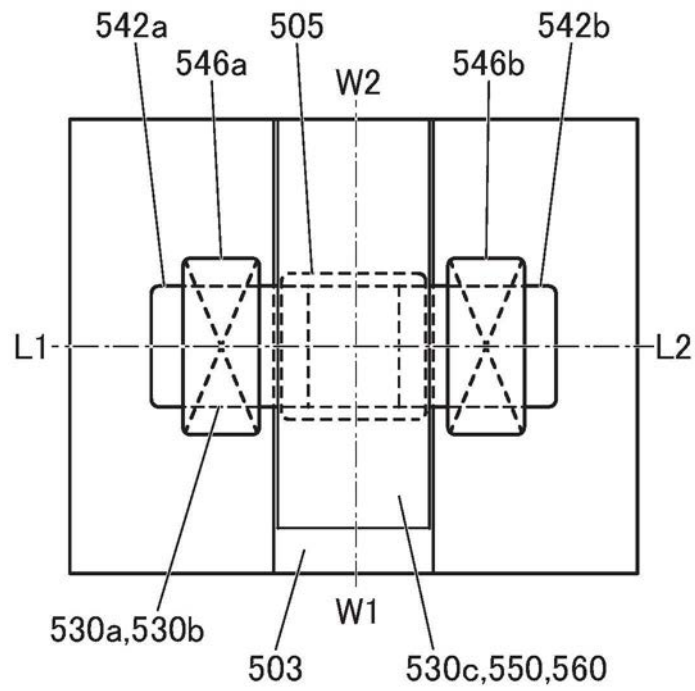


图12A

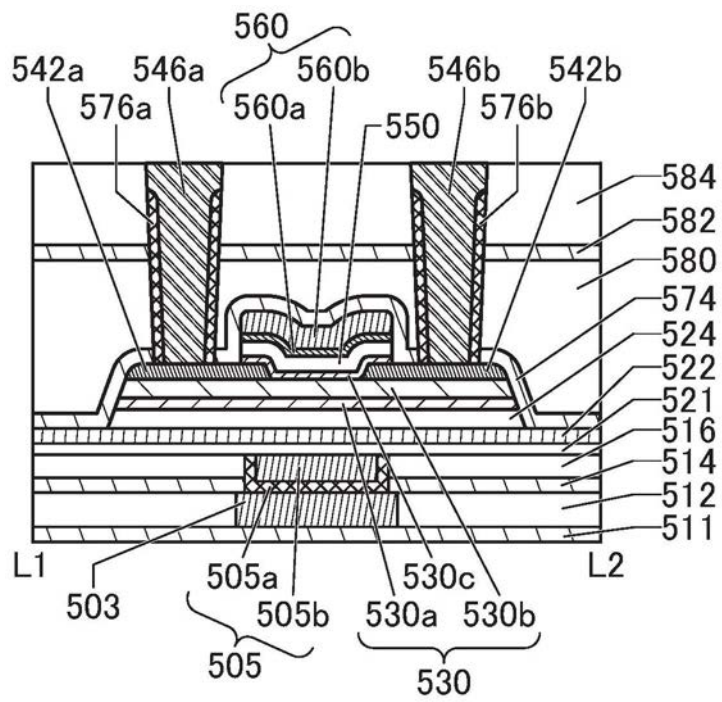


图12B

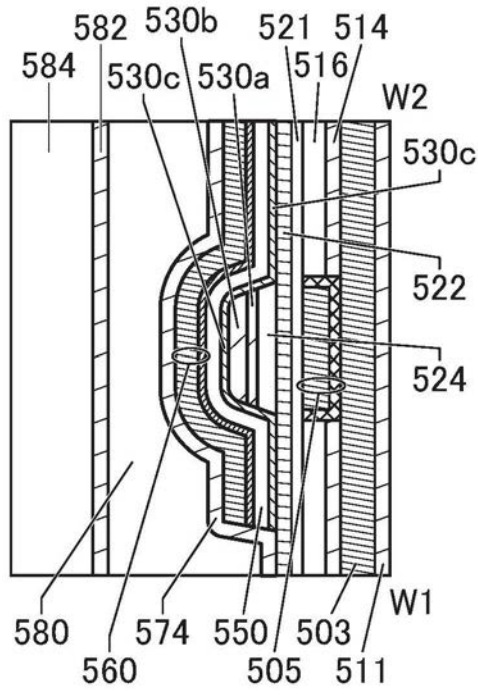


图12C

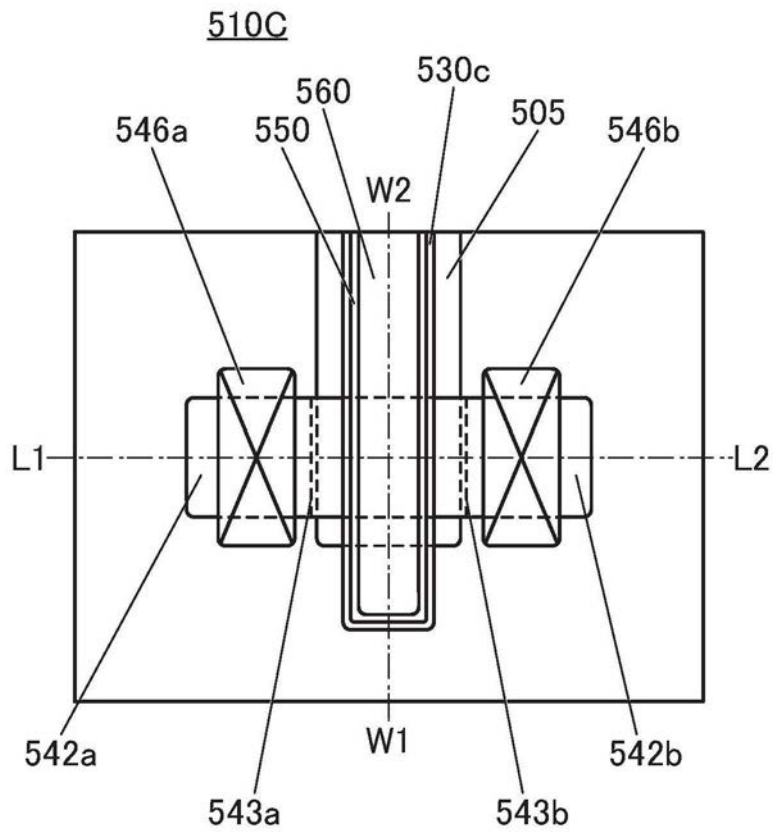


图13A

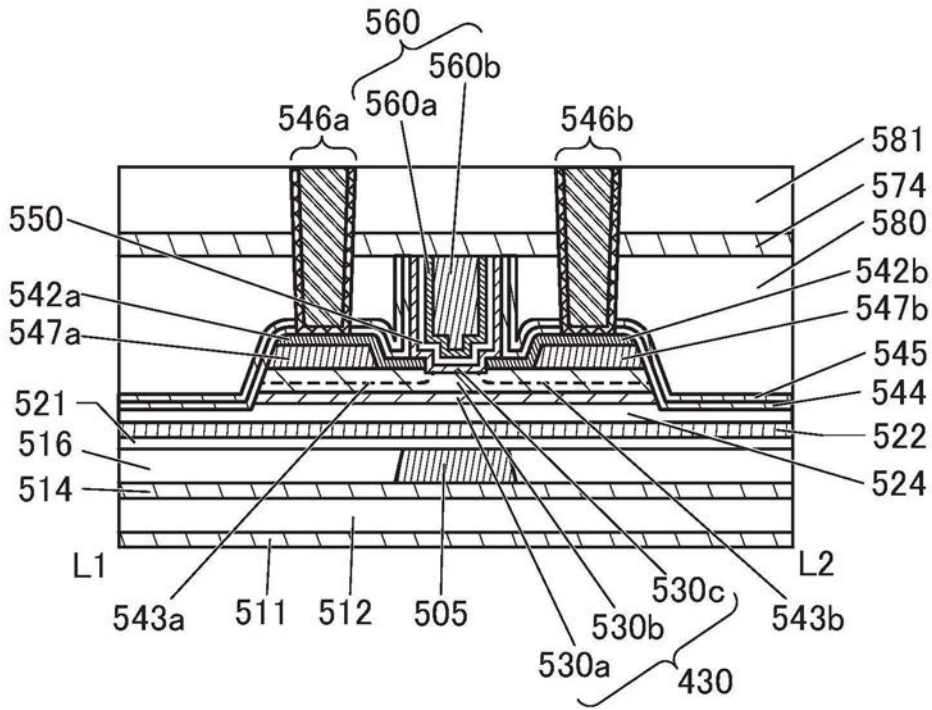


图13B

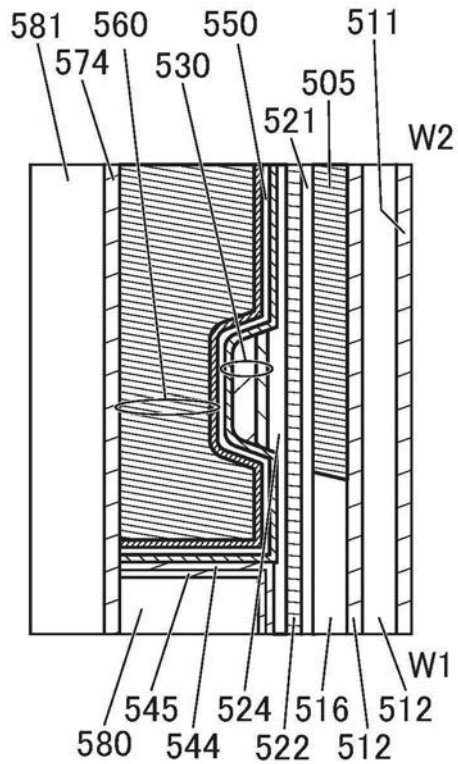


图13C

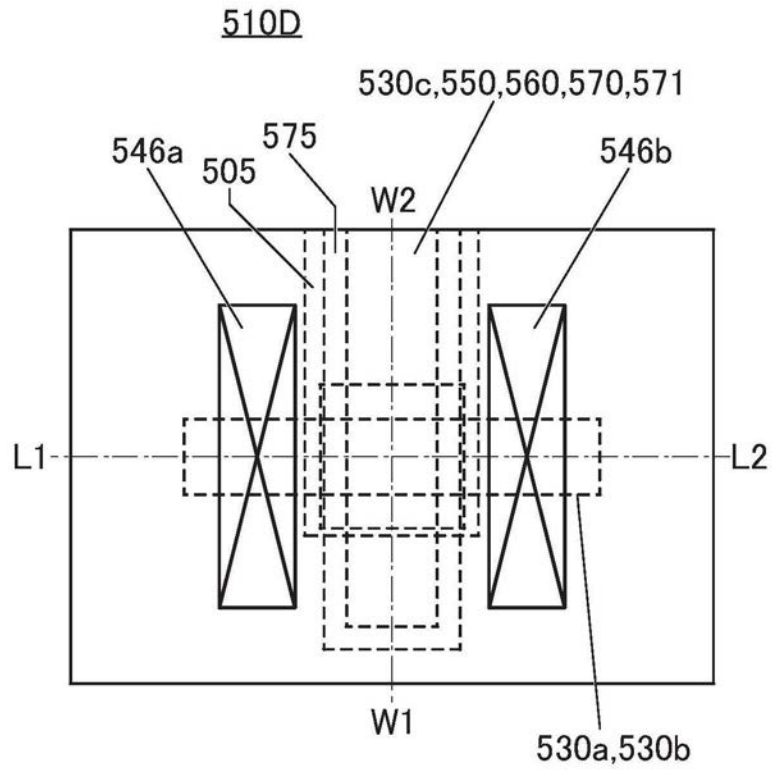


图14A

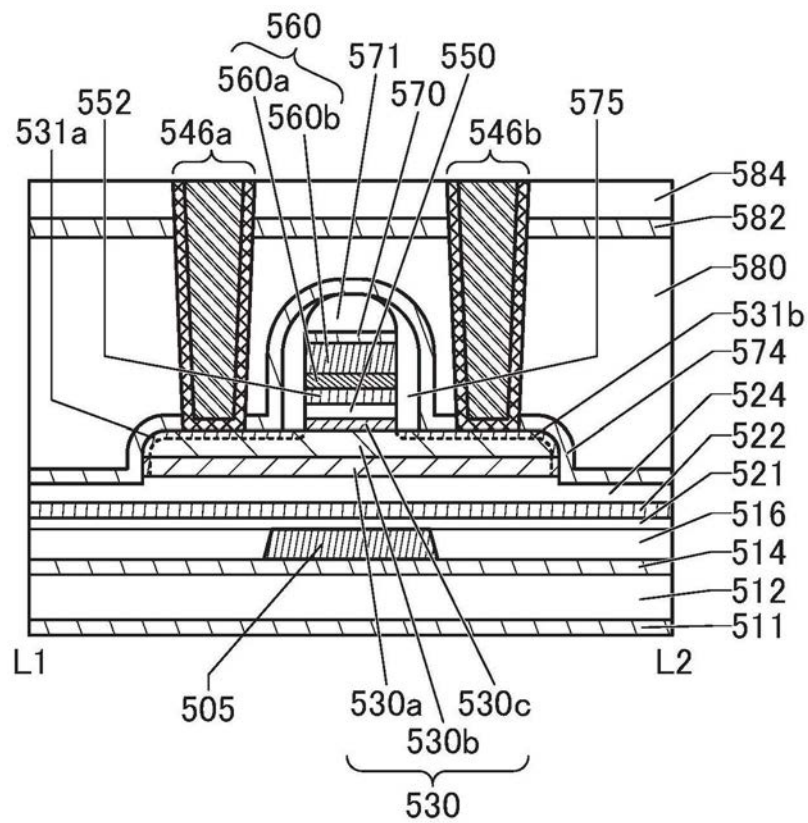


图14B

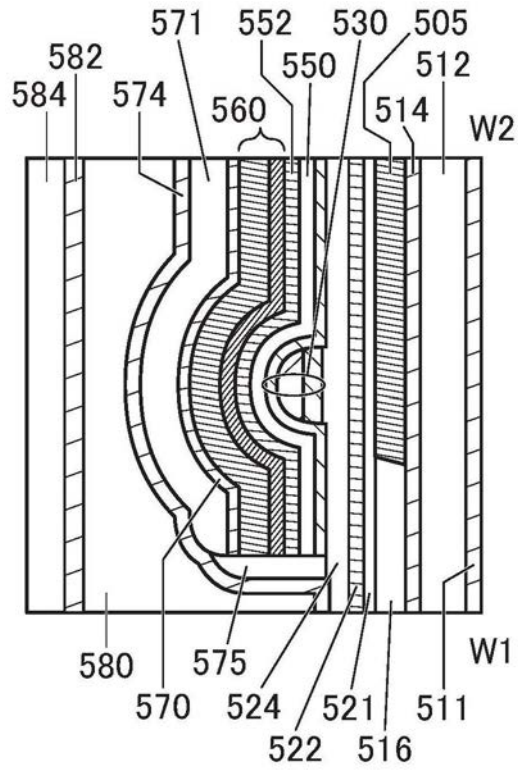


图14C

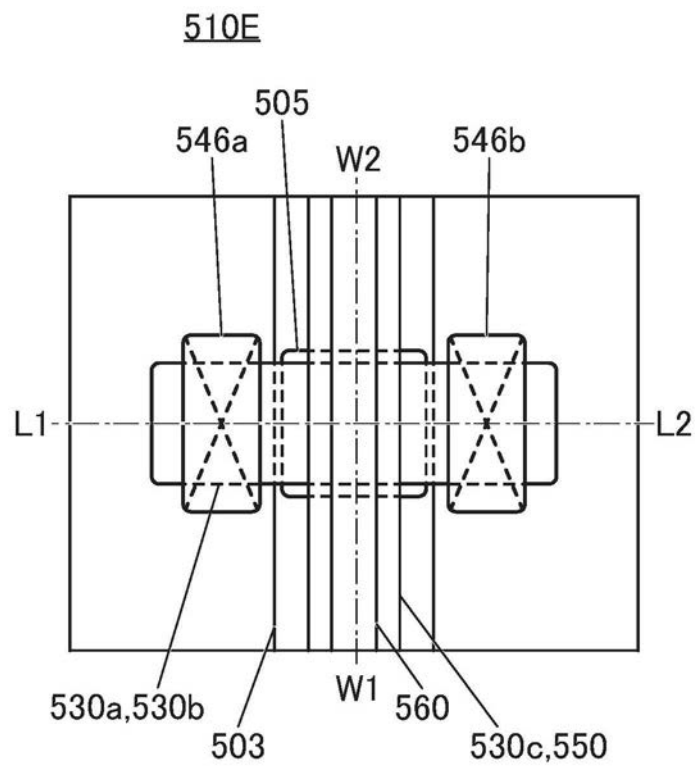


图15A

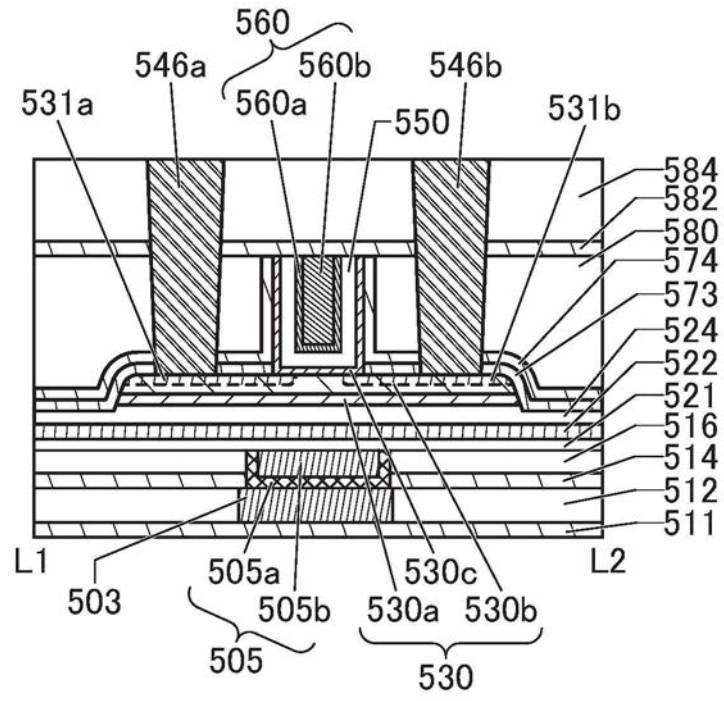


图15B

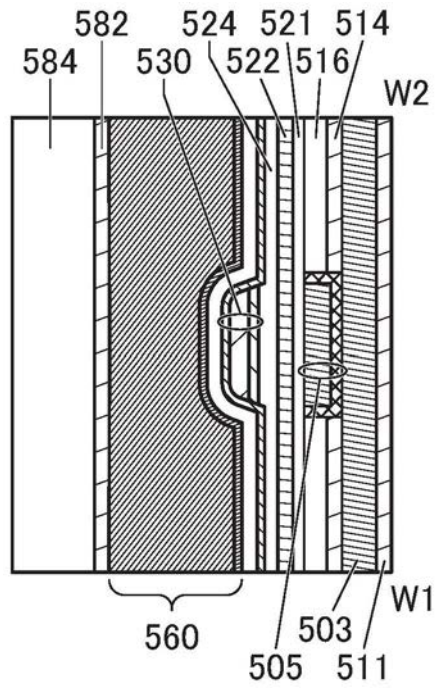


图15C

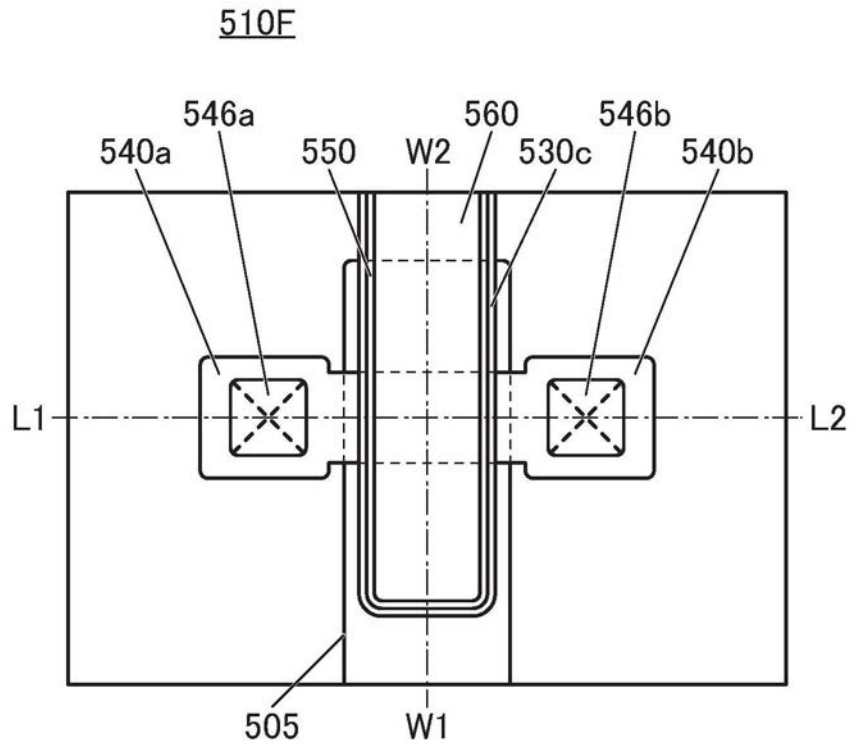


图16A

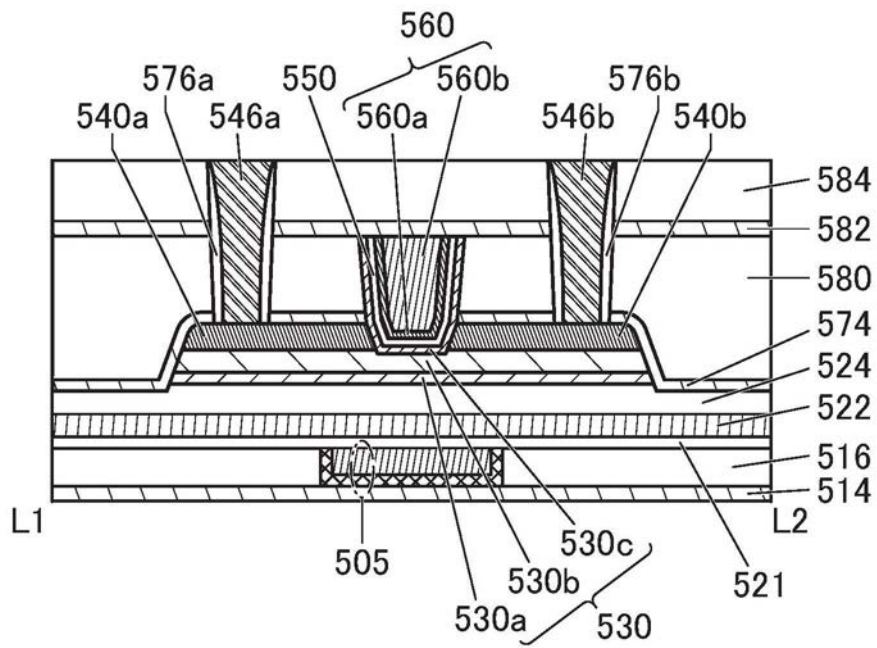


图16B

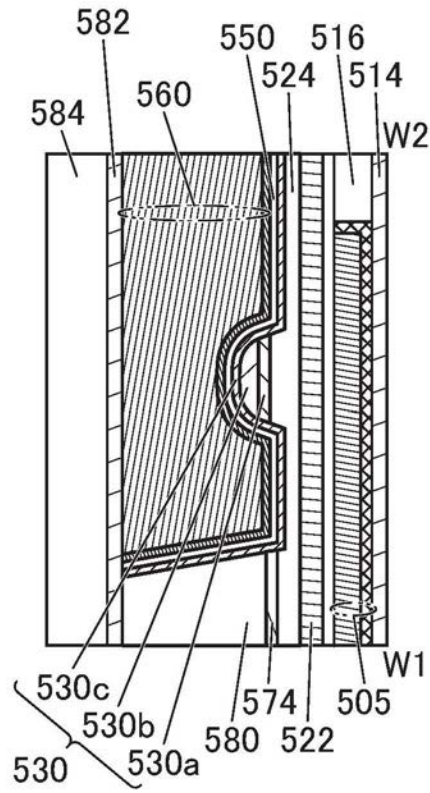


图16C

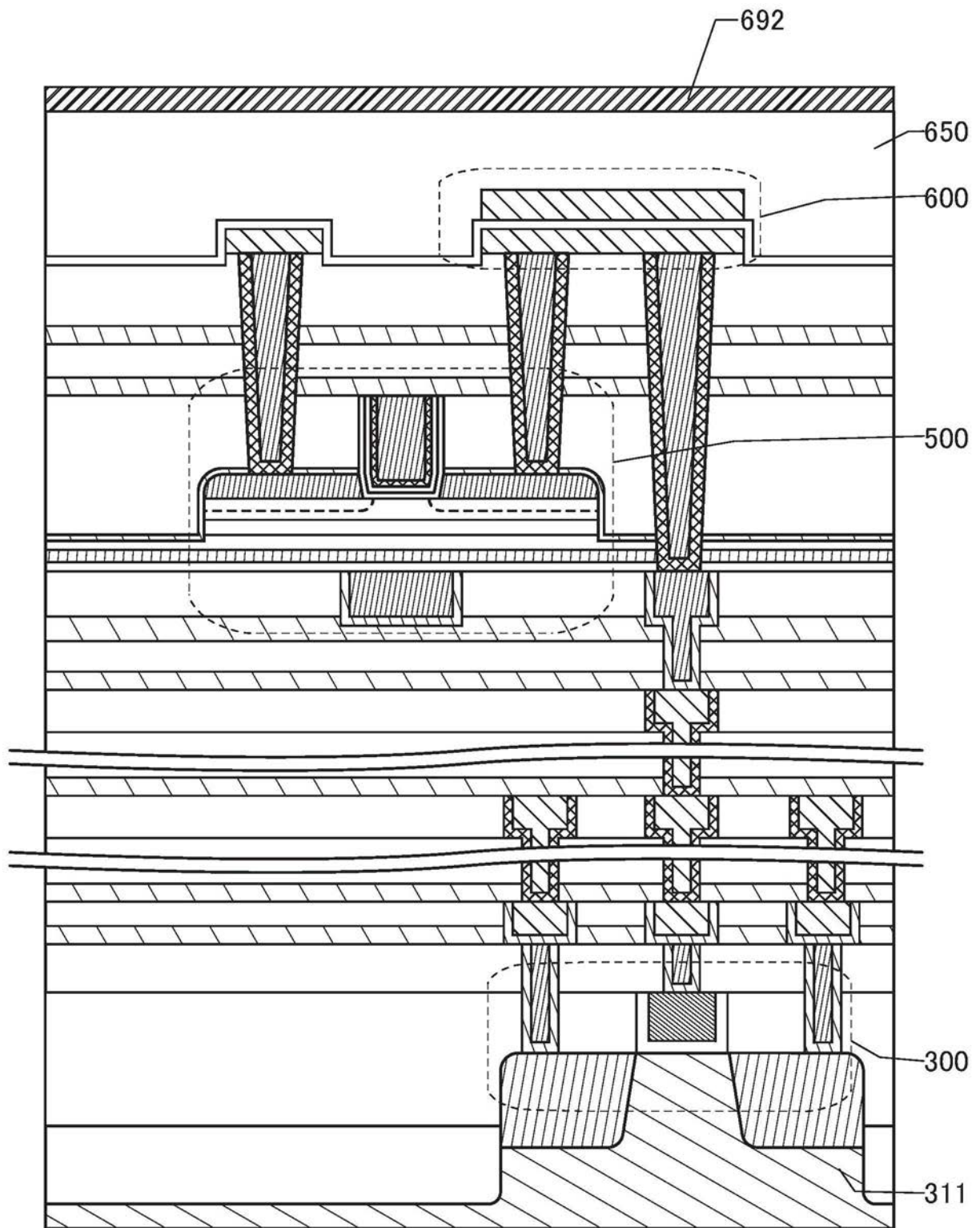


图17

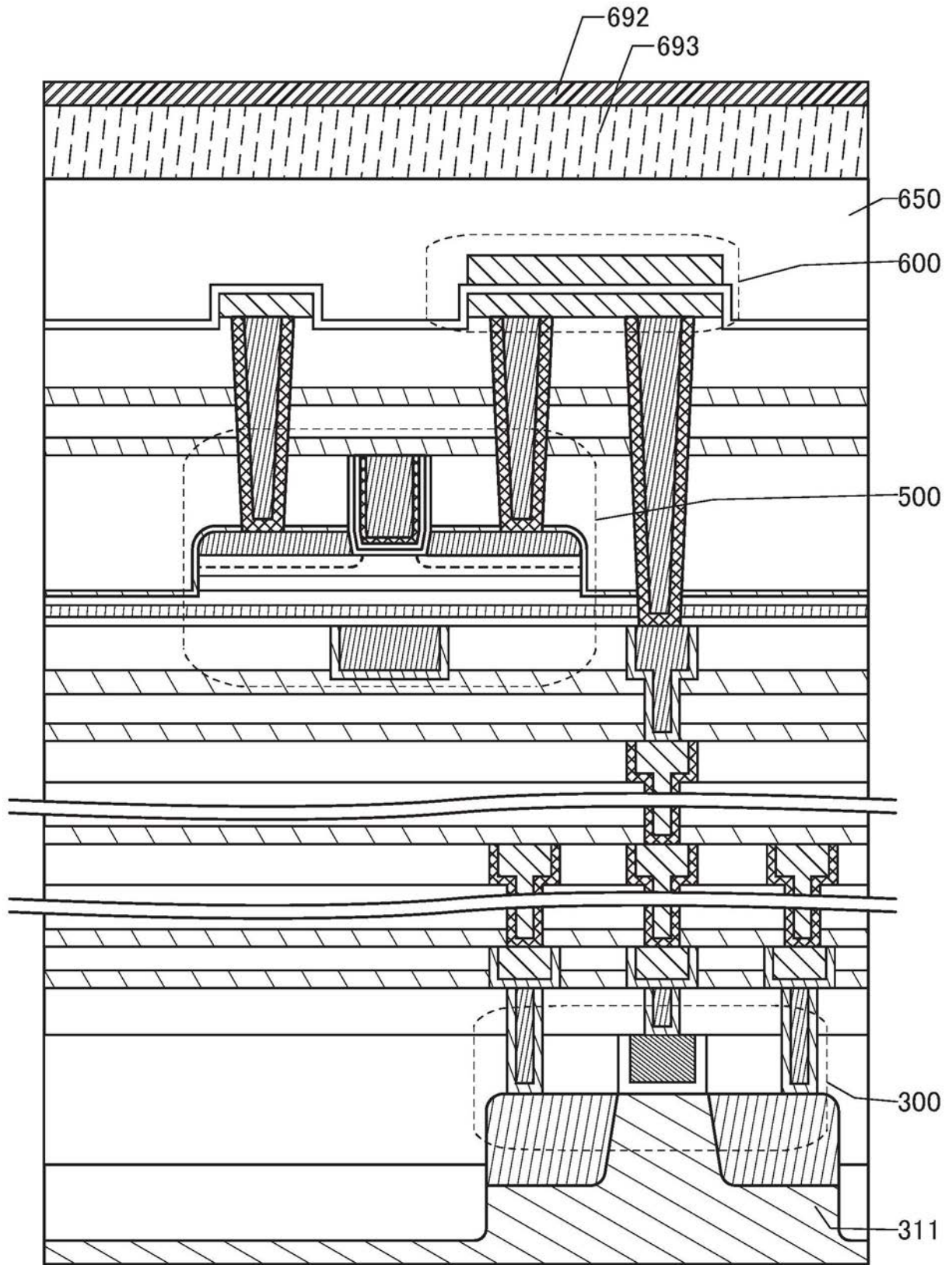


图18