(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 653 250**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **89 17495**

(51) Int Cl[5] : G 06 K 19/07

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt** : 29.12.89.

(30) **Priorité** : 17.10.89 JP 26815989.

(43) **Date de la mise à disposition du public de la demande :** 19.04.91 Bulletin 91/16.

(56) **Liste des documents cités dans le rapport de recherche :** *Le rapport de recherche n'a pas été établi à la date de publication de la demande.*

(60) **Références à d'autres documents nationaux apparentés :**

(71) **Demandeur(s) :** *Société dite: MITSUBISHI DENKI KABUSHIKI KAISHA* — JP.

(72) **Inventeur(s) :** Yamaguchi Atsuo.

(73) **Titulaire(s) :**

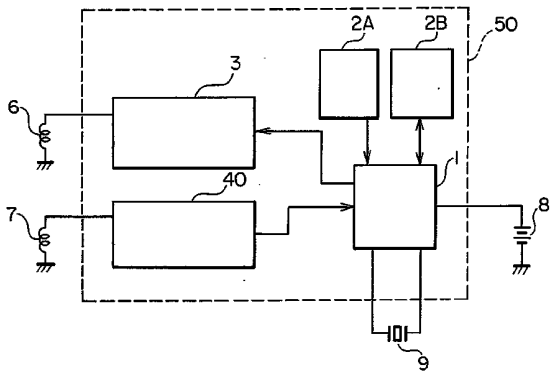
(74) **Mandataire :** Cabinet Weinstein.

(54) Micro-ordinateur et carte à circuits intégrés sans contacts l'utilisant.

(57) L'invention concerne un micro-ordinateur.

Selon l'invention, il comprend: une unité centrale de traitement (1), un circuit de stockage (2A, 2B), un circuit d'entrée (3) détectant un signal d'entrée à un niveau de détection déterminé pour être en dehors d'une région d'une tension d'alimentation et forçant le signal détecté d'entrée à être fourni à l'unité (1) et un circuit de sortie (40) pour émettre un signal délivré par l'unité (1).

L'invention s'applique notamment aux cartes à circuits intégrés.



FR 2 653 250 - A1

La présente invention se rapporte à un micro-ordinateur et a une carte à circuits intégrés sans contact l'utilisant, et plus particulièrement, a une technologie capable de réduire leur consommation d'énergie.

La figure 4 est une vue qui illustre une carte conventionnelle à circuits intégrés sans contact. Une mémoire morte 2A, une mémoire à accès aléatoire 2B, un circuit de transmission 3 et un circuit de réception 4 sont respectivement connectés à une unité centrale de traitement 1 de manière à constituer un micro-ordinateur 5. Une antenne 6 de transmission de données et une antenne 7 de réception de données sont respectivement connectées au circuit de transmission 3 et au circuit de réception 4 du micro-ordinateur 5 tandis qu'une pile 8 et un oscillateur 9 sont connectés à l'unité centrale de traitement 1. Afin d'améliorer la résistance à l'environnement, la carte à circuits intégrés est totalement scellée dans la résine ou analogue.

Il est prévu que la tension d'alimentation soit fournie à l'unité centrale de traitement 1 en provenant de la pile 8 et que des signaux d'horloge soient appliqués de l'oscillateur 9 de manière que l'unité 1 agisse selon un programme stocké au préalable dans la mémoire morte 2A. La carte à circuits intégrés est une carte du type capable de transmettre et de recevoir les données de dispositifs externes en utilisant une onde électromagnétique. Lorsqu'une donnée est reçue, l'onde électromagnétique externe est reçue par l'antenne 7 de réception de données et est démodulée par le circuit de réception 4 en une donnée qui est fournie à l'unité 1. La donnée ainsi fournie à l'unité 1 est traitée et est stockée si nécessaire dans la mémoire à accès aléatoire 2B. Par ailleurs, quand la donnée est transmise, elle est

émise de l'unité 1 au circuit de transmission 3 où une onde porteuse est modulée par la donnée. L'onde porteuse modulée est transmise par l'antenne 6 de transmission de données.

En général, la carte à circuits intégrés est à un état d'attente d'une onde électromagnétique externe et le fonctionnement de l'unité 1, de la mémoire morte 2A, de la mémoire à accès aléatoire 2B et du circuit de transmission 3 dans le micro-ordinateur 5 est arrêté afin d'empêcher la consommation de courant électrique dans la pile 8. Cependant, comme il est nécessaire de toujours superviser l'onde électromagnétique externe, le fonctionnement du circuit de réception 4 ne peut être arrêté. Lorsqu'une onde électromagnétique est reçue par l'antenne 7 de réception de données dans l'état ci-dessus décrit d'attente, le fonctionnement de l'unité 1 est redémarré par le circuit de réception 4 et en synchronisme avec cela, la mémoire morte 2A, la mémoire à accès aléatoire 2B et le circuit de transmission 3 fonctionnent également. Par suite, des traitement séquentiels tels que des traitements de données, un stockage des données et des transmissions des données sont entrepris et ensuite, la carte à circuits intégrés est de nouveau mise à son état d'attente.

La figure 5 est une vue qui illustre le circuit de réception 4. Un condensateur 11 est connecté à l'antenne 7 de réception de données en parallèle de manière qu'un circuit résonnant 12, capable de recevoir une onde électromagnétique d'une fréquence prédéterminée, soit constitué. Par ailleurs, des résistances 13 et 14 pour déterminer une tension de référence sont connectées entre une source d'énergie et la masse, les résistances 13 et 14 étant connectées en série. Un circuit différentiel est constitué de transistors 15 et 16 à

canal du type P auxquels sont respectivement connectés des transistors 17 et 18 à canal du type P, les transistors 17 et 18 étant agencés pour décaler le niveau de la tension d'entrée produite dans le circuit résonnant 12 et le niveau de la tension de référence produite par les résistances 13 et 14, respectivement. Un circuit miroir de courant constitué de transistors 19 et 20 à canal du type N est connecté au circuit différentiel en tant que charge. Des transistors 21, 22 et 23 à canal du type P sont prévus afin de fournir des courants de polarisation aux transistors 17, 18 et aux transistors 15 et 16 du circuit différentiel.

Les niveaux de la tension d'entrée produite dans le circuit résonnant 12 selon l'onde électromagnétique reçue et de la tension de référence produite par les résistances 13 et 14 sont décalés dans les transistors 17 et 18 respectivement. Les tensions dont les niveaux sont ainsi décalés, sont fournies au circuit différentiel pour une comparaison l'une avec l'autre. Par suite, un signal de sortie correspondant à l'onde électromagnétique reçue, est émis par une jonction A des transistors 15 et 19, pour l'unité centrale de traitement 1.

Le fonctionnement du circuit de réception 4 constitué comme ci-dessus décrit ne peut être arrêté même si la carte à circuits intégrés est à un état d'attente. En effet, des courants de polarisation peuvent toujours traverser les transistors 15 à 18 via les transistors 21 à 23 et un courant peut toujours traverser les résistances 13 et 14 afin d'obtenir la tension de référence. Si le courant de polarisation à fournir aux transistors 15 à 18 est réduit, les caractéristiques de fréquence du circuit de réception 4 du type ci-dessus

décrit se détériorent. Par conséquent, il est nécessaire de permettre le passage d'un courant de polarisation d'un certain niveau haut à travers les transistors 15 à 18.

Par suite, il se pose un problème concernant la consommation excessive d'énergie de la carte à circuits intégrés et un autre problème concernant la courte durabilité de la pile 8. En particulier, dans le cas où la pile ne peut être changée, la durée de vie de la carte est écourtée.

La présente invention a pour but de surmonter les problèmes ci-dessus décrits. Par conséquent, elle a pour objet de produire un micro-ordinateur dont la consommation d'énergie peut être réduite.

La présente invention a pour autre objet une carte à circuits intégrés sans contact utilisant le micro-ordinateur de ce type, la carte à circuits intégrés sans contact présentant ainsi une consommation réduite d'énergie.

Un micro-ordinateur selon la présente invention comprend :

- une unité centrale de traitement pour le traitement de données ;
- un circuit de stockage qui stocke un programme pour faire fonctionner l'unité centrale de traitement ;
- un circuit d'entrée pour détecter un signal d'entrée à un niveau de détection déterminé pour être en dehors d'une région de tension d'alimentation et forçant le signal détecté d'entrée à être fourni à l'unité centrale de traitement ; et
- un circuit de sortie pour émettre un signal délivré par l'unité centrale de traitement.

Le circuit d'entrée peut comprendre un circuit différentiel pour juger le niveau du signal d'entrée et un circuit miroir de courant servant de charge pour le circuit différentiel et comprenant une paire de transistors, chacun des transistors étant d'une taille différente.

Une carte à circuits intégrés sans contact selon la présente invention comprend :

- un moyen formant antenne pour transmettre et recevoir une donnée par rapport à un dispositif externe d'une façon sans contact ;
- une unité centrale de traitement pour le traitement de la donnée ;
- une pile pour fournir une tension d'alimentation à l'unité centrale de traitement ;
- un circuit de stockage qui stocke un programme de fonctionnement de l'unité centrale de traitement ;
- un circuit de réception pour détecter un signal reçu par le moyen formant antenne à un niveau de détection qui est déterminé pour être en dehors d'une région de la tension d'alimentation et forçant le signal détecté à être fourni à l'unité centrale de traitement ; et
- un circuit de transmission pour transmettre un signal délivré par l'unité centrale de traitement à travers le moyen formant antenne.

L'invention sera mieux comprise et d'autres buts, caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement au cours de la description explicative qui va suivre faite en référence aux dessins schématiques annexés donnés uniquement à titre d'exemple illustrant plusieurs modes de réalisation de l'invention et dans lesquels :

- la figure 1 donne un schéma bloc qui illustre la structure d'un mode de réalisation d'une carte à circuits intégrés sans contact selon la présente invention ;

- la figure 2 est un schéma de circuit qui illustre un circuit de réception dans un micro-ordinateur selon ce mode de réalisation ;

- la figure 3 est un graphique qui illustre les caractéristiques d'entrée/sortie du circuit montré à la figure 2, où la tension d'entrée est indiquée en abscisse et le courant de sortie en ordonnées ;

- la figure 4 donne un schéma bloc qui illustre une carte à circuits intégrés sans contact conventionnelle ; et

- la figure 5 est un schéma de circuit qui illustre un circuit de réception dans le micro-ordinateur utilisé dans la carte montrée à la figure 4.

Un mode de réalisation de la présente invention sera maintenant décrit en se référant aux dessins joints.

En se référant à la figure 1, une carte à circuits intégrés sans contact comprend un micro-ordinateur 50, une antenne 6 de transmission de données, une antenne 7 de réception de données, une pile 8 et un oscillateur 9. Le micro-ordinateur 50 est formé sur une pastille de circuits intégrés et comprend une unité centrale de traitement 1 qui accomplit les traitements de données, une mémoire morte 2A, une mémoire à accès aléatoire 2B, un circuit de transmission (circuit de sortie) 3 et un circuit de réception (circuit d'entrée) 40 qui sont respectivement connectés à l'unité 1. L'antenne 6 de transmission de données et l'antenne 7 de réception de données sont respectivement connectées au

circuit de transmission 3 et au circuit de réception 40 du micro-ordinateur 50 tandis que la pile 8 et l'oscillateur 9 sont connectés à l'unité 1.

L'antenne 6 de transmission de données et l'antenne 7 de réception de données forment un moyen formant antenne. Un programme de fonctionnement de l'unité centrale de traitement 1 est stocké au préalable dans la mémoire morte 2A qui est constitué un circuit de stockage. Par ailleurs, afin d'améliorer la résistance à l'environnement de cette carte à circuits intégrés sans contact, elle est totalement scellée dans la résine ou analogue.

Le fonctionnement sera maintenant décrit. La tension d'alimentation Vcc est fournie par la pile 8 à l'unité 1 et un signal d'horloge lui est fourni par l'oscillateur 9. La carte à circuits intégrés est usuellement dans un état d'attente d'une onde électromagnétique externe. A l'état d'attente, le fonctionnement de l'unité 1, de la mémoire morte 2A, de la mémoire à accès aléatoire 2B et du circuit de transmission 3 dans le micro-ordinateur 5 est arrêté afin d'empêcher la consommation de courant dans la pile 8, tandis que seul le circuit de réception 40 est à l'état actif. Dans le circuit de réception 40, un niveau de seuil (niveau de détection Vth) est établi hors de la région de la tension d'alimentation Vcc à fournir de la pile 8.

A cet état d'attente, l'onde électromagnétique externe est toujours supervisée par l'antenne 7 de réception de données et le circuit de réception 40 donc le circuit de réception 40 détecte la donnée reçue en comparant le niveau du signal reçu par l'antenne 7 de réception de données et le niveau seuil V_{TH}. Lorsque la donnée reçue est détectée par le circuit de réception 40,

elle est émise vers l'unité centrale de traitement 1. Par suite, l'unité 1 est portée à un état de fonctionnement. En synchronisme avec cela, la mémoire morte 2A, la mémoire à accès aléatoire 2B et le circuit de transmission 3 sont également mis en état de fonctionnement. L'unité centrale de traitement 1 accomplit des traitements de données selon le programme stocké au préalable dans la mémoire morte 2A. Si nécessaire, l'unité 1 force la donnée à être stockée dans la mémoire à accès aléatoire 2B ou à être transmise à l'extérieur. Lorsque la donnée est transmise, elle est émise par l'unité 1 via le circuit de transmission 3 où une onde porteuse est modulée par la donnée puis l'onde porteuse modulée est transmise vers l'extérieur par l'antenne 6 de transmission de données. Après avoir accompli ces opérations séquentielles, la carte à circuits intégrés est remise à son état d'attente.

Un schéma du circuit de réception 40 dans le micro-ordinateur 50 est montré à la figure 2. Un condensateur 11 est connecté à l'antenne 7 de réception de données, en parallèle. Par suite, un circuit résonnant 12, capable de recevoir une onde électromagnétique à une fréquence prédéterminée, est constitué. Par ailleurs, un circuit différentiel 300 est constitué par une première paire de transistors 31 et 32 et une seconde paire de transistors 33 et 34. En effet, chaque source des transistors 31 et 32 à canal du type P est connectée à la source des transistors 33 et 34 à canal du type N tandis que chaque porte de ceux-ci est connectée au circuit résonnant 12 et à la masse. Un circuit miroir de courant 301 est connecté, en tant que charge, au circuit différentiel 300, le circuit 301 étant constitué d'une troisième paire de transistors 35 et 36. En effet, les drains des transistors 35 et 36 à canal du type P sont

connectés aux drains correspondants des transistors 33 et 34 à canal du type N. Les portes des transistors 35 et 36 sont connectées l'une à l'autre et sont connectées au drain du transistor 36.

La porte d'un transistor 37 à canal du type N est connectée à chaque porte de la seconde paire de transistors 33 et 34 dans le circuit différentiel 300 tandis que la source du transistor 37 est mise à la masse via le transistor 38 à canal du type P. Le drain du transistor 37 est connecté à une source de courant constant 39. La taille de la troisième paire de transistors 35 et 36 constituant le circuit miroir de courant 301 est prévue de façon à ce que la performance d'attaque du transistor 35 soit plus importante que celle du transistor 36. Par ailleurs, la première paire de transistors 31 et 32 et la seconde paire de transistors 33 et 34 sont respectivement agencées de manière que les transistors formant la paire aient la même taille. Par ailleurs, la jonction B entre le transistor 33 dans le circuit différentiel 300 et le transistor 35 dans le circuit miroir de courant 301 est connectée à l'unité centrale de traitement 1 pour former la sortie du circuit de réception 40.

Dans le circuit 40 ainsi constitué, une tension prédéterminée de porte est fournie à la seconde paire de transistors 33 et 34 du circuit différentiel 300 par les transistors 37, 38 et la source de courant constant 39. En supposant que les transistors 35 et 36 de la troisième paire constituant le circuit miroir de courant 301 sont de la même taille, le niveau de seuil du signal d'entrée à fournir par le circuit résonnant 12 à la porte du transistor 31 qui forme une paire avec le transistor 32 devient de OV car la porte de transistor 32 dans le circuit différentiel 300 est à la masse. Cependant, comme

les tailles sont agencées de façon à forcer la performance d'attaque du transistor 32 à être plus importante que celle du transistor 36 selon ce mode de réalisation, le courant traversant le transistor 35 est plus important que le courant de polarisation traversant le transistor 31 lorsque la tension de porte du transistor 31 est OV. Lorsque la tension de porte du transistor 31 est diminuée de OV vers la tension négative, le courant de polarisation du transistor 31 se trouve graduellement augmenté. Par suite, chacun des courants passant à travers les transistors 35 et 31 devient le même à une tension négative prédéterminée de porte. En effet, la tension négative de porte du transistor 31, à ce moment, devient le niveau de seuil V_{TH} du circuit de réception 40. Quand le niveau de la tension de porte du transitor 31 est encore diminué vers le côté négatif, le courant traversant le transistor 31 devient plus important que le courant traversant le transistor 35. Par conséquent, le courant de sortie du circuit de réception 40 passant par la jonction B maintient la relation montrée à la figure 3 avec la tension d'entrée provenant du circuit résonnant 12.

En se référant à la figure 2, la tension d'entrée produite dans le circuit résonnant 12 selon l'onde électromagnétique reçue à l'antenne de réception de données 7 est soumise à une comparaison avec la tension de seuil V_{TH} dans le circuit de réception 40. Si la tension d'entrée est plus faible que le niveau de seuil V_{TH}, on détermine que l'onde électromagnétique a été reçue. Par suite, un signal de sortie est émis à la jonction B vers l'unité centrale de traitement 1.

Comme le montre la figure 3, la consommation de courant électrique peut être réduite car le courant de polarisation au transistor 31, quand le signal d'entrée

du circuit résonnant 12 est à OV, est réduit en déterminant le niveau de seuil V_{TH} du circuit de réception 40 à un niveau négatif par rapport à OV, c'est-à-dire hors de la région (0 à Vcc) de la tension d'alimentation en courant Vcc. Par ailleurs, lorsqu'une tension plus faible que le niveau de seuil V_{TH} est fournie par le circuit résonnant 12, il y a augmentation de la consommation de courant électrique. Par suite, on peut obtenir des caractéristiques prédéterminées de fréquence. Par ailleurs, comme le niveau de seuil V_{TH} du circuit de réception 40 est déterminé à une valeur hors de la tension d'alimentation Vcc en utilisant la différence de taille entre les troisièmes transistors 35 et 36, il n'est pas nécessaire, de former par les résistances une tension de référence pour le circuit différentiel 300. Par conséquent, cela permet d'obtenir une autre réduction de la consommation de courant électrique.

La structure montrée à la figure 2 peut être changée afin de constituer un autre circuit de réception dont le niveau de seuil V_{TH} est également déterminé hors de la tension d'alimentation en courant Vcc, comme dans le circuit de réception 40 ci-dessus décrit, l'autre structure étant agencée de manière que les transistors à canaux du type P 31, 32, 35, 36 et 38 soient remplacés par des transistors à canaux du type N que les transistors 33, 34 et 37 à canaux du type N soient remplacés par des transistors à canaux du type P, que la ligne de la source de courant et la ligne de la masse soient permutées et que la polarité de la source de courant constante 39 soit inversée. Dans cette structure, le niveau de seuil V_{TH} est déterminé pour être une valeur positive plus importante que la tension d'alimentation Vcc.

REVENDICATIONS

1. Micro-ordinateur caractérisé en ce qu'il comprend :

- une unité centrale de traitement (1) pour le traitement de données ;
- un circuit de stockage (2A) qui stocke un programme de fonctionnement de ladite unité ;
- un circuit d'entrée (3) détectant un signal d'entrée à un niveau de détection déterminé pour être en dehors d'une région d'une tension d'alimentation et forçant le signal détecté d'entrée à être fourni à ladite unité ; et
- un circuit de sortie (40) pour émettre un signal délivré par ladite unité (1).

2. Micro-ordinateur selon la revendication 1, caractérisé en ce que le circuit d'entrée comprend un circuit différentiel (300) pour juger le niveau du signal d'entrée et un circuit miroir de courant (301) servant de charge pour le circuit différentiel et comprenant une paire de transistors donc chacun est d'une taille différente.

3. Micro-ordinateur selon la revendication 2, caractérisé en ce qu'un courant de polarisation traversant le circuit différentiel (300) augmente selon le niveau de l'écart du signal d'entrée par rapport à la région de la tension d'alimentation.

4. Micro-ordinateur selon la revendication 1, caractérisé en ce que le niveau de détection précité est un niveau négatif.

5. Micro-ordinateur selon la revendication 1, caractérisé en ce que le niveau de détection précité est un niveau positif plus haut que la tension d'alimentation.

6. Carte à circuits intégrés sans contact, caractérisée en ce qu'elle comprend :

- un moyen formant antenne (6, 7) pour transmettre et recevoir une donnée (A) et d'un dispositif externe d'une façon sans contact ;
- un micro-ordinateur selon l'une quelconque des revendications précédentes ;
- une pile (8) fournissant une tension d'alimentation à l'unité centrale de traitement (1).

FIG. 1

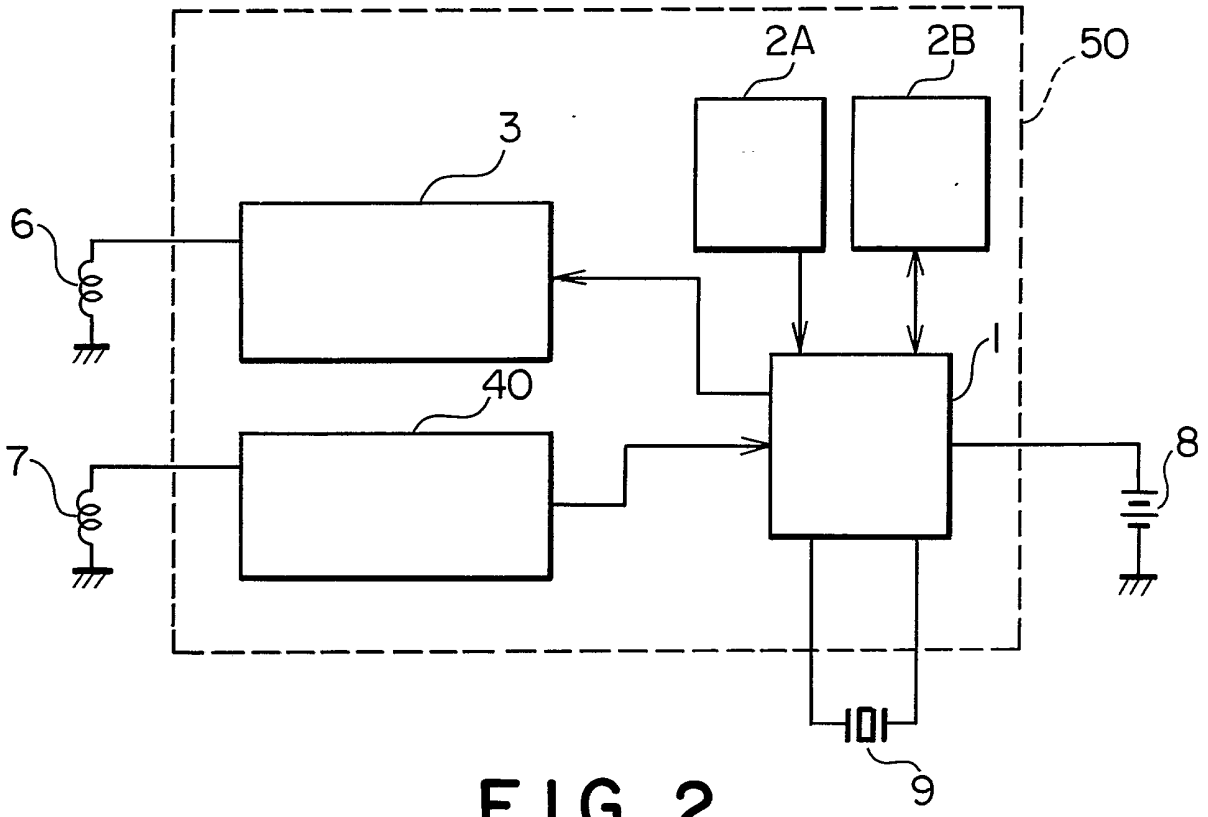

2A
2B
50
3
6
1
40
7
8
101
9

FIG. 2

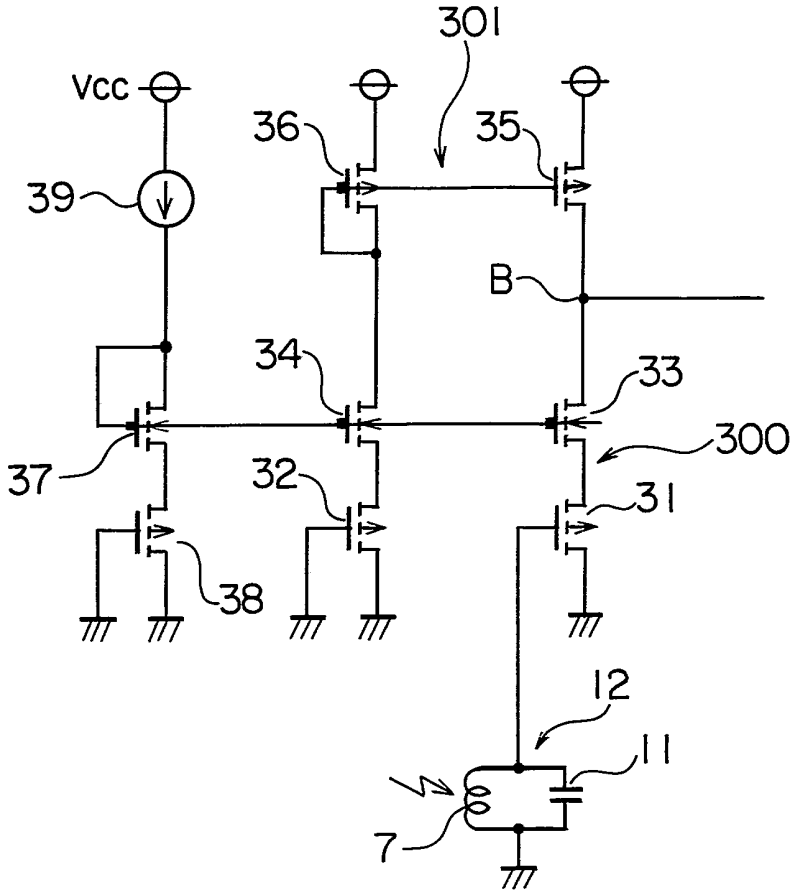

301
Vcc
36
35
39
B
34
33
300
37
32
31
38
12
11
7

FIG. 3

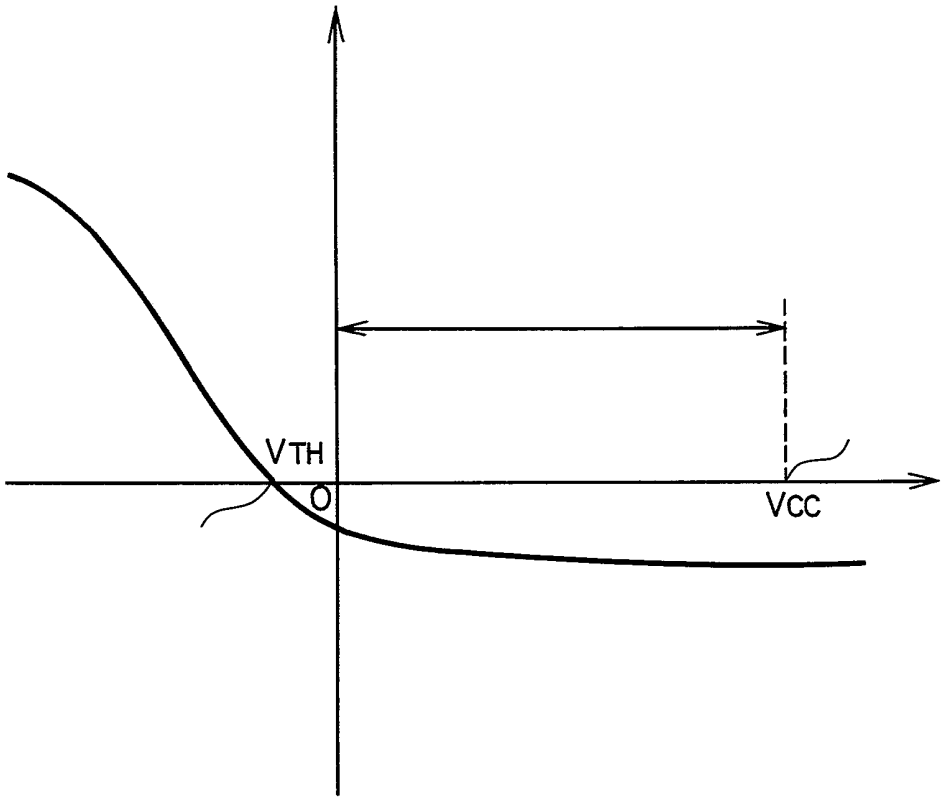


FIG. 4

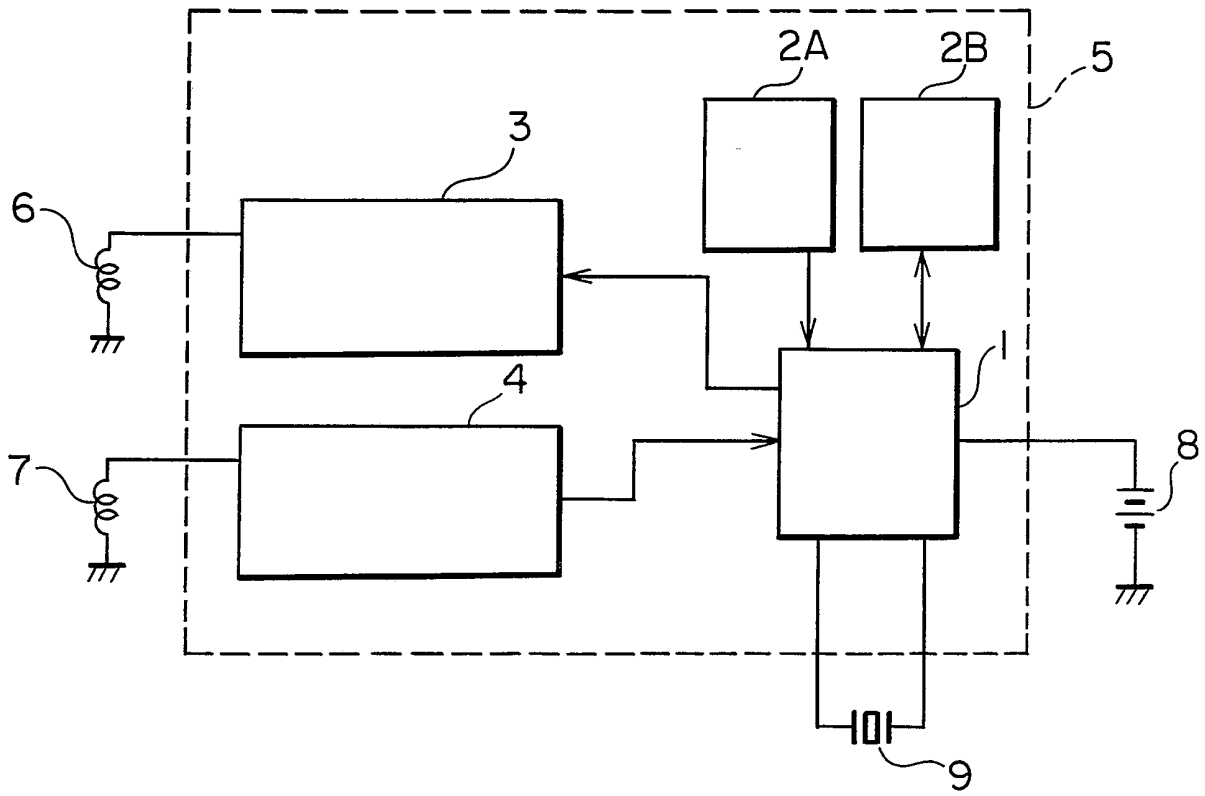


FIG. 5

