

(此處由本局於收
文時黏貼條碼)

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94121944

※申請日期：94年06月29日

※IPC分類：H01L 21/3065 (2006.01)

一、發明名稱：

(中) 最佳化電漿處理系統中的抗蝕刻性之方法與裝置

(英) Methods and apparatus for the optimization of etch resistance in a plasma processing system

二、申請人：(共 1 人)

1. 姓 名：(中) 泛林股份有限公司

(英) LAM RESEARCH CORPORATION

代表人：(中) 1. 傑弗瑞 布魯克斯

(英) 1. BROOKS, JEFFREY J.

地 址：(中) 美國加州·費蒙特·顧盛公園路四六五〇號

(英) 4650 Cushing Parkway, Fremont, CA 94538- 6470, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共 3 人)

1. 姓 名：(中) 山口橫 亞當斯

(英) ADAMS, YOKO YAMAGUCHI

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 喬治 斯德傑科維克

(英) STOJAKOVIC, GEORGE

國 籍：(中) 德國

(英) GERMANY

3. 姓 名：(中) 艾倫 米勒

(英) MILLER, ALAN J.

國 籍：(中) 美國

(英) U.S.A.

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國 ; 2004/06/30 ; 10/883,282 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：最佳化電漿處理系統中的抗蝕刻性之方法與裝置

敘述一種在具有一電漿處理腔室的一電漿處理系統中最佳化一基板材料的抗蝕刻性之方法。該方法包含：將預先塗敷氣體混物流入該電漿處理腔室中，其中該預先塗敷氣體混合物對於一蝕刻劑氣體混合物具有親合性；由該預先塗敷氣體混合物觸發一第一電漿；以及導入包含有該基板材料的一基板。該方法亦包含：將該蝕刻劑氣體混物流入該電漿處理腔室中；由該蝕刻劑氣體混合物觸發一第二電漿；以及藉該第二電漿蝕刻該基板。其中，該第一電漿在該電漿處理腔室的一組暴露表面上產生一預先塗敷殘餘物，且該基板材料的該抗蝕刻性仍保持。

六、英文發明摘要

發明之名稱：

METHODS AND APPARATUS FOR THE OPTIMIZATION OF ETCH RESISTANCE IN A PLASMA PROCESSING SYSTEM

In a plasma processing system, including a plasma processing chamber, a method of optimizing the etch resistance of a substrate material is described. The method includes flowing pre-coat gas mixture into the plasma processing chamber, wherein the pre-coat gas mixture has an affinity for a etchant gas flow mixture; striking a first plasma from the pre-coat gas mixture; and introducing a substrate comprising the substrate material. The method also includes flowing the etchant gas mixture into the plasma processing chamber; striking a second plasma from the etchant gas mixture; and etching the substrate with the second plasma. Wherein the first plasma creates a pre-coat residual on a set of exposed surfaces in the plasma processing chamber, and the etch resistance of the substrate material is maintained.

七、指定代表圖

(一)、本案指定代表圖為：第 (6A) 圖

(二)、本代表圖之元件代表符號簡單說明：

602a	溝槽
602b	溝槽
602c	溝槽
604	層
606	BARC 層
608	光阻遮罩層
616a	圓柱狀體
616b	圓柱狀體
620	鈍化層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(1)

九、發明說明

【發明所屬之技術領域】

本發明有關於一種基板製造技術，特別是關於一種用於最佳化電漿處理系統中的抗蝕刻性之方法與裝置。

【先前技術】

在一基板的處理步驟中，通常會使用電漿，該基板例如：一半導體基板或是使用於平面面板顯示器之製造的一玻璃面板。舉例而言，該基板被區分為複數個晶粒或矩形區域，作為一基板的處理步驟之一部分，每一部分將變為一積體電路。接著，該基板以一系列的步驟加以處理，其中材料被選擇性地移除（蝕刻）與沈積。接著，由於來自該目標閘極長度的每一奈米誤差可能直接地轉換至這些裝置的操作速度中，將電晶體閘極的臨界尺寸（CD）控制在數奈米的尺度下是最優先的順序。

在一範例式電漿處理中，其中在該基板上產生一組閘極，一 p 型磊晶層通常藉由化學氣相沈積（CVD）而沈積在該矽基板上。接著，可以沈積一氮化物層在該磊晶層上，並依據一特定圖案予以光罩與蝕刻，其留在該磊晶層上的暴露區域後面（亦即不再由該氮化物層所覆蓋的區域）。在經歷擴散或離子佈植以得到形成 n 型井的摻雜物（例如：磷光體）之前，這些暴露區域可以接著藉由特定圖案再次地光罩。

接著，選擇性地移除變硬的感光乳劑區域，此造成下

(2)

方層的元件變為暴露的。接著，該基板放置在一基板支承結構上的一電漿處理腔室，該結構包含一單極性或雙極性的電極，其稱之為卡盤（chuck）或底座（pedestal）。接著，將適當的蝕刻劑源流入至該腔室內並觸發以形成一電漿，用以蝕刻該基板的暴露區域。

接著，可以熱生長二氧化矽以形成場氧化物，其將 n 型井與該電路的其他部分相隔離。此可以緊接著進行另外之光罩／氧化循環以在該 n 型井上生長閘極氧化層，用於之後的 p 通道 MOS 電晶體。此閘極氧化層將作為這些電晶體之中個別電晶體之該通道與該閘極間的隔離。接著，可以接著進行另外之光罩與擴散／佈植循環，以調整該磊晶層其他部分上之臨界電壓，用於之後的 n 通道電晶體。

接著，可以完成在該晶圓上的多晶矽層之沈積，而隨後藉由一遮罩／蝕刻循環以移除非所欲之多晶矽區域，其界定在 p 通道電晶體之閘極氧化物上的多晶矽閘極。此時，藉由蝕刻移離在右邊位置上的氧化物，以製造在 n 型井上供源極與汲極使用的開口。

接著可以執行另一回合的遮罩／佈植循環以形成 p 型源極與汲極，係藉硼摻雜物佈植至該些 n 型井的新開口之分時驅動。接著，可以執行一遮罩／佈植循環以在 p 型磊晶層中形成 n 通道電晶體之 n 型源極與汲極。

然而，使用現有的電漿處理技術（其中次微米通孔接點與溝槽具有高縱橫比）可能難以滿足針對基板上的高電路密度逐步上升之需求。尤其是，特別當閘極深度小於微

(3)

影製程的光亮波長時，產生相當深的閘極蝕刻變為困難的。在一普遍使用的方法中，隨後使用化學為主的蝕刻製程修整一光阻遮罩。換言之，產生一遮罩，其中相比於所欲之結果（亦即，預先蝕刻 CD），這些特徵的 CD 是過大的。當下方基板溝槽是縱向地（亦即，垂直於基板）蝕刻時，該光阻圓柱狀體亦側向地（亦即，平行於基板）蝕刻或修整，以產生最後所欲之閘極 CD。

一般而言，光阻必須針對微影製程（亦即，對比、解析度、同軸粗糙度等等）與整合製程（蝕刻選擇性、化學穩定度、灰燼選擇性等等）而加以最佳化。傾向於易受整合性問題（例如：化學為主的蝕刻）影響的這些類型之光阻，通常稱為軟性的。

在 100 nm 以下的微影環境中以軟性光阻控制 CD 尤其困難。換言之，該光阻必須足夠薄以避免光阻圓柱狀體的倒塌，且必須足夠厚以符合蝕刻層所欲之蝕刻選擇性。然而，假如該光阻圓柱狀體相較於其寬度是不成比例地高時（亦即，高度對寬度的比率大於 4），蝕刻製程可能危及該圓柱狀體，隨後改變該基板的電子與功能性特性，且直接地影響基板性能與製造產率。

舉例而言，當蝕刻軟性光阻時，可能生擺動或波浪狀的圖案，其可能造成條紋、不正確的微負載與隨機的蝕刻停止。波紋係為不規則的標準特徵之形狀，其造成遮罩上額外的暴露區域。由於蝕刻劑移除非所欲之基板材料，可以改變該晶圓所產生的電子與功能性特性。舉例而言，效

(4)

應之一係為圓柱狀體表面粗糙度之增加。同樣地，假如一組光阻擺動大致上會合，所產生的遮罩圖案可以部分或完全地阻擋所欲之基板材料的移除。

當該基板的人工製品殘留在圓柱狀體溝槽的底部時會產生假性微負載，此造成一物理性的不平坦底部表面。當圓柱狀體入口在蝕刻製程期間有效地阻擋蝕刻劑氣體，則發生隨機的蝕刻停止。在一些環境中，其中該圓柱狀體是不成比例地高與薄時（亦即，高度對寬度的比率大於 4），該光阻圓柱狀體的整體切面可能意外地移除或剝除。此外，當側向蝕刻率與縱向蝕刻率不同時，該光阻圓柱狀體可藉由所造成之非均勻應力而變形、彎曲或扭曲。

現在參考第 1 圖，如圖所示為電漿處理系統元件的簡化圖式。通常，一組適當的氣體從氣體分配系統 122 經由一入口 108 流入腔室 102。隨後這些電漿處理氣體可以離子化以形成一電漿 110，用以處理（例如：蝕刻或沈積）基板 114 的暴露區域，該基板 114 例如：一半導體基板或玻璃面板，其以邊環 115 定位於一靜電卡盤 116 上。再者，襯料 117 提供電漿與電漿處理腔室之間的熱阻障，亦幫助最佳化在基板 114 上的電漿 110。

氣體分配系統 122 通常包含壓縮氣體鋼瓶 124a~124f 所組成，其包含有電漿處理氣體（例如： C_4F_8 、 C_4F_6 、 CHF_3 、 CH_2F_3 、 CF_4 、 HBr 、 CH_3F 、 C_2F_4 、 N_2 、 O_2 、 Ar 、 Xe 、 He 、 H_2 、 NH_3 、 SF_6 、 BCl_3 、 Cl_2 、 WF_6 等等）。氣體鋼瓶 124a~124f 可以藉由一外殼 128 進一步保護，其提供

(5)

局部排氣通風。一般使用於半導體工業的質量流控制器 126a~126f 通常為自我控制裝置（由換能器、控制閥以及控制與訊號處理電子元件所組成），以量測與調整浸入該電漿處理系統的氣體之質量流。注射器 109 將電漿處理氣體 124 作為一噴霧而導入至腔室 102 內。

感應線圈 131 藉由一介電窗口 104 而與電漿相分隔，且其通常感應在電漿處理氣體中的時變電流，以產生電漿 110。該窗口保護感應線圈免受電漿 110 影響，且允許所產生的射頻場穿過電漿處理腔室。以引線 130a~130b 進一步耦接至感應線圈 131 係為匹配網路 132，其可以耦接至射頻產生器 138。匹配網路 132 試圖匹配射頻產生器 138 的阻抗（其通常在 13.56 MHz 與 50 歐姆下操作）以及電漿 110 的阻抗。

一般而言，一些類型的冷卻系統耦接至卡盤，以使得一旦電漿開始燃燒時達到熱平衡。冷卻系統本身通常包含一急冷器，其藉由在該卡盤內的凹處而抽吸冷卻劑以及在該卡盤與該基板之間抽吸的氮氣。除了移除所產生的熱，氮氣亦允許冷卻系統快速地控制熱損耗。換言之，增加氮壓力亦接著增加熱傳輸率。大多數的電漿處理系統亦受到精密的電腦所控制，其包含作業軟體程式。在一典型的操作環境中，製程參數（例如：電壓、氣體流混合物、氣體流率、壓力等等）通常針對一特定電漿處理系統與一特定處理方法而設置。

現在參考第 2A 至 2B 圖，如圖所示為該堆疊層的一理

(6)

想化橫剖面圖，其中一組閘極在一電將處理腔室中製造。

第 2A 圖說明該堆疊層的一理想化橫剖面圖，其表示在微影步驟之前的範例式半導體 IC 之多個層。在以下的討論中，此處可以使用「上方」與「下方」用於在多個層之間的空間關係，其可以但不需總是表示在相關多個層之間的直接接觸。需要注意的是，可以描述著如圖所示在多個層上方、下方以及多個層之間的其他額外層。再者，並非所有顯示的層需要描述，且一些或所有層可以藉由其他不同層加以替代。

在堆疊層的底部，如圖所示為一層 204，其包含一半導體，例如：多晶矽。在層 204 的上方配置已經藉由光微影處理過的一光阻遮罩層 208 以及 BARC 層 206。在此例中，首先光微影地產生一光阻遮罩圖案 216，並接著化學性地修整以產生一組閘極溝槽 202a~202b。

第 2B 圖顯示在層 204 已經於電漿處理系統中蝕刻過後第 2A 圖中的堆疊層之橫剖面圖，用以藉由進一步的延伸溝槽 202a~202b 而產生一組閘極。再者，該光阻遮罩層以及下方半導體層 204 藉由一蝕刻劑側向地修整一數量 210。

現在參考第 3A 至 3C 圖，其係為該堆疊層的一理想化橫剖面圖，其中在電漿製程期間不成比例地高的軟性光阻圓柱狀體已倒塌。在蝕刻製程期間，光阻材料一般可以側向地（亦即，平行於該基板）或縱向地（亦即，垂直於該基板）移除。然而，假如該圓柱狀體的寬度是足夠地縮小

(7)

，側向與縱向蝕刻的結合產生一有效的對角蝕刻向量，其可以移除該圓柱狀體一大體上相當大的部分，並接著危及下方基板。

第 3A 圖說明該堆疊層的一理想化橫剖面圖，其表示在微影步驟之前的範例式半導體 IC 之多個層。在堆疊層的底部，如圖所示為一層 304，其包含一半導體，例如：多晶矽。在層 304 的上方配置已經藉由光微影處理過的一光阻遮罩層 308 以及 BARC (Bottom Anti-Reflection Coating; 底層用抗反射塗料) 層 306。在此例中，一光阻遮罩圖案藉由一組溝槽 302a~302c 而產生，以產生一組閘極。

第 3B 圖顯示在光阻層 308 已經於電漿處理系統中蝕刻過後第 3A 圖中的堆疊層之橫剖面圖。然而，不像第 2A 至 2B 圖的圓柱狀體 216，相當薄的圓柱狀體 316 已藉由該蝕刻製程而大體上破壞 312。換言之，除了僅在寬度上的縮減外，該圓柱狀體在高度上亦劇烈地縮減。

第 3C 圖顯示在層 304 已經於電漿處理系統中蝕刻過後第 3B 圖中的堆疊層之橫剖面圖，其產生在基板 304 中的凹處 320。

現在參考第 4A 至 4C 圖，其係為該堆疊層的一理想化橫剖面圖，其中在電漿製程期間不成比例地高的軟性光阻圓柱狀體已扭曲。如前所述的，光阻材料一般可以側向地（亦即，平行於該基板）或縱向地（亦即，垂直於該基板）移除。然而，假如該圓柱狀體的寬度是足夠地縮小，側

(8)

向與縱向蝕刻的結合可以產生在該圓柱狀體上的應力，其足以使之扭曲或彎曲。

第 4A 圖說明該堆疊層的一理想化橫剖面圖，其表示在微影步驟之前的範例式半導體 IC 之多個層。在堆疊層的底部，如圖所示為一層 404，其包含一半導體，例如：多晶矽。在層 404 的上方配置已經藉由光微影處理過的一光阻遮罩層 408 以及 BARC 層 406。在此例中，一光阻遮罩圖案藉由一組溝槽 402a~402c 而產生，以產生一組閘極。

第 4B 圖顯示在光阻層 408 已經於電漿處理系統中蝕刻過後第 4A 圖中的堆疊層之橫剖面圖。然而，不像第 2A 至 2B 圖的圓柱狀體 216，相當薄的圓柱狀體 416 已藉由該蝕刻製程而大體上扭曲 412，接著產生在下方基板 404 中的非線性斷面。

有鑑於前述，需要一種改良方法，其使用於最佳化電漿處理系統中的抗蝕刻性之方法與裝置。

【發明內容】

於一實施例中，本發明係有關於一種在具有一電漿處理腔室的一電漿處理系統中最佳化一基板材料的抗蝕刻性之方法。該方法包含：將預先塗敷氣體混合物流入該電漿處理腔室中，其中該預先塗敷氣體混合物對於一蝕刻劑氣體混合物具有親合性；由該預先塗敷氣體混合物觸發一第一電漿；以及導入包含有該基板材料的一基板。該方法亦

(9)

包含：將該蝕刻劑氣體混合物流入該電漿處理腔室中；由該蝕刻劑氣體混合物觸發一第二電漿；以及藉該第二電漿蝕刻該基板。其中，該第一電漿在該電漿處理腔室的一組暴露表面上產生一預先塗敷殘餘物，且該基板材料的該抗蝕刻性仍保持。

本發明的其他特點、目的以及優點將詳細描述如下且伴隨著圖式而更加清楚敘述，其中在所有的圖式中，相同之參考數字係標明相同或類似的元件。

【實施方式】

本發明的一些較佳實施例將詳細描述如下。然而，除了如下描述外，本發明還可以廣泛地在其他的實施例施行，且本發明的範圍並不受實施例之限定，其以之後的專利範圍為準。再者，為熟習於本技藝者所了解的，本發明之各種實施例可以在沒有特定細節的情形下加以實施。於部分例子中，已知裝置、結構及方法的說明被省略，以避免不必要的細節阻礙本發明之說明。

如前所述，難以藉由使用軟性光阻（亦即，易受積體化問題影響的光阻）而獲得相當深的閘極蝕刻。尤其是，假如該光阻圓柱狀物相比於其寬度是不成比例地高（亦即，高度對於寬度的比率大於4），蝕刻製程可能危及該圓柱狀物並接著危及該閘極基板。

舉例而言，在光阻圓柱狀物上的非均勻應力可能使之變形、彎曲或扭曲。同樣地，在該圓柱狀物之牆面可能產

(10)

生琢面或非線性斷面，其具有造成該下方基板的實質缺陷之傾向。在該圓柱狀物是不成比例地高與薄的情況中，光阻圓柱狀物的整體切面可能偶然地移除或剝離，其進一步危及該 CD 斷面與該基板。由於雖然相對的 CD 斷面可以保持，絕對的 CD 尺寸亦可能藉由一鈍化層的增加而跟著增加，習知鈍化技術通常是無效用的。

儘管不希望受到理論的限制，發明人相信此處所述藉由對於蝕刻劑（例如光阻蝕刻劑）具有親合性（或吸引力）的一材料預先塗敷該電漿處理腔室，可以最佳化該蝕刻劑的選擇性以及被蝕刻的材料之整體性。

通常，在每組電漿處理步驟後，執行一乾清潔、無晶圓清潔或預防保養程序以移除微粒子以及附著至反應腔室的內部表面之殘餘聚合物。在一不明顯的方式中，藉由在嵌入一後續基板之前，以對於蝕刻劑具有親合性的一材料預先塗敷該電漿腔室，可以減低殘留在該電漿中蝕刻劑自由基之有效量，因此最佳化該蝕刻速率（例如：為了保持光阻整體性等等）。

舉例而言，許多光阻蝕刻劑包含氧。以對於氧具有親合性的一材料（例如： Cl_2 ）預先塗敷該腔室，將會減低電漿中可用於蝕刻該光阻的氧自由基之有效量。一般而言，預先塗敷材料的量越大，則可用於該蝕刻製程的氧自由基之有效量越少。再者，可藉由該預先塗敷與光阻蝕刻劑的反應而產生可控制的一聚合物鈍化層，其進一步最佳化該蝕刻製程以保持光阻整體性。換言之，該聚合物鈍化層

(11)

可以抑制該光阻遮罩的垂直腐蝕與側向腐蝕，其在保持該基板的 CD 上是有用的。

在美國專利 US 6455333 中，提出一種穩定化一深紫外線（DUV）抗蝕刻率的方法，其藉由以具有獨特堆疊的一調節晶圓而調節（調理）一蝕刻腔室，此導致一致且穩定的 DUV 抗蝕刻率。然而，不像本發明中以一不顯著的方式保持光阻整體性，該方法僅穩定化一蝕刻率。再者，該方法特別包含使用調節晶圓以適應該腔室，係在本發明中未教示的一元件。

在美國專利 US 6626187 中，提出一種重新調節一蝕刻反應室的反應腔室之方法。然而，不像本發明中以一不顯著的方式保持光阻整體性，該方法僅藉由允許氣態的氮和氫與一基板反應以產生高分子量的粒子來穩定該蝕刻製程。

在美國專利 US 6420274 中，提出一種調節一腔室表面的方法，其藉由處理其上的分子、分子斷片與原子。然而，不像本發明中以一不顯著的方式保持光阻整體性，該方法僅調節該腔室以達到可重複的電漿製程。

在美國專利 US 6274500 中，提出一種清潔與調理一電漿蝕刻腔室的方法。然而，不像本發明中以一不顯著的方式保持光阻整體性，該方法僅首先清潔並接著調理該電漿腔室以達到可重複的電漿製程。再者，該方法特別地包含使用一調節晶圓以調理該腔室，係在本發明中未教示的一元件。

(12)

其他先前技術揭示用於阻隔物蝕刻應用的一種 CH_xF_y 預先塗敷方法之使用。然而，不像本發明中以一不顯著的方式保持光阻整體性，此種類型的方法以一種避免高階金屬（例如：鉻）汙染之方式密封金屬分子。

現在參考第 5 圖，其根據本發明一實施例，顯示如第 1 圖之電漿處理系統的一簡化圖，並增加預先塗敷。如前所述，一組適當的氣體從氣體分配系統 122 經由一入口 108 流入腔室 102。這些電漿處理氣體可以接著離子化以形成一電漿 110，用以處理（例如：蝕刻或沈積）基板 114（例如：半導體基板或玻璃面板）的暴露區域。然而，在此步驟之前，一預先塗敷 117（例如： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 Ar 、 CF_4 、 CH_2F_2 、 CHF_3 、 SiCl_4 、 SF_6 、 NF_3 等等）已加入，其可以與光阻蝕刻劑自由基反應用以接著最佳化該蝕刻製程。

現在參考第 6A 至 6B 圖，其係為該堆疊層的一組理想化橫剖面圖，其中一預先塗敷已依據本發明一實施例而最佳化該修整製程。第 6A 圖說明該堆疊層在光微影步驟之前的一理想化橫剖面圖，其表示一範例式半導體 IC 的數層。在該堆疊層的底部上，如圖所示的一層 604，其包含一半導體，例如：多晶矽。在該層 604 上方配置已經由光微影步驟處理的一光阻遮罩層 608 以及一 BARC 層 606。然而，不像第 3A 至 3C 圖以及第 4A 至 4B 圖，一鈍化層 620 已形成在溝槽 602 中，其保持光阻整體性並允許溝槽 602 的 CD 保持不變。

(13)

第 6B 圖顯示第 6A 圖的堆疊層在該層 604 已於電漿處理系統中被蝕刻後的一理想化橫剖面圖，其藉由進一步將溝槽 606a~606c 延伸至半導體層 604 內以產生一組閘極。

在一實施例中，針對一修整製程的應用，該電漿處理腔室係被塗敷一混合物，其包含選自下列群組的至少一氣體： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 CF_4 與 Ar 。

在另一實施例中，針對一 BARC 蝕刻製程的應用，該電漿處理腔室係被塗敷一混合物，其包含選自下列群組的至少一氣體： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 Ar 、 CF_x (CF_4)、 CH_xF_y (CH_2F_2 、 CHF_3 等等)、 $SiCl_4$ 、 SF_6 與 NF_3 。

在另一實施例中，針對一無機材料蝕刻製程的應用，該電漿處理腔室係被塗敷一混合物，其包含選自下列群組的至少一氣體： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 Ar 、 CF_x (CF_4)、 CH_xF_y (CH_2F_2 、 CHF_3 等等)、 SF_6 與 NF_3 。

在另一實施例中，針對一矽蝕刻（亦即，多晶矽、非晶矽與磊晶矽等等）製程的應用，該電漿處理腔室係被塗敷一混合物，其包含選自下列群組的至少一氣體： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 Ar 、 CF_x (CF_4)、 CH_xF_y (CH_2F_2 、 CHF_3 等等)、 $SiCl_4$ 、 SF_6 與 NF_3 。

在另一實施例中，在一 2300 Versys 系列的電漿處理系統中（例如：2300 Versys、2300 Versys Star、2300 Versys Kiyo 等等），一預先塗敷在一腔室壓力約為 5 至 100 mT 下、約為 350 至 1400 W 的 TCP 功率、約為 0 至 20 W 的偏壓功率、約為 50 至 250 sccm 的 CH_2F_2 之流量、

(14)

約為 5 至 150 sccm 的 CF_4 之流量、約為 20 度至 60 度的溫度以及約為 5 至 30 秒的時間下，足以最佳化該光阻蝕刻率。

在另一實施例中，在一 2300 Versys 系列的電漿處理系統中，一預先塗敷在一腔室壓力約為 30 至 80 mT 下、約為 600 至 1200 W 的 TCP 功率、約為 0 至 10 W 的偏壓功率、約為 50 至 150 sccm 的 CH_2F_2 之流量、約為 10 至 80 sccm 的 CF_4 之流量、約為 30 度至 50 度的溫度以及約為 5 至 15 秒的時間下，足以最佳化該光阻蝕刻率。

在另一實施例中，在一 2300 Versys star 系列的電漿處理系統中，一預先塗敷在一腔室壓力約為 50 至 70 mT 下、約為 900 至 1100 W 的 TCP 功率、約為 0 至 5 W 的偏壓功率、約為 75 至 105 sccm 的 CH_2F_2 之流量、約為 20 至 40 sccm 的 CF_4 之流量、約為 30 度至 50 度的溫度以及約為 5 至 15 秒的時間下，足以最佳化該光阻蝕刻率。

在另一實施例中，可以使用一預先塗敷製程作為預先蝕刻電漿處理腔室調節步驟，其中在該基板被輸入以用於蝕刻之前塗敷該腔室。

在另一實施例中，一基板可被放置在該電漿處理腔室的內部以用於蝕刻，接著可使用一修整製程將 CD（例如：線寬等等）縮減為目標尺寸，該基板可被移除，進行該預先塗敷步驟，並接著重新嵌入該基板以完成完全堆疊的蝕刻。

在另一實施例中，可以使用二電漿處理腔室以完成一

(15)

蝕刻程序。在第一腔室中，CD（例如：線寬等等）被縮減至目標尺寸。接著，在第二腔室中，針對剩餘堆疊的蝕刻，可以在嵌入一基板之前，實行一預先塗敷。

現在參考第 7 圖，其根據本發明一實施例，顯示蝕刻一電漿處理系統中的一基板之一簡化製程，其中一預先塗敷已增加於該電漿處理系統。一開始，在步驟 702，將一預先塗敷混合物流入一電漿處理系統的一電漿腔室中，該預先塗敷混合物包含下列群組中至少一個： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 Ar 、 CF_x （ CF_4 ）、 CH_xF_y （ CH_2F_2 、 CHF_3 等等）、 $SiCl_4$ 、 SF_6 與 NF_3 。接著，在步驟 704，由該預先塗敷混合物觸發一電漿。再接著，在步驟 706，包含有一基板材料（例如：光阻、BARC 等等）的一基板被導入至該電漿反應室中。接著，在步驟 708，將一蝕刻劑混合物流入一電漿處理系統的一電漿反應室中。在步驟 710，接著由該蝕刻劑混合物觸發該電漿。在步驟 712，藉由該電漿蝕刻該基板。最後，在步驟 714，移除該基板。

雖然本發明已以若干較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾。舉例而言，雖然本發明已敘述泛林公司（Lam Research）的電漿處理系統（例如：Exelan、Exelan HP、Exelan HPT、2300、Versys Star 等等），亦可以使用其他電漿處理系統。本發明亦可以使用於各種直徑（例如：200 mm、300 mm 等等）的基板。並且，可以使用包含氧以外的氣體之光阻電漿

(16)

蝕刻劑。再者，其他類型的半導體材料之蝕刻亦可以藉由本發明而最佳化。亦需注意的是，實行本發明的方法可以具有不同的方式。

本發明的優點包含在一電漿處理系統中抗蝕刻性的最佳化。額外的優點可以包含減少由於暴露在以氧為主的蝕刻劑中所導致之光阻損壞，減少在蝕刻製程期間溝槽與通孔的琢面與防衛，使用預先塗敷作為一蝕刻參數，以及基板對基板可重複性的實質保持度。

任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

本發明的許多觀點可以參考以下的圖式而更加清楚的了解。相關圖式並未依比例繪製，其作用僅在清楚表現本發明有關定理。此外，使用數字來表示圖式中相對應的部分。

第 1 圖說明電漿處理系統元件的一簡化圖；

第 2A 至 2B 圖說明一堆疊層的一組理想化橫剖面圖，其表示一範例式半導體 IC 的數層；

第 3A 至 3C 圖說明一堆疊層的一組理想化橫剖面圖，其表示一範例式半導體 IC 的數層，其中光阻圓柱狀物已倒塌；

第 4A 至 4B 圖說明一堆疊層的一組理想化橫剖面圖，

(17)

其表示一範例式半導體 IC 的數層，其中光阻圓柱狀物已扭曲；

第 5 圖說明電漿處理系統的一簡化圖，其根據本發明一實施例而增加預先塗敷；

第 6A 至 6B 圖說明一堆疊層的一組理想化橫剖面圖，其中一預先塗敷已依據本發明一實施例而最佳化該修整製程；以及

第 7 圖顯示一簡化製程，其顯示蝕刻一電漿處理系統中的一基板之一簡化製程，其中一預先塗敷已依據本發明一實施例而增加於其上。

【主要元件符號說明】

132	匹配網路
138	射頻產生器
130a	引線
130b	引線
108	入口
102	腔室
131	感應線圈
109	注射器
104	介電窗口
110	電漿
114	基板
115	邊環

(18)

- 116 靜電卡盤
- 117 襯料
- 126a 質量流控制器
- 126f 質量流控制器
- 124a 氣體鋼瓶
- 124f 氣體鋼瓶
- 128 外殼
- 122 氣體分配系統
- 202a 閘極溝槽
- 216 光阻遮罩圖案
- 202b 閘極溝槽
- 208 光阻遮罩層
- 206 BARC 層
- 204 層
- 210a 數量
- 210d 數量
- 304 層
- 306 BARC 層
- 308 光阻遮罩層
- 302a 溝槽
- 302b 溝槽
- 302c 溝槽
- 316a 圓柱狀體
- 316b 圓柱狀體

(19)

- 3 1 2 a 圓 柱 狀 體
- 3 1 2 b 圓 柱 狀 體
- 3 2 0 凹 處
- 4 0 8 光 阻 遮 罩 層
- 4 0 6 B A R C 層
- 4 0 4 層
- 4 0 2 a 溝 槽
- 4 0 2 b 溝 槽
- 4 0 2 c 溝 槽
- 4 1 6 a 圓 柱 狀 體
- 4 1 6 b 圓 柱 狀 體
- 4 1 2 a 圓 柱 狀 體
- 4 1 2 b 圓 柱 狀 體
- 6 0 8 光 阻 遮 罩 層
- 6 0 6 B A R C 層
- 6 2 0 鈍 化 層
- 6 0 4 層
- 6 0 2 a 溝 槽
- 6 0 2 b 溝 槽
- 6 0 2 c 溝 槽
- 6 1 6 a 圓 柱 狀 體
- 6 1 6 b 圓 柱 狀 體

(20)

- 702 將一預先塗敷混合物流入一電漿處理系統的一電漿反應室中，該預先塗敷混合物包含下列群組中至少一個： O_2 、 HBr 、 Cl_2 、 He 、 N_2 、 Ar 、 CF_x （ CF_4 ）、 CH_xF_y （ CH_2F_2 、 CHF_3 等等）、 $SiCl_4$ 、 SF_6 與 NF_3
- 704 由該預先塗敷混合物觸發一電漿
- 706 導入包含有一基板材料的一基板
- 708 將一蝕刻劑混合物流入一電漿處理系統的一電漿反應室中
- 710 由該蝕刻劑混合物觸發一電漿
- 712 藉由該電漿蝕刻該基板
- 714 移除該基板

附件 3A：第 094121944 號申請專利範圍修正本

民國 101 年 7 月 9 日修正

十、申請專利範圍

1.一種在具有一電漿處理腔室的一電漿處理系統中最佳化一基板材料的抗蝕刻性之方法，該方法包含下列步驟：

將預先塗敷氣體混合物流入該電漿處理腔室中，其中該預先塗敷氣體混合物對於一蝕刻劑氣體混合物具有親合性；

由該預先塗敷氣體混合物觸發一第一電漿；

導入包含有該基板材料的一基板；

將該蝕刻劑氣體混合物流入該電漿處理腔室中；

由該蝕刻劑氣體混合物觸發一第二電漿；

藉該第二電漿蝕刻該基板；

其中該第一電漿在該電漿處理腔室的一組暴露表面上產生一預先塗敷，該預先塗敷對於該第二電漿中的自由基具有吸引性，且該基板材料的該抗蝕刻性仍保持。

2.如申請專利範圍第 1 項所述之方法，更包含在該流入預先塗敷步驟之前，使用一無晶圓腔室清潔製程以清潔該電漿處理腔室的步驟。

3.如申請專利範圍第 1 項所述之方法，其中該蝕刻劑氣體混合物更包含蝕刻劑物質。

4.如申請專利範圍第 3 項所述之方法，其中該預先塗敷與該蝕刻劑物質化學性地交互作用以產生一鈍化物質。

5.如申請專利範圍第 4 項所述之方法，其中該鈍化物質塗敷該基板材料。

6.如申請專利範圍第 1 項所述之方法，其中該基板材料由光阻組成。

7.如申請專利範圍第 1 項所述之方法，其中該基板材料由 BARC（底層用抗反射塗料；Bottom Anti-Reflection Coating）組成。

8.如申請專利範圍第 1 項所述之方法，其中該基板材料由無機材料組成。

9.如申請專利範圍第 1 項所述之方法，其中該基板材料由矽組成。

10.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 O_2 。

11.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 HBr 。

12.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 Cl_2 。

13.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 He 。

14.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 N_2 。

15.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 Ar 。

16.如申請專利範圍第 1 項所述之方法，其中該預先

塗敷氣體混合物包含 CF_4 。

17.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 CH_2F_2 。

18.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 CH_3 。

19.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 CH_xF_y ，其中 x 與 y 為整數。

20.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 SiCl_4 。

21.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 SF_6 。

22.如申請專利範圍第 1 項所述之方法，其中該預先塗敷氣體混合物包含 NF_3 。

23.如申請專利範圍第 1 項所述之方法，其中該基板係為半導體晶圓。

24.如申請專利範圍第 1 項所述之方法，其中該基板係為一玻璃面板。

25.一種在具有一電漿處理腔室的一電漿處理系統中最佳化一基板材料的抗蝕刻性之方法，該方法包含下列步驟：

使用一無晶圓腔室清潔製程以清潔該電漿處理腔室；

將預先塗敷氣體混合物流入該電漿處理腔室中，其中該預先塗敷氣體混合物對於一蝕刻劑氣體混合物具有親合性；

由該預先塗敷氣體混合物觸發一第一電漿；

導入包含有該基板材料的一基板；

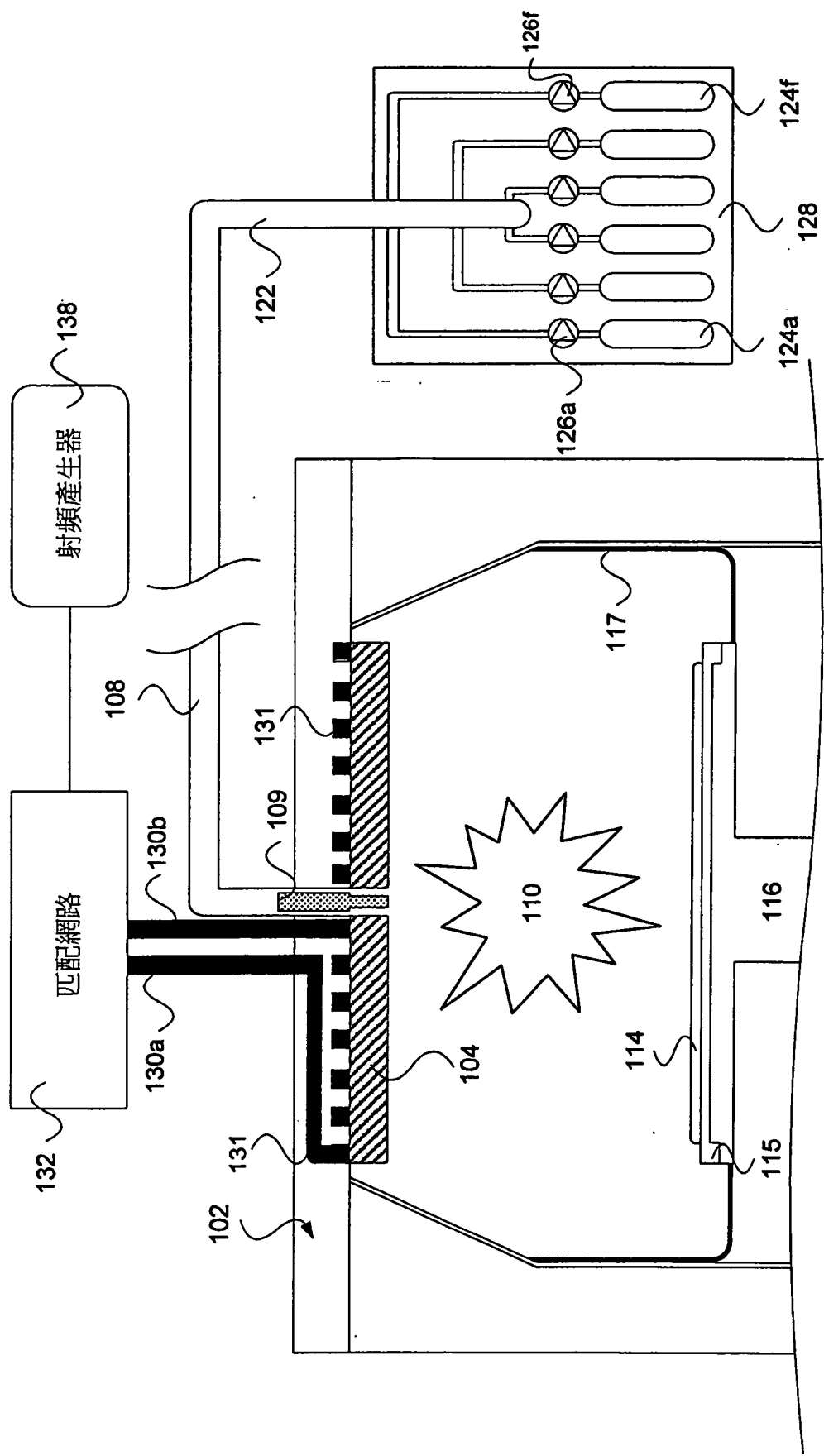
將該蝕刻劑氣體混物流入該電漿處理腔室中；

由該蝕刻劑氣體混合物觸發一第二電漿；

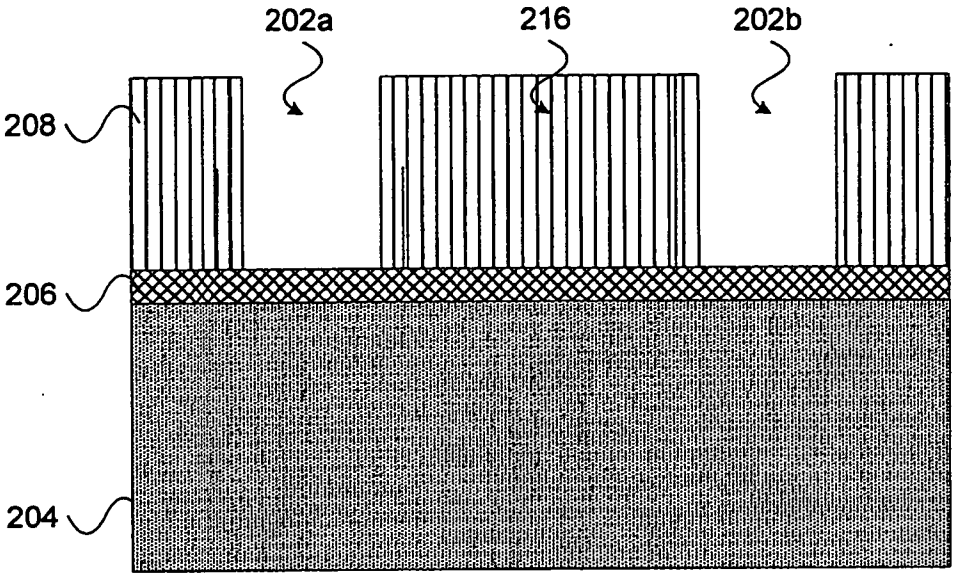
藉該第二電漿蝕刻該基板；

其中該第一電漿在該電漿處理腔室的一組暴露表面上產生一鈍化物質，該鈍化物質對於該第二電漿中的自由基具有吸引力，且該基板材料的該抗蝕刻性仍保持。

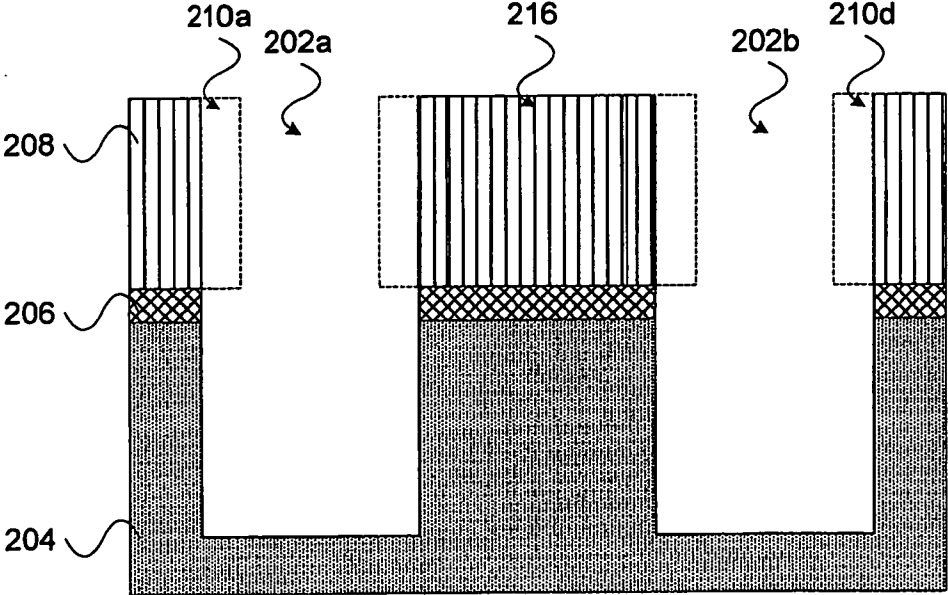
第1圖



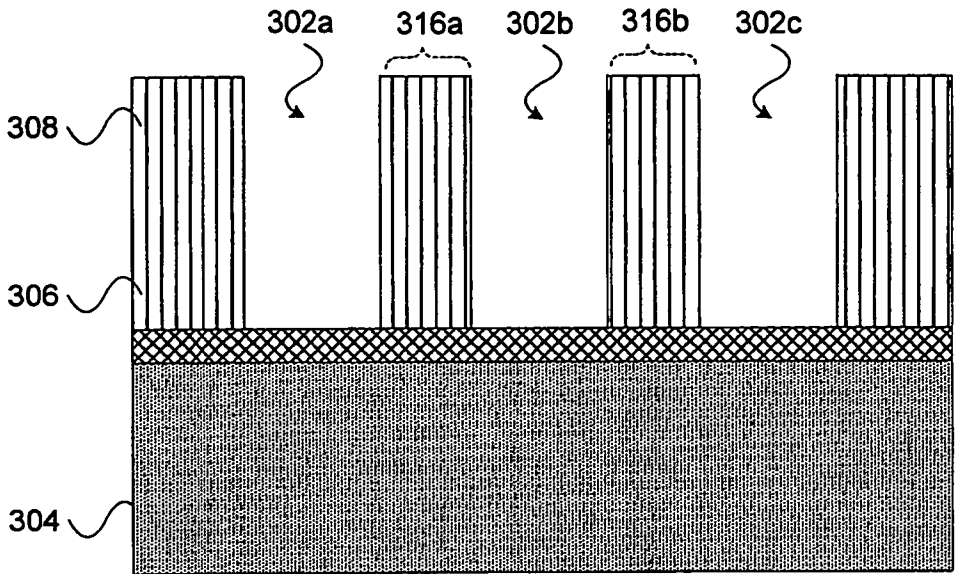
第2A圖



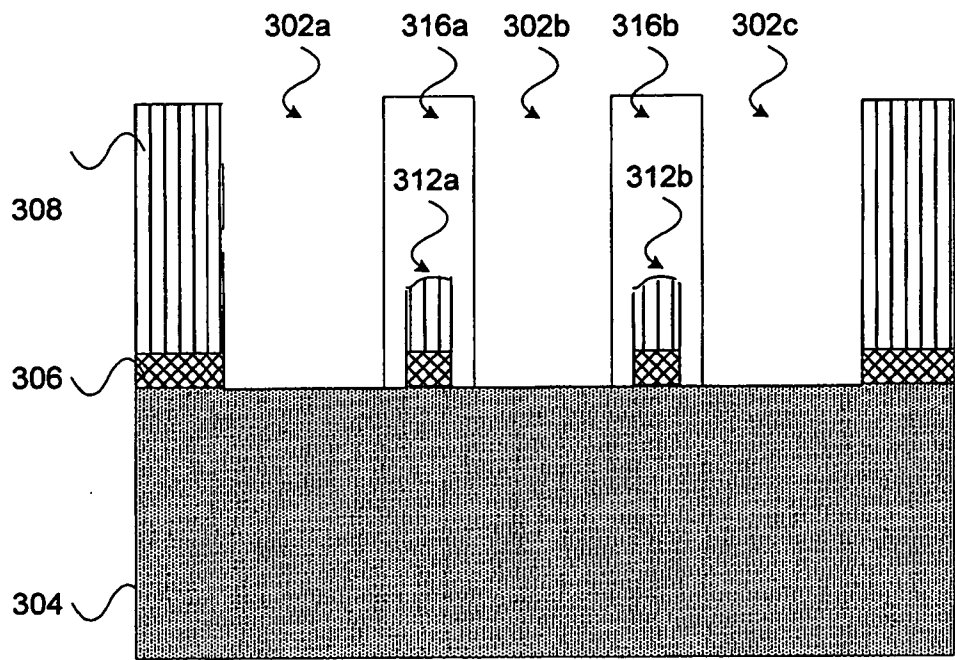
第2B圖



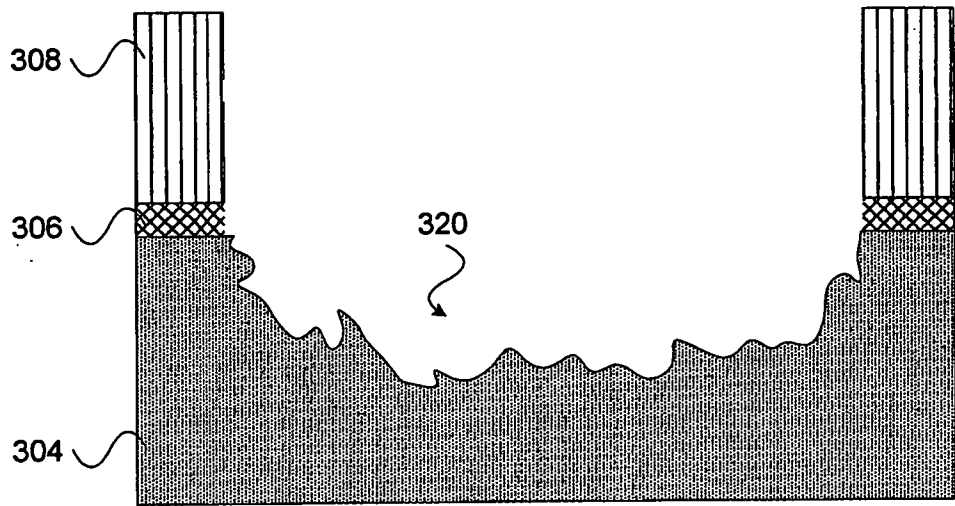
第3A圖



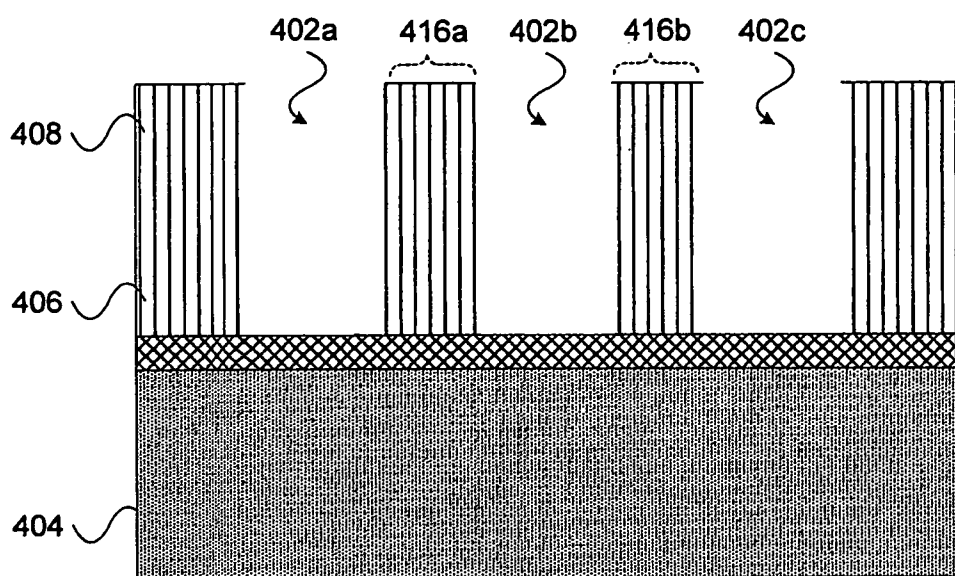
第3B圖



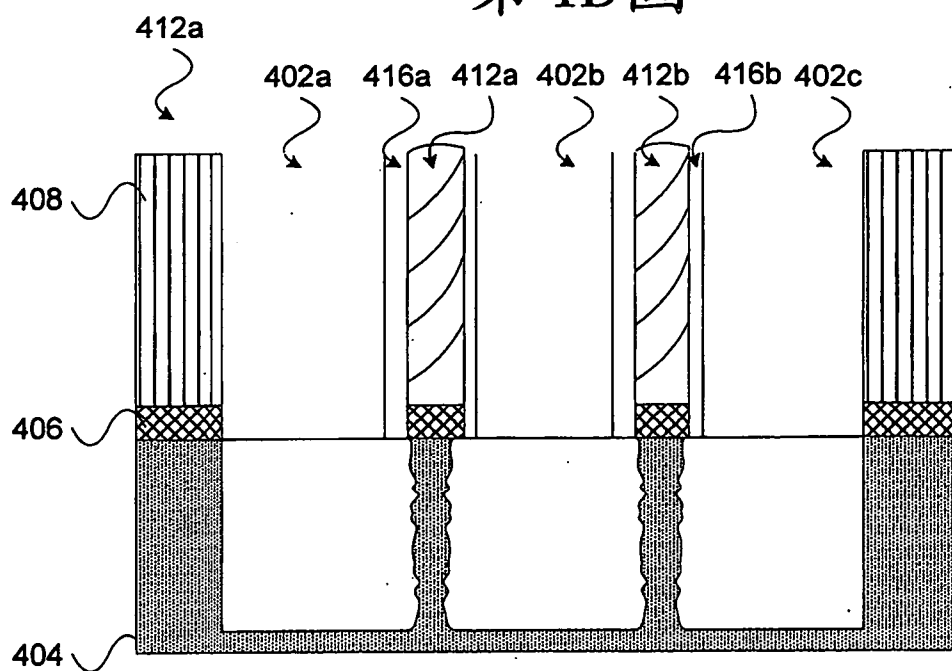
第3C圖



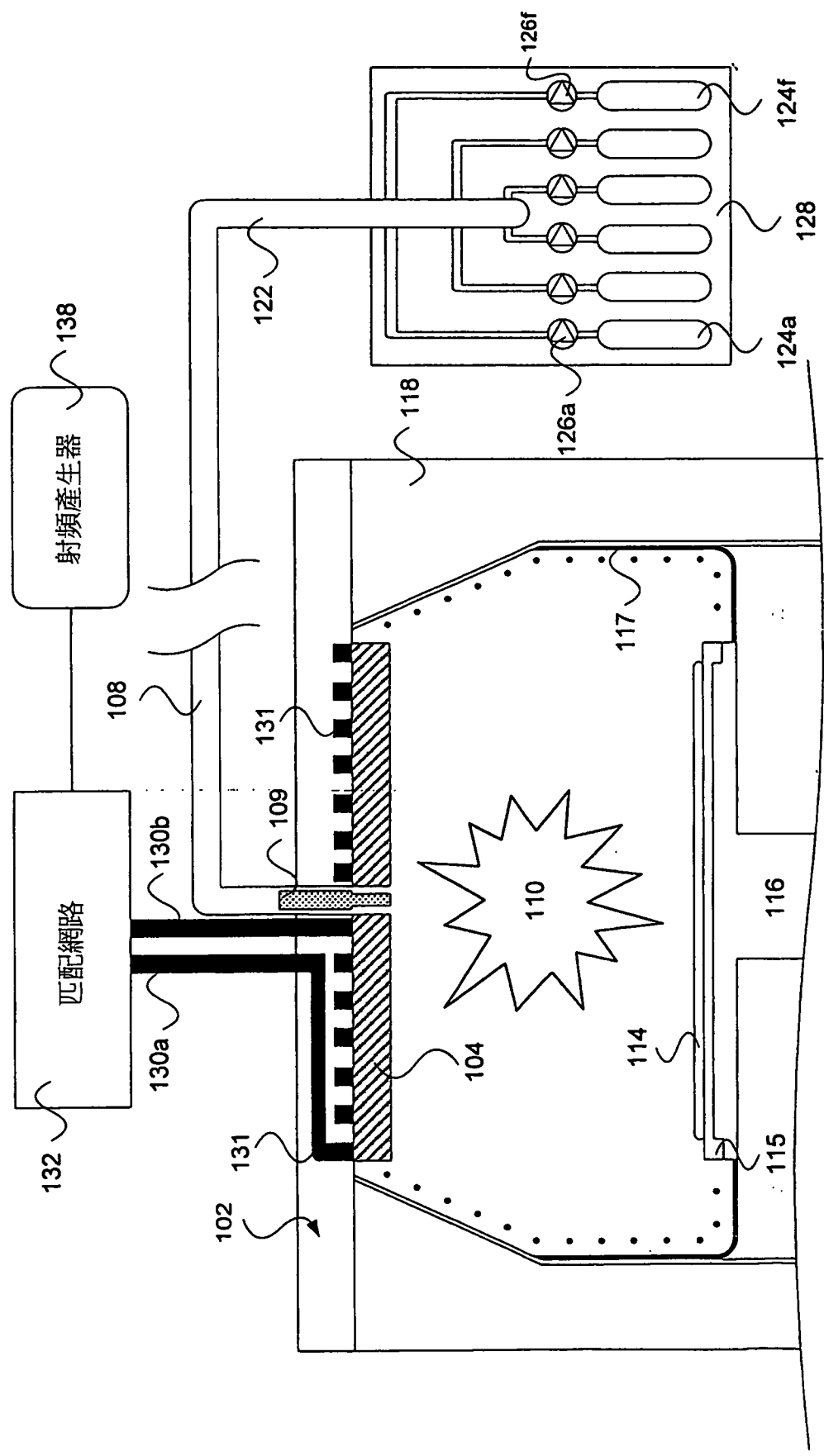
第4A圖



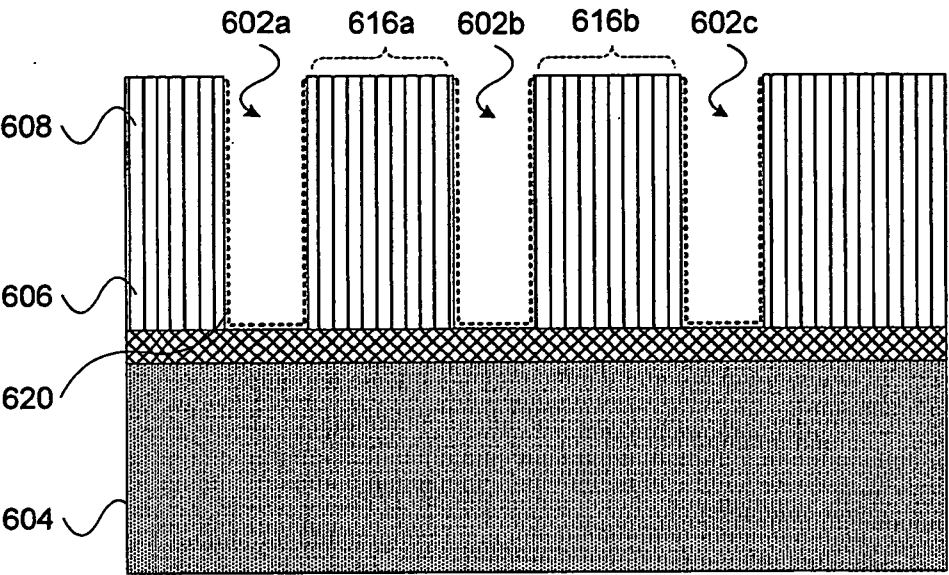
第4B圖



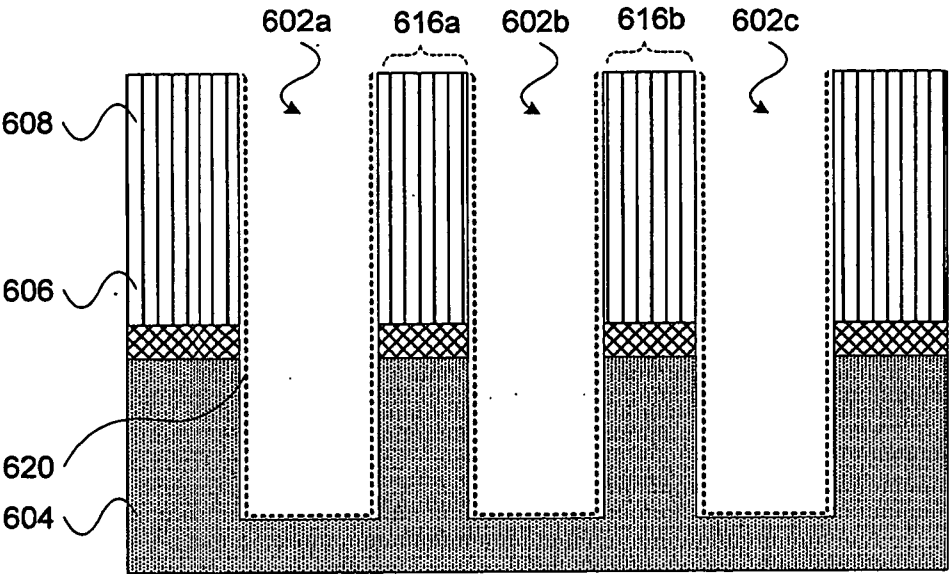
第5圖



第6A圖



第6B圖



第7圖

