

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

патентно-техническая
библиотека ИБ А

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 05.09.78 (21) 2662835/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.11.80. Бюллетень № 42

Дата опубликования описания 18.11.80

(11) 779905

(51) М. Кл.³

G 01 R 25/00

(53) УДК 621.317.

.373 (088.8)

(72) Авторы
изобретения

В. А. Шестериков

(71) Заявитель

(54) УСТРОЙСТВО КОНТРОЛЯ ФАЗИРОВАНИЯ
СИСТЕМЫ ПЕРЕДАЮЩИХ СТАНЦИЙ

Изобретение относится к области фазоизмерительной техники и может найти применение для контроля установки фаз на выходах передающих станций, работающих на сложение мощностей в эфире.

Известно устройство измерения сдвига фаз, которое может быть использовано при контроле фазирования и позволяющее за один период исследуемого сигнала измерить сдвиг фазы радиоимпульсного напряжения относительно непрерывного опорного сигнала и содержащее два формирователя, триггер, генератор опорных импульсов, схему совпадения и цифровой отсчетный блок [1].

Недостатком устройства является невозможность измерять сдвиг фазы между двумя радиоимпульсными напряжениями, существующими неодновременно.

Известно устройство контроля фазирования, содержащее два усилителя-ограничителя, выходной формирователь, элемент совпадения, счетчик фазы, блок индикации и генератор счетных импульсов [2].

Недостатком устройства является значительное время, затрачиваемое

оператором на фазирование отдельных систем.

Целью настоящего изобретения является повышение быстродействия контроля фазирования системы передающих станций.

Поставленная цель достигается тем, что устройство, содержащее первый и второй усилители-ограничители, выход второго из них соединен с одним из входов выходного формирователя, первый элемент совпадения, счетчик фазы, соединенный со входами блока цифровой индикации и генератор счетных импульсов, снабжено блоком регулируемой задержки, управляемым инвертором, блоком исключения грубой ошибки, блоком разрешения измерений, формирователем импульсов, делителем, регистром, вычитающим счетчиком, элементом ИЛИ, вторым элементом совпадения, счетчиком временного интервала и блоком введения поправок, причем выход первого усилителя-ограничителя соединен с одним из входов управляемого инвертора, второй вход которого соединен с вторым выходом блока исключения грубой ошибки, а выход - с первым входом блока регулируемой задержки, второй вход кото-

рой присоединен к первым входам блока исключения грубой ошибки и первого элемента совпадения и к выходу блока разрешения измерений, выход второго усилителя-ограничителя соединен с третьим входом блока регулируемой задержки и со вторыми входами формирователя импульсов и блока исключения грубой ошибки, третий вход которого присоединен к четвертому входу блока регулируемой задержки, выход которого соединен с первыми входами вычитающего счетчика и формирователя импульсов, первый и второй выходы которого подсоединены соответственно к одним из входов делителя и элемента ИЛИ, выход делителя через регистр соединен с входом числа вычитающего сумматора, второй вход которого соединен с генератором счетных импульсов и вторыми входами делителя и первого элемента совпадения, третий - с выходом элемента ИЛИ, а выход - через второй элемент совпадения соединен с другими входами элемента ИЛИ и выходного формирователя, а также с четвертым входом блока исключения грубой ошибки, первый и третий выходы которого соединены соответственно с одними из входов счетчика временного интервала и счетчика фазы и первым входом блока введения поправки, второй, третий и четвертый входы которого соединены соответственно с выходом счетчика временных интервалов, с выходом выходного формирователя, с выходом первого элемента совпадения и вторым входом счетчика времени интервалов, один выход его подсоединен к третьему входу первого элемента совпадения, а другой - ко второму входу счетчика фазы, входы синхронизации блока регулируемой задержки, формирователя импульсов, делителя и регистра объединены.

На чертеже представлена блок-схема устройства для контроля фазирования системы передающих станций.

Устройство контроля фазирования системы передающих станций содержит первый и второй усилители-ограничители 1 и 2, управляемый инвертор 3, блок с регулируемой задержкой 4, блок исключения грубой ошибки 5, блок разрешения измерений 6, формирователь импульсов 7, выходной формирователь 8, делитель 9, регистр 10, вычитающий счетчик 11, элемент ИЛИ 12, генератор счетных импульсов 13, первый элемент совпадения 14, второй элемент совпадения 15, счетчик фазы 16, счетчик временного интервала 17, блок введения поправки 18 и блок цифровой индикации 19.

Работа устройства происходит следующим образом.

На вход первого усилителя-ограничителя 1 постоянно подается сигнал,

который с некоторыми задержками повторяется на выходах передающих станций контролируемой системы. Последовательность импульсов с выхода усилителя-ограничителя 1 проходит без изменения через управляемый инвертор 3 на первый вход блока регулируемой задержки 4, а с выхода усилителя-ограничителя 2 поступает на пятый вход блока 4.

Для запоминания фазы опорной ПС достаточно определить и затем периодически воспроизводить временной интервал T между положительными фронтами импульсов последовательностей. Для уменьшения влияния помех интервал T необходимо определять как среднюю величину за некоторое число периодов исследуемого сигнала. В случае малого сдвига между импульсами возможно, что из-за влияния помех интервал T определится как средняя величина между величинами, часть из которых близка к 0, а другая часть - к периоду исследуемых сигналов. Следовательно, определяемая величина T будет иметь некоторое случайное значение. Необходимо определить и исключить случаи, приводящие к указанному результату.

После получения команды "Начать работу" регистр 10, делитель 9 и формирователь импульсов 7 устанавливаются в исходное состояние, а в блоке 4 вырабатывается последовательность импульсов, положительные фронты которых задержаны.

В соответствии с телеграфным сигналом на входе блока разрешения измерения 6 и в зависимости от условий связи, БРИ 6 выдает на второй вход БРЗ 4 сигнал, разрешающий производить измерения. Этот сигнал выдается в течение времени, когда на информационные входы устройства поступают сигналы одной и той же радиотелеграфной посылки и уровень их достигает необходимого значения.

В течение времени воздействия на второй вход блока 4 сигнала, разрешающего измерение, последовательность импульсов поступает на первый вход формирователя импульсов 7. На выходе формирователя 7 вырабатывается n импульсов.

В течение длительности этих импульсов, подаваемых на первый вход делителя 9 с коэффициентом деления n , на второй вход регистра 10 разрешается прохождение счетных импульсов, поступающих от генератора счетных импульсов 13 на второй вход делителя 9. Частота следования счетных импульсов много больше частоты исследуемых сигналов. Таким образом, в регистре 10 записывается число, соответствующее средней задержке положительных фронтов импульсов. До момента окончания n -го импульса на одном выходе форми-

рователя 7, сигнал с другого его выхода, поступая через элемент ИЛИ 12 на третий вход вычитающего счетчика 11, разрешает параллельную перепись содержания регистра 10 в счетчик 11. Начиная с момента окончания n-го импульса сигнал, поступающий на вход усилителя-ограничителя 2 от опорной передающей станции, не нужен.

После поступления положительного фронта импульса из последовательности, используемой для запоминания фазы, на первый вход вычитающего счетчика 11 и в результате поступления счетных импульсов на второй его вход, происходит вычитание из числа, записанного в счетчик 11. В момент установившейся всех разрядов счетчика 11 в нулевое состояние, на выходе второго элемента совпадения 15 вырабатывается импульс, который воздействует через элемент ИЛИ 12 на третий вход счетчика 11, вызывая перепись содержания регистра 10 в счетчик 11. В дальнейшем описанный процесс периодически повторяется.

Далее вместо сигнала с выхода опорной станции на вход ограничителя 2 подается сигнал с выхода станции, расфазирование которой относительно опорной требуется измерить. Если фаза сигнала близка к фазе опорной, то в результате воздействия помех, временной интервал, соответствующий измеряемому расфазированию, может соответствовать либо величине близкой к 0, либо к периоду исследуемого сигнала. Средняя величина этого временного интервала за некоторое число периодов исследуемого сигнала может быть случайной величиной, что объясняет возможность появления грубой ошибки при измерении. Необходимо исключить такие случаи. После получения команды "измерение" и сигнала разрешения измерения с выхода блока 6, блок 4 уменьшает задержку положительного фронта одного импульса из последовательности, используемой для запоминания фазы опорной ПС. В результате этого один из импульсов с выхода второго элемента совпадения 15 придет на четвертый вход блока 5 с опережением на некоторую величину. Если в течение времени, превышающего вдвое время с момента прихода этого импульса, на второй вход блока 5 придет положительный фронт, то это означает возможность появления грубой ошибки при измерении. Для исключения возможности такой ошибки на первый вход блока введения поправки 18 с третьего выхода блока 5 выдается соответствующий сигнал, а на вход управления инвертора 3 до конца измерения подается постоянный сигнал, приводящий к инвертированию последовательности импульсов, проходящих на первый вход блока 4. В результате

такого инвертирования, изменение положения во времени импульсов на выходе второго элемента совпадения 15 соответствует 180° фазовому сдвигу сигнала опорной станции. После окончания процесса определения возможности грубой ошибки, сигнал с первого выхода блока 5 разрешает запись счетных импульсов, которые поступают на вторые входы счетчика временных интервалов 17 и счетчик фазы 16 в течение времени выдачи сигнала разрешения на первый вход первого элемента совпадения 14. Счетные импульсы на второй вход счетчика 17 поступают непосредственно с выхода второго элемента 14, а на второй вход счетчика 16 поступают через блок 18, но только в течение длительности импульсов, поступающих с выхода формирователя 8 на третий вход блока 18. Начало импульсов на выходе формирователя 8 соответствует началу импульсов на его первом входе, а конец - соответствует положительному фронту на втором его входе.

В момент заполнения счетчика 17 на второй вход блока 18 поступает сигнал, по которому импульсы на второй вход счетчика 16 начинают проходить непрерывно, но с частотой в два раза меньше, чем на второй вход счетчика 17. За время повторного заполнения счетчика 17 емкостью $3,6 \cdot 10^K$ (где K - целое положительное число) на счетчик 16 пройдет дополнительно $1,8 \cdot 10^K$ импульсов, причем в случае заполнения счетчика 16 емкостью $3,6 \cdot 10^K$ разряды его устанавливаются в исходное (нулевое) состояние и запись импульсов продолжается. Сигнал, поступающий на второй вход блока 18 в момент повторного заполнения счетчика 17, приводит к выдаче на третий вход первого элемента 14 сигнала, запрещающего прохождение счетных импульсов на его выход. Число, записанное в трех старших десятичных разрядах счетчика 16, отображается с помощью блока цифровой индикации 19 и соответствует в градусах расфазированию измеряемой станции относительно опорной. Измерение расфазирования данной станции заканчивается, прекращается подача сигнала с ее выхода на вход ограничителя 2, одновременно прекращается подача команды "измерение", в результате чего блок 5 устанавливается в исходное состояние, а сигнал с первого его выхода устанавливает счетчики 16 и 17 в исходные (нулевые) состояния. После подачи на вход ограничителя 2 сигнала с выхода станции, расфазирование которой требуется измерить, выдача сигнала "измерение" возобновляется и процесс измерения повторяется.

Применение изобретения позволит обеспечить автоматический контроль

фазирования системы передающих станций, работающих в телеграфных режимах при наличии значительных шумовых помех в каналах передачи сигнала с выходов передающих станций на вход контролирующей аппаратуры.

Автоматизация процесса контроля уменьшает нагрузку оператора, исключает возможность возникновения субъективных ошибок, позволяет уменьшить время контроля системы ПС-ПС, что имеет большое значение в случае контроля системы перед сеансом связи.

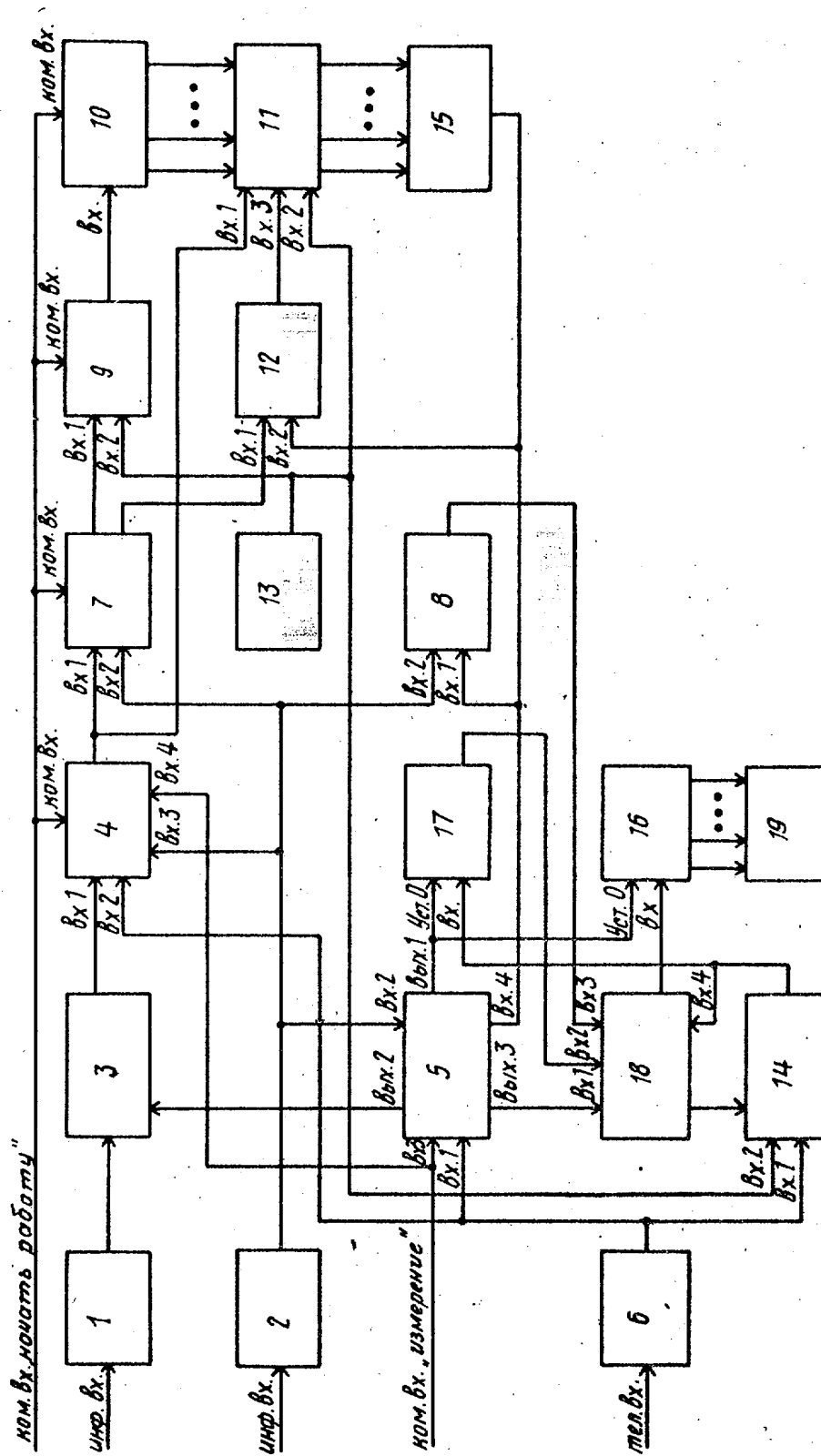
Формула изобретения

Устройство контроля фазирования системы передающих станций, содержащее первый и второй усилители-ограничители, выход второго из них соединен с одним из входов выходного формирователя, первый элемент совпадения, счетчик фазы, соединенный со входами блока цифровой индикации и генератор счетных импульсов, отличающееся тем, что, с целью повышения быстродействия, оно снабжено блоком регулируемой задержки, управляемым инвертором, блоком исключения грубой ошибки, блоком разрешения измерений, формирователем импульсов, делителем, регистром, вычитающим счетчиком, элементом ИЛИ, вторым элементом совпадения, счетчиком временного интервала и блоком введения поправок, причем выход первого усилителя-ограничителя соединен с одним из входов управляемого инвертора, второй вход которого соединен с вторым выходом блока исключения грубой ошибки, а выход - с первым входом блока регулируемой задержки, второй вход которой присоединен к первым входам блока исключения грубой ошибки и первого элемента совпадения и к выходу блока разрешения измерений, вы-

ход второго усилителя-ограничителя соединен с третьим входом блока регулируемой задержки и со вторыми входами формирователя импульсов и блока исключения грубой ошибки, третий вход которого присоединен к четвертому входу блока регулируемой задержки, выход которого соединен с первыми входами вычитающего счетчика и формирователя импульсов, первый и второй выходы которого присоединены соответственно к одним из входов делителя и элемента ИЛИ, выход делителя через регистр соединен с входом числа вычитающего счетчика, второй вход которого соединен с генератором счетных импульсов и вторыми входами делителя и первого элемента совпадения, третий - с выходом элемента ИЛИ, а выход - через второй элемент совпадения соединен с другими входами элемента ИЛИ и выходного формирователя, а также с четвертым входом блока исключения грубой ошибки, первый и третий выходы которого соединены соответственно с одними из входов счетчика временного интервала и счетчика фазы и первым входом блока введения поправки, второй, третий и четвертый входы которого соединены соответственно с выходом счетчика временных интервалов, с выходом выходного формирователя, с выходом первого элемента совпадения и вторым входом счетчика временных интервалов, один выход его подсоединен к третьему входу первого элемента совпадения, а другой - ко второму входу счетчика фазы, входы синхронизации блока регулируемой задержки, формирователя импульсов, делителя и регистра объединены.

Источники информации,

- 40 принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 359619, кл. G 01 R 25/04, 1972.
2. "Вопросы радиоэлектроники", серия ТРС, 1976, № 5, с. 177.



Составитель М. Барашков

Редактор Н. Коляда Техред С. Мигунова Корректор В. Бутяга

Заказ 9317/10 Тираж 1019 Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Філіал ППП "Патент", г. Ужгород, ул. Проектная, 4