

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成28年8月12日(2016.8.12)

【公表番号】特表2016-517607(P2016-517607A)

【公表日】平成28年6月16日(2016.6.16)

【年通号数】公開・登録公報2016-036

【出願番号】特願2015-561904(P2015-561904)

【国際特許分類】

G 1 1 C	19/28	(2006.01)
H 0 3 K	3/356	(2006.01)
G 0 9 G	3/36	(2006.01)
G 0 9 G	3/20	(2006.01)
G 1 1 C	19/00	(2006.01)

【F I】

G 1 1 C	19/28	D
H 0 3 K	3/356	Z
G 0 9 G	3/36	
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 2 2 E
G 0 9 G	3/20	6 7 0 J
G 1 1 C	19/00	J

【手続補正書】

【提出日】平成28年6月24日(2016.6.24)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

シフトレジスタであって、複数の段のシフトレジスト回路を含み、前記複数の段のシフトレジスト回路の第N段のシフトレジスト回路は、

プルアップ回路にプリチャージするためのプリチャージ回路と、

プリチャージされた後、出力端にハイレベルを出力させるプルアップ回路と、

出力端がハイレベルを出力した後、前記第N段のシフトレジスト回路をリセットするリセット回路と、

前記第N段のシフトレジスト回路がリセットされた後、第N段のシフトレジスト回路の出力レベルをホールドするホールド回路と

を含み、

前記プリチャージ回路は、制御端と入力端が前段のシフトレジスト回路の出力端に接続され、出力端が前記リセット回路の入力端に接続され、

前記プルアップ回路は、入力端が第1の制御信号端子に接続され、

前記リセット回路は、制御端が後段のシフトレジスト回路の出力端に接続され、出力端が接地され、

前記ホールド回路は、前記プリチャージ回路の出力端と、前記リセット回路の入力端と、プルアップ回路の制御端と、プルアップ回路の出力端とに接続され、第1の制御端が前記第1の制御信号端子に接続され、第2の制御端が第2の制御信号端子に接続され、

前記ホールド回路には、ゲートが前記第1の制御信号端子に接続され、ソースとドレイン

が互いに接続された一つのトランジスタが設置されているシフトレジスタ。

【請求項 2】

前記ホールド回路は、前記一つのトランジスタが設置された第1のホールド回路と、第2のホールド回路とを含む請求項1に記載のシフトレジスタ。

【請求項 3】

前記第1のホールド回路は、ゲートが前記プルアップ回路の制御端に接続されドレインが接地される第5のトランジスタをさらに含み、前記一つのトランジスタは、ゲートが前記ホールド回路の第1の制御端であり、ソースとドレインが前記第5のトランジスタのソースに接続され、

前記第2のホールド回路は、ゲートが前記ホールド回路の第2の制御端でありソースが第6のトランジスタのソースと前記プルアップ回路の出力端とに接続されドレインが接地される第4のトランジスタと、ゲートが第7のトランジスタのゲートに接続されドレインが接地される第6のトランジスタと、ソースが前記プリチャージ回路の出力端と前記リセット回路の入力端と前記プルアップ回路の制御端とに接続されドレインが接地される前記第7のトランジスタとを含み、

前記第1のホールド回路と第2のホールド回路は、前記一つのトランジスタのソースとドレイン、前記第5のトランジスタのソース、前記第6のトランジスタのゲート、前記第7のトランジスタのゲートを接続するプルダウンノードによって接続される請求項2に記載のシフトレジスタ。

【請求項 4】

前記第1のホールド回路は、ゲートが前記プルアップ回路の制御端に接続され、ドレインが接地された第5のトランジスタをさらに含み、前記一つのトランジスタは、制御端が前記ホールド回路の第1の制御端であり、ソースとドレインが前記第5のトランジスタのソースに接続され、

前記第2のホールド回路は、ゲートが前記ホールド回路の第2の制御端であり、ソースが第7のトランジスタのソース及び前記プルアップ回路の出力端に接続され、ドレインが接地される第4のトランジスタと、ゲートが前記第7のトランジスタのゲートと接続され、ソースが前記プリチャージ回路の出力端と前記リセット回路の入力端と前記プルアップ回路の制御端とに接続され、ドレインが前記第7のトランジスタのソースに接続される第6のトランジスタと、ドレインが接地される前記第7のトランジスタとを含み、

前記第1のホールド回路と第2のホールド回路はプルダウンノードによって接続され、前記プルダウンノードは、前記一つのトランジスタのソースとドレイン、前記第5のトランジスタのソース、前記第6のトランジスタのゲート、前記第7のトランジスタのゲートに接続される請求項2に記載のシフトレジスタ。

【請求項 5】

前記プリチャージ回路は、ゲートが制御端であり、ソースが入力端であり、ドレインが出力端である第1のトランジスタを含む請求項1～4のいずれかに記載のシフトレジスタ。

【請求項 6】

前記リセット回路は、ゲートが制御端であり、ソースが入力端であり、ドレインが出力端である第2のトランジスタを含む請求項1～4のいずれかに記載のシフトレジスタ。

【請求項 7】

プルアップ回路は、ゲートが制御端でありソースが入力端であり、ドレインが出力端である第3のトランジスタと、一端が前記第3のトランジスタのゲートに接続され他端が前記第3のトランジスタのドレインに接続されるキャパシタとを含む請求項1～4のいずれかに記載のシフトレジスタ。

【請求項 8】

ゲート駆動回路であって、

請求項1～7のいずれかに記載のシフトレジスタを含むゲート駆動回路。

【請求項 9】

表示装置であって、

請求項 8 に記載のゲート駆動回路を含む表示装置。

【請求項 10】

ゲート駆動方法であって、以下のステップを含み、

プリチャージ回路がプルアップ回路に充電し (S1)、

プルアップ回路がシフトレジスト回路のレベルをプルアップさせ、シフトレジスト回路がハイレベルを出力し (S2)、

リセット回路がシフトレジスト回路をリセットさせ (S3)、

シフトレジスト回路がリセットされた後、ホールド回路がシフトレジスト回路の出力レベルをホールドし (S4)、

前記ステップ S4 で、ホールド回路におけるトランジスタの等価容量は前記トランジスタのオン又はオフによって変化し、前記トランジスタがオンされる場合の等価容量は前記トランジスタがオフされる場合の等価容量より大きいゲート駆動方法。