

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5079540号
(P5079540)

(45) 発行日 平成24年11月21日(2012.11.21)

(24) 登録日 平成24年9月7日(2012.9.7)

(51) Int.Cl.

F 1

G02B 26/08 (2006.01)
B81B 3/00 (2006.01)
B81C 1/00 (2006.01)
G02B 5/10 (2006.01)

GO2B 26/08
B81B 3/00
B81C 1/00
GO2B 5/10
GO2B 5/10

J

B

C

請求項の数 5 (全 13 頁) 最終頁に続く

(21) 出願番号

特願2008-38986 (P2008-38986)

(22) 出願日

平成20年2月20日 (2008.2.20)

(65) 公開番号

特開2009-198700 (P2009-198700A)

(43) 公開日

平成21年9月3日 (2009.9.3)

審査請求日

平成23年2月18日 (2011.2.18)

(73) 特許権者 000135184

株式会社ニデック

愛知県蒲郡市拾石町前浜34番地14

(73) 特許権者 304027349

国立大学法人豊橋技術科学大学

愛知県豊橋市天伯町雲雀ヶ丘1-1

(72) 発明者 羽根瀬 昌明

愛知県蒲郡市拾石町前浜34番地14 株式会社ニデック拾石工場内

(72) 発明者 澤田 和明

愛知県豊橋市天伯町雲雀ヶ丘1-1 豊橋技術科学大学内

(72) 発明者 河津 直樹

愛知県豊橋市天伯町雲雀ヶ丘1-1 豊橋技術科学大学内

最終頁に続く

(54) 【発明の名称】形状可変ミラーの製造方法及び形状可変ミラー

(57) 【特許請求の範囲】

【請求項 1】

ミラー面の形状を変化させる形状可変ミラーの製造方法において、
圧電膜と、該圧電膜の下に配置された第1の電極と、前記圧電膜の上に配置された第2の電極と、を有する圧電アクチュエータが基板上に複数配置されたアクチュエータアレイを準備する準備工程と、
該アクチュエータアレイ上に最終的に除去される犠牲層を形成する犠牲層形成工程と、
前記圧電アクチュエータの各々に対応するように前記犠牲層に孔を形成し前記第2の電極の少なくとも一部を露出させる孔形成工程と、
前記露出した第2の電極の上に前記ミラー面を支持する柱部を形成するために、前記犠牲層に形成された前記孔を柱部用材料で埋没させる孔埋没工程と、
前記犠牲層及び前記柱部の上面を平坦化させる平坦化工程と、

該平坦化工程により平坦化した前記犠牲層及び前記柱部の上面にミラー面を形成するミラー面形成工程と、

該ミラー面形成工程により前記ミラー面が形成された後、前記犠牲層をエッティング法により除去する犠牲層除去工程と、

を含むことを特徴とする形状可変ミラーの製造方法。

【請求項 2】

請求項1の形状可変ミラーの製造方法において、

前記圧電アクチュエータと該圧電アクチュエータ下部に位置する基板との間に、前記圧

電膜を上下に変位させやすくするための凹部を前記基板に形成する凹部形成工程を有することを特徴とする形状可変ミラーの製造方法。

【請求項 3】

請求項 2 の形状可変ミラーの製造方法において、

前記圧電アクチュエータの各々の外縁にドライエッティング用の気体が通過する第 1 通過孔を最表面から前記基板に至るまで形成する第 1 通過孔形成工程と、

前記各圧電アクチュエータに対応するように前記ミラー面に前記ドライエッティング用の気体が通過する第 2 通過孔を形成する第 2 通過孔形成工程と、を含み、

前記犠牲層除去工程は、前記第 2 通過孔を介して前記犠牲層を前記ドライエッティング用の気体に曝すことにより前記犠牲層を除去する工程であって、

前記凹部形成工程は、前記犠牲層除去工程にて前記犠牲層が除去された後、前記第 1 通過孔を介して前記基板の上部を前記ドライエッティング用の気体に曝すことにより前記基板の上部の一部を所定量除去し、前記圧電アクチュエータと基板との間に前記凹部を形成する工程であることを特徴とする形状可変ミラーの製造方法。

【請求項 4】

請求項 3 の形状可変ミラーの製造方法において、

前記準備工程にて準備される前記アクチュエータアレイの圧電アクチュエータには、前記基板と第 1 電極との間に アルミナが形成されていることを特徴とする形状可変ミラーの製造方法。

【請求項 5】

請求項 4 の形状可変ミラーの製造方法において、

ミラー面形成工程では、前記犠牲層及び前記柱部の上面にミラー面の自重によるミラー面の変形を抑制する抑制層を形成させ、その抑制層の上にミラー面を形成することを特徴とする形状可変ミラーの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ミラー面の形状を変化させる形状可変ミラー及びその製造方法に関する。

【背景技術】

【0002】

光を反射させるためのミラー面と、圧電膜及び圧電膜の上下に配置された電極を有する圧電アクチュエータが二次元的に配列されたアクチュエータアレイと、ミラー面と各圧電アクチュエータとの間に配置されミラー面を支持すると共に圧電アクチュエータの変位をミラー面に伝達する柱部(パンプ)と、を有する形状可変ミラーが知られている。

【0003】

ところで、上記のような形状可変ミラーを製造する場合、下記の非特許文献 1 では、アクチュエータアレイ用の基板と、ミラー面用の基板を別に製造し、これらを重ね合わせた後、ミラー面用の基板をエッティングにより磨くことでミラー面を形成させていた。

【非特許文献 1】 Yang, E.-H. 他 5 名 「Thin-Film Piezoelectric Unimorph Actuator-Based Deformable Mirror With a Transferred Silicon Membrane」, JOURNAL OF MICROELECTROMECHANICAL SYSTEMS, VOL. 15, NO. 5, OCTOBER 2006, P1214 ~ P1225

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上記の手法の場合、アクチュエータアレイ用の基板とミラー面用の基板を別に製造するため、製造に手間がかかるものであった。

【0005】

本発明は、上記問題点を鑑み、効率良く形状可変ミラーを製造できる形状可変ミラーの製造方法を提供することを技術課題とする。

【課題を解決するための手段】

10

20

30

40

50

【0006】

上記課題を解決するために、本発明は以下のような構成を備えることを特徴とする。

【0007】

(1)

ミラー面の形状を変化させる形状可変ミラーの製造方法において、

圧電膜と、該圧電膜の下に配置された第1の電極と、前記圧電膜の上に配置された第2の電極と、を有する圧電アクチュエータが基板上に複数配置されたアクチュエータアレイを準備する準備工程と、

該アクチュエータアレイ上に最終的に除去される犠牲層を形成する犠牲層形成工程と、

前記圧電アクチュエータの各々に対応するように前記犠牲層に孔を形成し前記第2の電極の少なくとも一部を露出させる孔形成工程と、10

前記露出した第2の電極の上に前記ミラー面を支持する柱部を形成するために、前記犠牲層に形成された前記孔を柱部用材料で埋没させる孔埋没工程と、

前記犠牲層及び前記柱部の上面を平坦化させる平坦化工程と、

該平坦化工程により平坦化した前記犠牲層及び前記柱部の上面にミラー面を形成するミラー面形成工程と、

該ミラー面形成工程により前記ミラー面が形成された後、前記犠牲層をエッティング法により除去する犠牲層除去工程と、20

を含むことを特徴とする。

(2)

(1)の形状可変ミラーの製造方法において、

前記圧電アクチュエータと該圧電アクチュエータ下部に位置する基板との間に、前記圧電膜を上下に変位させやすくするための凹部を前記基板に形成する凹部形成工程を有することを特徴とする。

(3)

(2)の形状可変ミラーの製造方法において、

前記圧電アクチュエータの各々の外縁にドライエッティング用の気体が通過する第1通過孔を最表面から前記基板に至るまで形成する第1通過孔形成工程と、

前記各圧電アクチュエータに対応するように前記ミラー面に前記ドライエッティング用の気体が通過する第2通過孔を形成する第2通過孔形成工程と、を含み、30

前記犠牲層除去工程は、前記第2通過孔を介して前記犠牲層を前記ドライエッティング用の気体に曝すことにより前記犠牲層を除去する工程であって、

前記凹部形成工程は、前記犠牲層除去工程にて前記犠牲層が除去された後、前記第1通過孔を介して前記基板の上部を前記ドライエッティング用の気体に曝すことにより前記基板の上部の一部を所定量除去し、前記圧電アクチュエータと基板との間に前記凹部を形成する工程であることを特徴とする。

(4)

(3)の形状可変ミラーの製造方法において、

前記準備工程にて準備される前記アクチュエータアレイの圧電アクチュエータには、前記基板と第1電極との間にアルミナが形成されていることを特徴とする。40

(5)

(4)の形状可変ミラーの製造方法において、

ミラー面形成工程では、前記犠牲層及び前記柱部の上面にミラー面の自重によるミラー面の変形を抑制する抑制層を形成させ、その抑制層の上にミラー面を形成することを特徴とする。

【発明の効果】

【0008】

本発明によれば、アクチュエータアレイ用の基板とミラー面用の基板を別に製造するこ50

となく、効率の良く形状可変ミラーを製造できる。

【発明を実施するための最良の形態】

【0009】

以下に、本発明の実施形態について図面を用いて説明する。図1は本実施形態に係る形状可変ミラーの要部断面図である。形状可変ミラー10は、複数の圧電アクチュエータ101が配列された圧電アクチュエータアレイ100と、各圧電アクチュエータ101の上に設けられた柱部300と、ミラー面500と、に大別される構成となっており、圧電アクチュエータ101に対して電圧が印加されたときの圧電アクチュエータ101の変位に伴って柱部300が上下に変位されることにより、ミラー面500の形状が変化する。

【0010】

図2は、本実施形態に係る圧電アクチュエータアレイの構成について説明する要部断面図である。圧電アクチュエータアレイ100は、図3に示すように基板102上に複数の圧電アクチュエータ101が配列された構成となっている。本実施形態では、基板102上に、複数の圧電アクチュエータ101が格子状に配列されたような構成となっている。この場合、圧電アクチュエータが二次元的に所定の間隔で配置された構成であれば良く、例えば、複数の圧電アクチュエータが放射状に配列されたような構成であってもよい。なお、アクチュエータアレイ100には、各圧電アクチュエータ101に対応する電極端子109が複数形成されており、各電極端子109を介して各圧電アクチュエータ101に対して電圧を供給できるようになっている。

【0011】

図2において、各圧電アクチュエータ101は、圧電膜103と、第1の電極105、第2の電極107、を有し、基板102の上に配置されている。圧電膜103は、電圧を印加することで変位を起こす圧電体が用いられおり、その厚さは、例えば、約0.5~3μm程度が考えられる。第1の電極105は、圧電膜103の下側表面に形成されており、第2の電極107は、圧電膜103の上側表面に形成されている。すなわち、第1の電極105及び第2の電極107の2つの電極により圧電膜103が挟まれた構成となっている。また、第1の電極105は、不図示の配線により電極端子109と電気的に接続されており、電極端子109に対して電圧が印加されると、圧電膜103は、圧電膜103の形成面に対して垂直な方向に変位される。この場合、第2の電極107と電極端子109とが電気的に接続される構成であってもよい。なお、第1の電極105及び第2の電極107は、例えば、Ti、Pt等の金属薄膜からなる。

【0012】

また、基板102は、圧電膜103、第1の電極105、及び第2の電極107を下方から支持するためのものであり、第1の電極105の下側表面に形成されている。なお、基板102としては、例えば、約500μmの厚さからなるシリコン基板(4インチのウェハの場合)を用いることができる。

【0013】

次に、本実施形態に係る形状可変ミラーの製造方法について、図4~図8を用いて説明する。まず、アクチュエータアレイ100を準備する工程について説明する。図4は、圧電アクチュエータアレイ100の製造工程について説明する図である。基板102の材料としては、SiやMgO等の単結晶材料を用いることにより圧電膜103の圧電特性を高くすることができますが、特に制限されるものではない。なお、本実施形態では、基板の厚みが約400μmの単結晶Si基板を使用した。また、基板102の上に-Al₂O₃(アルミナ:図番号110参照)を形成することにより圧電膜103の圧電特性が高くなるようにしておく。なお、-Al₂O₃の形成方法は、例えば、MBE法(Molecular Beam Epitaxy)、CVD法(Chemical Vapor Deposition)、と多くの方法があるが、膜を形成できる技術であれば特に限定されることはない。

【0014】

次に、基板102の上に第1の電極105を形成する。第1の電極105の材料としては、導電性の高い金属(例えば、Pt、Ti、等)が好適に利用される。次に、第1の電

10

20

30

40

50

極の上に圧電膜 103 を形成する。圧電膜 103 の材料としては、P Z T (チタン酸ジルコニウム鉛)、P Z T と同系の P b を含むペロブスカイトなどの圧電定数が高く変形の大きい材料が好適に使用される。なお、電極膜及び圧電膜の形成方法は、例えば、スパッタ法、C V D 法 (Chemical Vapor Deposition)、又はゾルゲル法と多くあるが、膜を形成できる技術であれば特に制限されることはない。本実施形態においては、第 1 の電極の材料には、P t と T i を使用し、膜厚はそれぞれ 10 nm (T i)、100 nm (P t) の二重構造とした。圧電膜 103 の材料には P Z T を使用し、膜厚は約 2 ~ 3 μm とした。P t 及び T i の形成はスパッタ法を行い、P Z T の形成はゾルゲル法を用いる。

【0015】

次に、圧電膜 103 の上に第 2 の電極 107 を形成する。第 2 の電極 107 の材料及び形成方法は第 1 の電極 105 と同様である。本実施形態においては、材料は P t を使用し、膜厚は 100 nm とした。また、P t の形成はスパッタ法で行う (以上、図 4 (a) 参照)。

【0016】

次に、図 4 (b) に示すように、圧電アクチュエータ 101 のアレイを形成させるために、フォトリソグラフィー法及びエッティング法を用いて、各圧電アクチュエータ 101 の周辺を第 1 の電極 105 の上部が露出されるまで除去する。より具体的には、第 2 の電極 107 上にフォトレジストを塗布した後、圧電アクチュエータ 101 の配列パターンが描かれたマスクを用いて感光した部分を残すように露光処理を行う。次に、反応イオンエッティング (RIE) 法を用いて第 2 の電極 107 及び圧電膜 103 における各圧電アクチュエータ 101 の周辺部に対応する領域を選択的に取り除き、第 2 の電極 107 を露出させる。その後、プラズマエッティング、溶剤、等によって残ったフォトレジストを取り除く。

【0017】

次に、図 4 (c) に示すように、第 1 の電極 105 を各圧電アクチュエータ 101 に対応するように分割させると共に、各電極端子 109 とを接続させるために、フォトリソグラフィー法及びエッティング法を用いて、第 1 の電極 105 の周辺を - アルミナ 110 が露出されるまで除去する。なお、具体的手法については、前述の第 2 の電極及び圧電膜 107 の除去と同様の手法を採用できるため、説明を省略する。

【0018】

次に、図 4 (d) に示すように、圧電アクチュエータアレイ 100 の上面全体に対して SiO₂ を形成させる。なお、SiO₂ の形成方法としては、C V D 法、スパッタリング法、などが考えられる。

【0019】

次に、図 4 (e) に示すように、第 2 の電極 107 を露出させるために、フォトリソグラフィー法及びエッティング法を用いて、第 2 の電極 107 の上部が露出されるまで除去する。なお、具体的手法については、前述の第 2 の電極及び圧電膜 107 の除去と同様の手法を採用できるため、説明を省略する。

【0020】

次に、図 4 (f) に示すように、圧電アクチュエータ 101 の各々の外縁にドライエッティング用の気体が通過する第 1 通過孔 120 を最表面から基板 102 に至るまで形成する。より具体的には、フォトリソグラフィー法及びエッティング法を用いて、各圧電アクチュエータ 101 の周辺に形成された SiO₂ 膜及び第 1 の電極 105 及び - アルミナ 110 を除去して基板 102 の一部を露出させておく。この場合、除去されずに残される部分によって圧電アクチュエータ 101 が支持された状態となるように、例えば、図 5 に示すように、圧電アクチュエータ 101 を上から見たときに、圧電アクチュエータ 101 の四隅に対してそれぞれ略 L 字状の孔 120 (溝) を形成させておき、圧電アクチュエータ 101 を形成する各辺の中央部 121 を残すようことが考えられる。この場合、圧電アクチュエータ 101 は中央部 121 によって四点支持された状態となる。なお、前述のように形成された孔 120 は、後述する薄膜犠牲層 200 及び基板 102 を除去するためのエッティングガスが通過するエッティングホールとして利用される。

10

20

30

40

50

【0021】

図6は、アクチュエータアレイ100に薄膜犠牲層を形成させる工程からミラー面を形成させる工程までを説明する図である。ここで、図6(a)に示すように、アクチュエータアレイ100上に最終的に除去される薄膜犠牲層200を形成させる。なお、薄膜犠牲層200の材料としては、対応するエッティングガスによって除去されやすい特性を有するものが好ましく、ポリシリコン、アモルファスシリコン、PSG、BPSG、等が用いられる。また、薄膜犠牲層200の形成方法は、膜を形成できる技術であれば、特に制限されることはない。本実施形態においては、薄膜犠牲層200の材料には、ポリシリコンを使用し、膜厚を約10μmとし、スパッタリング法またはCVD法によりアクチュエータアレイ100の上側表面一面に製膜処理を施す。

10

【0022】

次に、図6(b)に示すように、圧電アクチュエータ101の各々に対応するように薄膜犠牲層200に孔250を形成し第2の電極107の少なくとも一部を露出させる。この場合、フォトリソグラフィー及びエッティング法を用いて、各圧電アクチュエータ101における第2の電極107の中央部分(上方から見たとき)が露出されるように薄膜犠牲層200を除去する。

【0023】

次に、図6(c)に示すように、露出した第2の電極107の上にミラー面500を支持する柱部300を形成するために、犠牲層200に形成された孔250を柱部用材料で埋没させる。より具体的には、薄膜犠牲層200に形成された孔250に金属を流し込むことにより第2の電極107の上に柱部300を複数形成する。また、柱部300の形成方法は、柱部を形成できる技術であれば、特に制限されることはない(例えば、電解めっき、蒸着法、等)。本実施形態においては、柱部300の材料には、Inを使用し、孔250に液体上のInを流し込んでから冷却処理を施すことにより柱部300を形成する。

20

【0024】

次に、図6(d)に示すように、薄膜犠牲層200及び柱部300の上面を平坦化させる。この場合、例えば、CMP(化学機械研磨)を用いた手法が考えられる。これにより、平坦な上面を有する薄膜犠牲層200及び柱部300が形成される。なお、平坦化に際して、第2の電極107からの柱部300の高さが予め設定された高さ(例えば、約10μm)になるまで、平坦化を行うようにしてもよい。

30

【0025】

次に、図6(e)に示すように、平坦化された薄膜犠牲層200及び柱部300の上面に反射ミラー面(ミラー膜)500を形成する。ミラー面500の材料としては、例えば、Au、Ag、Al、等の金属、SiO₂/Ta₂O₅などの低屈折率誘電体/高屈折率誘電体の/4多層膜が好適に使用される。また、ミラー面500の形成方法について、例えば、スパッタ法又は蒸着法と多くあるが、膜を形成できる技術であれば特に制限されることはない。また、ミラー面の膜厚としては、例えば、約1μm程度が考えられる。この場合、薄膜犠牲層200及び柱部300の上面にミラー面500の自重によるミラー面500の変形を抑制する抑制層を形成させ、その抑制層の上にミラー面500を形成するようにしてもよい。なお、抑制層の材料としては、SU-8、ポリイミド、SiN、などが好適に利用される。また、抑制層の形成方法としては、スパッタ法、CVD法、等があるが、抑制層を形成できる技術であれば、特に制限されることはない。

40

【0026】

上記のようにミラー面500が形成された後、次に、図7及び図8に示すように、各圧電アクチュエータ101に対応するように、ドライエッティング用の気体が通過する第2通過孔550をミラー面500に形成する。この場合、孔550としては、フォトリソグラフィー及びエッティング法によって柱部300から等距離離れた4点に微小な孔を開けるようなことが考えられる。より具体的には、図7に示すように、圧電アクチュエータ101の四隅に対してそれぞれ略L字状の孔120(溝)が形成されたような場合、圧電アクチュエータ101を上方より見たときに、孔120の角部と孔550の形成位置が重なるよ

50

うにして、孔 550 を 4 点形成させる。

【0027】

次に、図 8 に示すように、犠牲層 200 をエッティング法により除去する。より具体的には、薄膜犠牲層 200 及び基板 102 に反応するガス中にアクチュエータアレイ 100 を配置することにより、孔 550 を介して薄膜犠牲層 200 及び基板 102 を除去する。本実施形態では、薄膜犠牲層 200 としてポリシリコンが使用され、基板 102 として Si 基板が使用されているため、シリコンをエッティングする特性を有するエッティングガス（例えば、Xe F₂）を用いるようことが考えられる。この場合、薄膜犠牲層 200 及び基板 102 以外の物質（例えば、ミラー面 500、柱部 300、SiO₂ 膜、等）は、エッティングガスの影響を受けずに残る。なお、上記のように反応ガス中に薄膜犠牲層 200 及び基板 102 を曝す方法に限るものではなく、プラズマによってエッティングガスをイオン化してエッティングさせる反応性イオンエッティング法を用いても良い。
10

【0028】

ここで、エッティング処理が開始されると、図 8 (a) に示すように、孔 550 を通過するエッティングガスが薄膜犠牲層 200 を削っていく。このとき、エッティングガスは、孔 550 を中心に放射状に薄膜犠牲層 200 を削っていく。

【0029】

そして、柱部 300（圧電アクチュエータ 101 の中心部）に向けて進行するエッティングガスによって薄膜犠牲層 200 の柱部 300 を取り囲んでいた部分が除去されると共に、隣接して配置された圧電アクチュエータ 101（圧電アクチュエータ 101 の周辺側）に向けて進行するエッティングガスによって各圧電アクチュエータ 101 間に形成された薄膜犠牲層 200 が除去されると、各圧電アクチュエータ 101 の第 2 の電極 107 の上に設けられた柱部 300 によってミラー面 500 が下方より支持された状態となる。
20

【0030】

また、孔 550 から下方向に向けて進行するエッティングガスによって、孔 550 と孔 120 との間に形成された薄膜犠牲層 200 が除去された後、エッティングガスが孔 120 を通過して基板 102 に達し、基板 102 の上部がドライエッティング用の気体に曝されると、孔 120 を中心に放射状に基板 102 が削られていき、基板 102 の上部位置が所定量除去される。ここで、基板 102 上に形成された孔 120 は、図 7 に示すように、圧電アクチュエータ 101 を四方から取り囲むように形成されており、圧電アクチュエータ 101 の中央部分に向けて進行するエッティングガスは、図 8 (b) に示すように、基板 102 における第 1 の電極 105 の下側表面部分を除去する。これにより、第 2 の電極 107 と基板 105 との間に空洞部 590 が形成される。なお、圧電アクチュエータ 101 の下部に形成された空洞部 590 は、圧電膜 103 に対して電圧が印加されることにより圧電膜 103 が上下方向に変位されるときのスペースとして利用される。これにより、圧電アクチュエータ 101 と圧電アクチュエータ 101 の下部に位置する基板 102 との間に、圧電膜 103 を上下に変位させやすくするための凹部（空洞部 590）が基板 102 に形成される。
30

【0031】

この場合、エッティングガスによる除去速度は各方向においてほぼ一定であり、ミラー面 500 に形成された孔 550 及び基板表面に形成された孔 120 が圧電アクチュエータ 101 の水平面上における中心位置から等間隔で形成されていることにより、圧電アクチュエータ 101 の下面に形成される空洞部 590 が基板 102 の面上において均一に形成される。なお、上記のようにエッティングガスによる犠牲層 200 及び基板 102 の上部の一部を除去する場合、実験等により、エッティングガスの投入後、犠牲層 200 の除去及び空洞部 590 の形成がなされるまでの時間を予め求めておけばよい。
40

【0032】

以上のような製造方法とすれば、手間なく高い精度の形状可変ミラーを作成できる。よって、眼底撮影等の分野において被検眼の波面収差を補償する収差補償光学系を介して眼底撮影を行うような収差補償機能付眼底カメラにおいて、精度良く収差を補償できるよう
50

になり、より精密な眼底像を得ることが可能となる。

【0033】

以下、本発明の他の実施形態について、図9～図11を用いて説明する。図9は本実施形態に係る形状可変ミラーの要部断面図であり、図10は本実施形態に係る形状可変ミラーの電極の配置について説明する平面図である。

【0034】

図9に示すように、形状可変ミラー20は、圧電膜603と、圧電膜603の下に形成された第1の電極605と、圧電膜の上に形成された第2の電極620と、を有し第1の電極605及び第2の電極620から圧電膜603に電圧を供給することにより変位する圧電素子640と、圧電素子640を下方から支持する基板600と、基板600の下側に形成された凹部611と、第2の電極620の上方に形成されたミラー面650と、ミラー面650の自重によるミラー面650の変形を抑制する抑制層700と、を有する。
10

【0035】

より具体的には、基板600の上に電極材料としてPt、Ti、Ir、Ruのうち少なくとも一つを含む金属もしくは酸化物の第1の電極(電極膜)605が形成され、さらにその上に、圧電性を有するペロブスカイト構造の酸化物を含む圧電膜603が形成されている。圧電膜603の上には、第2の電極620が形成されている。

【0036】

また、第2の電極620は、電極パターンとして形成され、種々の態様で個別電極を配置することができる。例えば、図10に示すように、格子状に個別電極620aを配置するようなことが考えられる。この場合、他の配置構成としては、例えば、同心円状に配置された複数(例えば、3つ)の領域に、それぞれ個別電極を配置するような構成が考えられる。
20

【0037】

なお、形状可変ミラー20には、図示無き複数個の電極端子が形成されており、各電極端子は、不図示の配線パターンにより、それぞれ個別電極620aと接続されており、また、不図示の配線により、第1の電極605に電気的に接続されている。

【0038】

また、抑制層700は、第2の電極620とミラー面650との間に配置され、その材料としては、SU-8、ポリイミド、SiN、などが好適に利用される。また、抑制層700の形成方法としては、スパッタ法、CVD法、等があるが、抑制層700を形成できる技術であれば、特に制限されることはない。本実施形態においては、抑制層700の材料として、SU-8を使用し、膜厚を10～20μm程度とした。なお、抑制層700は、第2の電極620とミラー面650との間を電気的に絶縁する絶縁層としての役割を兼用する。
30

【0039】

また、抑制層700の上に形成されると共に、抑制層700によって保持されるミラー面650は、抑制層700によってその形状が一定に保たれる。これにより、ミラー面650の自重によるミラー面650の変形が抑制される。この場合、ミラー面650の材料としては、例えば、Au、Ag、Al、等の金属、SiO₂/Ta₂O₅などの低屈折率誘電体/高屈折率誘電体の/4多層膜が好適に使用される。また、ミラー面650の形成方法について、例えば、スパッタ法又は蒸着法と多くあるが、膜を形成できる技術であれば特に制限されることはない。また、ミラー面の膜厚としては、例えば、約1μm程度が考えられる。なお、抑制層700の上にミラー面650を形成させる場合、CMP等により平坦化処理を行うのが好ましい。
40

【0040】

また、図9に示すように、形状可変ミラー20の下面の中心には、第2の電極620に対応して、基板600の一部が除去され、円柱形上の凹部611が形成されている。なお、凹部611は、フォトリソグラフィー及びエッチング法によって基板600を下方から削っていくことにより形成可能である。この凹部611によって、圧電膜603が上下に
50

変位しやすくなる。

【0041】

なお、本実施形態では、基板600と第1の電極605との間にアルミナ601が形成されており、圧電膜603の圧電特性を高める特性を持つ。なお、必ずしも基板600と第1の電極605との間にアルミナ601を設ける必要はない。

【0042】

以上のような構成とすれば、抑制層700によってミラー面650の面形状が一定に保たれるため、ミラー面650の形状可変による収差補正を正確に行うことが可能となる。

【0043】

なお、以上の説明においては、抑制層700の上にミラー面650を設けるような構成としたが、凹部611の底面にA1等の金属を蒸着することによりミラー面とするような構成としてもよい。

【0044】

また、ミラー面650を形成させる際に、図11に示すように、ミラー面650のたわみを防ぐための弾性体（例えば、PDMS等）を流し込んでフラットな平面とし、その上にミラー面650をコーティングするようにしてもよい。なお、図11(a)は、ミラー面650を抑制層700の上に設けた場合の構成であり、抑制層700とミラー面650との間に弾性体800が形成される。また、図11(b)は、凹部611の底面にミラー面650を設けた場合の構成であり、凹部611の底面（アルミナ601）とミラー面650との間に弾性体800が形成される。なお、弾性体800の膜厚としては、例えば、約10μm程度が考えられる。

【図面の簡単な説明】

【0045】

【図1】本実施形態に係る形状可変ミラーの要部断面図である。

【図2】本実施形態に係る圧電アクチュエータアレイの構成について説明する要部断面図である。

【図3】本実施形態に係る圧電アクチュエータアレイの構成について説明する上方概略図である。

【図4】圧電アクチュエータアレイの製造工程について説明する図である。

【図5】本実施形態に係る圧電アクチュエータを上方より見たときの上方概略図である。

【図6】アクチュエータアレイ100に薄膜犠牲層を形成させる工程からミラー面を形成させる工程までを説明する図である。

【図7】各圧電アクチュエータに対応するように形成されるドライエッティング用の通過孔の形成位置について説明する図である。

【図8】薄膜犠牲層の除去と空洞部の形成工程について説明する図である。

【図9】本実施形態に係る形状可変ミラーの要部断面図である。

【図10】本実施形態に係る形状可変ミラーの電極の配置について説明する平面図である。

。

【図11】ミラー面の下に弾性体を設けた場合の要部断面図である。

【符号の説明】

【0046】

10、20 形状可変ミラー

100 圧電アクチュエータアレイ

101 圧電アクチュエータ

102 基板

103 圧電膜

105 第1の電極

107 第2の電極

110 アルミナ

120 第1通過孔

10

20

30

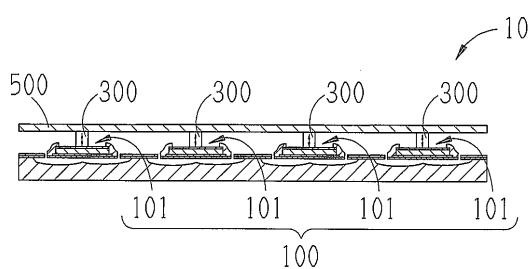
40

50

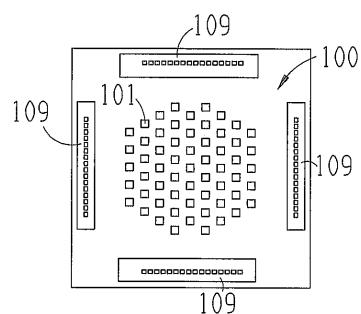
200 薄膜犠牲層
 250 孔
 300 柱部
 500 ミラー面
 550 第2通過孔
 590 空洞部
 600 基板
 601 アルミナ
 603 圧電膜
 605 第1の電極
 611 凹部
 620 第2の電極
 700 抑制層
 800 弾性体

10

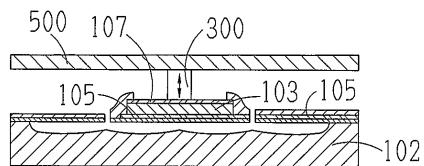
【図1】



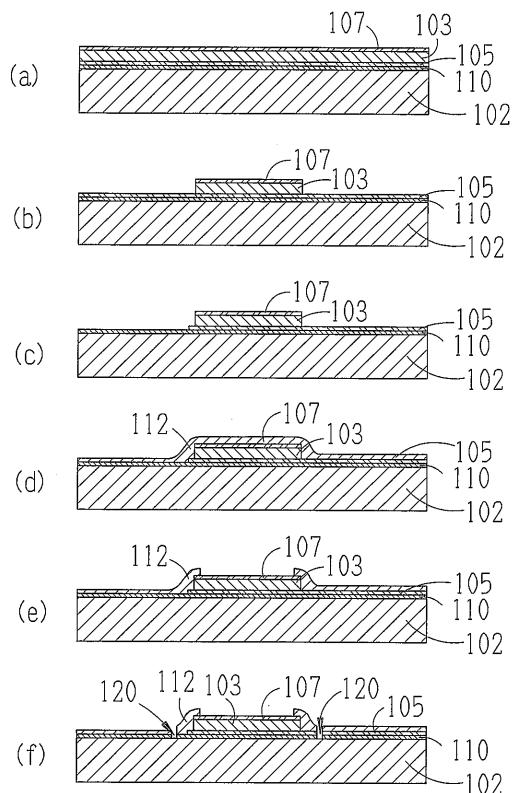
【図3】



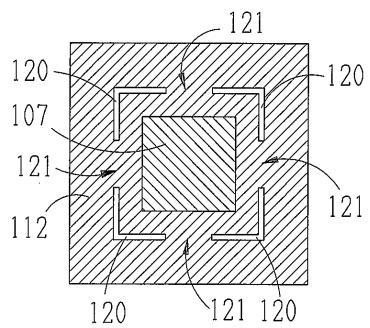
【図2】



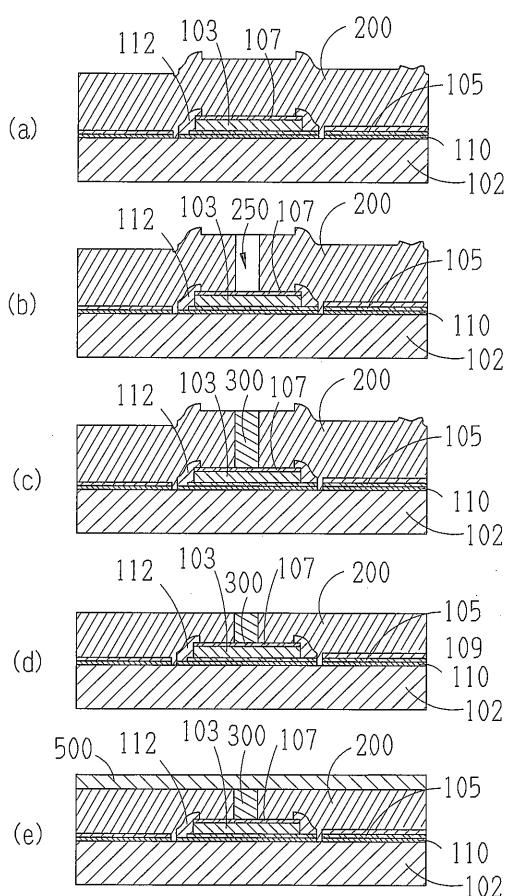
【図4】



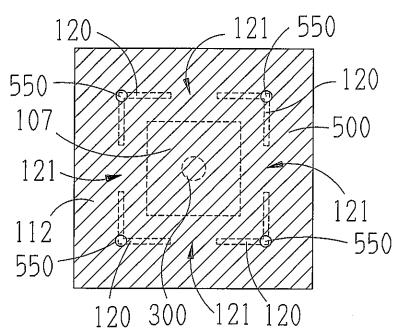
【図5】



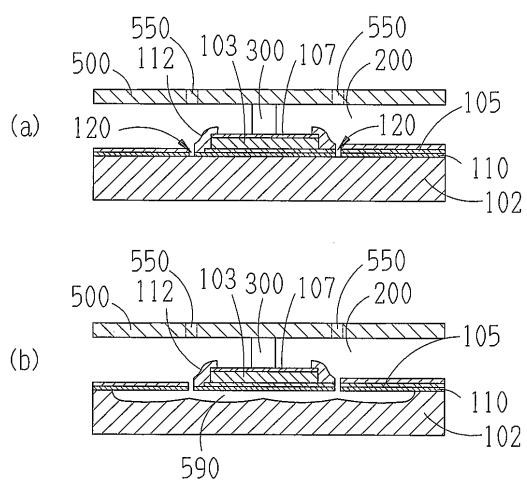
【図6】



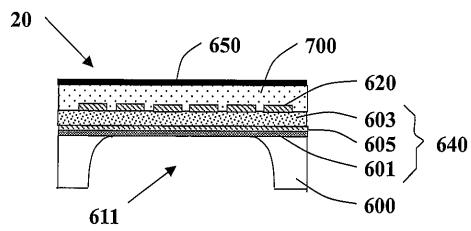
【図7】



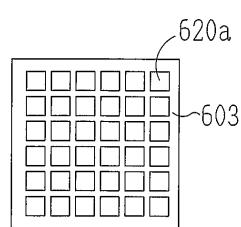
【図8】



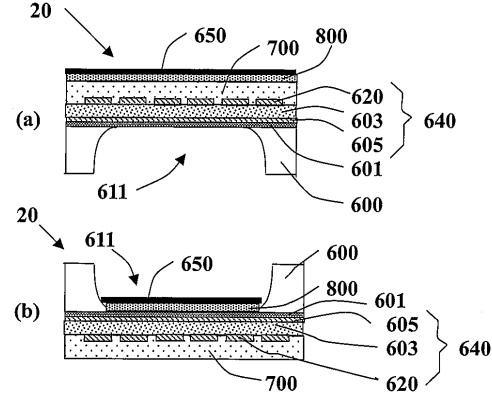
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

G 0 2 B 26/08

E

審査官 河原 正

(56)参考文献 特開2005-092987(JP,A)

特開平09-089651(JP,A)

特開2008-097683(JP,A)

特開2004-281742(JP,A)

特開2003-244979(JP,A)

特開2003-067969(JP,A)

特表2004-522997(JP,A)

Journal of Microelectromechanical Systems, Vol.15 No.5(2006), p.1214-1225

(58)調査した分野(Int.Cl., DB名)

G 0 2 B 26 / 0 8

B 8 1 B 3 / 0 0

B 8 1 C 1 / 0 0

G 0 2 B 5 / 1 0