



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0058730  
(43) 공개일자 2011년06월01일

(51) Int. Cl.

G05B 19/05 (2006.01)

(21) 출원번호 10-2010-0118193

(22) 출원일자 2010년11월25일

심사청구일자 2010년11월25일

(30) 우선권주장

JP-P-2009-268063 2009년11월25일 일본(JP)

(71) 출원인

파나소닉 덴코 에스유엔엑스 가부시기가이샤

일본국 아이치켄 가스가이시 우시야마쵸 2431 반지 1

(72) 발명자

오노 히로유키

일본 아이치켄 가스가이시 우시야마쵸 2431-1 파나소닉 덴코 에스유엔엑스 가부시기가이샤 내

요시다 다카히로

일본 아이치켄 가스가이시 우시야마쵸 2431-1 파나소닉 덴코 에스유엔엑스 가부시기가이샤 내

마츠우라 구니아키

일본 오사카후 오사카시 추오구 고라이바시 2-3-9 세이와 고라이바시 빌딩 1층 프로아시스트 가부시기가이샤 내

(74) 대리인

제일광장특허법인

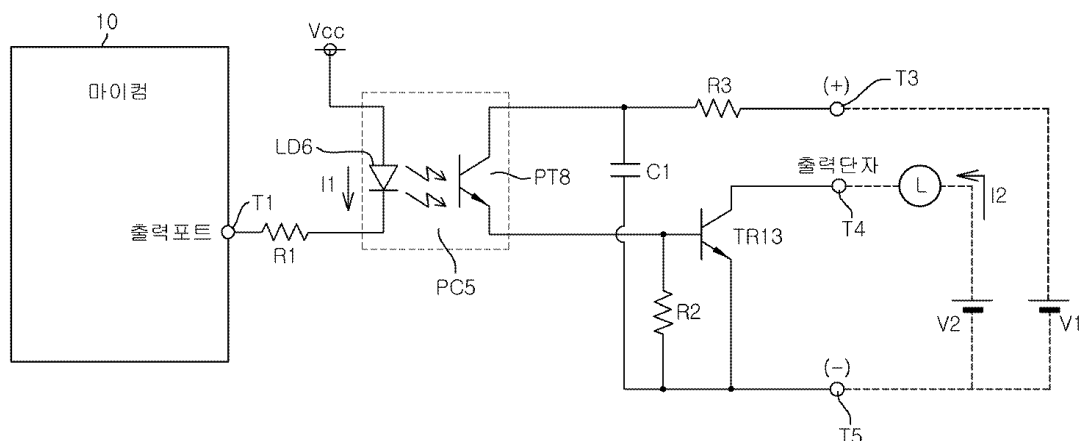
전체 청구항 수 : 총 4 항

(54) 디지털 출력 회로

### (57) 요약

본 발명은 저비용으로 응답 속도의 고속화를 도모할 수 있고 또한 신뢰성이 높은 디지털 출력 회로를 제공한다. 마이컴(10)의 출력 포트(T1)로부터의 출력 신호를 부하(L)측에 전달하는 범용의 포토커플러(PC5)와, 부하(L)에 포토커플러(PC5)로부터의 출력 신호를 전달하는 트랜지스터(TR13)를 구비하고, 포토커플러(PC5)의 발광 다이오드(LD6)가 전원(Vcc)과 출력 포트(T1) 사이에 접속되고, 포토커플러(PC5)의 포토트랜지스터(PT8)의 컬렉터 단자가 전원 단자(T3)에 저항(R3)을 사이에 두고 접속되고, 에미터 단자가 트랜지스터(TR13)의 베이스 단자에 접속되어 있고, 트랜지스터(TR13)의 베이스 단자와 에미터 단자 사이에 저항(R2)이 접속되고, 트랜지스터(TR13)의 에미터 단자가 공통 단자(T5)에 접속되고, 컬렉터 단자가 출력 단자(T4)에 접속되어 있고, 포토트랜지스터(PT8)의 컬렉터 단자와 공통 단자(T5) 사이에 접속된 콘덴서(C1)를 마련하고 있다.

### 대표도



## 특허청구의 범위

### 청구항 1

마이크로 컴퓨터의 출력 포트로부터 출력되는 디지털 전압 신호로 이루어지는 출력 신호를 부하측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 포토커플러와,

상기 포토커플러의 상기 포토트랜지스터의 스위칭 동작에 연동하여, 상기 부하에 상기 포토트랜지스터로부터의 출력 신호를 전달하는 바이폴라형의 npn형 트랜지스터

를 구비하고,

상기 포토커플러의 상기 발광 다이오드의 애노드 단자가 제 1 전원의 플러스(+)측에 접속됨과 아울러, 상기 발광 다이오드의 캐소드 단자가 상기 출력 포트에 접속되고,

상기 포토커플러의 상기 포토트랜지스터의 콜렉터 단자가 제 2 전원의 플러스(+)측에 접속되는 전원 단자에 제 1 저항을 사이에 두고 접속됨과 아울러, 상기 포토트랜지스터의 에미터 단자가 상기 npn형 트랜지스터의 베이스 단자에 접속되고,

상기 npn형 트랜지스터의 상기 베이스 단자와 상기 npn형 트랜지스터의 에미터 단자의 사이에 제 2 저항이 접속됨과 아울러, 상기 npn형 트랜지스터의 상기 에미터 단자가 상기 제 2 전원의 마이너스(-)측에 접속되는 공통 단자에 접속되고, 상기 npn형 트랜지스터의 콜렉터 단자가, 상기 부하에 상기 npn형 트랜지스터로부터의 출력 신호를 출력하는 출력 단자에 접속되고,

상기 출력 단자와 상기 공통 단자의 사이에 상기 부하와 부하용의 전원의 직렬 회로가 접속되고, 상기 포토트랜지스터의 상기 콜렉터 단자와 상기 공통 단자의 사이에 접속된 콘텐서가 마련되어 이루어지는 것을 특징으로 하는

디지털 출력 회로.

### 청구항 2

마이크로 컴퓨터의 출력 포트로부터 출력되는 디지털 전압 신호로 이루어지는 출력 신호를 부하측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 포토커플러와,

상기 포토커플러의 상기 포토트랜지스터의 스위칭 동작에 연동하여, 상기 부하에 상기 포토트랜지스터로부터의 출력 신호를 전달하는 바이폴라형의 pnp형의 트랜지스터

를 구비하고,

상기 포토커플러의 상기 발광 다이오드의 애노드 단자가 제 1 전원의 플러스(+)측에 접속됨과 아울러, 상기 발광 다이오드의 캐소드 단자가 상기 출력 포트에 접속되고,

상기 포토커플러의 상기 포토트랜지스터의 에미터 단자가 제 2 전원의 마이너스(-)측에 접속되는 전원 단자에 제 1 저항을 사이에 두고 접속됨과 아울러, 상기 포토트랜지스터의 콜렉터 단자가 상기 pnp형 트랜지스터의 베이스 단자에 접속되고,

상기 pnp형 트랜지스터의 상기 베이스 단자와 상기 pnp형 트랜지스터의 에미터 단자 사이에 제 2 저항이 접속되어 있고, 상기 pnp형 트랜지스터의 상기 에미터 단자가 상기 제 2 전원의 플러스(+)측에 접속하는 공통 단자에 접속됨과 아울러, 상기 pnp형 트랜지스터의 콜렉터 단자가, 상기 부하에 상기 pnp형 트랜지스터로부터의 출력 신호를 출력하는 출력 단자에 접속되고,

상기 출력 단자와 상기 공통 단자의 사이에 상기 부하와 부하용의 전원의 직렬 회로가 접속되고, 상기 포토트랜지스터의 상기 에미터 단자와 상기 공통 단자의 사이에 접속된 콘텐서가 마련되어 이루어지는 것을 특징으로 하는

디지털 출력 회로.

### 청구항 3

부하에 출력신호를 출력하는 출력단자와 전원에 연결된 전원단자 및 공통단자를 갖는 디지털 출력회로에 있어서,

디지털 전압 신호로 이루어지는 상기 출력 신호를 부하측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드와 제 1 단자 및 제 2 단자를 갖는 1개의 포토트랜지스터로 구성되는 포토커플러와,

상기 포토커플러의 상기 포토트랜지스터의 스위칭 동작에 연동하여, 상기 부하에 상기 포토트랜지스터로부터의 출력 신호를 전달하며, 제어단자, 제 1 단자 및 제 2 단자를 갖는 출력 트랜지스터 및 전압 평활 유닛

을 구비하고,

상기 포토트랜지스터의 상기 제 1 단자가 상기 전원 단자에 제 1 저항을 사이에 두고 접속되고, 상기 포토트랜지스터의 상기 제 2 단자가 상기 출력 트랜지스터의 상기 제어 단자에 접속되고,

상기 출력 트랜지스터의 상기 제어 단자와 상기 출력 트랜지스터의 상기 제 1 단자의 사이에 제 2 저항이 접속되어 있고, 상기 출력 트랜지스터의 상기 제 1 단자가 상기 공통 단자에 접속되어 이루어지고, 상기 출력 트랜지스터의 상기 제 2 단자가 상기 출력 단자에 접속되고,

상기 포토트랜지스터의 상기 제 1 단자와 상기 공통 단자의 사이에 상기 전압 평활 유닛이 마련되어 이루어지는 것을 특징으로 하는

디지털 출력 회로.

### 청구항 4

제 3 항에 있어서,

상기 전압 평활 유닛은 콘덴서인 것을 특징으로 하는 디지털 출력 회로.

## 명세서

### 기술분야

[0001] 본 발명은, 예를 들면, 프로그래머블 로직 컨트롤러(Programmable Logic Controller)(이하, PLC로 약칭함) 등에 사용되는 디지털 출력 회로에 관한 것이다.

### 배경기술

[0002] 일반적으로, PLC는 각종 외부 기기의 제어에 널리 이용되고 있으며, 최근에는, 제어 대상으로 되는 외부 기기의 구성이 복잡화되어 있으므로, 입력 신호 및 출력 신호를 고속으로 처리하는 것이 요구되고 있다.

[0003] 이러한 PLC의 범용 유닛으로서, 예를 들면, 도 3에 나타내는 바와 같이, 제어 대상으로 되는 외부 기기가 접속되는 외부 커넥터(15')와, 시퀀스 프로그램(sequence program)을 실행하는 CPU를 구비한 CPU 유닛이 접속되는 접속 커넥터(16')와, 상기 CPU가 실행한 시퀀스 프로그램에 의거하여 제어 대상으로 되는 외부 기기의 시퀀스 제어를 실행하는 프로그래머블 로직 디바이스(Programmable Logic Device)(이하, PLD로 약칭함)(17')와, 범용 유닛의 동작 상태를 표시하는 복수의 발광 다이오드 등으로 구성되는 표시부(18')와, 외부 커넥터(15')와 PLD(17')의 사이에 마련되고, 양자의 사이를 전기적으로 절연한 상태에서 입력 신호 및 출력 신호를 전달하는 복수의 포토커플러(photocoupler)에 의해 구성되는 절연부(19')와, PLD(17')의 동작 상태를 설정하는 설정 스위치(20')와, PLD(17'), 표시부(18'), 절연부(19') 및 설정 스위치(20')에 전력을 공급하는 전원부(21')를 구비한 것이 알려져 있다(특허문헌 1 참조). 또한, PLD(17')에는 제어 대상으로 되는 외부 기기로부터의 입력 신호를 검지하거나, 외부 기기로부터 출력 신호를 출력하는 마이크로 컴퓨터(이하, 마이컴으로 약칭함) 등이 마련되어

있다.

- [0004] 그런데, 도 3에 나타난 구성을 갖는 PLC의 범용 유닛에서는 디지털 출력 회로 및 디지털 입력 회로로서 기능하는 절연부(19')의 포토커플러로서, 1개의 발광 다이오드와 1개의 포토트랜지스터(phototransistor)로 구성되는 범용의 포토커플러에 비해 고속 응답이 가능한 포토커플러를 사용함으로써, PLD(17')로부터 출력되는 출력 신호의 전압 레벨의 변화(하이(high) 레벨과 로우(low) 레벨의 변화)가, 예컨대, 고속으로 반복되는 경우에도 대응할 수 있지만, 범용의 포토커플러를 사용한 경우에 비하면 부품 비용이 높아져, 디지털 출력 회로 및 디지털 입력 회로의 저비용화가 곤란하다.
- [0005] 이에 대해, 범용의 포토커플러를 이용한 디지털 출력 회로(1)로서, 예를 들면, 도 4에 나타내는 바와 같이, 부하인 출력기기(외부 기기)(L1)로의 출력 신호를 처리하는 PLC(2)의 내부 회로(11)에 접속된 범용의 포토커플러의 발광 다이오드(LD6)과, 발광 다이오드(LD6)의 점멸에 의해 온/오프하는 범용의 포토커플러의 포토트랜지스터(PT8)과, 포토트랜지스터(PT8)로부터 출력되는 출력 신호를 출력 기기(L1)에 전달하는 트랜지스터(TR13)을 구비한 것이 알려져 있다(특허문헌 2 참조). 또한, 상술한 포토커플러는 발광 다이오드(LD6)과, 발광 다이오드(LD6)에 대향한 포토트랜지스터(PT8)가 1개의 패키지 내에 배치되어 있다.
- [0006] 상술한 디지털 출력 회로(1)는 포토트랜지스터(PT8)의 콜렉터(collector) 단자가 전원(V1)의 플러스(+)측에 접속된 전원 단자(T3)에 접속되고, 에미터(emitter) 단자가, 저항(R4)과 저항(R2)의 직렬 회로를 사이에 두고, 전원(V1)의 마이너스(-)측에 접속된 공통 단자(T5)에 접속되어 있다. 또한, 포토트랜지스터(PT8)의 에미터 단자에 접속된 저항(R4)과 저항(R2)의 접속점이 트랜지스터(TR13)의 베이스(base) 단자에 접속되고, 트랜지스터(TR13)의 콜렉터 단자가 출력기기(L1)에 출력 신호를 출력하는 출력 단자(T4)에 접속되고, 에미터 단자가 저항(R2)과 공통 단자(T5)의 접속점에 접속되어 있다. 또한, 출력 단자(T4)와 공통 단자(T5)의 사이에 출력기기(L1)과 전원(V1)의 직렬 회로가 접속되어 있고, 출력기기(L1)와 전원(V1)의 플러스측의 접속점이 전원 단자(T3)에 접속되어 있다.
- [0007] 이하, 도 4에 나타난 회로구성을 갖는 디지털 출력 회로의 동작에 대해 설명한다.
- [0008] 예를 들면, 내부 회로(11)로부터 출력된 출력 신호의 전압 레벨이 로우 레벨에서 하이 레벨로 변화하면, 상기 포토커플러의 발광 다이오드(LD6)에 전류(I1)가 흘러, 발광 다이오드(LD6)가 점등하여, 포토트랜지스터(PT8)가 온(ON)되고(즉, 온(ON) 상태가 되고), 저항(R4)과 저항(R2)의 접속점의 전위에 의해, 트랜지스터(TR13)의 베이스-에미터 사이가 바이어스되어, 트랜지스터(TR13)가 온 상태가 되며, 전원(V1)으로부터 출력기기(L1)에 전류(I2)가 흐른다.
- [0009] 한편, 내부 회로(11)로부터 출력된 출력 신호의 전압 레벨이 하이 레벨에서 로우 레벨로 변화하면, 발광 다이오드(LD6)가 소등하고, 상기 포토커플러의 발광 다이오드(LD6)에 전류(I1)가 흐르지 않게 되어, 포토트랜지스터(PT8)가 오프(OFF)된다(즉, 오프(OFF) 상태로 된다). 따라서, 트랜지스터(TR13)의 베이스-에미터 사이가 바이어스되지 않게 되어, 트랜지스터(TR13)도 오프 상태로 되고, 전원(V1)으로부터 출력기기(L1)에 전류(I2)가 흐르지 않게 된다.
- [0010] 또한, 범용의 포토커플러를 이용한 다른 디지털 출력 회로로서, 예를 들면, 도 5에 나타내는 바와 같이, 전원(마이크로 컴퓨터(10)의 제어 전원)(Vcc)의 플러스(+)측과 PLC에 구비된 마이크로 컴퓨터(10)의 출력 포트(T1) 사이에 접속된 범용의 포토커플러(PC5)의 발광 다이오드(LD6)와, 발광 다이오드(LD6)의 점멸에 의해 온/오프하는 범용의 포토커플러(PC5)의 포토트랜지스터(PT8)와, 포토트랜지스터(PT8)로부터 출력되는 출력 신호를 부하(L)에 전달하는 트랜지스터(TR13)를 구비한 것이 제안되어 있다. 또한, 상술한 포토커플러(PC5)는 발광 다이오드(LD6)와, 발광 다이오드(LD6)에 대향한 포토트랜지스터(PT8)가 1개의 패키지 내에 배치되어 있다.
- [0011] 상술한 디지털 출력 회로는 포토커플러(PC5)의 발광 다이오드(LD6)의 애노드(anode) 단자가 전원(Vcc)의 플러스(+)측에 접속되고, 발광 다이오드(LD6)의 캐소드(cathode) 단자가 저항(R1)을 사이에 두고 마이크로 컴퓨터(10)의 출력 포트(T1)에 접속되어 있다. 또한, 포토커플러(PC5)의 포토트랜지스터(PT8)의 콜렉터 단자가, 트랜지스터(TR13)의 베이스 바이어스용의 저항(R3)을 사이에 두고, 전원(V1)의 플러스(+)측에 접속된 전원 단자(T3)에 접속되고, 포토트랜지스터(PT8)의 에미터 단자가, 트랜지스터(TR13)의 베이스 단자에 접속되고, 트랜지스터(TR13)의 베이스 단자와 에미터 단자 사이에 저항(R2)이 접속되어 있다. 또한, 트랜지스터(TR13)의 콜렉터 단자가, 부하(L)에 출력 신호를 출력하는 출력 단자(T4)에 접속되고, 에미터 단자가, 전원(V1)의 마이너스(-)측에 접속된 공통 단자(T5)에 접속되어 있다. 또한, 출력 단자(T4)와 공통 단자(T5) 사이에, 부하(L)와 부하용의 전원(V2)의 직렬 회로가 접속되어 있다.

- [0012] 이하, 도 5에 나타난 회로구성을 갖는 디지털 출력 회로의 동작에 대해 설명한다.
- [0013] 예를 들면, 마이크로 컴퓨터(10)로부터 출력된 출력 신호의 전압 레벨이 하이 레벨에서 로우 레벨(마이크로 컴퓨터(10)의 출력 포트(T1)의 전압 레벨이 로우 레벨에서 액티브(active) 상태)로 변화하면, 발광 다이오드(LD 6)가 점등하고, 포토커플러(PC5)의 발광 다이오드(LD6)에 전류(I1)가 흘러, 포토트랜지스터(PT8)가 온(ON)되고 (즉, 온(ON) 상태로 되고), 포토트랜지스터(PT8)의 에미터 단자와 저항(R2)의 접속점의 전위로, 트랜지스터 (TR13)의 베이스-에미터 사이가 바이어스되어, 트랜지스터(TR13)가 온 상태가 되며, 부하용의 전원(V2)으로부터 부하(L)에 전류(I2)가 흐른다.
- [0014] 한편, 마이크로 컴퓨터(10)로부터 출력된 출력 신호의 전압 레벨이 로우 레벨에서 하이 레벨로 변화하면, 발광 다이오드(LD6)가 소등하고, 포토커플러(PC5)의 발광 다이오드(LD6)에 전류(I1)가 흐르지 않게 되어, 포토트랜지스터(PT8)가 오프(OFF)된다(즉, 오프(OFF) 상태로 된다). 따라서, 트랜지스터(TR13)의 베이스-에미터 사이가 바이어스되지 않게 되어, 트랜지스터(TR13)도 오프 상태로 되므로, 부하용의 전원(V2)으로부터 부하(L)에 전류 (I2)가 흐르지 않게 된다.

## 선행기술문헌

### 특허문헌

- [0015] (특허문헌 0001) 일본 특허공개공보 제2002-222003호  
(특허문헌 0002) 일본 특허공개공보 제2000-224021호

## 발명의 내용

### 해결하려는 과제

- [0016] 그런데, 도 4 및 도 5에 나타난 회로 구성을 갖는 디지털 출력 회로에서는 포토트랜지스터(PT8)가 온(ON) 되었을 때에, 포토트랜지스터(PT8)가 포화 상태가 되어 버리기 때문에, 포토트랜지스터(PT8)가 온(ON) 상태에서 오프(OFF) 상태로 전환될 때에, 포토트랜지스터(PT8)의 베이스-에미터간 용량의 축적 시간 및 포토트랜지스터 (PT8)의 미러 효과에 의해서 응답 지연이 발생한다. 이 때문에, 마이크로 컴퓨터(10)로부터 출력되는 출력 신호의 전압 레벨의 변화가 고속으로 반복되는 경우(고속 펄스 출력의 경우)에, 상기 PLC로부터의 출력 신호의 전압 레벨의 변화(하이 레벨과 로우 레벨의 변화)를 정확하게 전환하는 것은 곤란하게 되어 버린다. 그래서, 고속 펄스 출력에도 대응할 수 있도록, 범용의 포토커플러에 비해 고속 응답이 가능한 포토커플러를 이용하는 것이 고려되지만, 회로의 저비용화를 도모하는 것이 곤란하였다.
- [0017] 또한, 범용의 포토커플러를 이용하면서 고속 응답을 가능하게 하기 위해, 도 6에 나타내는 바와 같이, 도 5에서 나타난 회로 구성을 갖는 디지털 출력 회로에서 트랜지스터(TR13)의 베이스 바이어스용의 저항(R3)(도 5 참조)을 제거하고, 포토트랜지스터(PT8)의 콜렉터 단자에 전원(V1)을 직접 접속하는 것이 고려된다. 도 6에 나타난 회로 구성을 갖는 디지털 출력 회로에서는 포토트랜지스터(PT8)의 콜렉터 단자의 전위가 포토트랜지스터(PT8)에 공급되는 전원(V1)의 전압 레벨로 고정되는 한편, 포토트랜지스터(PT8)의 에미터 단자가 트랜지스터(TR13)의 베이스 단자에 접속되어 있으므로, 포토트랜지스터(PT8)가 온(ON) 상태일 때, 포토트랜지스터(PT8)의 에미터 단자의 전위도 고정된다. 그 결과, 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 0V로 되지 않기 때문에, 포토트랜지스터(PT8)가 포화 상태로 되지 않는다. 또한, 포토트랜지스터(PT8)의 콜렉터-에미터간 전압의 변화 폭이 작기 때문에, 포토트랜지스터(PT8)의 미러 효과가 거의 생기지 않는다. 따라서, 포토트랜지스터(PT8)가 포화 상태로 되지 않고 또한 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 스위칭 동작이 가능하게 되기 때문에, 포토트랜지스터(PT8)를 온(ON) 상태에서 오프(OFF) 상태로 했을 때의 축적 시간과 미러 효과에 의한 응답 지연이 짧아지고, 신호 전달 소자로서 고속 응답이 가능한 포토커플러를 사용하지 않아도, 1개의 발광 다이오드(LD6)과 1개의 포토트랜지스터(PT8)로 구성되는 범용의 포토커플러(PC5)를 이용하여, 마이크로 컴퓨터(10)로부터의 고속 펄스 출력 신호의 전압 레벨의 변화(하이 레벨과 로우 레벨의 변화)를 정확하게 전환하는 것이 가능하게 되고, 디지털 출력 회로에 있어서의 회로 부품의 수를 적게 할 수 있는 효과도 있다.
- [0018] 그러나, 도 6에 나타난 회로 구성을 갖는 디지털 출력 회로에서는 트랜지스터(TR13)의 베이스 바이어스용의 저

항(R3)(도 5 참조)이 없으므로, 포토트랜지스터(PT8)에 공급되는 전원(V1)의 전압 레벨이 높은 경우, 포토커플러(PC5)의 발열량이 많아져, 과열로 포토커플러(PC5)가 과열되거나, 포토커플러(PC5)의 특성(예를 들면, 전류 전달비 등)이 저하할 우려가 있고, 신뢰성이 저하하는 경우가 있다. 이에 대해, 도 5에 나타난 회로 구성을 갖는 디지털 출력 회로와 같이, 포토트랜지스터(PT8)의 콜렉터 단자와 전원 단자(T3)의 사이에 저항(R3)을 추가하면 발열을 분산시키는 것이 가능하게 된다.

[0019] 그러나, 도 5에 나타난 회로 구성을 갖는 디지털 출력 회로에서는 상술한 바와 같이 포토트랜지스터(PT8)가 온(ON) 상태와 오프(OFF) 상태의 사이에서 전환될 때에, 포토트랜지스터(PT8)의 콜렉터 단자의 전위가 변동되기 때문에, 포토트랜지스터(PT8)에 미러 효과가 발생하고, 포토트랜지스터(PT8)을 온(ON) 상태에서 오프(OFF) 상태로 했을 때의 응답 시간이 길어져 버린다.

[0020] 본 발명은 상기의 사유를 감안해서 이루어진 것으로, 저비용으로 응답 속도의 고속화를 도모할 수 있고 또한 신뢰성이 높은 디지털 출력 회로를 제공한다.

### 과제의 해결 수단

[0021] 본 발명의 제 1 형태에 따른 디지털 출력 회로는, 마이크로 컴퓨터의 출력 포트로부터 출력되는 디지털 전압 신호로 이루어지는 출력 신호를 부하측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 포토커플러와, 상기 포토커플러의 상기 포토트랜지스터의 스위칭 동작에 연동하여, 상기 부하에 상기 포토트랜지스터로부터의 출력 신호를 전달하는 바이폴라(bipolar)형의 npn형 트랜지스터를 구비하고, 상기 포토커플러의 상기 발광 다이오드의 애노드 단자가 제 1 전원의 플러스(+)측에 접속됨과 아울러, 상기 발광 다이오드의 캐소드 단자가 상기 출력 포트에 접속되고, 상기 포토커플러의 상기 포토트랜지스터의 콜렉터 단자가 제 2 전원의 플러스(+)측에 접속되는 전원 단자에 제 1 저항을 사이에 두고 접속됨과 아울러, 상기 포토트랜지스터의 에미터 단자가 상기 npn형 트랜지스터의 베이스 단자에 접속되고, 상기 npn형 트랜지스터의 상기 베이스 단자와 상기 npn형 트랜지스터의 에미터 단자의 사이에 제 2 저항이 접속됨과 아울러, 상기 npn형 트랜지스터의 상기 에미터 단자가 상기 제 2 전원의 마이너스(-)측에 접속되는 공통 단자에 접속되고, 상기 npn형 트랜지스터의 콜렉터 단자가, 상기 부하에 상기 npn형 트랜지스터로부터의 출력 신호를 출력하는 출력 단자에 접속되고, 상기 출력 단자와 상기 공통 단자의 사이에 상기 부하와 부하용의 전원의 직렬 회로가 접속되고, 상기 포토트랜지스터의 상기 콜렉터 단자와 상기 공통 단자의 사이에 접속된 콘텐서가 마련되어 이루어지는 것을 특징으로 한다.

[0022] 상기 제 1 형태에 의하면, 포토커플러의 포토트랜지스터의 콜렉터 단자와 공통 단자의 사이에 콘텐서를 마련해서 이루어지는 것에 의해, 포토트랜지스터가 온 상태와 오프 상태의 사이에서 전환될 때, 예를 들면, 마이크로 컴퓨터의 출력 포트로부터의 출력 신호가 고속 펄스의 출력 신호의 경우, 콘텐서의 평활 작용에 의해서, 포토트랜지스터의 콜렉터 단자의 전위를 대략 일정하게 유지하기 때문에, 포토트랜지스터의 콜렉터-에미터간 전압이 대략 일정하게 유지되므로, 포토트랜지스터가 온 상태일 때에 포화 상태로 되지 않고 또한 포토트랜지스터의 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 바이폴라형의 npn형 트랜지스터를 스위칭 동작시키는 것이 가능하게 되기 때문에, 포토트랜지스터를 온 상태에서 오프 상태로 했을 때의 포토트랜지스터의 베이스-에미터간 용량의 축적 시간 및 포토트랜지스터의 미러 효과(mirror effect)에 의한 응답 지연이 짧아지고, 신호 전달 소자로서 고속응답이 가능한 포토커플러를 사용하지 않아도, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 포토커플러를 이용하여, 마이크로 컴퓨터로부터의 고속 펄스 출력 신호의 전압 레벨의 변화(하이 레벨과로우 레벨의 변화)를 정확하게 전환하는 것이 가능하게 된다.

[0023] 따라서, 콘텐서와 같은 범용의 저렴한 회로 부품의 추가로 응답 속도의 고속화를 도모할 수 있고 더욱 신뢰성이 높은 디지털 출력 회로를 구성할 수 있다.

[0024] 본 발명의 제 2 형태에 따른 디지털 출력 회로는, 마이크로 컴퓨터의 출력 포트로부터 출력되는 디지털 전압 신호로 이루어지는 출력 신호를 부하측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 포토커플러와, 상기 포토커플러의 상기 포토트랜지스터의 스위칭 동작에 연동하여, 상기 부하에 상기 포토트랜지스터로부터의 출력 신호를 전달하는 바이폴라형의 pnp형의 트랜지스터를 구비하고, 상기 포토커플러의 상기 발광 다이오드의 애노드 단자가 제 1 전원의 플러스(+)측에 접속됨과 아울러, 상기 발광 다이오드의 캐소드 단자가 상기 출력 포트에 접속되고, 상기 포토커플러의 상기 포토트랜지스터의 에미터 단자가 제 2 전원의 마이너스(-)측에 접속되는 전원 단자에 제 1 저항을 사이에 두고 접속됨과 아울러, 상기 포토트랜지스

터의 콜렉터 단자가 상기 pnp형 트랜지스터의 베이스 단자에 접속되고, 상기 pnp형 트랜지스터의 상기 베이스 단자와 상기 pnp형 트랜지스터의 에미터 단자 사이에 제 2 저항이 접속되어 있고, 상기 pnp형 트랜지스터의 상기 에미터 단자가 상기 제 2 전원의 플러스(+)측을 접속하는 공통 단자에 접속됨과 아울러, 상기 pnp형 트랜지스터의 콜렉터 단자가, 상기 부하에 상기 pnp형 트랜지스터로부터의 출력 신호를 출력하는 출력 단자에 접속되고, 상기 출력 단자와 상기 공통 단자의 사이에 상기 부하와 부하용의 전원의 직렬 회로가 접속되고, 상기 포토트랜지스터의 상기 에미터 단자와 상기 공통 단자의 사이에 접속된 콘덴서가 마련되어 이루어지는 것을 특징으로 한다.

[0025] 상기 제 2 형태에 의하면, 포토커플러의 포토트랜지스터의 에미터 단자와 공통 단자의 사이에 콘덴서를 마련하는 것에 의해, 포토트랜지스터가 온 상태와 오프 상태의 사이에서 전환될 때, 예를 들면, 마이크로 컴퓨터의 출력 포트로부터의 출력 신호가 고속 펄스의 출력 신호의 경우, 콘덴서의 평활 작용에 의해서, 포토트랜지스터의 에미터 단자의 전위를 대략 일정하게 유지하기 때문에, 포토트랜지스터의 콜렉터-에미터간 전압이 대략 일정하게 유지되므로, 포토트랜지스터가 온 상태일 때에 포화 상태로 되지 않고 또한 포토트랜지스터의 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 바이폴라형의 pnp형 트랜지스터를 스위칭 동작시키는 것이 가능하게 되기 때문에, 포토트랜지스터를 온 상태에서 오프 상태로 했을 때의 포토트랜지스터의 베이스-에미터간 용량의 축적 시간 및 포토트랜지스터의 미러 효과에 의한 응답 지연이 짧아지고, 신호 전달 소자로서 고속 응답이 가능한 포토커플러를 사용하지 않아도, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 포토커플러를 이용하여, 마이크로 컴퓨터로부터의 고속 펄스 출력 신호의 전압 레벨의 변화(하이 레벨과 로우 레벨의 변화)를 정확하게 전환하는 것이 가능하게 된다.

[0026] 따라서, 콘덴서와 같은 범용의 저렴한 회로 부품의 추가로 응답 속도의 고속화를 도모할 수 있고 더욱 신뢰성이 높은 디지털 출력 회로를 구성할 수 있다.

### 발명의 효과

[0027] 본 발명에 의하면, 저비용으로 응답 속도의 고속화를 도모할 수 있고 더욱 신뢰성이 높은 디지털 출력 회로를 제공할 수 있다.

### 도면의 간단한 설명

[0028] 도 1은 본 발명의 제 1 실시형태에 따른 디지털 출력 회로를 나타내는 회로도,  
 도 2는 본 발명의 제 2 실시형태에 따른 디지털 출력 회로를 나타내 회로도,  
 도 3은 종래예를 나타내는 PLC의 범용 유닛의 블록도,  
 도 4는 종래예를 나타내는 디지털 출력 회로의 회로도,  
 도 5는 별도의 종래예를 나타내는 디지털 출력 회로의 회로도,  
 도 6은 또 다른 종래예를 나타내는 디지털 출력 회로의 회로도이다.

### 발명을 실시하기 위한 구체적인 내용

[0029] (실시형태 1)

[0030] 본 실시형태의 디지털 출력 회로는, 예를 들면, 도 3에 나타내는 프로그래머블 로직 컨트롤러(이하, PLC로 약칭함)의 절연부(19') 등에서 사용되는 것이며, 1개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 범용의 포토커플러를 신호 전달 소자로서 이용하고 있다. 상술한 디지털 출력 회로는 도 1에 나타내는 바와 같이, PLC의 마이크로 컴퓨터(이하, 마이컴으로 약칭함)(10)로부터의 디지털 전압 신호로 이루어지는 출력 신호를 부하(L)측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드(LD6)와 1개의 포토트랜지스터(PT8)로 구성되는 범용의 포토커플러(PC5)와, 포토커플러(PC5)의 포토트랜지스터(PT8)의 스위칭 동작에 연동해서, 부하(L)에 포토트랜지스터(PT8)로부터의 출력 신호를 전달하는 범용의 바이폴라(bipolar)형의 트랜지스터(TR13)를 구비하고, 포토트랜지스터(PT8)의 콜렉터 단자와 전원(V1)의 마이너스(-)측에 접속된 공통 단자(T5)의 사이에 포토트랜지스터(PT8)의 콜렉터 단자에서의 전위의 변동을 평활화하는 콘덴서(capacitor)(C1)(예를 들면, 알루미늄 전해 콘덴

서, 적층 세라믹 콘덴서 등)가 마련되어 있다. 또, 마이크로 컴퓨터(10)는 부하(L)로의 출력 신호를 출력하는 출력 포트(T1)를 구비하고 있다. 또한, 상술한 포토커플러(PC5)는 발광 소자인 발광 다이오드(LD6)와, 발광 다이오드(LD6)에 대한 수광 소자인 포토트랜지스터(PT8)가 1개의 패키지(예를 들면, 수지 패키지 등)내에 배치되어 있고, 양자 사이를 전기적으로 절연한 상태에서 출력 신호를 전달한다.

[0031] 상술한 디지털 출력 회로에서는 포토커플러(PC5)의 발광 다이오드(LD6)의 애노드 단자를 전원(Vcc)의 플러스(+)측에 접속하고, 캐소드 단자를 마이컴(10)의 출력 포트(T1)에 저항(R1)을 거쳐서 접속하고 있다. 포토커플러(PC5)의 포토트랜지스터(PT8)의 콜렉터 단자가, 전원(V1)의 플러스(+)측에 접속되는 전원 단자(T3)에, npn형인 트랜지스터(TR13)의 베이스 바이어스용의 저항(R3)을 사이에 두고 접속되고, 포토트랜지스터(PT8)의 콜렉터 단자와 공통 단자(T5)의 사이에 콘덴서(C1)가 접속되어 있다. 또한, 포토트랜지스터(PT8)의 에미터 단자가 트랜지스터(TR13)의 베이스 단자에 접속되고, 트랜지스터(TR13)의 베이스 단자와 에미터 단자의 사이에 저항(R2)이 접속되어 있고, 트랜지스터(TR13)의 콜렉터 단자가, 부하(L)에 트랜지스터(TR13)으로부터의 출력 신호를 출력하는 출력 단자(T4)에 접속되고, 트랜지스터(TR13)의 에미터 단자가 공통 단자(T5)에 접속되어 있다. 또한, 출력 단자(T4)와 공통 단자(T5)의 사이에, 부하(L)와 부하용의 전원(V2)의 직렬 회로가 접속되어 있다. 또, 본 실시형태에서는 전원(Vcc)이 제 1 전원을 구성하고, 전원(V1)이 제 2 전원을 구성하고 있으며, 저항(R3)이 제 1 저항을 구성하고, 저항(R2)가 제 2 저항을 구성하고 있다.

[0032] 이하, 본 실시형태의 디지털 출력 회로의 동작에 대해 설명한다.

[0033] 예를 들면, 마이컴(10)의 출력 포트(T1)로부터 출력되는 출력 신호의 전압 레벨이 하이 레벨에서 로우 레벨(마이컴(10)의 출력 포트(T1)의 전압 레벨이 로우 레벨에서 액티브 상태로)로 변화하면, 발광 다이오드(LD6)가 점등하고, 포토커플러(PC5)의 발광 다이오드(LD6)에 전류(I1)가 흘러, 포토트랜지스터(PT8)가 온(ON)되며, 포토트랜지스터(PT8)의 에미터 단자와 저항(R2)의 접속점의 전위로, 트랜지스터(TR13)의 베이스-에미터간이 바이어스되어, 트랜지스터(TR13)가 온(ON) 상태가 되며, 부하용의 전원(V2)으로부터 부하(L)에 전류(I2)가 흐른다.

[0034] 한편, 마이컴(10)의 출력 포트(T1)로부터 출력되는 출력 신호의 전압 레벨이 로우 레벨에서 하이 레벨로 변화하면, 발광 다이오드(LD6)가 소등하고, 포토커플러(PC5)의 발광 다이오드(LD6)에 전류(I1)가 흐르지 않게 되어, 포토트랜지스터(PT8)가 오프(OFF) 상태로 된다. 여기서, 포토트랜지스터(PT8)가 오프(OFF) 상태가 되면, 트랜지스터(TR13)의 베이스-에미터 사이가 바이어스되지 않게 되고, 트랜지스터(TR13)도 오프 상태로 되므로, 부하용의 전원(V2)으로부터 부하(L)에 전류(I2)가 흐르지 않게 된다.

[0035] 상술한 디지털 출력 회로는 포토커플러(PC5)의 포토트랜지스터(PT8)의 콜렉터 단자와 공통 단자(T5)의 사이에 접속된 콘덴서(C1)를 마련하여 이루어지는 것에 의해, 포토트랜지스터(PT8)가 온(ON) 상태와 오프(OFF) 상태의 사이에서 전환될 때, 예를 들면, 마이컴(10)의 출력 포트(T1)로부터 출력되는 출력 신호의 전압 레벨의 변화가 고속으로 반복되는 경우(고속 펄스 출력의 경우), 콘덴서(C1)의 평활 작용에 의해서, 포토트랜지스터(PT8)의 콜렉터 단자의 전위를 대략 일정하게 유지되고, 이에 따라, 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 대략 일정하게 유지되므로, 포토트랜지스터(PT8)가 온(ON) 상태일 때에 포화 상태로 되지 않고, 또한 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 바이폴라형 트랜지스터(TR13)를 스위칭 동작시키는 것이 가능하게 된다. 그 결과, 포토트랜지스터(PT8)를 온(ON) 상태로부터 오프(OFF) 상태로 했을 때의 포토트랜지스터(PT8)의 베이스-에미터간 용량의 축적 시간 및 포토트랜지스터(PT8)의 미러 효과에 의한 응답 지연이 짧아진다.

[0036] 이상 설명한 본 실시형태의 디지털 출력 회로에서는 포토트랜지스터(PT8)가 포화 상태로 되지 않고, 또한 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 스위칭 동작이 가능하게 되기 때문에, 포토트랜지스터(PT8)를 온(ON) 상태에서 오프(OFF) 상태로 했을 때의 포토트랜지스터(PT8)의 베이스-에미터간 용량의 축적 시간 및 포토트랜지스터(PT8)의 미러 효과에 의한 응답 지연이 짧아지고, 신호 전달 소자로서 고속 응답이 가능한 포토커플러를 사용하지 않아도, 1개의 발광 다이오드(LD6)과 1개의 포토트랜지스터(PT8)로 구성되는 범용의 포토커플러(PC5)를 이용하여, 마이컴(10)으로부터의 고속 펄스 출력 신호의 전압 레벨의 변화(하이 레벨과 로우 레벨의 변화)를 정확하게 전환하는 것이 가능하게 된다. 따라서, 콘덴서(C1)과 같은 범용의 저렴한 회로 부품의 추가로 응답 속도의 고속화를 도모할 수 있고, 더욱 신뢰성이 높은 디지털 출력 회로를 구성할 수 있다.

[0037] (실시형태 2)

[0038] 본 실시형태의 디지털 출력 회로는, 예를 들면, 도 3에 나타내는 PLC의 절연부(19')등에서 사용되는 것이며, 1

개의 발광 다이오드와 1개의 포토트랜지스터로 구성되는 범용의 포토커플러를 신호 전달 소자로서 이용하고 있다. 본 디지털 출력 회로에서는 도 2에 나타내는 바와 같이, PLC의 마이컴(10)으로부터의 디지털 전압 신호로 이루어지는 출력 신호를 부하(L)측에 전달하는 신호 전달 소자로서, 1개의 발광 다이오드(LD6)와 1개의 포토트랜지스터(PT8)로 구성되는 범용의 포토커플러(PC5)와, 포토커플러(PC5)의 포토트랜지스터(PT8)의 스위칭 동작에 연동하여, 부하(L)에 포토트랜지스터(PT8)로부터의 출력 신호를 전달하는 범용의 바이폴라형 트랜지스터(TR14)를 구비하고, 포토트랜지스터(PT8)는 에미터 단자와 전원(V1)의 플러스(+)측에 접속된 공통 단자(T5)의 사이에 에미터 단자에 있어서의 전위의 변동을 평활하게 하는 콘덴서(C2)(예를 들면, 알루미늄 전해 콘덴서, 적층 세라믹 콘덴서등)가 마련되어 있다. 또한, 마이컴(10)은 부하(L)로의 출력 신호를 출력하는 출력 포트(T1)를 구비하고 있다. 또한, 상술한 포토커플러(PC5)는 발광 소자인 발광 다이오드(LD6)와, 발광 다이오드(LD6)에 대향한 수광 소자인 포토트랜지스터(PT8)가 1개의 패키지(예를 들면, 수지 패키지 등)내에 배치되어 있고, 양자 사이를 전기적으로 절연한 상태에서 출력 신호를 전달한다.

[0039] 본 디지털 출력 회로에서는 포토커플러(PC5)의 발광 다이오드(LD6)의 애노드 단자를 전원(Vcc)의 플러스측(+)에 접속하고, 캐소드 단자를 마이컴(10)의 출력 포트(T1)에 저항(R1)을 거쳐서 접속하고 있다. 또한, 포토커플러(PC5)의 포토트랜지스터(PT8)의 에미터 단자가, 전원(V1)의 마이너스(-)측이 접속되는 전원 단자(T3)에, pnp형 트랜지스터(TR14)의 베이스 바이어스용 저항(R5)을 사이에 두고 접속되고, 포토트랜지스터(PT8)의 에미터 단자와 공통 단자(T5)의 사이에 콘덴서(C2)가 접속되어 있다. 또한, 포토트랜지스터(PT8)의 콜렉터 단자가 트랜지스터(TR14)의 베이스 단자에 접속되고, 트랜지스터(TR14)의 베이스 단자와 에미터 단자의 사이에 저항(R4)이 접속되어 있고, 트랜지스터(TR14)의 콜렉터 단자가, 부하(L)에 트랜지스터(TR14)로부터의 출력 신호를 출력하는 출력 단자(T4)에 접속되고, 트랜지스터(TR14)의 에미터 단자가 공통 단자(T5)에 접속되어 있다. 또한, 출력 단자(T4)와 공통 단자(T5)의 사이에, 부하(L)와 부하용의 전원(V2)의 직렬 회로가 접속되어 있다. 또한, 본 실시 형태에서는 전원(Vcc)이 제 1 전원을 구성하고, 전원(V1)이 제 2 전원을 구성하고 있으며, 저항(R5)이 제 1 저항을 구성하고, 저항(R4)이 제 2 저항을 구성하고 있다.

[0040] 이하, 본 실시형태의 디지털 출력 회로의 동작에 대해 설명한다.

[0041] 예를 들면, 마이컴(10)의 출력 포트(T1)로부터 출력되는 출력 신호의 전압 레벨이 하이 레벨에서 로우 레벨(마이컴(10)의 출력 포트(T1)의 전압 레벨이 로우 레벨에서 액티브 상태로 변화하면, 발광 다이오드(LD6)가 점등하고, 포토커플러(PC5)의 발광 다이오드(LD6)에 전류(I1)가 흘러, 포토트랜지스터(PT8)가 온(ON)되고, 이에 따라 포토트랜지스터(PT8)의 콜렉터 단자와 저항(R4)의 접속점의 전위로, 트랜지스터(TR14)의 베이스-에미터간이 바이어스되어, 트랜지스터(TR14)가 온 상태가 되며, 부하용의 전원(V2)로부터 부하(L)에 전류(I2)가 흐른다.

[0042] 한편, 마이컴(10)의 출력 포트(T1)로부터 출력되는 출력 신호의 전압 레벨이 로우 레벨에서 하이 레벨로 변화하면, 발광 다이오드(LD6)가 소등하고, 포토커플러(PC5)의 발광 다이오드(LD6)에 전류(I1)이 흐르지 않게 되어, 포토트랜지스터(PT8)가 오프(OFF) 상태로 된다. 포토트랜지스터(PT8)가 오프 상태가 되면, 트랜지스터(TR14)의 베이스-에미터 사이가 바이어스되지 않게 되어, 트랜지스터(TR14)도 오프 상태로 되므로, 부하용의 전원(V2)로부터 부하(L)에 전류(I2)가 흐르지 않게 된다.

[0043] 상술한 디지털 출력 회로는 포토커플러(PC5)의 포토트랜지스터(PT8)의 에미터 단자와 공통 단자(T5)의 사이에 접속된 콘덴서(C2)를 마련해서 이루어지는 것에 의해, 포토트랜지스터(PT8)가 온(ON) 상태와 오프(OFF) 상태의 사이에서 전환될 때, 예를 들면, 마이컴(10)의 출력 포트(T1)로부터 출력되는 출력 신호가 고속 펄스 출력의 경우, 콘덴서(C2)의 평활 작용에 의해서, 포토트랜지스터(PT8)의 에미터 단자의 전위가 대략 일정하게 유지되고, 이에 따라, 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 대략 일정하게 유지되므로, 포토트랜지스터(PT8)가 온(ON) 상태일 때에 포화 상태로 되지 않고, 또한, 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 바이폴라형의 트랜지스터(TR14)를 스위칭 동작시키는 것이 가능하게 된다. 그 결과, 포토트랜지스터(PT8)을 온(ON) 상태에서 오프(OFF) 상태로 했을 때의 포토트랜지스터(PT8)의 베이스-에미터간 용량의 충전 시간 및 포토트랜지스터(PT8)의 미러 효과에 의한 응답 지연이 짧아진다.

[0044] 이상 설명한 본 실시형태의 디지털 출력 회로에서는 포토트랜지스터(PT8)이 포화 상태로 되지 않고 또한 포토트랜지스터(PT8)의 콜렉터-에미터간 전압이 크게 변화하지 않는 범위에서 스위칭 동작이 가능하게 되기 때문에, 포토트랜지스터(PT8)을 온(ON) 상태에서 오프(OFF) 상태로 했을 때의 포토트랜지스터(PT8)의 베이스-에미터간 용량의 충전 시간 및 포토트랜지스터(PT8)의 미러 효과에 의한 응답 지연이 짧아지고, 신호 전달 소자로서 고속 응답이 가능한 포토커플러를 사용하지 않아도, 1개의 발광 다이오드(LD6)과 1개의 포토트랜지스터(PT8)로 구성되는 범용의 포토커플러(PC5)를 이용하여, 마이컴(10)으로부터의 고속 펄스 출력 신호의 전압 레벨의 변화(하이

레벨과 로우 레벨의 변화)를 정확하게 전환하는 것이 가능하게 된다. 따라서, 콘덴서(C2)와 같은 범용의 저렴한 회로 부품의 추가로 응답 속도의 고속화를 도모할 수 있고 더욱 신뢰성이 높은 디지털 출력 회로를 구성할 수 있다.

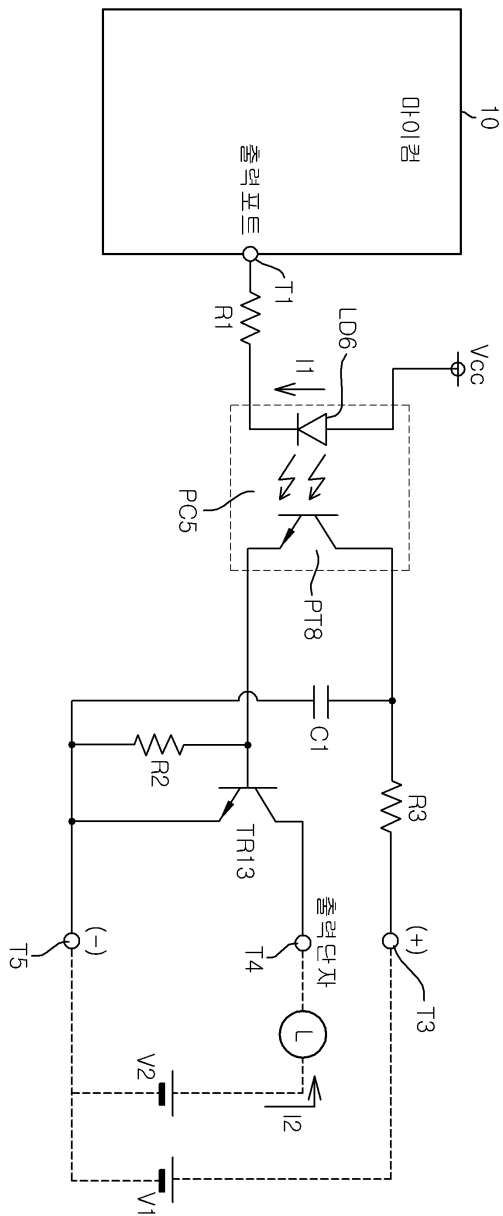
### 부호의 설명

[0045]

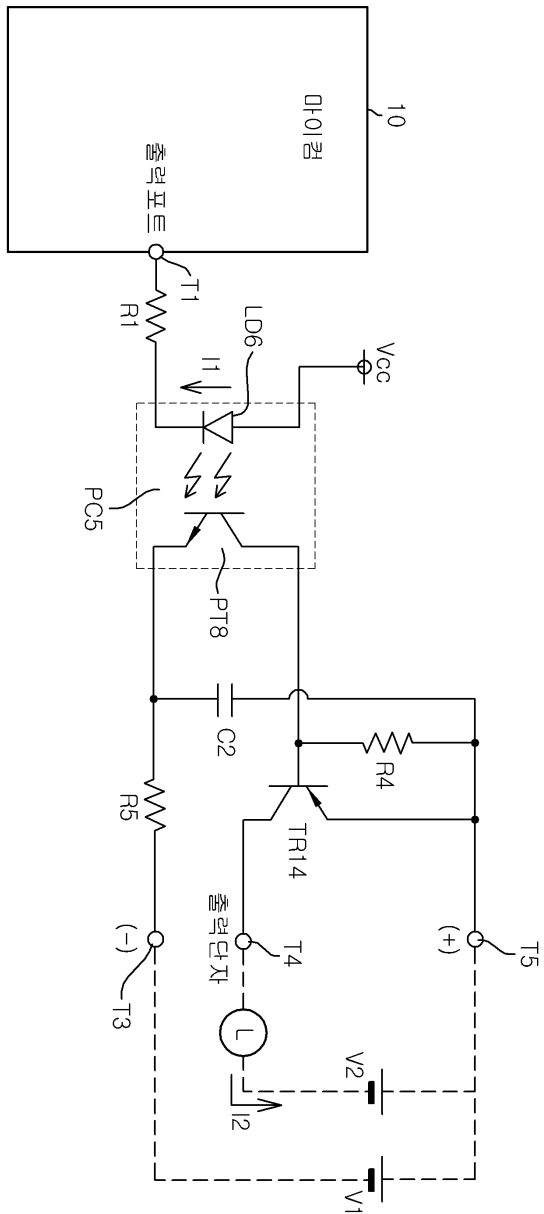
|                    |                   |
|--------------------|-------------------|
| 10: 마이크로 컴퓨터       | T1: 출력 포트         |
| T3: 전원 단자          | T4: 출력 단자         |
| T5: 공통 단자          | PC5: 포토커플러        |
| LD6: 발광 다이오드       | PT8: 포토트랜지스터      |
| TR13: npn형의 트랜지스터  | TR14: pnp형의 트랜지스터 |
| R3, R5: 저항(제 1 저항) | R2,R4: 저항(제 2 저항) |
| C1: 콘덴서            | C2: 콘덴서           |
| L: 부하              | Vcc: 전원(제 1 전원)   |
| V1: 전원(제 2 전원)     | V2: 부하용의 전원       |

도면

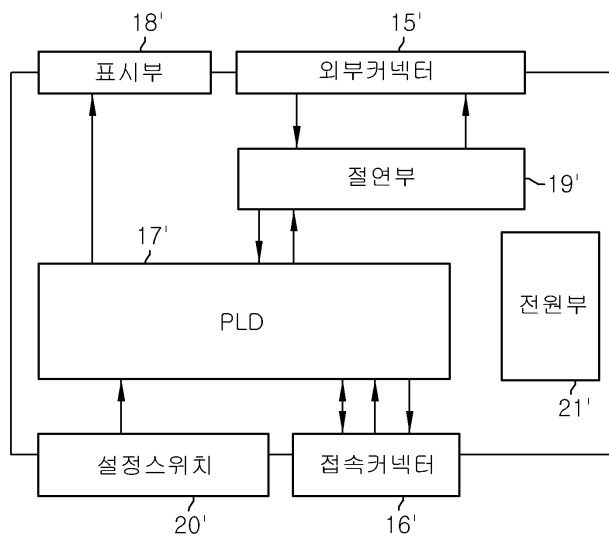
도면1



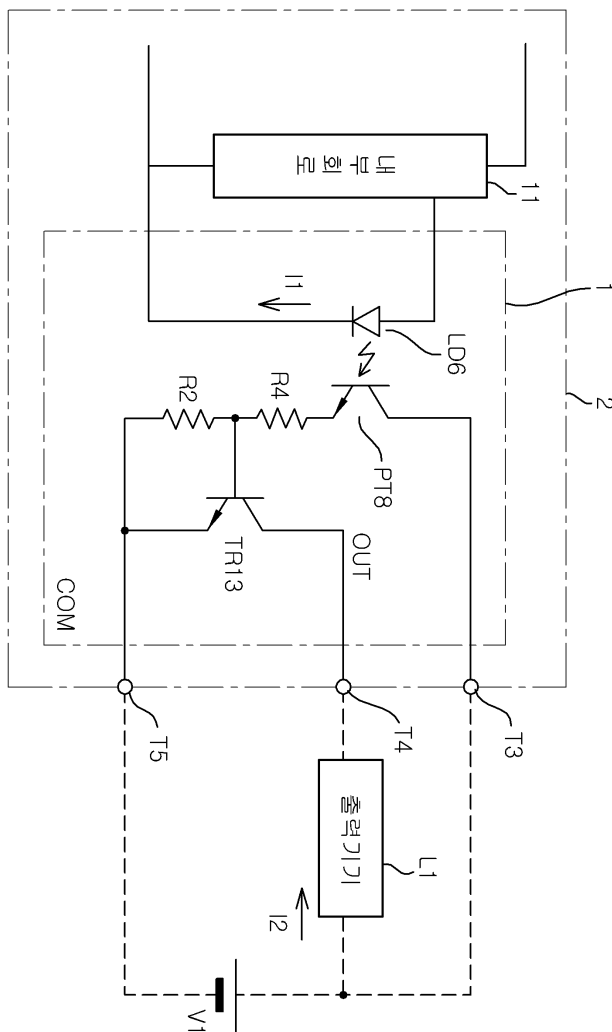
도면2



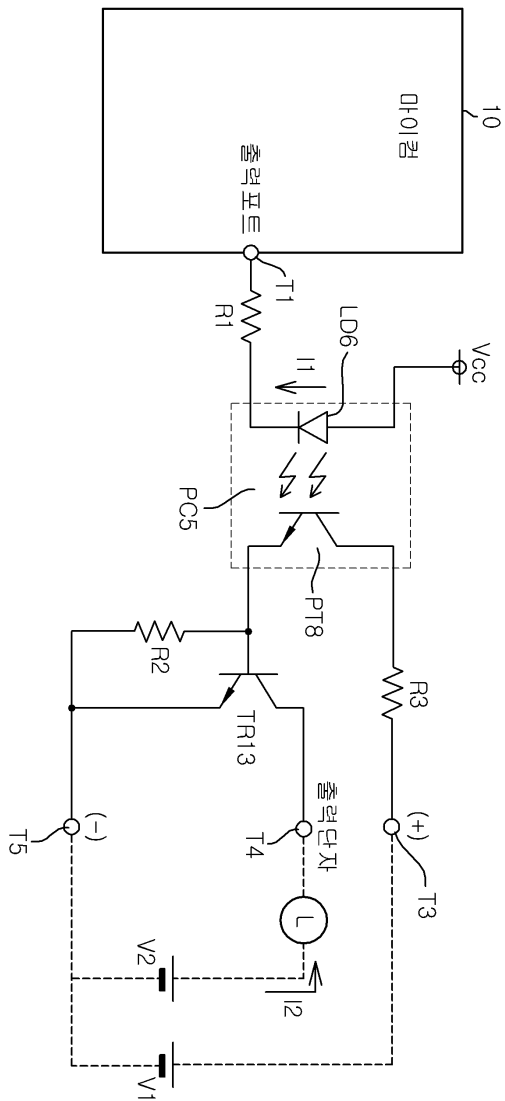
도면3



도면4



도면5



도면6

