



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0006056  
(43) 공개일자 2023년01월10일

- |   |  |
|---|--|
| <p>(51) 국제특허분류(Int. Cl.)<br/>A61B 17/225 (2006.01) A61B 17/22 (2006.01)<br/>A61N 7/00 (2006.01)</p> <p>(52) CPC특허분류<br/>A61B 17/225 (2013.01)<br/>A61B 17/22022 (2013.01)</p> <p>(21) 출원번호 10-2022-7046122(분할)</p> <p>(22) 출원일자(국제) 2017년07월14일<br/>심사청구일자 없음</p> <p>(62) 원출원 특허 10-2019-7005043<br/>원출원일자(국제) 2017년07월14일<br/>심사청구일자 2020년07월09일</p> <p>(85) 번역문제출일자 2022년12월28일</p> <p>(86) 국제출원번호 PCT/US2017/042122</p> <p>(87) 국제공개번호 WO 2018/017414<br/>국제공개일자 2018년01월25일</p> <p>(30) 우선권주장<br/>62/365,099 2016년07월21일 미국(US)</p> | <p>(71) 출원인<br/>솔리톤, 인코포레이티드<br/>미국 텍사스 (우편번호 77081) 휴스턴 애쉬브룩 드라이브 5304</p> <p>(72) 발명자<br/>카펠리, 크리스토퍼<br/>미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304 솔리톤 인코포레이티드 내<br/>키쉬네프스키, 마이클<br/>미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304 솔리톤 인코포레이티드 내<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>장훈</p> |
|---|--|

전체 청구항 수 : 총 1 항

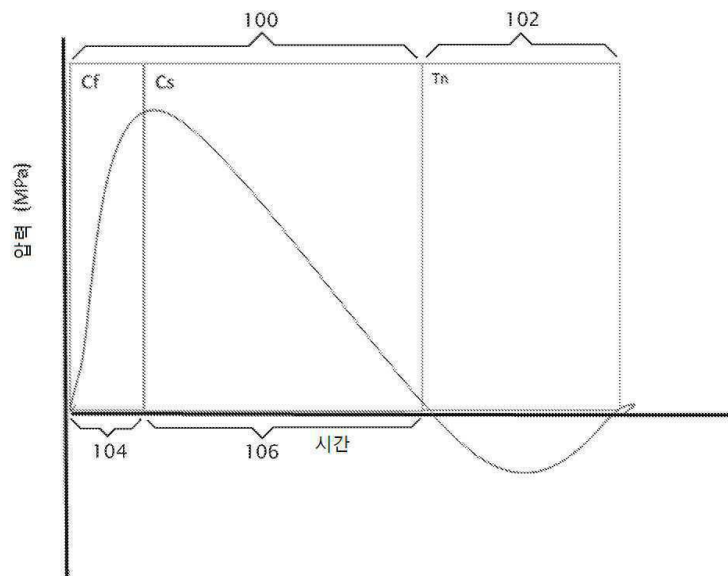
(54) 발명의 명칭 개선된 전극 수명을 가진 급속 펄스 전기유압식 (EH) 충격과 발생기 장치

(57) 요약

치료적 압축 음향 파들(예로서, 충격 파들)을 발생시키기 위한 장치들, 커패시터 어레이들, 및 방법들. 장치들 및 방법들 중 적어도 일부에서, 복수의 전극들은 하우징에 의해 정의되며 액체로 채워지도록 구성되는 챔버에 배치될 수 있으며, 복수의 커패시터들은 전극들에 전기적으로 연결될 수 있고 하우징에 의해 운반될 수 있다(예로

(뒷면에 계속)

대표도 - 도1



서, 그것에 물리적으로 결합될 수 있다). 전압 펄스들은 복수의 커패시터들을 하전시키기 위해 복수의 전극들로 (예로서, 복수의 전극들 사이에서 적어도 하나의 전극-간 도전성 경로를 제공하기 위해 액체의 부분들을 기화시키고 이온화하기 시작하기 위해) 및 커패시터들로 동시에 인가될 수 있다. 복수의 커패시터들은, 임계 전하에 도달할 때, 복수의 전극들로 방전시키도록(예로서, 액체의 부가적인 부분들을 기화시키며 하나 이상의 음향 충격과 들을 발생시키기 위해 하나 이상의 전극-간 도전성 경로들을 따라 하나 이상의 아크들을 발생시키도록) 구성될 수 있다. 커패시터 어레이들에서, 복수의 커패시터들은 복수의 커패시터 세트들에 의해 정의된 제 1 패턴으로 배열된 커패시터들의 제 1 부분을 갖고 하나 이상의 회로 보드들에 결합될 수 있고, 복수의 커패시터들의 제 2 부분은 복수의 커패시터 세트들에 의해 정의된 제 2 패턴으로 배열될 수 있으며, 상기 세트들은 병렬로 연결된 제 1 패턴을 정의하고, 상기 세트들은 병렬로 연결된 제 2 패턴을 정의하며, 회로 보드(들)는 전극이 커패시터들과 전기 통신하며 하나 이상의 회로 보드들에 대하여 적어도 2 자유도들에서 고정되도록 전극에 결합되기 위해 구성될 수 있다.

(52) CPC특허분류

*A61N 7/00* (2013.01)

*A61B 2017/22025* (2013.01)

*A61B 2017/22027* (2013.01)

(72) 발명자

**마세, 다니엘**

미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304  
솔리톤 인코포레이티드 내

**서머슨, 존**

미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304  
솔리톤 인코포레이티드 내

**로버트슨, 데이비드**

미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304  
솔리톤 인코포레이티드 내

**클램프, 윌터**

미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304  
솔리톤 인코포레이티드 내

**크롤리, 로버트**

미국 텍사스 77087 휴스턴 애쉬브룩 드라이브 5304  
솔리톤 인코포레이티드 내

## 명세서

### 청구범위

#### 청구항 1

치료적 충격 파들을 발생시키기 위한 장치를 사용하여 압축 음향 파를 생성하는 방법에 있어서,

액체의 부분들이 전극-간 도전성 경로를 제공하기 위해 기화하며 이온화하기 시작하도록 하우징에 의해 정의되며 액체로 채워진 챔버에서 복수의 전극들로 전압 펄스들을 인가하는 단계;

하우징에 의해 운반되며, 복수의 적층 가능한 회로 보드들과 결합되는 복수의 커패시터들을 하전시키기 위해 복수의 전극들과 전기 통신하는, 복수의 커패시터들로 전압을 인가하는 단계;

복수의 커패시터들이 임계 전하에 도달할 때, 수립된 전극-간 도전성 경로를 따라 전극-간 아크를 발생시키며 그에 의해 적어도 하나의 음향 충격 파를 발생시키도록 전극들로 복수의 커패시터들을 방전시키는 단계를 포함하고,

복수의 전극들로 전압을 인가하는 것 및 복수의 커패시터들로 전압을 인가하는 것은 동시에 수행되는, 압축 음향 파를 생성하는 방법.

### 발명의 설명

#### 기술분야

[0001] 관련 출원들에 대한 상호-참조

[0002] 본 출원은 2016년 7월 21일에 출원된, 미국 가 출원 번호 제62/365,099호의 이득을 주장하며, 그 내용은 참조로서 본 출원에 통합된다.

[0003] 본 발명은 일반적으로 충격 파들 또는 충격파들을 위한 치료적 사용들에 관한 것이다. 보다 특히, 제한으로서가 아닌, 본 발명은 개선된 전극 수명을 가진 치료적 충격 파들 또는 충격파들(치료적 사용들을 가진 충격 파들)을 발생시키기 위한 장치에 관한 것이다.

#### 배경기술

[0004] 음향 충격파들은 수년 동안 특정한 치료들을 위해 사용되어 왔다. "충격 파" 또는 "충격파"는 일반적으로 압력에서의 갑작스럽고 극심한 변화를 생성하는 음향 현상(폭발 또는 번개에서 비롯된)을 나타내기 위해 사용된다. 이들 극심한 압력 변화들은 공기, 물, 인간 연 조직, 또는 뼈와 같은 특정한 단단한 물질들과 같은 탄성 미디어를 통해 이동할 수 있는 에너지의 강한 파동들을 생성할 수 있으며, 및/또는 이러한 탄성 미디어에서의 비탄성 응답을 유도할 수 있다. 치료적 사용들을 위한 충격 파들을 생성하기 위한 방법들은: (1) 전기유압, 또는 스파크 갭(EH); (2) 전자기, 또는 EMSE; 및 (3) 압전을 포함한다. 각각은 그 자체의 고유 물리적 원리들에 기초한다.

[0005] A. 충격파 발생을 위한 디바이스들 및 시스템들

[0006] 미국 특허 출원 13/574,228호(WO 2011/091020호로서 공개된, PCT/US2011/021692의 국내-단계 출원)는, 본 발명자들 중 하나에 의해, 트랜듀서를 사용하여 높은 펄스 레이트로 충격 파들을 생성하기 위한 디바이스를 개시한다. 상기 디바이스는 1MHz 내지 1000MHz 사이에서의 적어도 하나의 주파수를 가진 음향 파들을 방출하도록 구성된 음향-파 발생기; 상기 음향-파 발생기에 결합된 충격파 하우징; 및 상기 충격파 하우징에 배치된 충격파 매질을 포함하며; 상기 장치는 상기 음향-파 발생기가 음향 파들을 방출한다면, 음향 파들 중 적어도 몇몇 부분이 충격파 매질을 통해 이동할 것이며 충격 파들을 형성하도록 구성된다. 상기 디바이스는 환자 내에서의 입자들이 환자의 하나 이상의 세포들을 파열시키게 하도록 구성된 충격 파들을 형성하기 위해 작동될 수 있으며, 충격 파들은 충격 파들이 입자들로 하여금 세포들 중 하나 이상을 파열시키게 하도록 환자의 세포들로 향하게 할 수 있다. 이러한 음향-트랜듀서 디바이스는 고 주파수들 또는 펄스 레이트들로 고성능 충격파들을 생성할 수 있다.

[0007] 부가적으로, 미국 특허 출원 13/798712호는 또한, 본 발명자들에 의해, 10Hz 및 5MHz의 레이트로 충격파들의 전

기유압식 발생을 위한 장치들 및 방법들을 개시하며: 챔버 및 충격과 유출구를 정의한 하우징; 챔버에 배치된 액체; 하나 이상의 스파크 갭들을 정의하기 위해 챔버에 배치되도록 구성된 복수의 전극들(예로서, 스파크 헤드 또는 모듈에서); 및 10Hz 내지 5MHz 사이의 레이트로 전극들에 전압 펄스들을 인가하도록 구성된 펄스-발생 시스템을 포함한다.

[0008] 충격파들을 생성하기 위한 다른 시스템들은 전기유압식(EH) 과 발생기를 포함할 수 있다. EH 시스템들은 일반적으로 다른 방법들과 유사한 레벨들의 에너지를 전달하지만, 보다 넓은 면적에 걸쳐 상기 에너지를 전달하며, 그러므로 보다 짧은 시간 기간에 걸쳐 타겟팅된 조직으로 보다 많은 양의 충격 파 에너지를 전달하도록 구성될 수 있다. EH 시스템들은 일반적으로 충격 파를 개시하기 위해 전극(즉, 스파크 플러그)을 통합한다. EH 시스템들에서, 고 에너지 충격 파들은 전기가 엔클로저에 포함된 처리 수에 잠긴 전극에 인가될 때 발생된다. 전기 전하가 소성될 때, 작은 양의 물이 전극의 끝에서 기화되고, 기화된 물의 빠르고, 거의 즉각적인, 팽창은 액체 물을 통해 바깥쪽으로 전파되는 충격 파를 생성한다. 몇몇 실시예들에서, 물은 타원체 엔클로저에 포함된다. 이들 실시예들에서, 충격 파는 타원체 엔클로저의 측면들로부터 튀어나오며 처리될 면적의 위치와 일치하는 초점 포인트에서 수렴될 수 있다.

[0009] 예를 들면, 미국 특허 번호 7,189,209호('209 특허)는 음향 충격 파들을 인가함으로써 뼈 및 근골격 환경들 및 연 조직들과 연관된 병리학적 상태들을 치료하는 방법을 설명한다. '209 특허는 충격파들이 미세-골절들을 포함하여, 그 안에서 국소화된 트라우마 및 세포 아포토시스를 유도할 뿐만 아니라 세포 모집과 같은 골모세포 반응들을 유도하고, 분자 뼈, 연골, 힘줄, 근막, 및 연 조직 모르포젠들 및 성장 인자들의 형성을 자극하며, 혈관성 신생 혈관 형성을 유도한다는 것을 설명한다. '209 특허는 그 방법의 여러 특정 구현들을 주장한다. 예를 들면, '209 특허는 당뇨병적 또는 욕창을 치료하는 방법으로서: 인간 환자에서 당뇨병적 또는 욕창의 부위 또는 의심 부위의 위치를 찾는 단계; 음향 충격 파들을 발생시키는 단계; 상기 찾은 부위 전체에 걸쳐 음향 충격 파들을 집중시키는 단계; 및 미세-손상 및 증가된 혈관화를 유도하고 그에 의해 치유를 유도하거나 또는 가속시키기 위해 찾은 부위로 치료당 500 이상 내지 약 2500 음향 충격 파들을 인가하는 단계를 포함하는, 상기 방법을 주장한다. '209 특허는 대략 0.5 내지 4Hz의 주파수 범위, 치료 부위당 약 300 내지 2500 또는 약 500 내지 8,000 음향 충격 파들의 인가를 개시하며, 이것은 각각의 치료 부위에 대한 치료 지속 기간 및/또는 불편하게 큰 모든 부위들에 대한 "치료당 총 시간"을 야기할 수 있다. 예를 들면, '209 특허는 범위가 20분 내지 3시간에 이르는 상이한 예들에 대한 치료당 총 시간들을 개시한다.

[0010] 미국 특허 5,529,572호('572 특허)는 조직들에 대한 치료 효과를 생성하기 위해 전기-유압식으로 발생된 충격파들의 사용의 또 다른 예를 포함한다. '572 특허는 뼈의 밀도 및 세기를 증가시키는 방법을 설명하며(골다공증을 치료하기 위해), 상기 방법은 상기 뼈가 충격 파 소스로부터의 거리의 함수로서 실질적으로 일정한 강도를 가진 실질적으로 평면의, 시준된 압축 충격 파들을 겪게 하는 단계를 포함하며, 상기 시준된 충격 파들은 50 내지 500기압들의 강도로 뼈에 인가된다. '572 특허는 평균 뼈 밀도를 증가시키며, 그에 의해 골절에 대해 뼈를 강화시키기 위해 뼈의 동적 반복적 로딩을 생성하기 위해 초점이 맞지 않은 충격 파들의 인가를 설명한다. '572 특허에서 설명된 바와 같이, "초점이 맞지 않은 충격 파들은 바람직하게는 치료될, 예를 들면 10 내지 150cm<sup>2</sup>의 면적을 커버하도록 뼈의 비교적 큰 표면에 걸쳐 인가된다. 충격 파들의 강도는 50 내지 500기압일 수 있다. 각각의 충격 파는, 종래의 쇄석기에서처럼, 수 마이크로초의 지속 기간이며, 바람직하게는 각각의 치료에서 5 내지 30분의 기간 동안 초당 1 내지 10 충격파들의 빈도로 인가된다. 치료들의 수는 특정한 환자에 의존한다."

[0011] US 2004/0006288로서 또한 공개된, 미국 특허 출원 번호 10/415,293호('293 출원)는 조직들에 대한 치료 효과를 제공하기 위해 EH-발생 충격파들의 사용에 대한 또 다른 실시예를 개시한다. '293 출원은 혈관 구조로부터 침전물을 적어도 부분적으로 분리하기 위해 치료적 음향 충격 파들의 발생을 위한 디바이스, 시스템, 및 방법을 개시한다. '293 출원은 디바이스가 1cm<sup>2</sup>당 약 100 내지 약 5,000의 치료 부위당 펄스들의 수(치료되는 혈관 유닛의 길이마다에 대하여)를 갖고 분당 약 50 내지 500 펄스들의 펄스 레이트로(즉, 0.83 내지 8.33Hz) 충격파들을 생성할 수 있음을 설명한다.

[0012] **B. 충격파 레이트**

[0013] 종래 기술의 문헌은 충격파들을 제공하기 위해 EH 시스템들을 사용하는 보다 빠른 펄스 레이트들이 조직 손상을 야기할 수 있음을 나타내어 왔다. 예를 들면, 하나의 연구(1988, Delius, Jordan, & 외)[2]에서, 통상의 개의 신장들에 대한 충격 파들의 효과는 신장들이 3000 충격파들에 노출되는 개들의 그룹들에서 검사되었다. 그룹들은 각각 100Hz 및 1Hz인 충격파 시행의 레이트에서만 상이하였다. 부검은 24 내지 30시간 후 수행되었다. 육안으로 보이게 및 조직학적으로, 상당히 더 많은 출혈들이 충격파들이 100Hz(대 1Hz)의 레이트로 부여되는 경우

신장 실질에서 발생하였다. 결과들은 신장 손상이 충격과 시행의 레이트에 의존적임을 보여주었다.

[0014] 또 다른 연구(2005년, Madbouly & 외)[7]에서, 저속 충격과 쇄석술 레이트(SWL)는 고속 충격과 쇄석술 레이트에 비교하여 보다 낮은 수의 총 충격파들에서 상당히 더 높은 성공율과 연관되었다. 이 논문에서, 저자들은 얼마나 많은 인간 연구들이 또한 테스트 SWL의 보다 느린 레이트들이 사용되었을 때 마취에 대한 요구 또는 SWL 유도 신장 외상의 발생 정도에서의 감소를 보여주었는지를 논의하였다.

[0015] 또 다른 연구(2009년, Gillitzer & 외)[5]에서, 분당 60에서 30 충격파들로 전달 레이트의 속도를 늦추는 것은 또한 폐지 모델에서 실제 혈관 구조의 온전함에 대한 극적인 보호 효과를 제공한다. 이들 조사 결과들은 체외 충격과 쇄석술에서 안전 및 효능을 개선하기 위해 감소된 펄스 레이트 빈도의 잠재적인 전략들을 지원한다.

[0016] 연 조직은 1Hz 내지 10Hz 사이에서의 펄스 레이트들(PR들)에 대해 탄성에서 점성으로 전이될 수 있다. 그 결과, 1Hz 내지 10Hz 사이에서의 PR들에서 충격파들로부터의 조직에 대한 잠재적인 손상은 통상적인 쇄석술 전력 레벨들이 사용될 때 예측 가능하지 않다. 아마도 그 결과, 종래 기술은 보다 느린 PR들 및 큰 치료당 총 시간들(TIPT)을 교시한다. 예를 들면, 현재 알려진 EH 충격과 시스템들은 일반적으로 10Hz 미만의 PR들을 전달하며 큰 치료당 총 시간들(TIPT)을 요구한다(예로서, 단일 치료 부위에 대해 수분 또는 심지어 시간들의 TIPT 기간들). 통상적일 수 있는 바와 같이, 치료가 다수의 치료 부위들에서 디바이스의 재배치를 요구할 때, TIPT는 커지며 많은 환자들 및 치료 요구들에 대해 잠재적으로 비현실적이게 된다.

### 발명의 내용

#### 해결하려는 과제

[0017] 긴 치료 시간들이 체외 충격과 쇄석술을 위해 수용 가능할 수 있지만, 의료 설정에서 조직에 대한 비-쇄석술 치료 효과들을 제공하기 위한 충격파들의 사용은 비현실적이 아닌 경우 최적이지 않다. 예를 들면, 치료의 비용은 종종 치료를 시행하기 위해 요구된 시간에 따라 증가한다(예로서, 치료의 시행에 할당된 노동, 시설들 및 다른 리소스 비용들로 인해). 더욱이, 비용들 외에, 적당한 때에, 환자에게 치료를 제공하는 지속 기간은 치료를 수용하는 환자, 및 이를 제공하는 의료진에 대해 참을 수 없게 된다.

#### 과제의 해결 수단

[0018] 본 개시는 개선된 전극 수명을 가진 급속 음향 펄스들의 전기유압식 발생을 위한 장치들 및 방법들의 실시예들을 포함한다. 특정한 실시예들에서, 이러한 개선된 전극 수명은 충격 파 발생에 2 스테이지 펄스 방전 접근법을 이용함으로써 달성된다. 이들 실시예들에 따르면, 제 1 스테이지에서, 펄스-발생 시스템은 동시에, 그 안에 포함된 액체의 부분들이 전극-간 도전성 경로를 제공하기 위해 기화되도록 전극 챔버에서 복수의 전극들로 전압 펄스들을 인가하며; 복수의 커패시터들을 하전시키기 위해 상기 전극들에 인접하여 위치된 상기 복수의 커패시터들로 전압 펄스들을 인가하도록 구성된다. 제 2 스테이지에서, 하전된 복수의 커패시터들은, 수립된 전극-간 도전성 경로를 통해, 짧은 전극-간 아크를 발생시키기 위해 전극들로 방전시켜서, 음향 충격 파를 야기한다. 상기 짧은 전극-간 아크는 전극 부식을 최소화하여 개선된 전극 수명을 이끈다.

[0019] 상기 전극들의 개선된 수명은 상기 챔버 내에서 전극들에 인접하여 위치된 커패시터들의 고속 방전의 결과이다. 펄스-발생 시스템은 동시에, 상기 액체의 부분들이 전극-간 도전성 경로를 제공하기 위해 기화되도록 상기 전극 챔버에서 복수의 전극들로 전압 펄스들을 인가하며; 상기 복수의 커패시터들을 하전시키기 위해 상기 전극들에 인접하여 위치된 상기 복수의 커패시터들로 전압 펄스들을 인가하도록 구성된다. 일 실시예에서, 상기 복수의 커패시터들은 적어도 10개의 평면 커패시터들을 병렬로 포함하며 여기에서 각각의 커패시터는 100 나노페럿(nanofarad)보다 크지 않은 정전용량을 가진다. 일 실시예에서, 상기 복수의 평면 커패시터들은 상기 전극들에 인접하여 복수의 적층된 회로 보드들 상에 위치되며 여기에서 상기 복수의 평면 커패시터들은 저-인덕턴스 패턴으로 각각의 적층 가능한 회로 보드의 대향 측면들 상에 위치된다. 전극들에 인접하여 이들 커패시터들을 위치시키는 것은 아크가 완전하고 빠르게 방전될 수 있게 한다. 일단 커패시터들이 방전되면, 전극-간 아크는 종료되며, 이것은 전극 부식을 최소화한다.

[0020] 본 장치들(예로서, 치료적 충격 파들을 발생시키기 위한)의 몇몇 실시예들은: 챔버 및 충격파 유출구를 정의하는 하우징; 상기 챔버에 배치된 액체; 하나 이상의 스파크 갭들을 정의하기 위해 상기 챔버에 배치되도록 구성된 복수의 전극들; 상기 하우징에 의해 운반되며 상기 복수의 전극들과 전기 통신하는 복수의 커패시터들; 및 펄스-발생 시스템으로서, (i) 상기 하우징이 상기 펄스-발생 시스템에 대하여 이동 가능하며, (ii) 상기 펄스-발생 시스템이 상기 복수의 전극들 및 상기 복수의 커패시터들과 전기 통신하도록 상기 복수의 전극들에 결합되

도록 구성된 상기 펄스-발생 시스템을 포함하며; 상기 펄스-발생 시스템은: 상기 복수의 전극들(예로서, 상기 복수의 전극들 사이에 적어도 하나의 전극-간 도전성 경로를 제공하도록 상기 액체의 부분들을 기화시키고 이온화하기 시작하기 위해, 및 상기 복수의 커패시터들을 하전시키기 위해 상기 복수의 커패시터들)로 동시에 전압 펄스들을 인가하도록 구성되며; 상기 복수의 커패시터들은, 임계 전하에 도달할 때, 상기 액체의 부가적인 부분들을 기화시키며 하나 이상의 음향 충격 파들을 발생시키기 위해 하나 이상의 전극-간 도전성 경로들을 따라 하나 이상의 아크들을 발생시키기 위해 상기 복수의 전극들로 방전하도록 구성된다.

[0021] 본 장치들의 몇몇 실시예들에서, 상기 펄스-발생 시스템은 상기 펄스 발생 시스템이 상기 복수의 전극들에 전압을 인가하는 기간 동안 상기 복수의 커패시터들을 하전시키기 위해 전압을 인가함으로써 전극-간 도전성 경로를 제공하도록 구성된다.

[0022] 본 장치들(예로서, 치료적 충격 파들을 발생시키기 위한)의 몇몇 실시예들은: 챔버 및 충격파 유출구를 정의하는 하우징으로서, 상기 챔버는 액체로 채워지도록 구성되는, 상기 하우징; 하나 이상의 스파크 갭들을 정의하기 위해 상기 챔버에 배치되도록 구성된 복수의 전극들; 상기 하우징에 의해 운반되며 상기 복수의 전극들과 전기 통신하는 복수의 커패시터들; 및 펄스-발생 시스템으로서, (i) 상기 하우징이 상기 펄스-발생 시스템에 대하여 이동 가능하며, (ii) 상기 펄스-발생 시스템이 상기 복수의 전극들 및 상기 복수의 커패시터들과 전기 통신하도록 상기 복수의 전극들에 결합되도록 구성된 상기 펄스-발생 시스템을 포함하며; 상기 펄스-발생 시스템은: 상기 복수의 전극들(예로서, 상기 복수의 전극들 사이에서 적어도 하나의 전극-간 도전성 경로를 제공하도록 상기 액체의 부분들을 기화시키고 이온화하기 시작하기 위해), 및 상기 복수의 커패시터들을 하전시키기 위해 상기 복수의 커패시터들로 전압 펄스들을 동시에 인가하도록 구성되고; 상기 복수의 커패시터들은, 임계 전하에 도달할 때, 상기 액체의 부가적인 부분들을 기화시키며 하나 이상의 음향 충격 파들을 발생시키기 위해 상기 하나 이상의 전극-간 도전성 경로들을 따라 하나 이상의 아크들을 발생시키기 위해 상기 복수의 전극들로 방전하도록 구성된다.

[0023] 본 장치들(예로서, 치료적 충격 파들을 발생시키기 위한)의 몇몇 실시예들은: 챔버 및 충격파 유출구를 정의하는 하우징으로서, 상기 챔버는 액체로 채워지도록 구성되는, 상기 하우징; 하나 이상의 스파크 갭들을 정의하기 위해 상기 챔버에 배치되도록 구성된 복수의 전극들; 상기 하우징에 의해 운반되며 상기 복수의 전극들과 전기 통신하는 복수의 커패시터들을 포함하며; 상기 복수의 전극들은 (i) 상기 하우징이 펄스-발생 시스템에 대하여 이동 가능하며, (ii) 상기 펄스-발생 시스템이 상기 복수의 전극들과 상기 복수의 커패시터들이 상기 펄스-발생 시스템으로부터 전압 펄스들을 동시에 수신할 수 있도록 상기 복수의 전극들과 상기 복수의 커패시터들과 전기 통신하도록 상기 펄스-발생 시스템에 결합되기 위해 구성되며; 상기 복수의 커패시터들은, 임계 전하에 도달할 때, 상기 복수의 전극들로 방전하도록 구성된다.

[0024] 본 장치의 몇몇 실시예들에서, 상기 복수의 커패시터들의 각각은 평면이다. 몇몇 실시예들에서, 상기 복수의 커패시터들은 2 nH 내지 200 nH 사이의 전체 인덕턴스를 가진 회로에 배열된다. 몇몇 실시예들에서, 복수의 커패시터들은 병렬로 연결된 커패시터들의 세트를 갖고 2 내지 20개 세트들 사이의 커패시터들을 포함한다. 몇몇 실시예들에서, 커패시터들의 각각의 세트는 50개보다 적은 커패시터들을 포함한다. 몇몇 실시예들에서, 커패시터들의 각각의 세트는 10개 이상의 커패시터들을 직렬로 포함한다.

[0025] 본 장치들의 몇몇 실시예들에서, 각각의 커패시터는 100 나노패럿보다 크지 않은 정전용량을 가진다.

[0026] 본 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들은 복수의 적층 가능한 회로 보드들에 결합된다. 몇몇 실시예들에서, 상기 복수의 커패시터들은 복수의 원형 패턴들로 배열된다. 몇몇 실시예들에서, 상기 복수의 적층 가능한 회로 보드들은 제 1 적층 가능한 회로 보드, 및 상기 제 1 적층 가능한 회로 보드에 결합된 제 2 적층 가능한 회로 보드를 포함한다. 몇몇 실시예들에서, 상기 복수의 커패시터들의 제 1 부분은 상기 제 1 적층 가능한 회로 보드에 결합되며, 상기 복수의 커패시터들의 제 2 부분은 상기 제 2 적층 가능한 회로 보드에 결합된다. 몇몇 실시예들에서, 상기 복수의 커패시터들의 제 1 부분은 제 1 적층 가능한 회로 보드의 제 1 측면 상에 배치되며, 상기 복수의 커패시터들의 제 2 부분은 제 2 적층 가능한 회로 보드의 제 2 측면 상에 배치되고, 상기 제 2 회로 보드의 제 2 측면은 상기 제 1 적층 가능한 회로 보드의 제 1 측면의 반대편에 있다. 몇몇 실시예들에서, 상기 제 1 적층 가능한 회로 보드 및 상기 제 2 적층 가능한 회로 보드는 원형이다. 몇몇 실시예들에서, 상기 복수의 커패시터들의 제 1 부분은 상기 제 1 적층 가능한 회로 보드에 결합되며 상기 복수의 커패시터들의 제 2 부분은 상기 제 2 적층 가능한 회로 보드에 결합된다. 몇몇 실시예들에서, 상기 복수의 커패시터들의 제 1 부분은 원형 패턴으로 상기 제 1 적층 가능한 회로 보드에 결합되며; 상기 복수의 커패시터들의 제 2 부분은 원형 패턴으로 상기 제 2 적층 가능한 회로 보드에 결합된다. 몇몇 실시예들에서, 커패시터들의 각각의 세트

는 10개 이상의 커패시터들을 직렬로 포함한다. 몇몇 실시예들에서, 상기 제 1 적층 가능한 회로 보드는 외부 에지 및 중심을 추가로 포함하며, 상기 제 2 적층 가능한 회로 보드는 외부 에지 및 중심을 추가로 포함하고; 상기 복수의 커패시터들의 제 1 부분은 전류가 상기 제 1 적층 가능한 회로 보드의 외부 에지로부터 상기 제 1 적층 가능한 회로 보드의 중심을 향해 흐르게 하도록 구성되며, 상기 복수의 커패시터들의 제 2 부분은 전류가 상기 제 2 적층 가능한 회로 보드의 외부 에지로부터 상기 제 2 적층 가능한 회로 보드의 중심을 향해 흐르게 하도록 구성된다. 몇몇 실시예들에서, 상기 제 1 적층 가능한 회로 보드는 상기 적층 가능한 회로 보드들의 외부 에지들을 따라 배치된 커넥터들에 의해 상기 제 2 적층 가능한 회로 보드에 전기적으로 결합된다. 몇몇 실시예들에서, 상기 복수의 적층 가능한 회로 보드들은 각각 0.02 인치 내지 0.2 인치 사이의 두께를 가진다.

[0027] 본 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들은 각각 2mm 내지 4mm 사이의 길이, 및 1mm 내지 3mm 사이의 폭을 가진다.

[0028] 본 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들은 적어도 100개의 커패시터들을 포함한다.

[0029] 본 커패시터-어레이 장치(예로서, 치료적 충격 파들을 발생시키는데 사용하기 위한)의 몇몇 실시예들은: 하나 이상의 회로 보드들; 및 상기 하나 이상의 회로 보드들에 결합된 복수의 커패시터들을 포함하며; 상기 커패시터들의 제 1 부분은 복수의 커패시터 세트들에 의해 정의된 제 1 패턴으로 배열되고, 상기 복수의 커패시터들의 제 2 부분은 복수의 커패시터 세트들에 의해 정의된 제 2 패턴으로 배열되고, 각각의 커패시터 세트는 직렬로 연결된 상기 커패시터들 중 둘 이상을 포함하고; 상기 제 1 패턴을 정의하는 상기 커패시터 세트들은 병렬로 연결되며, 상기 제 2 패턴을 정의하는 상기 커패시터 세트들은 병렬로 연결되고; 상기 하나 이상의 회로 보드들은 상기 전극이 상기 커패시터들과 전기 통신하며 상기 하나 이상의 회로 보드들에 대하여 적어도 2 자유도에서 고정되도록 전극에 결합되기 위해 구성된다.

[0030] 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들은 평면이다. 몇몇 실시예들에서, 상기 복수의 커패시터들은 2 nH 내지 200 nH 사이의 전체 인덕턴스를 가진 회로에 배열된다. 몇몇 실시예들에서, 상기 복수의 커패시터들은 병렬로 연결된 커패시터들의 세트를 갖고 2 내지 20개 세트들 사이의 커패시터들을 포함한다. 몇몇 실시예들에서, 커패시터들의 각각의 세트는 50개보다 적은 커패시터들을 포함한다.

[0031] 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 커패시터들의 각각의 세트는 직렬로 있는 10개 이상의 커패시터들을 포함한다.

[0032] 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 각각의 커패시터는 100 나노패럿보다 크지 않은 정전용량을 갖는다.

[0033] 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 상기 하나 이상의 회로 보드들은 복수의 적층 가능한 회로 보드들을 포함한다. 몇몇 실시예들에서, 상기 제 1 및 제 2 패턴들은 원형이다. 몇몇 실시예들에서, 상기 복수의 적층 가능한 회로 보드들은 제 1 적층 가능한 회로 보드, 및 상기 제 1 적층 가능한 회로 보드에 결합된 제 2 적층 가능한 회로 보드를 포함한다. 몇몇 실시예들에서, 상기 커패시터들의 제 1 부분은 상기 제 1 적층 가능한 회로 보드에 결합되며, 상기 커패시터들의 제 2 부분은 상기 제 2 적층 가능한 회로 보드에 결합된다. 몇몇 실시예들에서, 상기 커패시터들의 제 1 부분은 상기 제 1 적층 가능한 회로 보드의 제 1 측면 상에 배치되며, 상기 복수의 커패시터들의 제 2 부분은 제 2 적층 가능한 회로 보드의 제 2 측면 상에 배치되고, 상기 제 2 회로 보드의 제 2 측면은 상기 제 1 적층 가능한 회로 보드의 제 1 측면의 반대편에 있다. 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들의 제 1 부분은 원형 패턴으로 상기 제 1 적층 가능한 회로 보드에 결합되며; 상기 복수의 커패시터들의 제 2 부분은 원형 패턴으로 상기 제 2 적층 가능한 회로 보드에 결합된다. 몇몇 실시예들에서, 커패시터들의 각각의 세트는 병렬로 연결된 10개 이상의 커패시터들을 추가로 포함한다. 몇몇 실시예들에서, 상기 제 1 적층 가능한 회로 보드는 외부 에지 및 중심을 추가로 포함하고, 상기 제 2 적층 가능한 회로 보드는 외부 에지 및 중심을 추가로 포함하며; 상기 복수의 커패시터들의 제 1 부분은 전류가 상기 제 1 적층 가능한 회로 보드의 외부 에지로부터 상기 제 1 적층 가능한 회로 보드의 중심을 향해 흐르게 하도록 구성되며, 상기 복수의 커패시터들의 제 2 부분은 전류가 상기 제 2 적층 가능한 회로 보드의 외부 에지로부터 상기 제 2 적층 가능한 회로 보드의 중심을 향해 흐르게 하도록 구성된다. 몇몇 실시예들에서, 상기 제 1 적층 가능한 회로 보드는 상기 적층 가능한 회로 보드들의 외부 에지들을 따라 배치된 커넥터들에 의해 상기 제 2 적층 가능한 회로 보드에 전기적으로 결합된다. 몇몇 실시예들에서, 상기 복수의 적층 가능한 회로 보드들은 각각 0.02인치 내지 0.2인치 사이의 두께를 갖는다.

[0034] 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들은 각각 2mm 내지 4mm 사이의 길이,

및 1mm 내지 3mm 사이의 폭을 가진다.

[0035] 본 커패시터-어레이 장치들의 몇몇 실시예들에서, 상기 복수의 커패시터들은 적어도 100개의 커패시터들을 포함한다.

[0036] 본 방법들(예로서, 치료적 충격 파들을 발생시키기 위한 장치를 사용하여 압축 음향 파를 생성하는)의 몇몇 실시예들은: 하우징에 의해 정의되며 액체의 부분들이 전극-간 도전성 경로를 제공하기 위해 기화하고 이온화하기 시작하도록 상기 액체로 채워진 챔버에서 복수의 전극들에 전압 펄스들을 인가하는 단계; 상기 하우징에 의해 운반되며 상기 복수의 커패시터들을 하전시키기 위해 상기 복수의 전극들과 전기 통신하는 복수의 커패시터들로 전압을 인가하는 단계; 및 상기 복수의 커패시터들이 임계 전하에 도달할 때, 상기 수립된 전극-간 도전성 경로를 따라 전극-간 아크를 발생시키고 그에 의해 적어도 하나의 음향 충격 파를 발생시키도록 상기 전극들로 상기 복수의 커패시터들을 방전시키는 단계를 포함한다. 몇몇 실시예들에서, 상기 복수의 전극들에 인가된 전압 펄스들은 500V 내지 10,000 볼트들(V) 사이에 있다. 몇몇 실시예들에서, 상기 복수의 커패시터들에 인가된 전압 펄스들은 500V 내지 10,000V 사이에 있다.

[0037] 용어("결합된")는, 반드시 직접은 아니며 반드시 기계적으로는 아닌, 연결된 것으로 정의되고; "결합"되는 두 개의 아이템들은 서로 통합될 수 있다. 용어들("a" 및 "an")은 본 개시가 달리 명시적으로 요구하지 않는다면 하나 이상으로서 정의된다. 용어("실질적으로")는 이 기술분야에서의 통상의 기술자에 의해 이해되는 바와 같이, 주로 그러나 반드시 전체적으로는 아닌 특정된 것으로서 정의된다(및 특정된 것을 포함한다; 예로서, 실질적으로 90도는 90도를 포함하며 실질적으로 평행은 평행을 포함한다). 임의의 개시된 실시예에서, 용어들("실질적으로", "대략", 및 "약")은 특정된 것의 [퍼센티지] 내에서"로 대체될 수 있으며, 여기에서 퍼센티지는 .1, 1, 5, 및 10퍼센트를 포함한다. 개시된 실시예에서, 용어("인접한")는 일반적으로 동일한 별개의 챔버, 하우징, 또는 모듈에 위치되는 것으로 정의된다.

[0038] 용어들("포함하다"(및 "포함하다" 및 "포함하는"과 같은, 임의의 형태의 포함하다), "갖다"(및 "갖다" 및 "갖는"과 같은, 임의의 형태의 갖다), "포함시키다"(및 "포함시키다" 및 "포함시키는"과 같은 임의의 형태의 포함시키다) 및 "함유하다"(및 "함유하다" 및 "함유하는"과 같은 임의의 형태의 함유하다))는 제약을 두지 않는 연결 동사들이다. 그 결과, 하나 이상의 요소들을 "포함하는", "갖는", "포함시키는" 또는 "함유하는" 시스템 또는 장치는 이들 하나 이상의 요소들을 소유하지만, 단지 이들 요소들만을 소유하는 것에 제한되지 않는다. 마찬가지로, 하나 이상의 단계들을 "포함하는", "갖는", "포함시키는" 또는 "함유하는" 방법은 이들 하나 이상의 단계들을 소유하지만, 단지 이들 하나 이상의 단계들만을 소유하는 것에 제한되지 않는다.

[0039] 뿐만 아니라, 특정한 방식으로 구성되는 구조(예로서, 장치의 구성요소)는 적어도 상기 방식으로 구성되지만, 그것은 또한 구체적으로 설명된 것들 외에 다른 방식들로 구성될 수 있다.

[0040] 본 시스템들, 장치들, 및 방법들 중 임의의 것의 임의의 실시예는 - 포함하는/포함시키는/함유하는/갖기보다는 - 설명된 단계들, 요소들, 및/또는 특징들 중 임의의 것으로 이루어지거나 또는 근본적으로 이루어질 수 있다. 따라서, 청구항들 중 임의의 것에서, 용어("~로 이루어진" 또는 "~로 근본적으로 이루어진")는, 그것이 그 외 제약을 두지 않는 연결 동사를 사용하는 것으로부터 주어진 청구항의 범위를 변경하기 위해, 상기 나열된 제약을 두지 않는 연결 동사들 중 임의의 것에 대해 대체될 수 있다.

[0041] 상기 설명된 실시예들과 연관된 세부사항들 및 다른 것들이 이하에서 제공된다.

[0042] 다음의 설명은 제한이 아닌 예로서 예시한다. 간결성 및 명료함을 위해, 주어진 구조의 모든 특징은 항상 상기 구조가 나타나는 모든 도면에서 라벨링되는 것은 아니다. 동일한 참조 번호들은 반드시 동일한 구조를 나타내는 것은 아니다. 오히려, 동일한 참조 번호는, 동일하지 않은 참조 번호들일 수 있는 바와 같이, 유사한 특징 또는 유사한 기능을 가진 특징을 나타내기 위해 사용될 수 있다. 도면들은 일정한 비율로 그려지며(달리 주지되지 않는다면), 이는 묘사된 요소들의 크기들이 적어도 도면들에 묘사된 실시예에 대해서 서로에 대해 정확하다는 것을 의미한다.

**도면의 간단한 설명**

[0043] 도 1은 종래 기술의 전기유압식 시스템들로부터의 음향 파를 예시하는 그래프이다.

도 2a는 펄스 발생 시스템의 스테이지 1: 전극-간 염분 가열 및 초기 기화를 묘사한다.

도 2b는 펄스 발생 시스템의 스테이지 2: 전극-간 증기 이온화를 묘사한다.

도 2c는 펄스 발생 시스템의 스테이지 3: 전극-간 아크 형성을 묘사한다.

도 2d는 펄스 발생 시스템의 스테이지 4: 전극-간 강력한 아크를 묘사한다.

도 3은 본 시스템들의 몇몇 실시예들에서 또는 그것을 갖고 사용하기 위한 전기유압식 충격 파 발생 시스템의 일 실시예의 개략도를 묘사한다.

도 4a 내지 도 4e는 복수의 커패시터들을 포함한 적층 가능한 회로 보드의 일 실시예의 다양한 뷰들을 묘사한다.

도 5a 내지 도 5e는 한 쌍의 결합된 적층 가능한 회로 보드들에 부착된 커패시터 어레이의 제 2 실시예의 다양한 뷰들을 묘사한다.

도 6a 내지 도 6d는 한 쌍의 결합된 적층 가능한 회로 보드들 및 결합 구성요소들에 부착된 커패시터 어레이의 다양한 뷰들을 묘사한다.

도 7a 내지 도 7c는 충격 파 발생 챔버에서 전극들의 쌍에 결합된 적층 가능한 회로 보드들의 쌍에 부착된 커패시터 어레이의 다양한 뷰들을 묘사한다.

도 8a 및 도 8b는 종래 기술의 시스템들에 비교될 때 본 장치의 일 실시예의 사용으로부터 비롯된 감소된 전극 마모를 묘사한다.

도 9는 본 장치의 실시예로부터의 압축 음향 파 및 종래 기술의 장치로부터의 음향 파의 비교를 예시한 그래프를 묘사한다.

도 10은 스파크 헤드 또는 모듈을 가진 본 프로브들의 추가 프로토타입 실시예의 확대 투시도를 묘사한다.

도 11a 및 도 11b는 도 10의 프로브의 어셈블리의 부분들을 묘사한다.

도 12a 및 도 12b는 도 10의 프로브의 각각, 투시도 및 측 단면도를 묘사한다.

도 12c는 도 10의 프로브의 스파크 갭의 확대된 측 단면도를 묘사한다.

### **발명을 실시하기 위한 구체적인 내용**

[0044] 본 시스템들 및 장치들의 특정한 실시예들은 개선된 전극 수명을 가지면서 고-주파수 충격 파들을 발생시키도록 구성된다. 몇몇 실시예들에서, 발생된 EH 충격 파들은 의료 및/또는 미학적 치료 애플리케이션들에서 사용될 수 있다(예로서, 환자의 타겟 조직으로 향해지고 및/또는 그것으로 전달될 때). 본 시스템들이 사용될 수 있는 의료 및/또는 미학적 치료 애플리케이션들의 예들은: (1) US 2013/0046207로서 공개된 미국 특허 출원 번호 13/574,228; (2) US 2013/0018287로서 공개된, 미국 특허 출원 번호 13/547,995; 및 (3) US 2014/0257144로서 공개된, 미국 특허 출원 번호 13/798,710에서 개시되며, 그 각각은 여기에서 전체적으로 통합된다.

[0045] 일 실시예에서, 충격파들의 전기유압식 발생을 위한 장치는: 챔버 및 충격파 유출구를 정의한 하우징; 상기 챔버에 배치된 액체; 하나 이상의 스파크 갭들을 정의하기 위해 상기 챔버에 배치되도록 구성된 복수의 전극들(예로서, 스파크 헤드 또는 모듈에서); 및 10Hz 내지 5MHz 사이에서의 레이트로 전압 펄스들을 전극들에 인가하도록 구성된 펄스 발생 시스템을 포함한다. 전압 펄스들의 레이트는 25Hz, 50Hz, 75Hz, 100Hz, 150Hz, 200Hz, 250Hz, 300Hz, 400Hz, 500Hz, 600Hz, 700Hz, 800Hz, 900Hz, 1KHz, 5KHz, 10KHz, 25KHz, 50KHz, 100KHz, 200KHz, 300KHz, 400KHz, 500KHz, 600KHz, 700KHz, 800KHz, 900KHz, 1MHz, 2MHz, 3MHz, 및 4MHz의 레이트들에 있을 수 있다.

### **[0046] A. 종래 기술의 시스템들**

[0047] 이제 도면들을 참조하면, 도 1은 작은 인장 파(102)에 앞서, 큰 압축 펄스 파(100)로 이루어진 넓은 주파수 스펙트럼 음향 파(통상적으로 16Hz 내지 30MHz의 범위에 있는)를 생성하는 종래 기술의 전기유압식 시스템들로부터의 통상적인 펄스 방전을 묘사한다. 압축 펄스 파(100)는 두 개의 부분들: 긴 압축 음향 테일(106)에 앞서 고속 상승 음향 프론트(104)(또한 충격 파 프론트로서 불리우는)로 이루어진다. 고속 음향 프론트(104)는 나노초의 시간 스케일로 발생하는 반면 긴 압축 음향 테일(106)은 마이크로초의 시간 스케일로 발생한다.

[0048] 이러한 종래 기술의 전기유압식 시스템들은 4개의 스테이지들에서 발생하는 두 개의 전극들 사이에서 펄스 방전 이벤트를 생성한다: (1) 전극-간 염분 가열 및 초기 기화; (2) 증기 이온화; (3) 전극-간 아크 형성; 및 (4) 강

력한 아크.

[0049] 도 2a는 종래 기술의 펄스 방전 이벤트의 스테이지 1: 전극-간 염분 가열 및 초기 기화를 묘사한다. 펄스의 이러한 스테이지 동안, 챔버(200)는 염분(202)으로 채워진다. 다음으로, 펄스-발생 시스템은 전극-간 도전성 경로(208)를 생성하기 위해 전극들(204, 206)로 직접 전압을 인가한다. 구체적으로, 전류(210)는 대량의 염분(202)을 통해 하나의 전극(204)으로부터 또 다른 것(206)으로 전도된다. 이것은 염분(202)이 가열되는 것을 야기하여 염분(202)의 부분들이 전극들(204, 206)의 표면 끝들 상에 위치한 초기 기포 핵형성 사이트들에서 기화되는 것을 야기한다. 염분의 전기 전도율이 온도에 따라 증가하기 때문에, 이 스테이지 동안 전극 전류는 염분의 온도가 증가함에 따라 상승한다. 이 스테이지에서, 염분 가열 및 초기 기화 동안 전극 손상은 없다. 전류는 전극들(204, 206)의 표면 끝들에 걸쳐 대략 균일하게 분배되며 염분의 온도는 전체 임피던스가 높은(1% 염분에 대해 대략 50Ω) 동안 낮다(대략 100°C까지).

[0050] 도 2b는 종래 기술의 펄스 방전 이벤트의 스테이지 2: 도 2a에 묘사된 바와 같이 스테이지 1과 중첩하는, 전극-간 증기 이온화를 묘사한다. 펄스의 이러한 스테이지 동안, 전류(210)는 여전히 주로 대량의 염분(202)을 통해 하나의 전극(204)으로부터 또 다른 것(206)으로 전도된다. 염분(202)은 계속해서 기화하며 초기 기포 핵형성 사이트들로부터 팽창한다. 일단 염분(202)이 기화하며 그것의 밀도가 충분히 낮다면, 전자들의 증가된 자유 경로들은 그것들이 충돌 이온화에 충분한 에너지를 획득하도록 허용하며, 아발란체 플라즈마 방전(212)이 형성된다. 스테이지 1과 마찬가지로, 전극에 대한 무시해도 될 정도의 손상이 이 스테이지 동안 발생한다. 이온 충격은 스퍼터링을 통해 전극 재료 제거를 야기할 수 있지만, 레이트들은 펄스 방전 이벤트의 스테이지 3 및 스테이지 4에 비교될 때 매우 낮다. 전체 임피던스는 높다(1% 염분에 대해 대략 50Ω).

[0051] 도 2c는 종래 기술의 펄스 방전 이벤트의 스테이지 3: 전극-간 아크 형성을 묘사한다. 펄스의 이러한 스테이지 동안, 다수의 이벤트들이 거의 동시에 일어난다. 염분 증기 플라즈마 층을 통한 방전은 음극 및 양극 스팟들이 전극들의 표면들 상에 형성되게 한다. 전극 재료의 이들 작고, 강력한 제트들 및 전자들은 전체 아크(214)를 형성하기 위해 필요한 도전성 재료를 공급한다. 음극 및 양극 스팟들에서 나온 제트들은 스테이지 4의 강력한 아크를 연결하고 그것으로 전이하기 시작한다. 전극들(204, 206)에 걸친 네트 전류는 초기 아크(214)가 빠르고 완전한 염분 기화 및 아크 확산을 야기함에 따라 급등하기 시작한다.

[0052] 도 2d는 종래 기술의 펄스 방전 이벤트의 스테이지 4: 전극-간 강력한 아크를 묘사한다. 강력한 아크 모드(216)는 매우 밝으며 양극 및 음극을 커버하는 것으로 보이며, 전극 갭(218)을 메운다. 또 다른 음극 스팟들이 존재하며 저-임피던스 아크에 대한 공급기 재료를 공급하는 갭(218)으로 전극 재료를 계속해서 사출한다. 종래 기술의 펄스-발생 시스템들에 의해 생성된 강력한 아크 모드(216)는 양극 및 음극에서 심각한 부식에 의해 특성화된다[1]. 낮은 전체 임피던스(대략 0.1Ω)로 인해 아크 전압은 낮으며 전류는 높다. 양극 스팟들이 덜 그리고 더 강력한 경향이 있는 반면, 음극 스팟들은 중요한 순간에 다수이고 분배되기 때문에, 양극 부식이 통상적으로 음극 부식보다 더 심각하다[1].

[0053] 종래 기술의 전기유압식 시스템들을 사용한 전극들(204, 206)의 심각한 부식은 이들 시스템들에서 전극들의 수명을 제한한다. 전기유압식 시스템들에 대한 많은 애플리케이션들이 효과적이도록 다수의 또는 빠른 레이트의 펄스들을 요구하기 때문에, 이들 음향 파들을 발생시키기 위한 종래 기술의 접근법들은 값비싸고, 복잡한 전극 공급기 시스템의 사용 또는 빈번한 전극 교체를 요구하는 전극들(204, 206)의 제한된 수명을 낮추는 것을 야기한다. 제한된 전극 수명으로 인해, 이들 요건들은 전기유압식 시스템들의 상업적 유용성을 제한하여 왔다.

[0054] **B. 개선된 시스템들, 구성요소들, 및 방법들**

[0055] 본 장치들 및 방법들의 특정한 실시예들은 개선된 전극 수명을 제공하면서 충격파들을 전기유압식으로 발생시키도록 구성된다. 특정한 실시예들은 충격과 발생에 대해 2 스테이지 펄스 방전 접근법을 이용함으로써 개선된 전극 수명을 달성한다. 몇몇 실시예들에서, 제 1 스테이지에서, 펄스-발생 시스템은 동시에: (1) 챔버 내에 포함된 액체의 일 부분이 전극-간 도전성 경로를 제공하기 위해 기화되도록 전극 챔버에서 복수의 전극들로 전압 펄스들을 인가하며; (2) 복수의 전극들에 인접하여 위치한 복수의 커패시터들을 하전시키기 위해 전압 펄스들을 인가하도록 구성된다. 이러한 실시예들에서, 제 2 스테이지에서, 하전된 복수의 커패시터들은 상기 수립된 전극-간 도전성 경로를 통해 짧은 전극-간 아크를 발생시키기 위해 방전하여 음향 충격파를 야기한다. 보다 짧은 전극-간 아크는 전극 부식을 최소화하며, 그에 의해 개선된 전극 수명을 야기한다.

[0056] 전기유압식 충격과 발생에서, 높은 정전용량은 전극들에서 원하는 파형을 가진 요구된 피크 펄스 전류를 획득하도록 요구될 수 있다. 본 실시예들 중 일부에서, 전극들에 가깝게 배치될 수 있는 큰 커패시터들은 짧은 전극-

간 아크를 생성하기 위해 필요한 전극들에 높은 전압 펄스를 제공할 수 있을 것이다. 그러나, 펄스 충격파들을 발생시키기 위해 요구된 반복된 큰 전압 및 전류 상 방전들의 사용은 큰 커패시터들에 손상을 야기할 수 있으며, 이것은 결과적으로 충격파 발생기 실패를 야기할 수 있다. 이들 종래 기술의 시스템들에 입힌 커패시터 손상은 기계적 고장을 야기하는 커패시터 판들의 압전 효과에 부차적인 것으로 이론화된다. 이러한 문제는 수용 가능한 길이의 전극 수명을 가진 상업적으로 실행 가능한 급속 펄스 충격파 발생기를 생성하기 위한 능력을 제한할 수 있다.

[0057] 본 실시예들 중 일부에서, 전극들에 인접하여(예로서, 전극들이 배치되는 핸드헬드 하우징에서 또는 그것 상에서) 배열된(예로서, 저-인덕턴스 패턴으로) 병렬로 있는 복수의 소형 커패시터들은 짧은 전극-간 아크를 생성하기 위해 사용될 수 있다. 이 실시예에서, 전극들에 인접하여 저-인덕턴스 패턴으로 배열된, 병렬로 있는 복수의 소형 커패시터들은 커패시터들에 대한 손상 없이 급속 펄스 충격파들을 발생시키기 위해 요구된 반복되고 빠른 큰 전압 및 전류 펄스 방전들을 제공할 수 있다. 각각의 소형 커패시터에 대한 재료들에 대한 압전 효과는 급속 펄스 충격파들을 발생시키기 위해 병렬로 있는 복수의 소형 커패시터들 내에서 사용될 때 제한된다. 그 결과, 이러한 실시예들에서, 재해적 커패시터 기계적 고장이 회피되며, 그에 의해 급속 펄스 충격파 발생기들의 상업적 실행 가능성을 개선한다.

[0058] 본 실시예들의 일부에서, 병렬로 있는 복수의 소형 커패시터들은 커패시터들을 위해 요구된 면적을 응결시키기 위해 복수의 적층된 회로 보드들에 위치될 수 있다. 부가적으로, 각각의 적층 가능한 회로 보드의 대향 측면들 상에 복수의 소형 커패시터들을 위치시키는 것은 커패시터들을 위해 요구된 표면적의 추가 감소뿐만 아니라, 복수의 커패시터들의 사용에 의해 야기된 인덕턴스의 감소를 또한 야기한다.

[0059] 도 3은 개시된 전기유압식 장치의 일 실시예의 대표적인 개략도를 묘사한다. 도시된 실시예에서, 펄스-발생 시스템(300)은 케이블(304)에 의해 헤드(302)에 결합된다. 헤드(302)는 하나 이상의 스파크 갭(308)을 정의하도록 구성된 복수의 전극들(306), 및 복수의 커패시터들(310)(예로서, 전극들 및 커패시터들은 하우징에 의해 운반된다)을 포함한다. 이하에서 설명되는 바와 같이, 커패시터들은, 예를 들면, 저-인덕턴스 패턴으로 구성될 수 있다. 몇몇 이러한 실시예들에서, 헤드(302)의 하우징 또는 몸체는 복수의 전극들(306)이 배치되며(예로서, 각각의 전극의 부분은 챔버로 연장된다), 복수의 커패시터들(310)이 하우징에 의해 운반되는(및/또는 챔버(312)에 배치될 수 있다) 하우징을 정의한다. 챔버(312)는 액체로 채워지도록 구성된다. 도시된 실시예에서, 펄스-발생 시스템(300)은 고 전압 전력 공급 장치(314), 커패시터(316), 1차 스위치(318), 전류 프로브(320), 저항기(322), 인덕터(324), 및 전압 프로브(326)를 포함한다. 고 전압 전력 공급 장치(314)는 예를 들면, 3000 볼트(V)를 공급하도록 구성될 수 있다. 펄스-발생 시스템(300)은 챔버(312)에 배치된 액체의 부분이 전극-간 도전성 경로를 제공하기 위해 기화되도록 복수의 전극들(306)로 전압 펄스들을 인가하기 위해 구성된다. 펄스-발생 시스템(300)은 또한 챔버 내에서 복수의 커패시터들(310)로 전압을 (예로서, 동시에) 인가하도록 구성된다. 일단 하전되면, 복수의 커패시터들(310)은 짧은 전극-간 방전 아크를 생성하기 위해 수립된 전극-간 도전성 경로 내에서 방전할 수 있다. 이러한 방전 아크는 그 후 충격파의 형성을 야기한다.

[0060] 도 4a 내지 도 4e에 도시된 것과 같은, 몇몇 실시예들에서, 복수의 커패시터들(310)의 적어도 일 부분은 적층 가능한 회로 보드(400)의 최상부 측면(408) 및 최하부 측면(406) 양쪽 모두 상에서 원형의, 저 인덕턴스 패턴으로 적층 가능한 회로 보드(400)에 결합된다. 도 4a는 적층 가능한 회로 보드(400)의 최하부 측면(406)에 결합된 복수의 커패시터들(310)을 가진 적층 가능한 회로 보드(400)의 일 실시예의 상향식 뷰를 묘사한다. 도시된 실시예에서, 적층 가능한 회로 보드(400)는 원형이며, 외부 예지(402) 및 중심 애퍼처(404)를 가진다. 중심 애퍼처(404) 주변에서, 적층 가능한 회로 보드(400)는 복수의 부가적인 애퍼처들(410) 및 복수의 핀들(412)을 가진다. 이 실시예에서, 열네개(14) 핀들(412)이 적층 가능한 회로 보드(400)에 결합된다. 다른 실시예들은 중심 애퍼처(404) 주위에 5, 6, 7, 8, 9, 10, 11, 12, 13, 15, 16, 17, 18, 19, 20 또는 그 이상의 핀들(412)을 포함할 수 있다. 핀들(412)은, 예를 들면, 다수의 회로 보드들 사이에서 적어도 일시적으로, 전기적 연결을 수립하도록 구성된 포고(pogo) 핀들 또는 다른 컨택터들일 수 있다. 부가적으로, 도시된 실시예에서, 적층 가능한 회로 보드(400)는 그것의 외부 예지(402) 주위에서 움직이는 복수의 보드-대-보드 컨택터들(414)을 가진다. 컨택터들(414)은 도시된 바와 같이 단일 로우에, 또는 두 개의 로우들에 배열되며 부가적인 회로 보드들과 적층 가능한 회로 보드(400)를 전기적으로 결합하는 것을 가능하게 할 수 있다. 컨택터들(414)은, 예를 들면, -55°C 내지 125°C 사이에서의 온도들의 범위에 걸쳐 동작하도록 구성될 수 있다.

[0061] 도시된 실시예에서, 커패시터들(310)은 저 인덕턴스 패턴으로 적층 가능한 회로 보드들(400)에 결합된다. 도시된 바와 같이, 커패시터들의 저 인덕턴스 패턴은 복수의 커패시터들의 세트들을 포함할 수 있으며, 커패시터의 각각의 세트는 복수의 개개의 커패시터들을 포함한다. 저 인덕턴스 패턴에서, 커패시터들의 세트들은 각각의 세

트가 각각의 다른 세트와 병렬로 있도록 배열된다. 도 4a 내지 도 4e에 도시된 바와 같이, 일 실시예에 따르면, 커패시터들의 각각의 세트는 하나의 커패시터가 중심 애퍼처(404) 가까이에서 보드(400)에 결합되도록 적층 가능한 회로 보드(400)에 결합되며 복수의 부가적인 커패시터들은 그것들이 서로 전기 통신하며 외부 에지(402)를 향해 중심 애퍼처(404)로부터 떨어져 방사상으로 연장되도록 보드(400)에 결합된다. 상기 세트로부터의 커패시터들의 이러한 부분은 또한 그것들이 보드의 대향 측면(또는 도 6a 내지 도 6d에 도시된 바와 같이, 또 다른 보드) 상에 위치한 커패시터들의 또 다른 부분과 전기 통신하도록 구성된다. 커패시터들의 이러한 부가적인 부분은 그것들이 중심 애퍼처(404)를 향해 보드(402)의 에지로부터 직렬로 연장되도록 유사하게 구성된다. 설명된 실시예에 따르면, 커패시터들의 전체 구성은 각각이 전체 복수의 커패시터들의 일 부분을 갖는, 다수의 세트들의 커패시터들이 중심 애퍼처(404)로부터 중심 에지(402)의 밖으로 연장되고, 보드의 반대 측면으로(또는 또 다른 보드로) 계속되고, 그 후 보드(402)의 에지로부터 다시 중심 애퍼처(404)를 향해 연장되도록 한다. 커패시터들(310)은, 그렇게 구성될 때, 전류가 적층 가능한 회로 보드(400)의 외부 에지(402)로부터 중심 애퍼처(404)를 향해 또는 적층 가능한 회로 보드(400)의 중심 애퍼처(404)로부터 외부 에지(402)를 향해 흐르게 할 수 있다. 이러한 구성은 전체 커패시터 어레이에 걸쳐 감소된 인덕턴스를 야기하는 것으로 도시되었다. 예를 들면, 몇몇 이러한 실시예들에서, 특정한 세트들의 커패시터들은 전류가 방사상 안쪽으로 흐르게 하도록 구성되며, 커패시터들의 세트들의 다른 것들은 전류로 하여금 방사상 바깥쪽으로 흐르게 하도록 구성되어, 사용 동안 인덕턴스를 상쇄시키거나 또는 그 외(예로서, 파괴적 간섭을 통해)인 경향이 있는 전류의 "역류들"을 야기한다. 몇몇 실시예들에서, 커패시터들의 부분들은 2, 3, 4, 5, 또는 그 이상의 개개의 보드들을 포함할 수 있는, 복수의 적층 가능한 회로 보드들의 각각에 결합된다. 복수의 커패시터들의 부분들은 적층 가능한 회로 보드들 중 임의의 것의 어느 한 측면 - 또는 양쪽 측면들 모두 -에 결합될 수 있다. 도시된 바와 같이, 적층 가능한 회로 보드(400)는 형태가 원형일 수 있으며, 외부 에지(402)로부터 중심 애퍼처를 향해 안쪽으로 연장되는 카브 아웃(carve out)(416)을 가질 수 있다.

[0062] 일 실시예에서, 각각이 100 나노패럿(nF)보다 크기 않은 정전용량을 가진, 병렬로 있는 적어도 열개(10)의 평면 커패시터들은 커패시터들에 대한 손상 없이 급속 펄스 충격파들을 발생시키기 위해 요구된 반복적인 큰 전압 펄스 방전들을 제공할 수 있다. 다른 실시예들에서, 15, 20, 25, 30, 35, 40, 45, 또는 50개의 평면 커패시터들의 최소치가 병렬로 사용될 수 있다. 부가적으로, 다른 실시예들에 따르면, 각각의 커패시터는 95nF, 90nF, 85nF, 80nF, 75nF, 70nF, 65nF, 60nF, 55nF, 또는 50nF의 최대 정전용량을 가질 수 있다. 일 실시예에서, 커패시터들 각각은 2mm 내지 4mm 사이의 길이, 및 1mm 내지 3mm 사이의 폭을 가진다.

[0063] 커패시터들이 커패시터들의 세트들로 배열되는 실시예들에서, 복수의 커패시터들은 2 내지 20개 세트들 사이의 커패시터들에 배열될 수 있으며, 세트들은 병렬로 연결된다(예로서, 각각의 세트 내에서의 커패시터들은 직렬로 연결된다). 대안적으로, 복수의 커패시터들은 2, 5, 10, 또는 15개 세트들의 커패시터들을 포함할 수 있다. 몇몇 실시예들에서, 커패시터들의 각각의 세트는 50 미만의 커패시터들을 포함하지만, 대안적으로 세트당 5, 10, 15, 20, 25, 30, 35, 40, 또는 45개 커패시터들을 포함할 수 있다. 몇몇 실시예들에서, 복수의 커패시터들은 적어도 100개의 커패시터들을 포함한다. 몇몇 실시예들에서, 복수의 커패시터들은 2 nH 내지 200 nH 사이의 전체 인덕턴스를 가진 회로에 배열된다.

[0064] 도 5a 내지 도 5e는 충격과 펄스 발생 장치들에서의 사용을 위한 커패시터 어레이를 포함한 적층 가능한 회로 보드들의 현재 어셈블리들의 일 실시예의 투시도, 단면도, 상면도, 및 측면도를 묘사한다. 도 5a는 현재 적층 가능한 회로 보드 어셈블리들의 일 실시예의 투시도를 묘사하고; 도 5b는 어셈블리의 또 다른 투시도를 묘사하고; 도 5c는 어셈블리의 측면도를 묘사하고; 도 5d는 어셈블리의 상면도를 묘사하며; 도 5e는 어셈블리의 측면도를 묘사한다. 도시된 바와 같이, 이러한 어셈블리에서, 회로 보드(400)는 회로 보드(400)의 커패시터들(310)이 커넥터들(414)을 통해 제 2 적층 가능한 회로 보드(500)에 전기적으로 연결되도록 커넥터들(414)을 통해 제 2 적층 가능한 회로 보드(500)에 결합된다. 회로 보드(400)는 또한 중심 허브 어셈블리(502)를 통해 회로 보드(500)에 기계적으로 결합된다. 이 실시예에 따르면, 회로 보드(500)는 중심 핀으로부터 커패시터들(310)의 가장 바깥쪽 로우로 저-인덕턴스 복귀 경로를 제공한다.

[0065] 도 6a 내지 도 6d는 급속 치료적 충격과 발생 장치들 및 방법들에서의 사용을 위한 본 커패시터 어레이의 또 다른 실시예의 투시도, 단면도, 및 확대 투시도를 묘사한다. 도 6a는 커패시터 어레이의 투시도를 묘사하고; 도 6b는 커패시터 어레이의 제 2 투시도를 묘사하고; 도 6c는 커패시터 어레이의 단면도를 묘사하며; 도 6d는 커패시터 어레이의 확대도를 묘사한다. 이 실시예에서, 복수의 커패시터들(310)은 복수의 소형 커패시터들(310)이 저-인덕턴스 패턴으로 각각의 적층 가능한 회로 보드(400, 500)의 대향 측면들 상에 위치되는 복수의 전극들에 인접하여, 제 1 적층 회로 보드(400) 및 제 2 적층 회로 보드(500) 상에 위치된다. 회로 보드들(400, 500)은 양

쪽 모두가 보드-대-보드 커넥터들(414)을 통해 서로 전기적으로 결합되며 중심 기계 어셈블리(502)를 통해 서로 기계적으로 결합된다.

- [0066] 도시된 실시예에서, 전극들 가까이에 복수의 커패시터들(310)을 위치시키는 것은 아크가 완전히 및 빠르게 방전될 수 있게 한다. 챔버 헤드 내에서의 커패시터들(310)(도 3에 묘사된 실시예에 의해 예시된 바와 같이)이 방전된다면, 전극-간 아크는 종료되어, 전극 부식을 최소화한다.
- [0067] 몇몇 실시예들에서, 전극들의 개선된 수명은 전극들 가까이에 있는 복수의 커패시터들(310)의 방전의 결과이다. 저 인덕턴스 패턴으로 전극들 가까이에 복수의 커패시터들(310)을 위치시키는 것은 전체 저 인덕턴스를 가진 커패시터/전극 셋업을 제공한다. 그 결과, 챔버 내에서의 복수의 커패시터들(310)은 완전히 및 빠르게 방전될 수 있다.
- [0068] 도시된 바와 같이, 중심 기계 어셈블리(502)는 접촉 링(600), 링 어댑터(602), 스페이서(604), 교체 핀 소켓(606), 중심 핀(608), 및 복수의 너트들(610)을 포함한다. 링 어댑터(602)는 이(teeth)(612)가 제 2 적층 가능한 회로 보드(500)가 링 어댑터(602)로부터 독립적으로 회전하는 것을 방지하도록 제 2 적층 가능한 회로 보드(500)에서 애퍼처들로 삽입되도록 구성되는 복수의 이들(612)을 가질 수 있다.
- [0069] 도시된 실시예에서, 커패시터들은 전류가 제 2 적층 가능한 회로 보드(500)의 중심으로부터 그것의 외부 에지를 향해, 보드-대-보드 커넥터들(414)을 통해 제 1 적층 가능한 회로 보드(400)의 외부 에지로 및 그곳으로부터 제 1 적층 가능한 회로 보드(400)의 중심으로 흐르게 하도록 구성될 수 있다. 각각의 적층 가능한 회로 보드(400, 500)는 0.02 내지 0.2 인치 사이의 두께를 가질 수 있다. 대안적으로, 보드들(400, 500)은 0.03 내지 0.125 인치 사이, 또는 0.04 내지 0.1 인치 사이의 두께들을 가질 수 있다.
- [0070] 도 7a 내지 도 7c는 개시된 커패시터 어레이 결합 충격과 발생 챔버의 일 실시예의 단면도 및 측면도를 묘사한다. 도 7a에 도시된 바와 같은 실시예에 따르면, 커패시터 어레이(700)는 근위 전극(702) 및 원위 전극(704)을 포함한 복수의 전극들에 결합된다. 이 실시예에서, 근위 전극(702) 및 원위 전극(704) 양쪽 모두는 챔버(706)에 배치되며, 이것은 액체로 채워지도록 구성된다. 적어도 일 실시예에서, 챔버(706)는 염분으로 채워지도록 구성된다. 또 다른 실시예에서, 챔버(706)는 염분으로 채워진다. 전극들(702, 704)은 방전 위치(708)를 정의하는 짧은 갭을 그것들 사이에 갖도록 구성된다. 커패시터 어레이(700)는, 결합된 전극들(702, 704) 및 챔버(706)와 함께, 충격과 발생에 대한 2 스테이지 방전 접근법을 수행하도록 구성된다. 제 1 스테이지에서, 펄스-발생 시스템은 동시에: (1) 챔버(706) 내에 포함된 액체의 일 부분이 방전 위치(708)에서 전극-간 도전성 경로를 제공하기 위해 기화되도록 전극 챔버(706)에서 복수의 전극들(702, 704)로 전압 펄스들을 인가하며; (2) 커패시터 어레이(700)에서 복수의 전극들(702, 704)에 인접하여 위치된 복수의 커패시터들을 하전시키기 위해 전압 펄스들을 인가하도록 구성된다. 이 실시예에 따르면, 제 2 스테이지에서, 하전된 복수의 커패시터들은 방전 위치(708)에서 수립된 전극-간 도전성 경로를 통해 짧은 전극-간 아크를 발생시키도록 방전하여 음향 충격파를 야기한다.
- [0071] 몇몇 실시예들에서, 발생한 충격파들에 대해 2 스테이지 펄스 방전 접근법을 사용하는 것은 전극 부식을 최소화하는 짧은 전극-간 아크 시간들을 야기하여, 개선된 전극 수명을 야기한다. 단일 스테이지 펄스 방전 접근법을 사용하는 전기유압식 시스템들(예를 들면, 펄스 발생 시스템이 전극-간 도전성 경로를 순차적으로 형성하며 그 후 전극-간 아크를 발생시키기 위해 전극들로 직접 전압 펄스들을 인가하는)은 긴 방전 아크 시간들, 및 그러므로 상당한 전극 부식을 겪는다. 이러한 상당한 전극 부식은 짧은 전극 수명을 가진 전기유압식 충격과 장치를 야기하여, 유지 보수를 위해 필요한 시간 및 비용들을 증가시킨다.
- [0072] 예를 들면, 도 8a 및 도 8b는 개시된 시스템을 구현하는 전극에 비교하여 종래 기술의 시스템에 의해 사용된 전극을 비교하는 사진들을 묘사한다. 도 8a는 단일 스테이지 접근법을 사용하여 종래 기술의 펄싱 전력 공급 장치를 갖고 작동된 전극의 일 실시예를 묘사한다. 반대로, 도 8b는 여기에서 개시된 2-스테이지 펄싱 발생 시스템의 일 실시예를 갖고 작동된 전극을 묘사한다. 도 8a 및 도 8b를 비교함으로써 보여질 수 있는 바와 같이, 종래 기술의 펄싱 전력 공급 장치를 사용하여 작동된 전극(도 8a)은 100 미만의 펄스들 후 상당한 부식을 보여주었다. 큰 분화구는 벌크 전극이 단일 스테이지 종래 기술의 시스템에서 비롯된 연장된 심각한 아크 지속 기간으로 인해 용융됨을 나타낸다. 종래 기술의 시스템을 구현한 전극과 대조적으로, 2-스테이지 펄스 발생 시스템을 갖고 작동된 전극(도 8b)은 단지 6,200 펄스들 후 최소 부식을 보여주었다. 2-스테이지 시스템을 구현한 전극은 종래 기술의 시스템을 구현하는 것에 비교될 때 15배의 마모율 감소를 가졌다. 예를 들면, 등가의 펄스 레이트들에서, 종래 기술의 펄스-발생 시스템에 결합된 도 8a에서 묘사된 전극들은 분당 대략 3,750 마이크로-인치의 마모율을 보이는 반면, 본 발명의 2-스테이지 펄스-발생 접근법들(펄스-발생 시스템, 및 하우징-운반 커패시터 어레이를 포함한) 중 하나에 결합된 도 8b에 묘사된 전극들은 분당 단지 250 마이크로-인치의 마모율

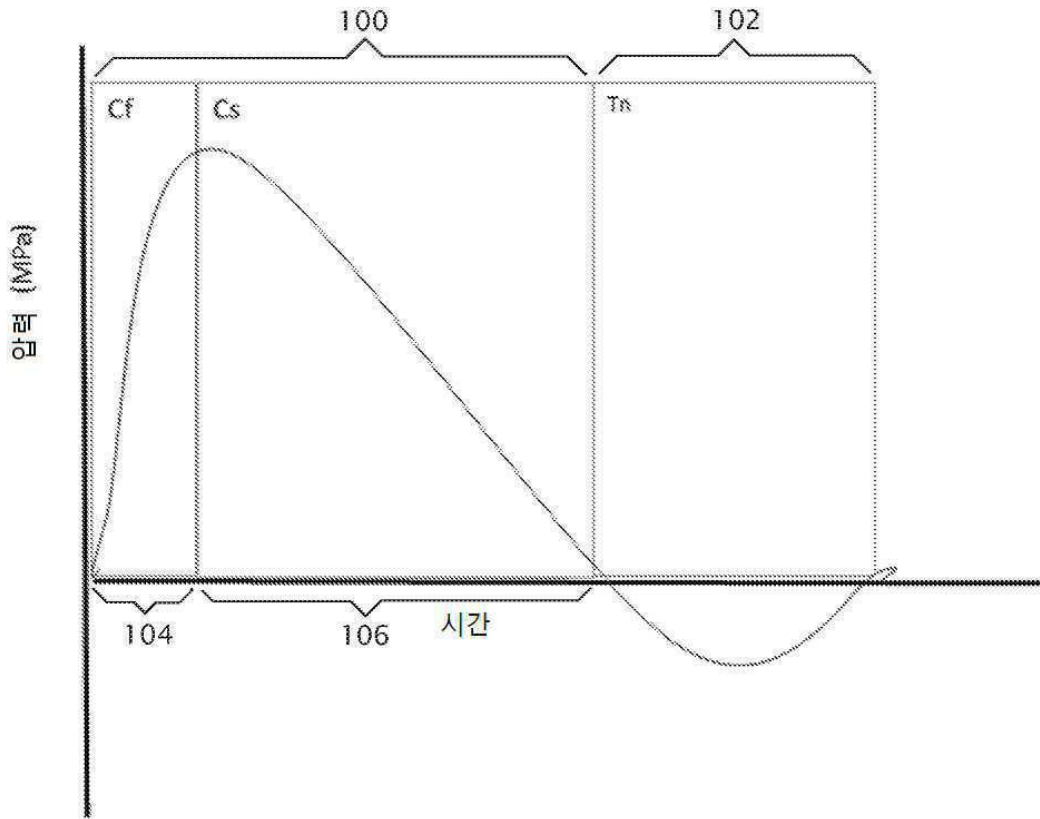
을 보였다.

- [0073] 부가적으로, 일 실시예에 따르면, 여기에서 개시된 2-스테이지 접근법을 사용한 충격파들의 전기유압식 발생을 위한 장치들 및 방법은 종래 기술의 시스템들에 의해 발생된 이들 파동들에 비교될 때 "압축되는" 음향 파들을 발생시킨다. 도 9는 제안된 2-스테이지 접근법(902)에 의해 발생된 음향 파뿐만 아니라 종래 기술의 시스템(900) 양쪽 모두에 의해 발생된 음향 파의 시간에 걸친 압력을 예시한 그래프를 묘사한다. 도 9로부터 보여질 수 있는 바와 같이, 종래 기술의 시스템과 비교하여, 2-스테이지 접근법에 의해 발생된 음향 파는 종래 기술의 접근법의 것보다 더 빠른 상승 음향 프론트(904)를 가졌다. 보다 중요하게, 긴 음향 테일(906)은 이미 수립된 전극-간 도전성 경로로의 빠른 커패시터 방전 시간의 결과로서 상당히 압축된다. 최종적으로, 2-스테이지 접근법은 종래 기술의 접근법에 비교될 때 보다 많은 에너지를 음향 펄스에 및 보다 적은 총 에너지를 아크에 더한다. 아크로의 보다 적은 총 에너지는 개선된 전극 수명을 직접 야기한다.
- [0074] 더욱이, 도 9에 묘사된 압축 음향 파들은 조직에 인가될 때 덜 아프고 덜 손상시킨다. 종래 기술의 전기유압식 시스템들로부터의 통상적인 펄스 방전은, 통상적으로 16Hz 내지 30MHz의 범위에서, 넓은 주파수 스펙트럼 음향 파를 생성한다. 음향 파의 긴 압축 테일(906)은 음향 파의 보다 낮은 주파수 스펙트럼으로 구성된다. 통상적으로 사용되는 음향 압력들에서, 이들 저 주파수 구성요소들은 큰 공동현상 기포들의 주요 소스이다. 이들 큰 공동현상 기포들은, 조직에서 발생될 때, 통증 및 조직 손상을 야기한다. 짧은 커패시터 방전 및 결과적인 빠른 아크로 인해, 음향 파의 긴 압축 테일(906)이 압축된다. 그 결과, 긴 테일에 부차적인 큰 공동현상 기포들이 최소화된다.
- [0075] 일 실시예에서, 본 충격파 발생 시스템들 및 장치들은 도 10 내지 도 12c에서 묘사된 프로브를 통합한다. 이 실시예에서, 프로브(1000)는: 챔버(1004) 및 충격파 유출구(1006)를 정의하는 하우징(1002); 챔버(1004)에 배치된 액체; 하나 이상의 스파크 갭들을 정의하기 위해 챔버에 배치되도록 구성된 복수의 전극들(306)(예로서, 스파크 헤드 또는 모듈(1008)에서)을 포함하며; 10Hz 내지 5MHz 사이의 레이트로 전극들에 전압 펄스들을 인가하도록 구성된 펄스 발생 시스템(300)에 결합되기 위해 구성된다.
- [0076] 도시된 실시예에서, 스파크 헤드(1008)는 축벽 또는 몸체(1010) 및 스파크 갭을 정의한 복수의 전극들(306)을 포함한다. 이 실시예에서, 프로브(1000)는 도시된 바와 같이, 액체로 하여금, 그 중 하나가 스파크 헤드(1008)에 결합되며 그 중 다른 것이 하우징(1002)에 결합되는 액체 커넥터들 또는 포트들(1012 및 1014)을 경유하여 챔버(1004)를 통해 순환되도록 허용하기 위해 구성된다. 이 실시예에서, 하우징(1002)은 도시된 바와 같이, 스파크 헤드(1008)를 수용하도록 구성되며, 따라서 하우징(1002) 및 하우징(1010)은 챔버(1004)를 정의하기 위해 협력한다(예로서, 따라서 스파크 헤드(1008) 및 하우징(1002)은 챔버를 정의하기 위해 협력하는 상호 보완적 포물선 표면들을 포함한다). 이 실시예에서, 하우징(1002) 및 스파크 헤드(1008)는 액체 커넥터(1012)와 챔버(1004) 사이에서 연장되며 순환하는 물이 스파크 갭에 근접하여 및/또는 그것을 통해 흐르도록 전극들(306)인 스파크 갭과 동조되는 채널(1016)을 포함한다(예로서, 스파크 헤드(1008)의 중심 세로 축을 따라). 도시된 실시예에서, 하우징(1002)은 액체 커넥터(1014) 및 챔버(1004) 사이에서 연장된 채널(1018)을 포함한다. 이 실시예에서, 하우징(1010)은 스파크 헤드(1008) 및 하우징(1002) 사이에서의 계면을 밀봉하기 위해 탄성 개스킷 또는 O-링(1022)을 수용하도록 구성된 홈(1020)을 포함하며, 하우징(1002)은 캡 부재(1028)가 링(1030) 및 제한 칼라(1032)에 의해 하우징(1002)에 고정될 때 하우징(1002)과 캡 부재(1028) 사이에서의 계면을 밀봉하기 위해 탄성 개스킷 또는 O-링(1026)을 수용하도록 구성된 홈(1024)을 포함한다.
- [0077] 도시된 실시예에서, 전극들(306)은 각각, 도시된 바와 같이, 플랫 바 부분(1034) 및 원통형 부분(1036)이 스파크 헤드(1008)에서의 대응하는 개구(1038)를 통해 챔버(1004)로 연장될 수 있도록 바 부분(1034)과 전기 통신(예로서, 그것과 통합된)하는 수직 원통형 부분(1036)(예로서, 내구성을 위해 텅스텐을 포함한)을 포함한다. 몇몇 실시예들에서, 원통형 부분(1036)의 측면들의 부분은 예를 들면, 부분(1036)과 하우징(1010) 사이에서의 계면을 밀봉하기 위해서와 같은, 전기적 절연성 및/또는 탄성 재료(예로서, 수축 포장)로 커버될 수 있다. 이 실시예에서, 하우징(1010)은 또한 전극들(306)의 바 부분들(1034)을 수용하도록 구성된 세로 홈들(1038)을 포함한다. 도시된 실시예에서, 하우징(1002)은 또한 스파크 헤드(1008)가 하우징(1000)에 배치될 때 전극들(306)의 원통형 부분들(1036)과 동조하도록 배치된 세트 스크류들(1040)을 포함하며, 따라서 세트 스크류들(1040)은 전극들(306)의 원통형 부분들 사이에서 스파크 갭을 조정하기 위해 안쪽으로 원통형 부분들(1036)을 누르도록 조여질 수 있다. 몇몇 실시예들에서, 스파크 헤드(1008)는 하우징(1002)에 영구적으로 부착되지만; 다른 실시예들에서, 스파크 헤드(1008)는 예를 들면, 개별적으로 또는 새로운 또는 교체 스파크 헤드(1008)의 부분으로서 전극들(306)의 교체를 허용하기 위해서와 같은 하우징(1002)으로부터 착탈 가능할 수 있다.

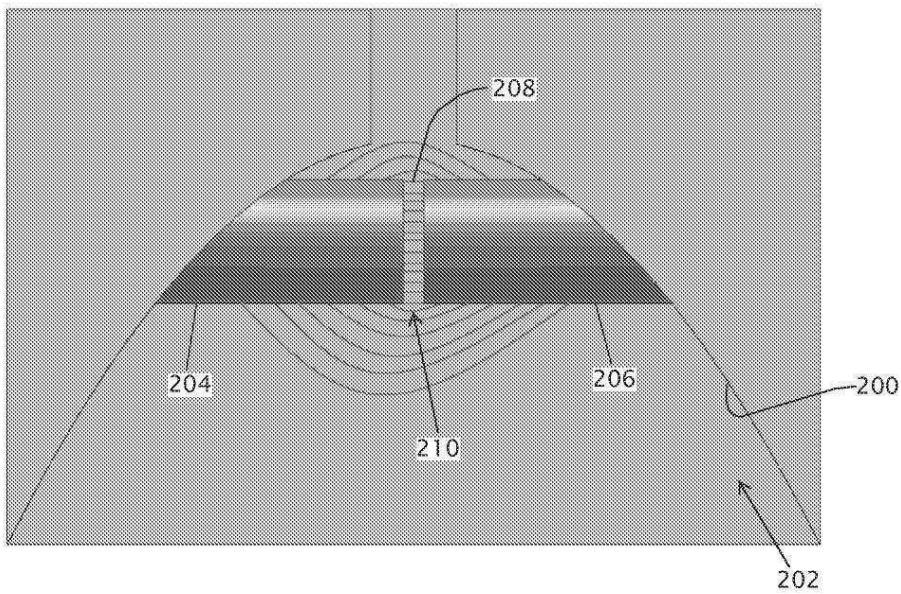
- [0078] 상기 명세서 및 예들은 대표적인 실시예들의 구조 및 사용의 설명을 제공한다. 특정한 실시예들이 특정한 정도의 특수성을 갖고, 또는 하나 이상의 개개의 실시예들을 참조하여 설명되었지만, 이 기술분야의 숙련자들은 본 발명의 범위로부터 벗어나지 않고 개시된 실시예들에 대해 다수의 변경들을 할 수 있다. 이와 같이, 본 디바이스들의 다양한 예시적인 실시예들은 개시된 특정한 형태들로 제한되도록 의도되지 않는다. 오히려, 그것들은 청구항들의 범위 내에서의 모든 수정들 및 대안들을 포함하며, 도시된 것이 아닌 실시예들은 묘사된 실시예의 특징들 중 일부 또는 모두를 포함할 수 있다. 예를 들면, 구성요소들은 단일 구조로서 조합될 수 있다. 뿐만 아니라, 적절한 경우, 설명된 예들 중 임의의 것의 양상들은 비교 가능한 또는 상이한 속성들을 갖고 추가 예들을 형성하며 동일한 또는 상이한 문제들을 다루기 위해 다른 설명된 예들 중 임의의 것의 양상들과 조합될 수 있다. 유사하게, 상기 설명된 이점들 및 이점들은 하나의 실시예와 관련될 수 있거나 또는 여러 개의 실시예들과 관련될 수 있다.
- [0079] 청구항들은 이러한 제한이 각각 구절(들)("~를 위한 수단" 또는 "~를 위한 단계")을 사용하여 주어진 청구항에서 명확하게 나열되지 않는다면, 수단-더하기- 또는 단계-더하기-기능 제한들을 포함하는 것으로 해석되지 않아야 한다.
- [0080] **참조 문헌들**
- [0081] 다음의 참조 문헌들은, 그것들이 여기에서 제시된 것들에 보완적인 대표적인 절차상 또는 다른 세부사항들을 제공하는 정도로, 구체적으로 참조로서 통합된다.
- [0082] [1] Raymond L. Boxman, Philip J. Martin, David Sanders (1995). Noyes Publications, 페이지 316-319: 뉴저지, 파크 리지, 진공 아크 과학 및 기술의 핸드북: 기초들 및 응용들
- [0083] [2] V. Ya. Ushakov, 외 (2007). 뉴욕, 뉴욕주: 스프링거, 액체들의 임펄스 절연과괴
- [0084] [3] Schmitz C, 외. 2013 8:31 정형외과 수술 및 연구에 대한 저널. 체외 충격 파들을 가진 만성 족저근막염의 치료
- [0085] [4] L. Camilli에 의한 "고 전력 방전 연료 점화기"라는 제목의 미국 특허 번호 8,672,721호
- [0086] [5] W. Einars 외에 의한 "충격파들의 생성을 위해 회로를 준비하는 방법"이라는 제목의 미국 특허 번호 5,245,988호
- [0087] [6] M. Zinn에 의한 "단 펄스 발생기"라는 제목의 미국 특허 번호 4,005,314호
- [0088] [7] G. Heine 외에 의한 "수중 방전을 발생시키기 위한 회로"라는 제목의 독일 특허 번호 DE 3150430 C1.
- [0089] [8] B.R. Donoghue 외에 의한 "유압 크리싱을 위한 장치"라는 제목의, 미국 특허 번호 3,604,641호.

도면

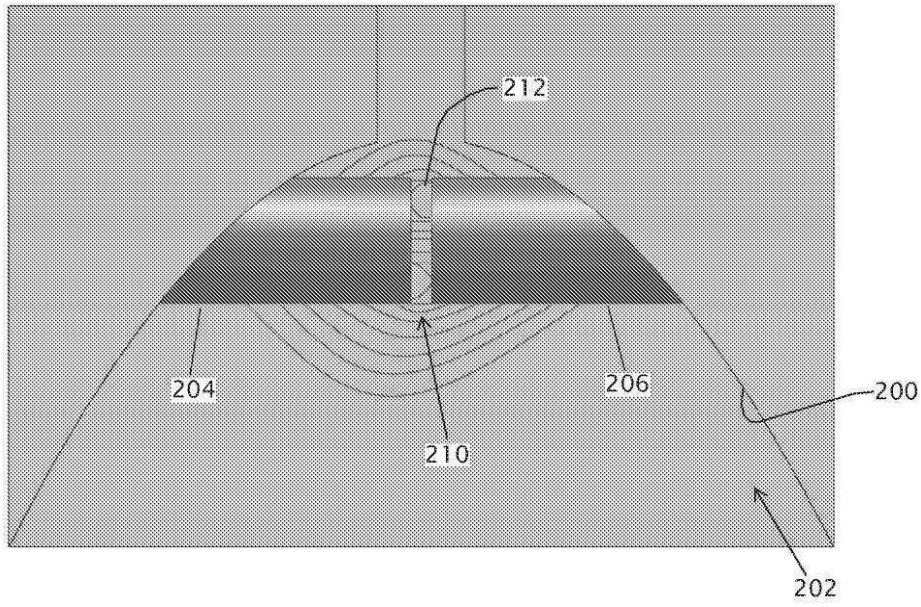
도면1



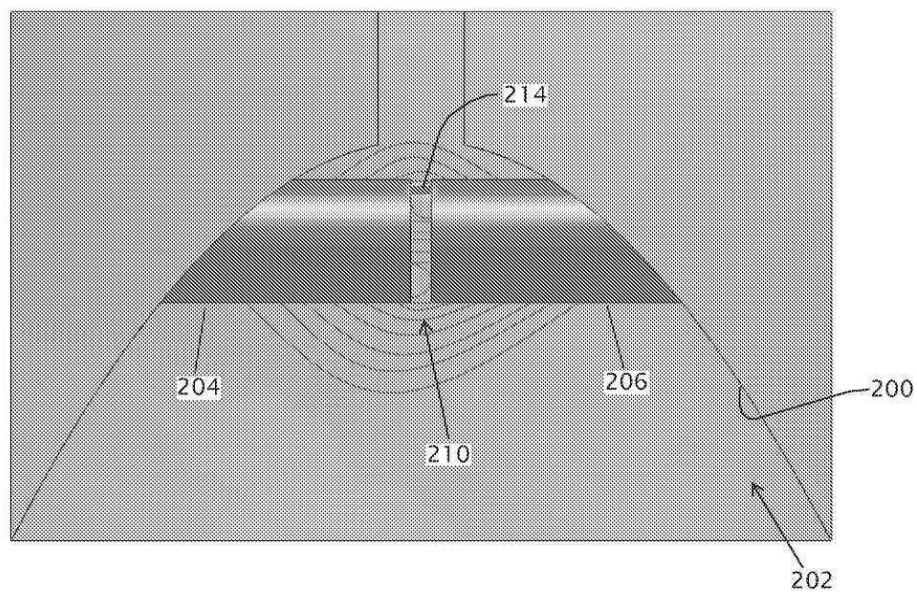
도면2a



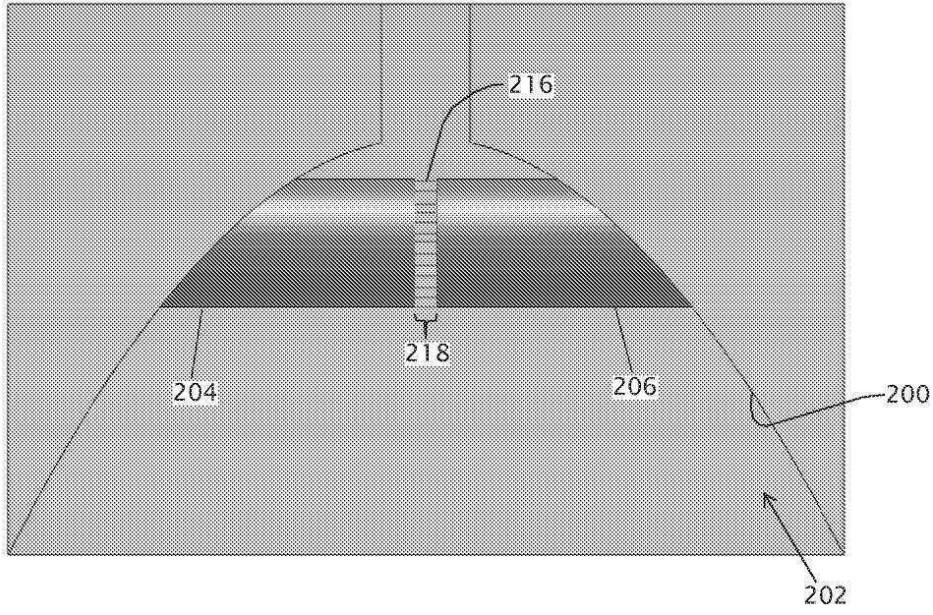
도면2b



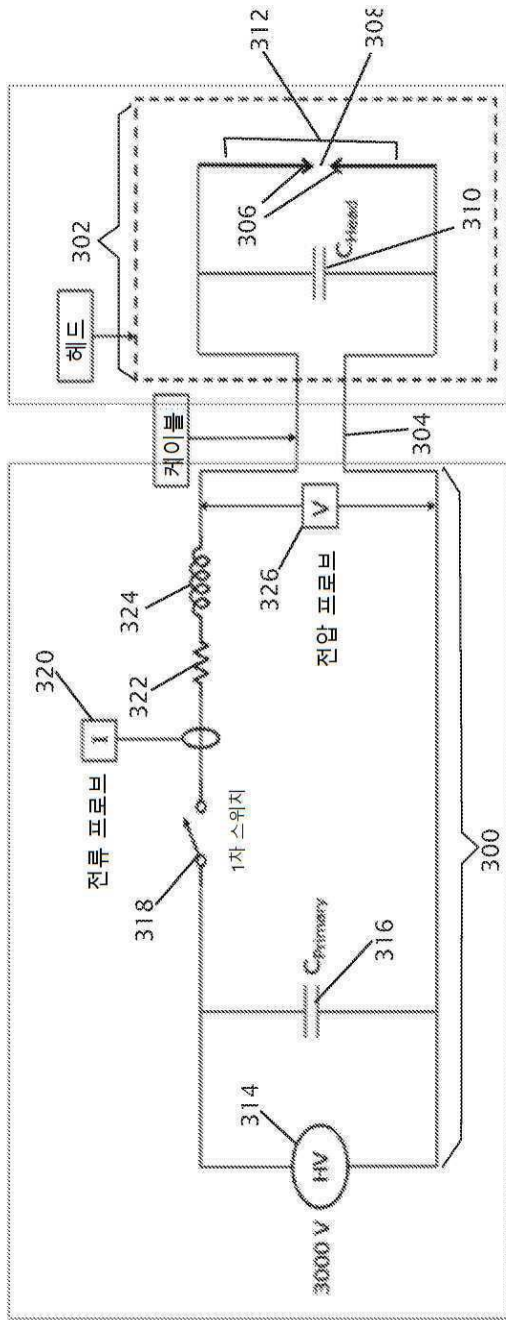
도면2c



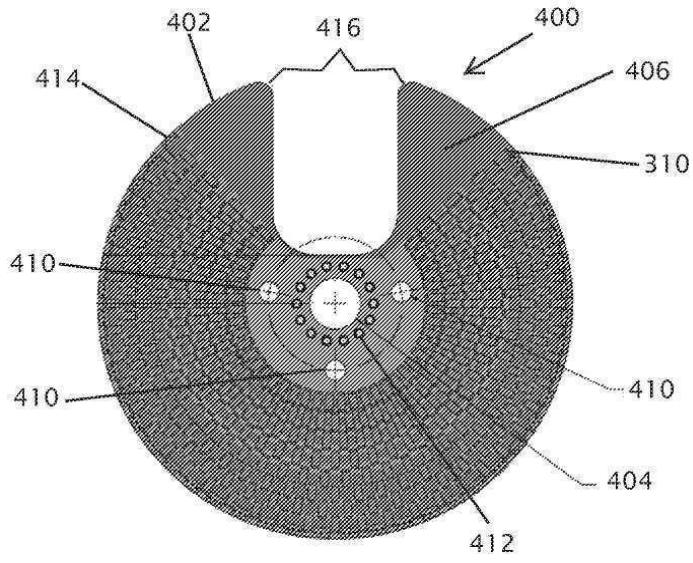
도면2d



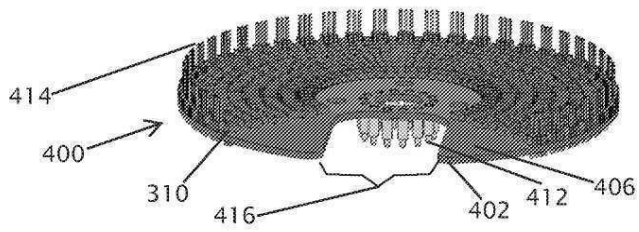
도면3



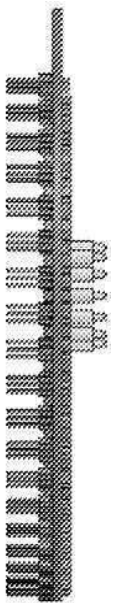
도면4a



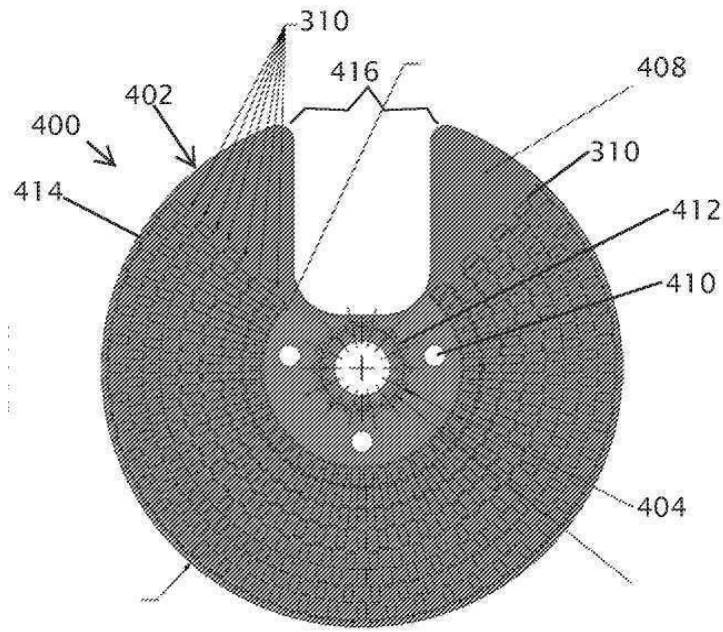
도면4b



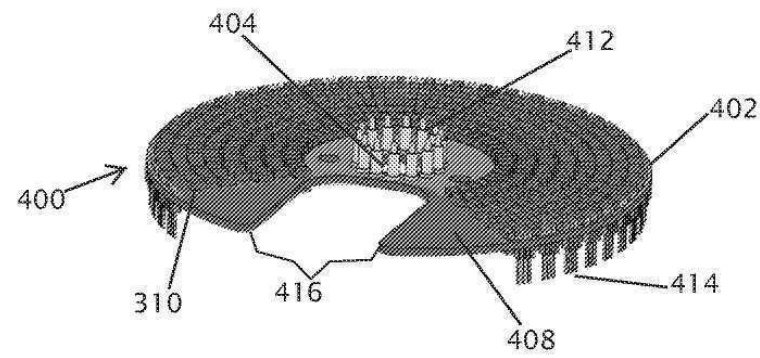
도면4c



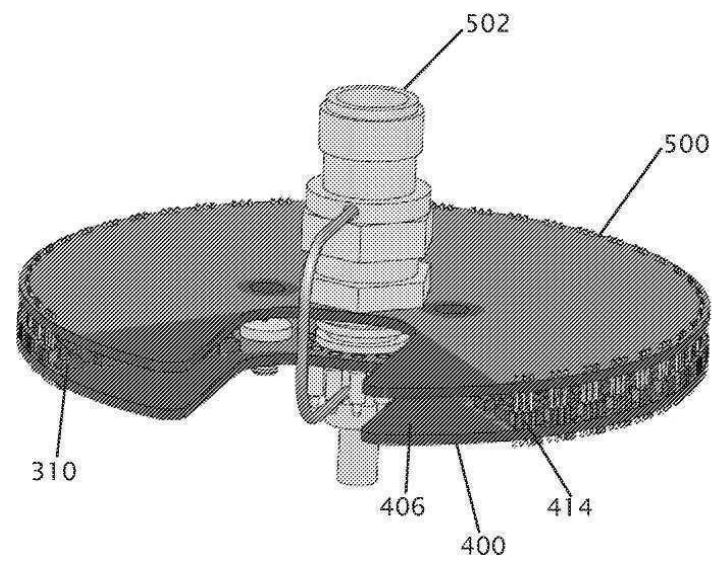
도면4d



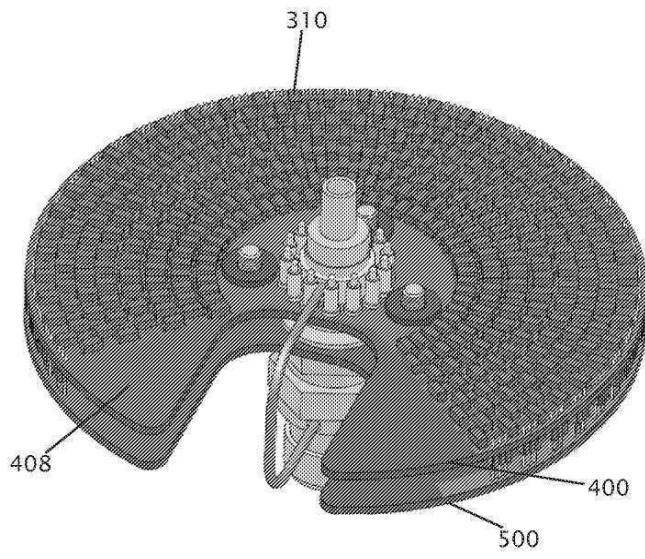
도면4e



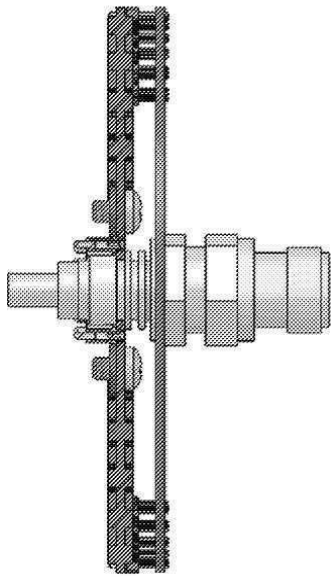
도면5a



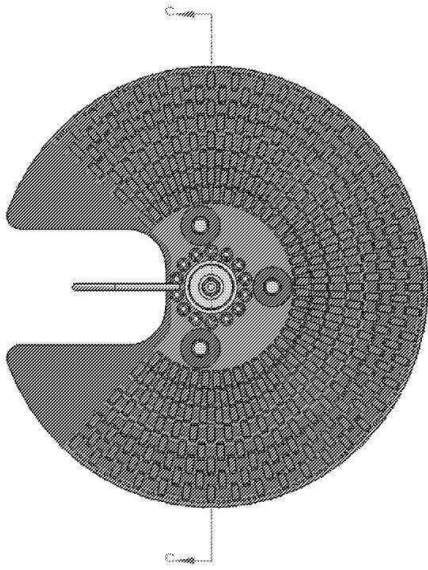
도면5b



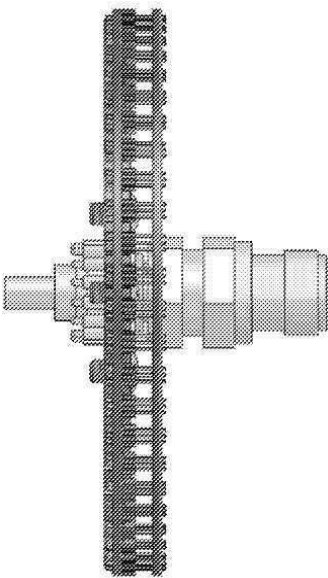
도면5c



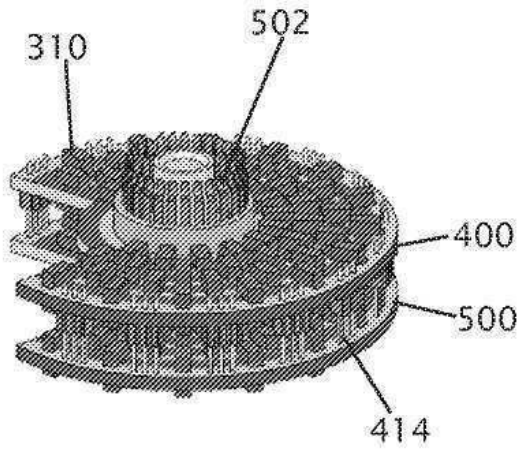
도면5d



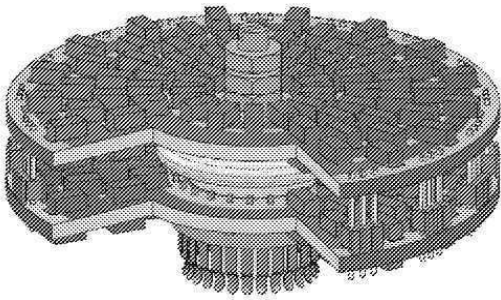
도면5e



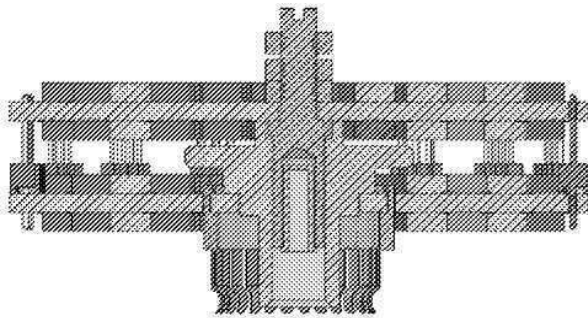
도면6a



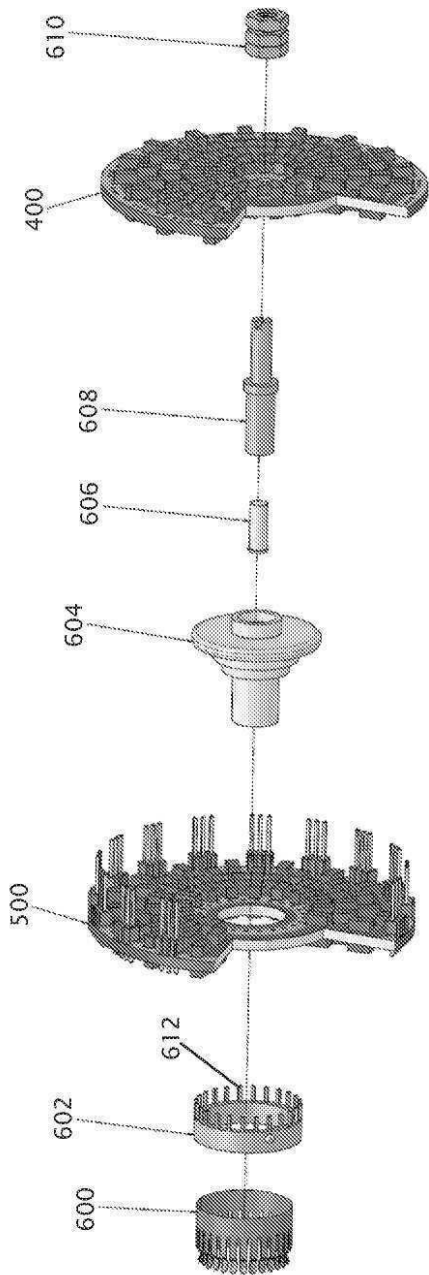
도면6b



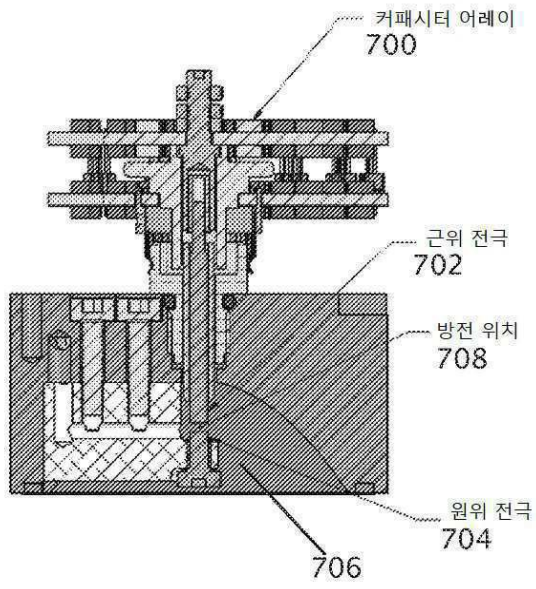
도면6c



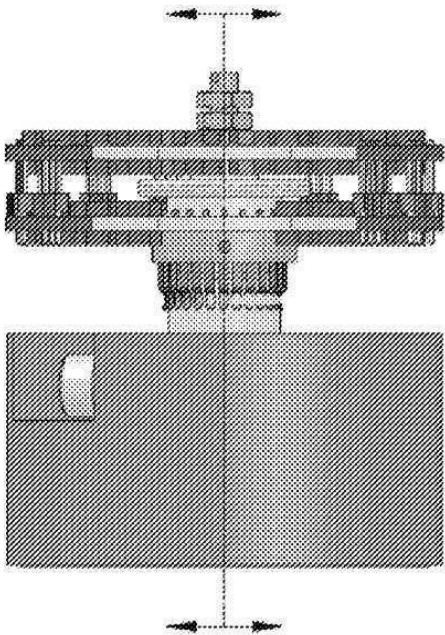
도면6d



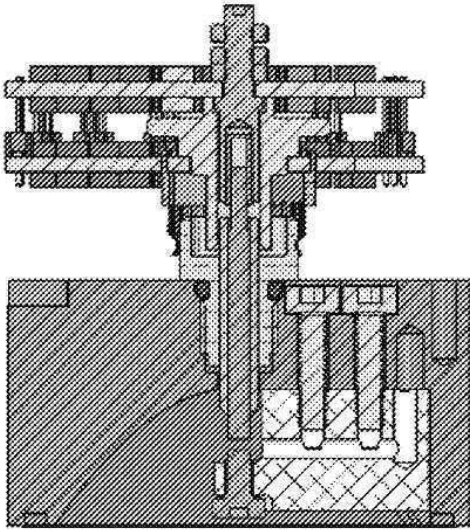
도면7a



도면7b



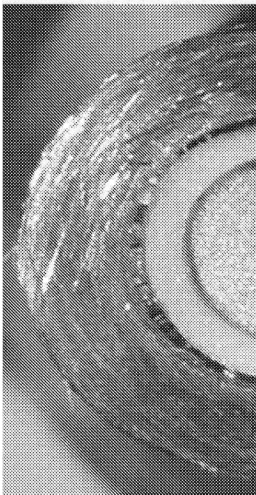
도면7c



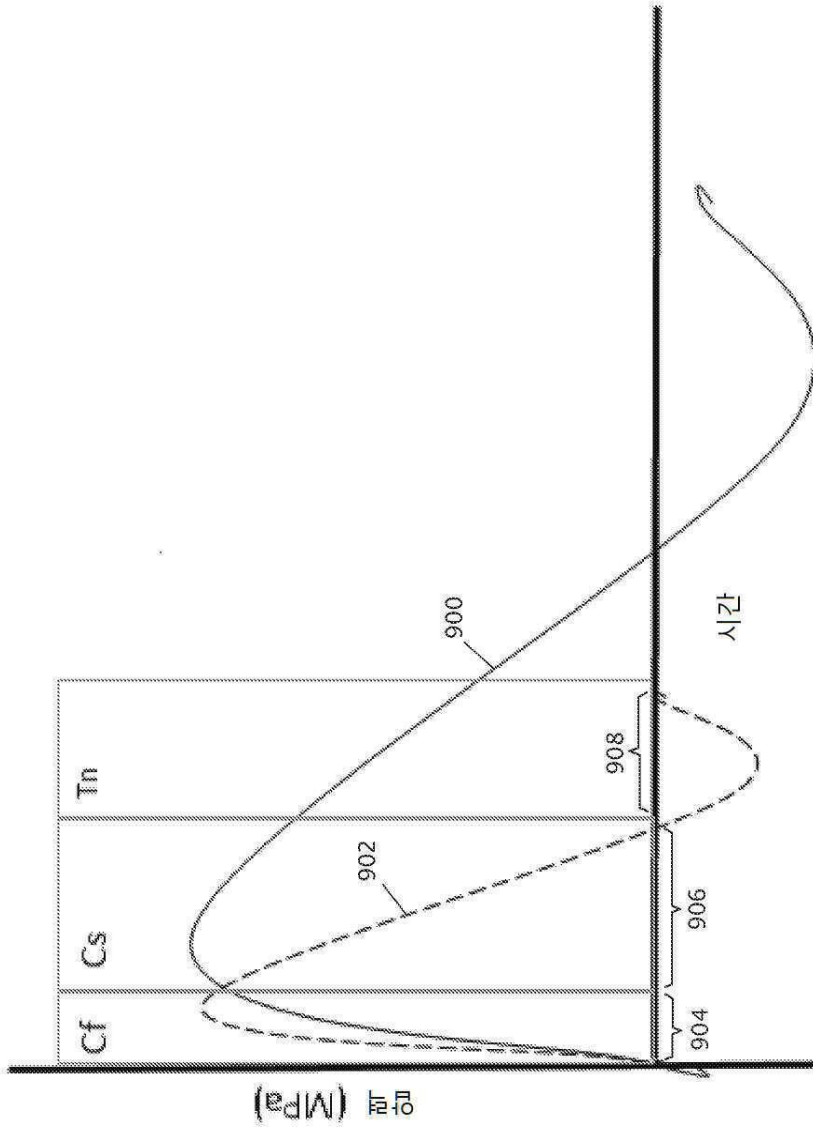
도면8a



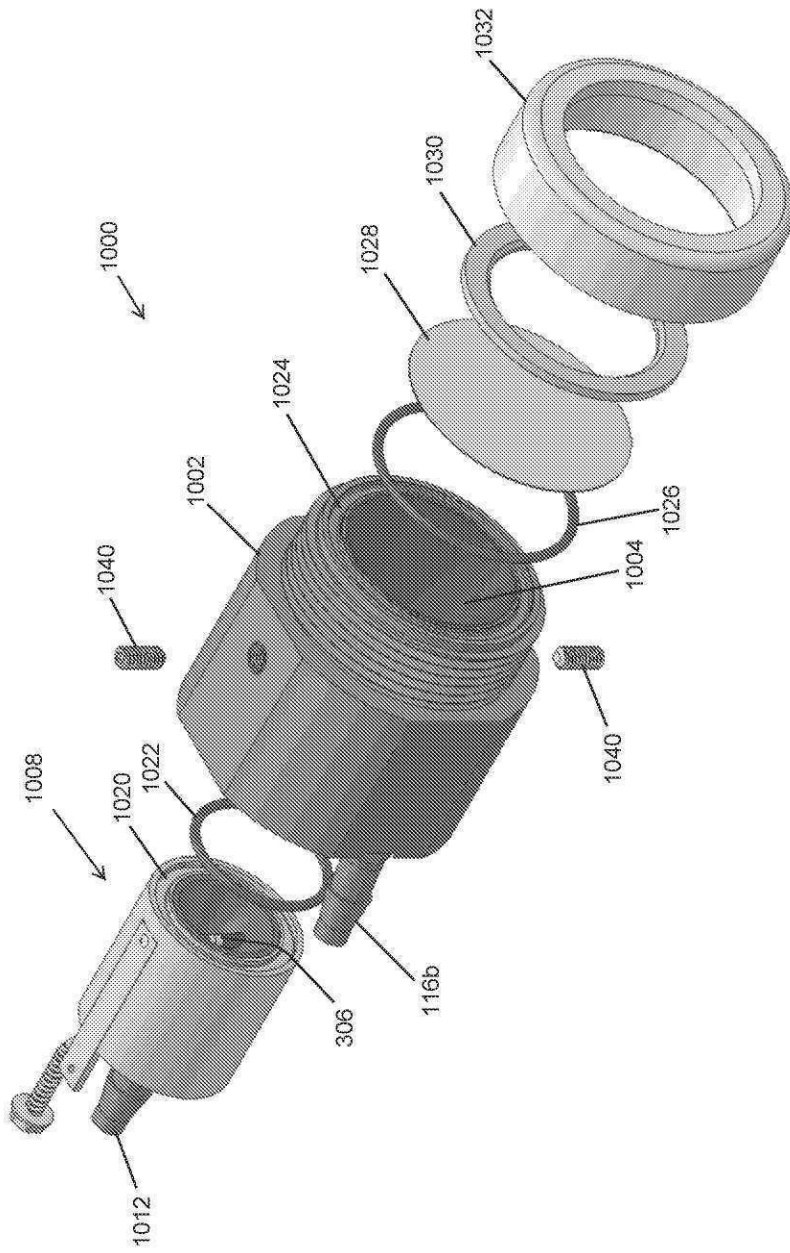
도면8b



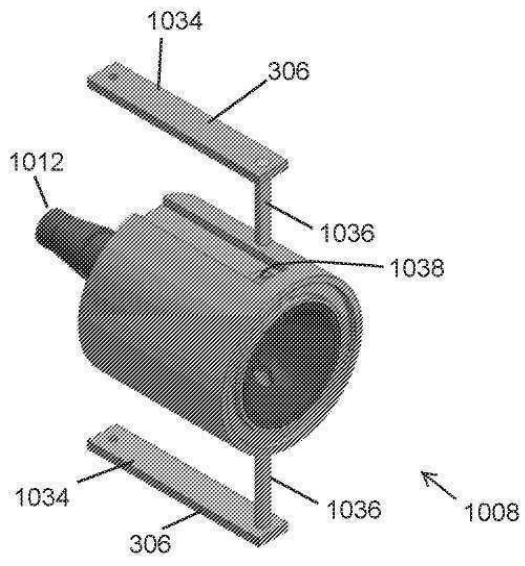
도면9



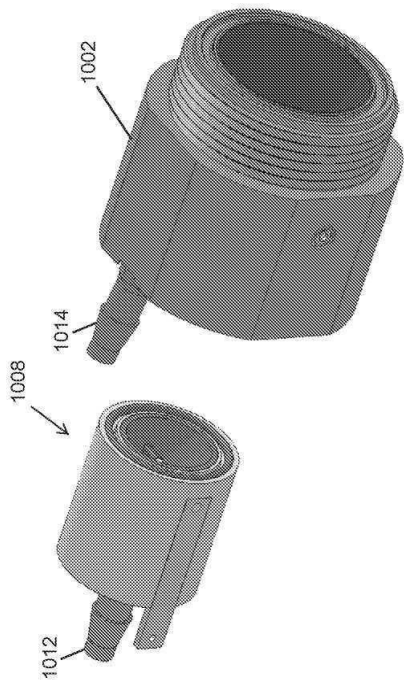
도면10



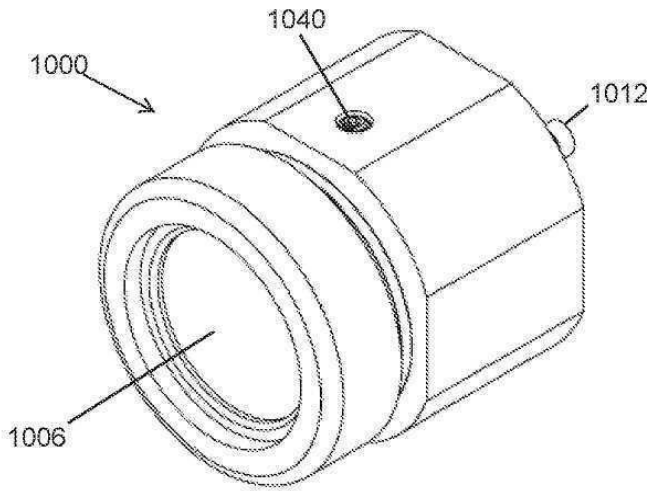
도면11a



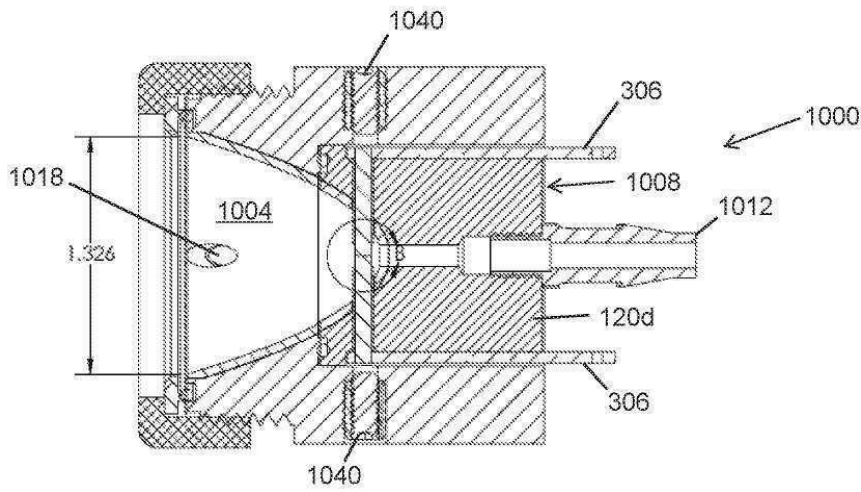
도면11b



도면12a



도면12b



도면12c

