



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I514406 B

(45) 公告日：中華民國 104 (2015) 年 12 月 21 日

(21) 申請案號：102137300

(22) 申請日：中華民國 102 (2013) 年 10 月 16 日

(51) Int. Cl. : G11C29/42 (2006.01)

G06F11/08 (2006.01)

(30) 優先權：2012/11/02 世界智慧財產權組織 PCT/US12/63421

(71) 申請人：惠普發展公司有限責任合夥企業(美國) HEWLETT-PACKARD DEVELOPMENT COMPANY, L. P. (US)

美國

(72) 發明人：李勝 LI, SHENG (CN)；喬皮 諾曼 P JOUPPI, NORMAN PAUL (US)；尹道賢 YOON, DOE HYUN (KR)

(74) 代理人：惲軼群；陳文郎

(56) 參考文獻：

TW 201232258A1

TW 201234170A1

US 2008/0046666A1

US 2010/0281342A1

US 2011/0078544A1

US 2012/0030540A1

審查人員：鄧嘉琳

申請專利範圍項數：18 項 圖式數：4 共 54 頁

(54) 名稱

選擇性錯誤校正碼及記憶體存取粒度切換技術

SELECTIVE ERROR CORRECTING CODE AND MEMORY ACCESS GRANULARITY SWITCHING

(57) 摘要

用以提供選擇性記憶體錯誤保護以及記憶體存取粒度之方法、系統以及裝置範例於此處揭示。一系統範例包含依據一要求而決定一被選擇的記憶體模式之一記憶體控制器。該記憶體模式指示一記憶體頁面將儲存一對應型式之錯誤保護資訊並且將儲存資料以供使用一對應的存取粒度而取回。該記憶體控制器將儲存該資料以及該錯誤保護資訊於該記憶體頁面中以供使用該存取粒度而取回。

Example methods, systems, and apparatus to provide selective memory error protection and memory access granularity are disclosed herein. An example system includes a memory controller to determine a selected memory mode based on a request. The memory mode indicates that a memory page is to store a corresponding type of error protection information and is to store data for retrieval using a corresponding access granularity. The memory controller is to store the data and the error protection information in the memory page for retrieval using the error protection information and the access granularity.

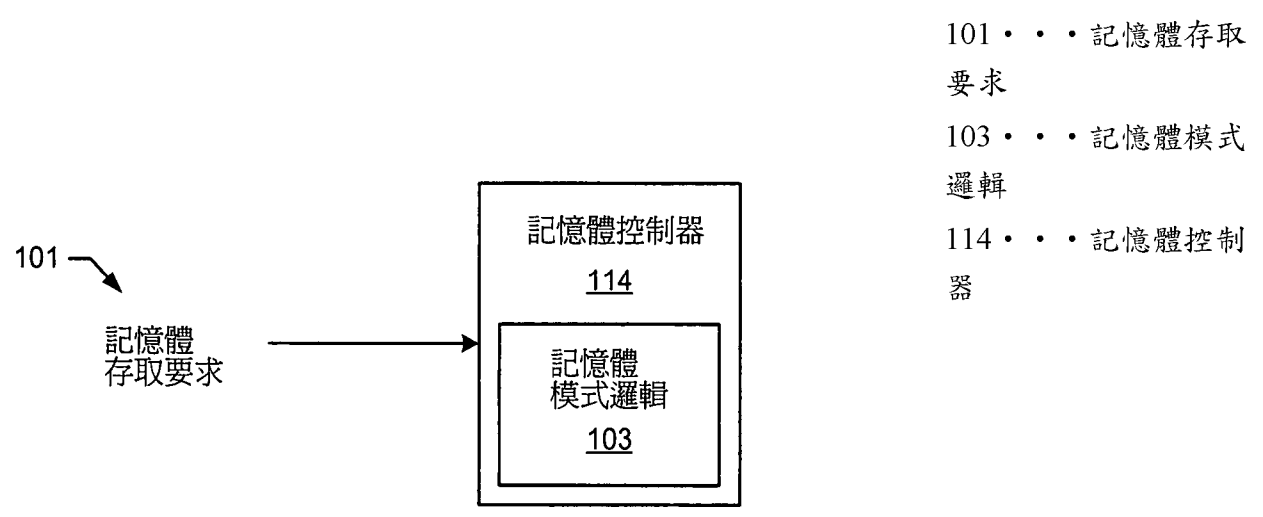


圖 1A

發明摘要

公告本

※ 申請案號：102137300

※ 申請日：102.10.16

※ IPC 分類：G11C 29/12

(2006.01)
(2006.01)

G06F 11/08

【發明名稱】(中文/英文)

選擇性錯誤校正碼及記憶體存取粒度切換技術

SELECTIVE ERROR CORRECTING CODE AND MEMORY ACCESS
GRANULARITY SWITCHING

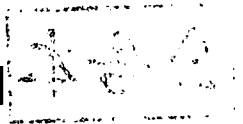
【中文】

用以提供選擇性記憶體錯誤保護以及記憶體存取粒度之方法、系統以及裝置範例於此處揭示。一系統範例包含依據一要求而決定一被選擇的記憶體模式之一記憶體控制器。該記憶體模式指示一記憶體頁面將儲存一對應型式之錯誤保護資訊並且將儲存資料以供使用一對應的存取粒度而取回。該記憶體控制器將儲存該資料以及該錯誤保護資訊於該記憶體頁面中以供使用該存取粒度而取回。

【英文】

Example methods, systems, and apparatus to provide selective memory error protection and memory access granularity are disclosed herein. An example system includes a memory controller to determine a selected memory mode based on a request. The memory mode indicates that a memory page is to store a corresponding type of error protection information and is to store data for retrieval using a corresponding access granularity. The memory controller is to store the data and the error protection information in the memory page for retrieval using the error protection information and the access granularity.

【代表圖】



【本案指定代表圖】：第（ 1A ）圖。

(10.2002)
(10.2002)

【本代表圖之符號簡單說明】：

101…記憶體存取要求

114…記憶體控制器

103…記憶體模式邏輯

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：



發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

選擇性錯誤校正碼及記憶體存取粒度切換技術
SELECTIVE ERROR CORRECTING CODE AND
MEMORY ACCESS GRANULARITY SWITCHING

【技術領域】

[0001]本發明係有關於選擇性錯誤校正碼及記憶體存取粒度切換技術。

【先前技術】

發明背景

[0002]電腦記憶體是易受傷害而出錯誤。爲了緩解此等記憶體錯誤，強健之記憶體錯誤保護系統可被採用，其使用各種錯誤校正碼(ECC)以使得記憶體錯誤將被檢測及/或被校正。由於用於記憶體處置之顯著資料擷取(例如，超量擷取)，許多記憶體錯誤保護系統導致增加的帶寬以及功率開銷。此一記憶體錯誤保護系統可採用，例如，晶片刪除-ECC(Chipkill-ECC)，其使得二記憶體晶片失效將被檢測並且一記憶體晶片失效將被校正。此一記憶體錯誤保護系統對於各個64位元組記憶體處置，可能需要128位元組之資料被擷取，導致一半資料之超量擷取以及帶寬及/或功率開銷之浪費。

[0003]不同的應用可能較喜歡將被採用不同型式的存取粒度於電腦記憶體系統中。存取粒度是指示在一記憶體系統中於一單一記憶體存取操作期間所被存取之資料的數

量。一多線程應用可能，例如，比較喜歡提供較少使用資料區之一較小的存取粒度，而一連續的或單一線程應用則可能有利於提供較高使用資料區之一較大之存取粒度。於一些範例中，當具有劣質資料之快取線被逐出時，由於資料可能即時地，例如，自一應用而被回寫，故一較大的存取粒度可能是較佳地適用於具有增加劣質資料的應用。

【發明內容】

[0004] 依據本發明之一實施例，係特地提出一種提供選擇性記憶體錯誤保護以及記憶體存取粒度之裝置，該裝置包含：一記憶體控制器，其用以進行下列步驟：指示一記憶體頁面將儲存一對應型式之錯誤保護資訊並且將儲存資料以供使用一對應的存取粒度而取回；以及儲存該資料以及該錯誤保護資訊於該記憶體頁面中以供使用該存取粒度而取回。

【圖式簡單說明】

[0005] 圖1A展示依據此處揭示之教示而被實作的一記憶體控制器範例。

[0006] 圖1B是使用圖1A之記憶體控制器範例以提供用於記憶體系統之選擇性粒度存取以及選擇性記憶體保護的一系統範例。

[0007] 圖2展示可配合圖1A及圖1B的範例記憶體控制器被使用以提供選擇性存取粒度以及選擇性記憶體錯誤保護之一裝置範例。

[0008] 圖3A是可被執行以實作圖2之範例裝置而決定

以及實作一選擇的記憶體模式之範例機器可讀取指令的流程圖表示。

[0009]圖3B是可被執行以使用不同的記憶體模式而存取記憶體之範例機器可讀取指令的流程圖表示。

[0010]圖4是可被執行以實作圖2範例裝置而在不同記憶體模式之間切換之機器可讀取指令範例的流程圖表示。

【實施方式】

較佳實施例之詳細說明

[0011]於記憶體系統中提供強健錯誤保護通常需要充分地記憶體通道，其使用一大的存取粒度(例如，供用於一單一記憶體存取操作之將被取回的大量資料)，以及因此，一大的快取線。一些應用，因為大量的取回資料不是相關的及/或不被一要求操作所使用，而當一大的存取粒度被使用時，其存取具有相對低的空間區域浪費記憶體功率以及帶寬資料。如此處之使用，具有低空間區域之資料是不連續地被儲存在實體記憶體中或被儲存在相對地接近之記憶體位置內之資料，以至於一單一讀取存取可取回多數之相關資料。

[0012]此處揭示之範例系統以及方法可被使用以實作具有選擇性粒度以及選擇性錯誤保護之記憶體系統。藉由依據應用性能及/或系統記憶體利用率而選擇不同的記憶體錯誤保護技術(例如，ECC技術)以及不同的存取粒度，此處揭示之範例系統以及方法可被使用以增加記憶體系統中之系統性能、功率效能及/或可靠度。藉由相對於習見的硬

體以及操作系統之少量修改，此處揭示之系統以及方法可被實作，並且，因此，是可擴展以及可藉由現有的伺服器及/或資料中心被實作。

[0013]此處揭示之範例系統以及方法使得不同之記憶體模式將被實作於一記憶體系統中。此處揭示用以選擇性地實作不同記憶體模式之技術範例可被使用以組合具有較強記憶體錯誤保護技術之較大記憶體存取粒度以及具有較弱，但卻是更有效的記憶體錯誤保護技術，之較小記憶體存取粒度。此被揭示而用以選擇性地實作不同記憶體模式之技術增加優於先前記憶體系統上之記憶體系統性能及/或效率。

[0014]此處揭示之範例記憶體控制器管理記憶體中之資料安排，管理記憶體存取之排程以及管理記憶體通道整合。此處揭示之範例系統以及方法提供一快取以管理具有混合存取粒度之資料。此處揭示之範例系統以及方法依據一預定記憶體頁面為基礎及/或依據一預定應用為基礎而使得有不同記憶體存取粒度的選擇。此處揭示之範例同時也使得管理複數個記憶體存取粒度能跨越不同實體記憶體區域同時地被實作。

[0015]用以提供選擇性記憶體錯誤保護以及選擇性記憶體存取粒度之範例裝置包含一記憶體控制器，以依據一要求而決定一選擇的記憶體模式。該記憶體模式指示一記憶體頁面將用以儲存一對應型式的錯誤保護資訊並且是用以儲存資料以供使用一對應的存取粒度而取回。於此些範

例中，記憶體控制器是將儲存資料以及錯誤保護資訊於記憶體頁面中以供使用該存取粒度而取回。

[0016]此處揭示之用以提供選擇性記憶體錯誤保護物以及記憶體存取粒度之範例系統包含一記憶體管理器，該記憶體管理器依據一要求以決定一選擇的記憶體模式。於一些範例中，記憶體模式指示一記憶體頁面將儲存一對應型式之錯誤保護資訊並且將儲存資料以供使用一對應的存取粒度而取回。於一些範例中，該系統包含一記憶體控制器以儲存資料以及錯誤保護資訊於記憶體頁面中以供使用對應的存取粒度而取回。於一些範例中，系統包含一快取，該快取包含複數個快取線以依據對應的存取粒度而儲存記憶體頁面之部份資料。

[0017]此處揭示之提供選擇性記憶體錯誤保護以及選擇性記憶體存取粒度的範例方法包含依據存取記憶體中之資料的一要求而決定一選擇的記憶體模式。於一些範例中，該記憶體模式指示一記憶體頁面是將儲存一對應型式的錯誤保護資訊並且是將使用一對應的存取粒度被存取。於一些範例中，方法範例包含使用對應至該對應存取粒度之一通道資料寬度而寫入對應型式的錯誤保護資訊以及資料至記憶體頁面。

[0018]聯合電子裝置工程協會(JEDEC)雙資料率同步動態隨機存取記憶體(DDR_x SDRAM)是在DRAM結構中之一廣泛地被使用的標準。對於JEDEC標準DRAM，一記憶體控制器經由一個或多個記憶體通道而控制實體記憶體。

DDR_x DRAM晶片每一次傳送一特定數目之資料位元，例如，4、8、16等等。這可被稱為DRAM晶片寬度。於一些系統中，各記憶體通道提供具有64位元寬度之一資料匯流排(例如，資料每一次可被傳送64位元)。

[0019]對於一64位元記憶體通道資料匯流排，由x8 DRAM晶片(例如，一DRAM晶片，其每一次傳送8位元之資料)所組成之一排列需要8個DRAM晶片一起工作以輸出全部之64位元字組。於一些系統中，實體記憶體使用複數個雙列直插式記憶體模組(DIMM)被實作。各DIMM通常包含一個或多個排列。一排列是可一起被使用於一讀取及/或寫入操作之DRAM晶片的最小集合。於一些範例中，一排列是邏輯地被分隔成爲4至16個群集，各個群集具有相同之字組尺度。對應至一記憶體通道的排列可同時地處理記憶體操作以增加記憶體平行度。於一些範例中，在一排列內之所有群集可同時地被存取(例如，可平行地操作)，並且資料可被交錯於記憶體通道資料匯流排上以增加記憶體平行度。交錯是指示以一非連續方式而配置資料於一記憶體陣列中之一方式，其是藉由跨越記憶體陣列之複數個群集或晶片以儲存不同部份之資料，因而當複數個群集或晶片同時地在記憶體通道上被存取時，資料之不同的相關部份可跨越記憶體陣列之不同群集或晶片而同時地被取回以改進記憶體性能以及記憶體錯誤保護。於一些範例中，關聯一記憶體控制器之複數個記憶體通道可以一鎖定步驟方式一起工作，以作用如一單一邏輯記憶體通道而提供用於一單

一讀取及/或寫入操作之一較寬的記憶體資料匯流排(例如，128位元等等)。

[0020]於一些範例中，一記憶體讀取及/或寫入(例如，利用一處理器被發出)可能要求一整體的64B快取線被傳送。該快取線可被映射至在一排列內之不同的DRAM晶片。於此等範例中，在讀取及/或寫入操作期間，於一排列中的所有DRAM晶片提供至整體快取線。於一些範例中，讀取及/或寫入操作以一叢訊模式被進行以便傳送該整體快取線。例如，對於一64位元記憶體通道，一叢訊長度8可使用一單一叢訊操作以傳送整體之64B快取線。

[0021]關於記憶體錯誤保護，為保護記憶體中之資料免於錯誤，一些系統範例使用具有錯誤校正碼(ECC)性能之記憶體模組(例如，DIMM)(例如，一ECC DIMM)而實作記憶體保護。一ECC DIMM比非ECC DIMM具有一相對較大的儲存容量以供儲存除了資料之外的ECC資訊。於一些範例中，為傳送ECC，用於一ECC DIMM之記憶體通道資料匯流排是包含用於64位元之資料以及用於8位元之ECC的72位元寬度(例如，每一次可與8位元ECC的同時傳送而被傳送64位元資料)。關聯一ECC DIMM之一記憶體控制器在各讀取及/或寫入操作上編碼及/或解碼用於ECC DIMM之ECC以檢測及/或校正錯誤。

[0022]有一些不同型式的ECC。一單一位元錯誤校正以及雙位元錯誤檢測(SECDED)ECC是配合64位元之資料(例如，一標準DIMM之資料寬度)所使用的一8位元數碼，並且

可容忍(例如，校正)一個1位元錯誤。一些錯誤可能超出SECEDED之容忍度，例如，廣域電路故障以及全部晶片故障。晶片刪除-校正是一型式之記憶體ECC，其提供較強之錯誤保護(例如，較強於SECEDED)。

[0023] 晶片刪除-校正容忍(例如，校正)一晶片故障並且可檢測多至二個晶片故障。因此，即使當一DRAM晶片故障發生時，實作晶片刪除-校正之記憶體系統仍可繼續操作。相對於SECEDED，使用晶片刪除-校正之記憶體保護提供較強的可靠度。晶片刪除-校正可藉由交錯位元錯誤校正ECC而被實作於一記憶體系統中。例如，對於一x4 DRAM的晶片刪除-校正可使用四個交錯的SECEDED數碼而被實作。於此一範例中，一DRAM晶片之各資料接腳被使用於一不同的SECEDED數碼。因此，一DRAM晶片故障顯示如於各SECEDED數碼中之一個1位元錯誤。於一些範例中，為實作此一交錯的SECEDED設計，在一256位元寬之資料匯流排上的一記憶體通道被使用。

[0024] 實作晶片刪除-校正的一些記憶體系統可使用具有一單一符號錯誤校正以及雙符號錯誤檢測(SSCDS)性能的一符號為基礎之里德所羅門(Reed-Solomon)(RS)碼。對於晶片刪除-校正記憶體保護，一b位元符號自一DRAM晶片之b位元資料所構成，因而一晶片故障顯示如一符號錯誤。於一些範例中，一個四ECC符號RS碼提供具有4個位元符號之SSCDS性能。於此一範例中，該數碼具有128位元之資料以及16位元之ECC。記憶體系統可使用這數碼以實作用

於x4 DRAM之晶片刪除-校正。於一x8 DRAM系統中，一SSCDS RS數碼具有一較高的開銷。因此，實作晶片刪除-校正之一些記憶體系統使用x4 DRAM。

[0025]ECC機構可依據DRAM晶片寬度以及被使用之記憶體通道數量被實作。例如，一x4 DRAM晶片可提供具有高位元效能之強的記憶體保護。一x4 ECC DIMM具有二個可實作具有一64位元寬之記憶體通道的晶片刪除-校正之ECC DRAM晶片，其使得能有一64B之小的存取粒度(64位元x一個8叢訊=64B)。一個128位元寬記憶體通道，其提供一個128B之媒體存取粒度，平行地具有二個x4 ECC DIMMS，可實作雙重晶片刪除-校正。一個256位元寬記憶體通道，其提供一個256B大的存取粒度，可實作四重之晶片刪除-校正。對於一個x8 DRAM晶片，SECCDED使用具有一個64B之存取粒度的一個64位元寬記憶體通道被實作，晶片刪除-校正使用具有128B之一存取粒度的一個128位元寬記憶體通道被實作，且雙重晶片刪除-校正使用具有一個256B之存取粒度的一個256位元寬記憶體通道被實作。對於一個x16 DRAM晶片，SECCDED使用具有一個64B之存取粒度的一個64位元寬之記憶體通道被實作，DEC(雙重位元錯誤校正碼)使用具有一個128B之存取粒度的一個128位元寬之記憶體通道被實作，並且晶片刪除使用具有一個256B之存取粒度的一個256位元記憶體通道被實作。

[0026]不同的ECC機構(例如，SECCDED、晶片刪除等等)可對於記憶體系統提供不同的保護位準。例如，在一記憶

體介面具有大存取粒度之ECC機構可提供較強的記憶體保護。但是，較強的記憶體保護可能需要更多的開銷。例如，強的記憶體保護可能需要寬的記憶體匯流排，並且因此，複數個記憶體通道可能必需以一鎖定步驟方式工作以提供寬的記憶體匯流排。於一些範例中，如果在處理器端之存取粒度(例如，快取線尺度)不匹配在記憶體子系統端之存取粒度，主要的性能以及能量損失可能發生。於一些範例中，於一個x8 DRAM中之晶片刪除以鎖定步驟模式使用二個記憶體通道，而增加一記憶體存取粒度至128B。於此等範例中，如果一處理器使用64B快取線，則記憶體控制器必須讀取如處理器要求一般多的兩倍資料並且接著在記憶體控制器計算ECC之後放棄一半的資料，因而浪費功率以及帶寬。通常，具有更寬的DRAM晶片之一強的記憶體保護機構使用一大的存取粒度，並且可能引入一粒度錯配。於匹配在處理器端(例如，藉由使用大的快取線)以及記憶體端之粒度至一相同的固定存取粒度之先前系統中，可能無法節省記憶體帶寬及/或功率被浪費，因為不同的應用有利於不同的存取粒度。如果在不同的應用之間的資料區域是不同，則匹配在處理器以及一固定粒度之記憶體之存取粒度的先前系統，可能增加帶寬及/或浪費功率，以至於一固定存取粒度，例如，藉由在處理器超量擷取或不足地擷取資料，而產生跨越不同的應用的不同性能結果。

[0027]於此處揭示之一些範例系統以及方法中，選擇一存取粒度(例如，一最佳存取粒度)是取決於應用。例如，具

有低空間區域之一應用以一較小的存取粒度被實作，而具有一較高空間區域之一應用(例如，通常一起被使用的相關資料實際地被儲存於一記憶體中彼此鄰近之接近的記憶胞中，因而它們可使用一單列緩衝器存取或通道存取而同時地被取回)藉由一較大的存取粒度被實作。此處揭示之範例系統以及方法提供具有利用該等應用之資料區域特性的不同應用之可選擇存取粒度的一記憶體結構，並且改進整體的系統性能。此外，此處揭示之範例系統以及方法提供增加的記憶體保護至較佳地利用較高的粒度被實作之應用。

[0028]此處揭示之範例系統以及方法提供範圍在具有強的記憶體保護之大粒度記憶體存取以及具有較弱，但卻是更有效的記憶體保護之小粒度記憶體存取之間的可選擇之記憶體模式。於此處揭示之範例系統以及方法之中，記憶體模式被使用以界定記憶體存取粒度以及記憶體保護技術(例如，ECC技術)之不同組合。此處揭示之範例系統以及方法決定用於各應用之一記憶體模式，以提供高彈性、高通量以及高功率效能的記憶體系統。尤其是，此處揭示之範例系統以及方法可提供具有微量(例如，最小)之性能開銷以及功率效能之強的記憶體保護。此處揭示之範例系統以及方法可配合具有不同記憶體性能之不同的現代應用被使用於。

[0029]圖1A展示之一範例記憶體控制器(MC)114可被使用以提供用於記憶體系統之選擇性粒度存取以及記憶體保護。於展示之範例中，記憶體控制器114依據一記憶體存

取要求101而決定一選擇的記憶體模式。該選擇的記憶體模式指示一記憶體頁面是將儲存對應至該選擇之記憶體模式的一型式之錯誤保護資訊，並且是將儲存資料以供使用對應至該記憶體模式的一存取粒度而取回。該記憶體控制器114使用該記憶體模式邏輯103以儲存資料以及該錯誤保護資訊於該記憶體頁面中以供使用該存取粒度而取回。

[0030]圖1B是系統100之範例，其可使用圖1A之記憶體控制器(MC)114以提供用於記憶體系統之選擇性粒度存取以及選擇性記憶體保護。系統100之範例使得能有用於具有特定記憶體性能之特定應用的不同存取粒度以及不同記憶體錯誤保護機構之選擇。範例系統100允許一操作系統134、硬體、一應用、一使用者或其之一組合以選擇一記憶體模式，該系統100包含用於一特定應用之一記憶體錯誤保護機構及/或一存取粒度。如此處揭示包含用於一特定應用之一特定記憶體錯誤保護機構及/或一存取粒度之選擇一特定記憶體模式增加性能、功率效能及/或記憶體帶寬使用而同時保持系統可靠度。

[0031]於圖1B展示之範例中，系統100範例包含一多核心處理器102，其包含經由一晶片上網路108而通訊於對應的快取106(例如，最新位準快取(LLC))之複數個處理器核心104。所展示範例之多核心處理器102包含圖1A的複數個記憶體控制器114之一者。於展示的範例中，為於一個或多個記憶體裝置112中存取(例如，讀取及/或寫入)資料，最新位準快取群集106之各者是通訊於一對應的記憶體控制器

114。於展示之範例中，最新位準快取群集106區域性快取於多核心處理器102中頻繁地被存取的資料以供藉由利用核心104被執行之線程而取回。當利用一線程被要求之資料是不可得自於一對應的最新位準快取群集106中時、及/或當一線程要求資料被寫入至記憶體112時，一對應的記憶體控制器114存取記憶體112中之記憶體位置以達成此資料讀取及/或寫入。

[0032]於圖解地展示之範例中，為保護資料免於錯誤，記憶體112使用錯誤校正碼(ECC)DIMM(例如，DIMM 110)被實作。該ECC DIMM 110具有一較大於非ECC DIMM之用以儲存除了資料之外的資料記憶體錯誤保護資訊(例如，ECC)之儲存容量。關聯對應的DIMM 110之各記憶體通道118提供包含用於資料的64位元以及用於記憶體錯誤保護(例如，ECC)之8位元的一72位元寬之匯流排。記憶體控制器114解碼及/或編碼用於ECC DIMM 110之ECC以供經由記憶體通道118之讀取及/或寫入操作以檢測及/或校正錯誤。有些不同型式的記憶體ECC可被使用以保護資料免於錯誤。例如，記憶體控制器114可實作SECCDED、晶片刪除、SSCCDSD等等而供配合ECC DIMM 110之使用。

[0033]於展示之範例中，系統100被組態以在提供不同保護位準之不同記憶體模式之間選擇，其範圍自具有一較大的存取粒度之較強的錯誤保護(例如，在一單記憶體存取操作期間更多資料被存取)至具有一較小的存取粒度之較不強的錯誤保護(例如，在一單記憶體存取操作期間較少資

料被存取)。於展示之範例中，系統100可在三種記憶體模式之間選擇以供用於由具有不同晶片寬度之DRAM裝置(例如，x4、x8或x16 DRAM裝置)被構成的記憶體112。記憶體控制器114具有ECC邏輯(例如，圖2之一精細粒度模式邏輯204、一中等粒度模式邏輯206以及一粗糙粒度模式邏輯)以供用於系統100中之可選擇的不同記憶體模式(例如，SECCDED、晶片刪除、雙重晶片刪除、四重晶片刪除等等)。展示的範例之記憶體控制器114具有對複數個記憶體通道(例如，記憶體通道118之各者)之存取，並且無關於及/或同時地依據將被實作之記憶體模式而控制記憶體通道118之各者。

[0034]圖 1B 圖解地展示之範例展示不同存取粒度 120、122 以及 124，其可被使用於範例系統 100 中作為指明記憶體存取粒度以及錯誤保護型式之不同的記憶體模式。於展示之範例中，一精細粒度模式 120 獨立地使用記憶體通道 118 作為分別的 64 位元寬之邏輯通道，而致能一 64B 記憶體存取 126。於展示之範例中，精細粒度模式 120 使用對於一 x4 DRAM 系統之晶片刪除-校正以及對於 x8 與 x16 DRAM 系統之 SECCDED。所展示之範例的一中等粒度模式 122 以一鎖定步驟模式使用二個記憶體通道 118 以形成一個 128 位元寬之記憶體通道，而致能一 128B 記憶體存取 128。於展示之範例中，中等粒度模式 122 使用對於 x4 DRAM 系統之雙重晶片刪除，對於 x8 DRAM 系統之晶片刪除，以及對於 x16 DRAM 系統之 DEC。由於中等粒度模式 122 之較大的存取粒

度，中等粒度模式122中之記憶體保護是較強於利用精細粒度模式120被提供之記憶體保護。一粗糙粒度模式124以一鎖定步驟模式使用四個記憶體通道118以形成一256位元寬之記憶體通道，致能一256B記憶體存取130。於展示之範例中，粗糙粒度模式124使用對於x4 DRAM系統之四重晶片刪除，對於x8 DRAM系統之雙重晶片刪除，以及對於x16 DRAM系統之晶片刪除。由於較大的存取粒度，粗糙粒度模式124中之記憶體保護是較強於利用精細粒度模式120以及中等粒度模式122被提供之記憶體保護。

[0035]於展示之範例中，當實作精細粒度記憶體模式120時，一對應的記憶體控制器114獨立地控制記憶體通道118，並且當實作中等粒度或粗糙粒度記憶體模式124時，記憶體控制器114同時地控制複數個記憶體通道118之一者。記憶體通道118被提供分別的裝置116以管理記憶體通道、記憶體保護、資料配置、及/或記憶體排程。裝置116之詳細說明範例被展示於圖2中。三種記憶體模式120、122以及124被展示於展示之範例中；但是，任何其他記憶體模式可另外地或替代地於系統100中被實作。例如，具有較強的記憶體保護之較大的存取粒度可被實作。更進一步地，更少或更多記憶體模式可被使用於系統100中。

[0036]為實作不同的記憶體模式，範例系統100保持一資料配置於記憶體112中，其是可兼容不同的記憶體模式以減低模式切換開銷。於展示之範例中，當三種記憶體模式被實作於系統100範例中時(例如，一64B精細粒度模式、一

128B中等粒度模式以及一256B粗糙粒度模式)，資料跨越所有的記憶體控制器114被交錯在256B界線，接著該等64B資料區塊跨越相同記憶體控制器114內之所有的四個64位元實際通道而被交錯。當記憶體模式之各者被實作時，由於資料以相似方式被交錯，在記憶體模式之間的資料配置不被改變。如果一記憶體模式在一精細粒度模式以及一粗糙粒度模式之間被改變，資料配置保持相同而僅ECC位元重新被產生並且被取代。

[0037]展示範例之記憶體控制器114的範例裝置116控制關聯不同粒度之記憶體要求的排程。於一些範例中，記憶體要求包含讀取自一記憶體頁面之一要求或寫入至一記憶體頁面之一要求。於一些實例中，例如，當一粗糙粒度要求以一鎖定步驟方式而使用複數個記憶體通道118以提供一較大的存取粒度時，具有不同粒度之排程記憶體要求產生排程挑戰性。僅當複數個記憶體通道118在相同時間是可用時，粗糙粒度要求可被排程。於一些實例中，當記憶體通道118是正供使用於一精細粒度要求時，一記憶體通道118可能不是可供用於一粗糙粒度要求。當複數個精細粒度要求被接收時，由於一粗糙粒度要求使用複數個記憶體通道118，該粗糙粒度要求可被延遲一相對長的持續。於一些範例中，因為對應至粗糙粒度要求之資料的取回可被延遲一顯著地長的持續，僅在所有精細粒度要求被服務之後才服務粗糙粒度要求導致相對地較低的系統性能。為避免或克服此不合要求的低性能，當它們由於精細粒度要求已被

延遲時，藉由作為較高優先序地優先處理粗糙粒度要求，裝置116使得粗糙粒度要求將以更適時之形式被服務。當記憶體控制器114之裝置116檢測一粗糙粒度要求之一延遲時，粗糙粒度要求之優先序被提昇，因而具有一正常優先序之精細粒度要求不被排程，直至具有該提昇之優先序的粗糙粒度要求被服務為止。於一些範例中，依據粗糙粒度要求擱置不被服務之時間多久，裝置116決定何時增加一粗糙粒度要求之優先序。例如，裝置116可增加一粗糙粒度要求之優先序，如果該要求在一臨界時間週期內不被服務(例如，一超過之時間)。以這方式，粗糙粒度要求不阻隔精細粒度要求被服務。

[0038]於展示之範例中，一範例虛擬記憶體管理器(VMM)132(被展示在一操作系統(OS)134之內)管理具有不同存取粒度的記憶體頁面以及ECC機構。所展示範例的虛擬記憶體管理器132管理供用於各實體記憶體頁面(例如，被儲存於記憶體112中之記憶體頁面)的記憶體模式資訊並且傳輸該記憶體模式資訊至記憶體控制器114。例如，虛擬記憶體管理器132可指定以特定記憶體模式將在記憶體112中被實作之一型式的記憶體模式(例如，一精細粒度模式或一粗糙粒度模式)以及將在記憶體112中被實作之一型式的ECC(例如，晶片刪除、SECCDED等等)。虛擬記憶體管理器132可依據來自應用之要求及/或依據利用操作系統134的一決定，而指定將在記憶體模式112被實作的記憶體模式。於展示之範例中，虛擬記憶體管理器132致能應用或軟體而

為被儲存於記憶體112中之特定的記憶體頁面指定將被實作之特定的記憶體模式(例如，接收自一應用的一要求，指定一特定的記憶體模式)。於圖1B展示之範例中，為傳輸供用於一特定記憶體頁面的記憶體模式資訊(例如，利用一應用被指定的記憶體模式)至記憶體控制器114，關聯該記憶體頁面之一頁面列表項目(PTE)148利用虛擬記憶體管理器132被增加以包含該特定記憶體模式。於展示之範例中，該頁面列表項目148以及該記憶體模式資訊被儲存在記憶體112中並且於一轉譯後備緩衝器(TLB)(不被展示於圖中)中被快取，以致能應用(例如，圖2之應用212)，以相對快速地存取該頁面列表項目148。以這方式，記憶體存取要求可使用TLB對於具有相關頁面列表項目(例如，頁面列表項目148)之記憶體頁面被處理。如果一TLB錯失發生(例如，要求的資料不被儲存於該TLB中)，記憶體存取要求以及模式資訊自頁面列表(例如，該頁面列表148)被裝載或被取回，並且被儲存於該TLB中。於展示之範例中，該模式資訊接著被傳輸至記憶體控制器114以存取記憶體112。該頁面列表項目148經由快取層級結構(例如，包含該TLB以及快取106)被傳輸至記憶體控制器114，因而記憶體控制器114可實作供用於被儲存在記憶體112的記憶體頁面之對應的ECC邏輯以及存取粒度。

[0039]記憶體模式之選擇可靜態地(例如，在編譯操作系統134或一應用之時間)或動態地(例如，在操作系統134及/或一應用之一執行時間環境的執行期間)被完成。於一些

範例中，當選擇靜態地被進行時，(一編譯器之)一程式規劃器或一自動調諧器可使用一標誌、提示、編譯器程式及/或原定模式，而指定一特定的記憶體模式及/或提供記憶體模式資訊(例如，一特定的ECC及/或一特定的存取粒度)。例如，當記憶體依據一記憶體存取樣型被分配時，一程式規劃器可聲明一特定的存取粒度。於一些範例中，一程式規劃器將指令嵌進於程式中以聲明用於特定資料或記憶體配置之特定的記憶體模式。在編譯期間，一編譯器產生供用於特定資料及/或記憶體配置之標籤以表示該特定的記憶體模式。該編譯器同時也可藉由在編譯期間分析關聯的資料之一程式源碼而產生該等標籤。當操作系統134管理特定的資料時，操作系統134依據該等標籤而指定記憶體模式至具有該資料之記憶體頁面。於一些範例中，一程式規劃器可指定關聯一大存取粒度之較強的記憶體錯誤保護以用於記憶體頁面儲存緊要資料之使用，以及關聯於一小存取粒度之較弱，但是更有效的記憶體錯誤保護，以供記憶體頁面儲存較不緊要的資料(例如，可容易地由另一來源重新被組成之暫存資料)。於一些範例中，虛擬記憶體管理器132及/或操作系統134依據利用一程式規劃器、一應用及/或操作系統134被指定之特定的存取粒度及/或特定的ECC，使用一特定記憶體模式而分配記憶體頁面。於一些範例中，如果一特定ECC不利用程式規劃器被選擇，系統100(例如，操作系統134及/或虛擬記憶體管理器132)選擇強的記憶體錯誤保護以供用於大存取粒度，以及選擇較弱，但是更有效

的記憶體錯誤保護以供用於較小的存取粒度。

[0040] 記憶體模式之選擇同時也可被改變(例如，記憶體模式可在精細粒度模式以及粗糙粒度模式之間被切換)。為決定何時系統100將得利於改變記憶體模式之一選擇，剖析器146可自快取106以及記憶體控制器114收集空間區域資訊、記憶體通道以及快取使用資料、記憶體故障率、列緩衝器成功率等等。於展示之範例中，剖析器146可使用硬體、軟體或硬體以及軟體之組合被實作。同時，雖然於展示之範例中，剖析器146被展示在處理器102之外，剖析器146也可被實作於處理器102中或一些部份之剖析器146可被實作於處理器102中，並且其他部份之剖析器146可被實作在處理器102之外。於一些範例中，利用剖析器146被收集的資料被儲存在一快取或一類似快取結構中。操作系統134可不時地評估自剖析器146被收集的資料以決定將被使用之一不同的記憶體模式。例如，該操作系統134可評估該應用之資料使用。於此等範例中，如果多數資料使用具有低空間區域性(例如，相關的資料跨越記憶體112之不同的64位元組部份而被儲存)，則操作系統134可決定具有一64B快取線之一精細粒度記憶體模式可被使用。另外地，如果多數資料使用具有高空間區域性(例如，相關的資料連續地被儲存在記憶體112之一特定的64位元組部份內)，則具有一128B快取線之一中等粒度記憶體模式可被使用，或具有一256B快取線之一粗糙粒度記憶體模式可被使用。於一些範例中，操作系統134也分析記憶體帶寬並且選擇不使用

一粗糙粒度記憶體模式，其中記憶體帶寬使用是高的(例如，可利用性是低的)。

[0041]於監控在快取106之空間區域性時，一快取線(例如，快取線136a)可包含一旗標以指示自從其被儲存在快取中時，該快取線已被存取。例如，當快取線已被存取時，一旗標可被設定至“1”，並且當該快取線尚未被存取時，旗標可被設定至“0”。當一快取線被逐出時，該旗標資訊可被傳送至剖析器146以供分析。一剖析器146也可使用被包含以供用於各快取線之一位址空間識別符(ASID)以分析一特定應用之空間區域性。

[0042]於一些範例中，該操作系統134評估自剖析器146被收集的不同結果(例如，在一最後時間週期之期間的存取粒度、在該最後時間週期之期間被使用的記憶體帶寬、模式切換開銷等等)，並且分配權重至不同的結果以決定一記憶體模式是否將被切換及/或什麼記憶體模式是將被實作。例如，模式切換開銷可更重地加權除了記憶體帶寬使用之外是否切換該記憶體模式之決定。於一些範例中，當該結果是關聯已被逐出之資料時，操作系統134不分析自剖析器146被收集的結果。操作系統134可能預留一先進先出(FIFO)於記憶體112中，因而被逐出之項目可被寫入至該FIFO。操作系統134可掃描該FIFO區域以聚集除了被儲存在快取似結構中的空間區域性資訊之外的散落資訊。

[0043]在執行期間，在不同記憶體模式之間的切換是有用於其中記憶體頁面改變樣型，以及因此，存取粒度喜好

之應用。當切換記憶體模式時，一特定記憶體頁面可能是非可用的，直至該切換被完成為止(例如，直至ECC依據新近所選擇的記憶體模式被重建為止)。

[0044]於決定是否在記憶體模式之間切換時，操作系統134也可能考慮切換至一不同的記憶體模式之成本，因為切換記憶體112中之存取粒度以及ECC需要ECC重建，其中大量之資料將需要被移動或被重組。切換至一不同記憶體模式之成本可能是相對地低，例如，當該記憶體系統100是閒置以及功率消耗是較不重要時。當該記憶體系統100不是閒置及/或關於該系統100之功率消耗是更重要時，切換至一不同記憶體模式可能發生在一記憶體事件期間，例如，在一頁面遷移期間或在系統檢查指示期間。在此等記憶體事件期間，至一不同的記憶體模式之切換相對地會對於重建ECC而招致稍微的開銷，因為資料之讀取及/或寫入於記憶體112中是先前已發生如此等記憶體事件之部份。當操作系統134決定切換該記憶體模式時，操作系統134可能等待此一記憶體事件發生(例如，一頁面遷移或系統檢查指示)。如果此一記憶體事件不發生在一時間臨界週期(例如，一時間區間或時期)之內，則記憶體模式之切換可能被推延，並且是否切換該記憶體模式之一新決定可能依據利用剖析器146之新近收集的資料而被構成。一旦模式切換開始，切換該記憶體模式不需要處理器核心104介入。

[0045]所展示範例之快取106實作一個多粒度快取層級結構以依據所選擇的記憶體模式而匹配用以存取記憶體

112之不同的存取粒度。例如，所展示範例之快取106使得用於精細粒度模式之64B資料將被快取，用於中等粒度模式之128B資料將被快取，以及用於粗糙粒度模式之256B資料將被快取。快取106之一者的一詳細圖形展示關聯對應之有效及/或不良位元138之快取線136(例如，資料64B)，以指示對應的快取線是否包含有效資料或不良資料。一快取線136可能被標記為不良的，如果其之資料已被改變(例如，該資料是不同於被儲存在記憶體112之資料)。設定一不良位元138意謂著對應的資料是將被寫入至記憶體112(例如，當快取線136是將被逐出時)。

[0046]於展示之範例中，快取106之內部匯流排寬度依據記憶體模式之最小存取粒度(例如，64B)被供應。該寬度保持相同以供用於關聯不同記憶體模式之不同存取粒度。當快取106接收128B寬之資料或較寬之資料(例如，當媒體或粗糙粒度模式被實作時)時，快取106分配二條或更多條快取線136至一相同組之快取線上，並且該等共同被分配的快取線136被指定一共用標記。例如，於一粗糙粒度模式被實作於系統100中，快取線136a、快取線136b、快取線136c以及快取線136d被分配在一起並且一單一標記數值(例如，“1”)被共用於所有的快取線136a-136d。該被指定的標記被儲存作為標記選擇位元140。於展示之範例中，因為該等快取線136a-136d共用一標記數值，它們被組合以形成一快取區段。

[0047]於展示之範例中，該被指定的標記同時也被儲存

在一標記項目142。於展示之範例中，一快取線向量144作用如同一指標並且是關聯於標記項目142以指出對應的快取線136被指定至該標記項目142(例如，快取線136a-136d)。利用快取線向量144被指出的該等快取線136是在一較大的快取線內(例如，256B之資料)的邏輯子快取線(例如，64B之資料)。

[0048]於展示之範例中，核心104及/或記憶體控制器114使用標記選擇位元140以辨識對應的快取線136之標記142。例如，當一快取線(例如，一較大的快取線，例如，256B)是將被逐出時，此辨識是有用的。於此一範例中，快取線136b可具有在其之對應的標記選擇位元140之一標記數值“1”。於展示之範例中，標記數值“1”是在一對應的標記項目142以經由一對應的快取線向量144而辨識快取線136a、136c以及136d。一旦該等快取線136a、136c以及136d被辨識為關聯於快取線136b，則所有的快取線136a-136d可被逐出。

[0049]圖2展示一範例裝置116，其可被使用於配合圖1A、1B的範例記憶體控制器114以及圖1B之範例系統100中，以提供選擇性記憶體存取粒度以及選擇性記憶體錯誤保護型式。該展示範例的範例裝置116被實作於圖1A和1B之一記憶體控制器114中。於圖2展示之範例中，範例裝置116包含一範例模式控制器202、範例精細粒度模式邏輯204、範例中等粒度模式邏輯206、範例粗糙粒度模式邏輯208以及一範例排程器210。所展示範例之範例精細粒度模

式邏輯204、範例中等粒度模式邏輯206以及範例粗糙粒度模式邏輯208對應至圖1A之記憶體模式邏輯103。

[0050]所展示範例之操作系統134(圖1B)的虛擬記憶體管理器132(圖1B)接收操作要求。該操作要求包含，例如，要求自圖1之快取106及/或記憶體112讀取資料及/或寫入資料至快取106及/或記憶體112。於展示之範例中，虛擬記憶體管理器132自一應用212及/或操作系統134接收操作要求。於一些範例中，該操作要求指定一較佳或特定的記憶體模式。該記憶體模式包含一精細粒度模式(例如，圖1B之精細粒度模式120)、一中等粒度模式(例如，圖1B之中等粒度模式122)以及一粗糙粒度模式(例如，圖1B之粗糙粒度模式124)。該精細粒度模式提供具有較弱，但卻是更有效的ECC保護之一較小存取粒度。該中等粒度模式提供具有較強的ECC保護(相對至利用精細粒度模式被提供之保護)的一媒體存取粒度。該粗糙粒度模式提供具有較強的ECC保護(相對至該精細以及中等粒度模式)之一較大的存取粒度。於一些範例中，應用212可依據記憶體模式而選擇特定的記憶體模式，其將在性能與存取粒度以及記憶體錯誤保護之間提供一可接受的平衡。例如，如果該應用212具有低空間區域性，則應用212可能選擇精細粒度模式，因為其提供一較小的存取粒度，並且於操作要求中指定精細粒度模式之選擇(例如，寫入至一記憶體頁面的一要求)。例如，如果該應用具有高空間區域性，則應用212選擇粗糙粒度模式，因為其提供一較大的存取粒度，並且於該操作要求中

指定粗糙粒度模式之選擇。展示範例的虛擬記憶體管理器 132經由頁面列表項目 148(圖 1B)將利用應用 212及/或操作系統 134被辨識的記憶體模式通訊至記憶體控制器 114之裝置 116。頁面列表項目 148被增大以包含用於一特定記憶體頁面之特定的選擇記憶體模式，以傳輸該特定的記憶體模式至所展示範例的模式控制器 202，因而該模式控制器 202可實作用於記憶體頁面之對應的ECC邏輯以及存取粒度。

[0051]所展示範例之模式控制器 202實作關聯在記憶體 112(圖 1B)的頁面列表項目 148中使用對應的精細粒度模式邏輯 204、中等粒度模式邏輯 206或粗糙粒度模式邏輯 208而被辨識的記憶體模式之特定存取粒度以及特定ECC技術。如果自應用 212在虛擬記憶體管理器 132被接收的操作要求指定精細粒度模式之一選擇，則模式控制器 202使用該精細粒度模式邏輯 204以實作一對應的ECC以及存取粒度(例如，使用對應至該精細粒度模式的一錯誤保護型式以及存取粒度以讀取及/或寫入至記憶體 112)。所展示範例之精細粒度模式邏輯 204被提供邏輯電路以使用各記憶體通道作為一分別之 64位元寬的邏輯通道，以致能一 64B 記憶體存取 126(圖 1B)。所展示範例之精細粒度模式邏輯 204也被提供邏輯以實作用於一個 x4 DRAM系統之一晶片刪除-校正型式的錯誤保護以及用於 x8與 x16 DRAM系統之 SECDED型式的錯誤保護。

[0052]如果自應用 212在虛擬記憶體管理器 132被接收之操作要求包含中等粒度模式之一選擇，則模式控制器 202

使用中等粒度模式邏輯206以實作一對應的ECC以及存取粒度(例如，使用對應至該中等粒度模式的一錯誤保護型式以及存取粒度以讀取及/或寫入至記憶體112)。所展示範例之中等粒度模式邏輯206被提供邏輯而以一鎖定步驟模式以使用二個記憶體通道，以形成一128位元寬記憶體通道而致能一128B之記憶體存取。所展示範例之中等粒度模式邏輯206也被提供邏輯，以實作用於x4 DRAM系統之一雙重晶片刪除型式的錯誤保護、用於x8 DRAM系統之一晶片刪除型式的錯誤保護以及用於x16 DRAM系統之一DEC型式的錯誤保護。

[0053]如果自應用212在虛擬記憶體管理器132被接收的操作要求包含粗糙粒度模式之一選擇，則模式控制器202使用該粗糙粒度模式邏輯208以實作一對應的ECC以及存取粒度(例如，使用對應至該粗糙粒度模式的一錯誤保護型式以及存取粒度以讀取及/或寫入至記憶體112)。所展示範例之粗糙粒度模式邏輯208被提供邏輯，而以一鎖定-步驟模式使用四個記憶體通道118以形成一256位元寬之記憶體通道，以致能一256B記憶體存取。所展示範例之粗糙粒度模式邏輯208也被提供邏輯以實作用於x4 DRAM系統之一四重晶片刪除型式的錯誤保護、用於x8 DRAM系統之一雙重晶片刪除型式的錯誤保護以及用於x16 DRAM系統之一晶片刪除型式的錯誤保護。

[0054]於展示之範例中，為實作不同的記憶體模式，範例模式控制器202使用記憶體112中可兼容所有的不同記憶

體模式之一資料安排而配置資料於記憶體112中，以當每次一不同的記憶體模式被選擇時可減低或防止關於重新組織記憶體112中之資料安排的開銷。於展示之範例中，具有三個記憶體模式(例如，一64B之精細粒度模式、一128B之中等粒度模式以及一256B之粗糙粒度模式)，資料跨越所有記憶體控制器被交錯在256B邊界，接著64B資料區塊越過對應至相同記憶體控制器114的所有四個64位元實際通道而被交錯。由於資料以一相似方式被交錯以供用於所有的記憶體模式，故當在不同的記憶體模式之間切換時，資料配置不被改變。當記憶體模式被改變時，該資料配置保持相同並且ECC位元重新被產生。

[0055]所展示範例之排程器210控制具有不同存取粒度之記憶體要求之排程(例如，要求讀取及/或寫入至記憶體112)。為排程具有不同粒度之記憶體要求，排程器210被組態以在不同記憶體模式的不同需求之間仲裁。例如，對於使用一粗糙粒度模式之被儲存資料的資料存取要求(例如，粗糙粒度要求)，則以一鎖定步驟方式而使用複數個記憶體通道以提供一較大的存取粒度，以至於當該粗糙粒度要求是被服務時，無記憶體通道是可供用於其他的同時存取。於展示之範例中，當複數個記憶體通道是於相同時間可供用時，粗糙粒度要求被排程。於一些範例中，如果用於粗糙粒度模式之存取粒度所需的所有記憶體通道是不可供使用時，例如，由於一記憶體通道正被使用以服務一精細粒度要求，則一粗糙粒度要求是不可供使用的。因為一

粗糙粒度要求使用複數個記憶體通道，當複數個精細粒度要求被接收時，該粗糙粒度要求可連續地被延期。於一些實例中，服務粗糙粒度要求僅在所有的精細粒度要求被服務之後才降低系統性能。為以一更有時間性的方式而服務粗糙粒度要求，排程器210優先處理粗糙粒度要求，因而使它們不由於服務精細粒度要求而被延期過度長的持續。當排程器210檢測到一粗糙粒度要求已被延期太久時(例如，其之延期持續超出一臨界值)，排程器210增加粗糙粒度要求之優先序，因而具有一正常優先序之精細粒度要求不被排程在具有提升優先序的粗糙粒度要求之前。

[0056]展示之範例的模式控制器202也可致能在不同記憶體模式之間的切換(例如，一精細粒度模式可被切換至一粗糙粒度模式)。於展示之範例中，當決定何時切換至一不同的記憶體模式時，剖析器146自快取106以及記憶體控制器114收集空間區域資訊、記憶體通道以及快取使用資料、記憶體故障率等等。展示範例之操作系統134的一分析器214不時地評估來自剖析器146所收集的資料，以決定將被實作之一不同的記憶體模式。例如，該分析器214可評估應用212之資料使用。於此等範例中，如果多數資料使用具有一低空間區域性(例如，相關的資料跨越記憶體112之不同的非連續64位元組部份而被儲存)，則分析器214可決定具有一64B快取線之一精細粒度模式將被實作。另外地，如果多數資料使用具有一高空間區域性(例如，相關的資料是在記憶體112的連續位元組部份之內)，則具有一128B快取線

之一中等粒度模式或一粗糙粒度模式可被實作。分析器214也可分析記憶體帶寬使用及/或可利用性，並且避免實作其中記憶體帶寬可利用性是低的一粗糙粒度模式。於一些範例中，分析器214評估來自剖析器146被收集的多數個結果，並且分配權值至多數個結果以決定一不同的記憶體模式是否應被選擇及/或什麼記憶體模式應被選擇。

[0057]於決定是否在記憶體模式之間切換時，分析器214也可分析在記憶體模式之間切換的成本，因為切換被使用於記憶體112中之一個或多個記憶體頁面中之存取粒度以及ECC涉及重新決定ECC，其移動在記憶體112內之大量資料。例如，當記憶體控制器114是閒置以及相關功率消耗是較不重要時，在記憶體模式之間的切換之成本可能是低的。當記憶體控制器114不是閒置及/或相關功率消耗是更重要時，在記憶體模式之間的切換可能發生在一記憶體事件，例如，一頁面遷移或一系統檢查指示事件的期間。在此等記憶體事件期間，記憶體112中之資料的讀取及/或寫入發生，並且因此，在這些事件期間切換至一不同的記憶體模式遭致相對地輕微之用以重建ECC的開銷。一旦分析器214決定切換記憶體模式時，則分析器214可能等待此一記憶體事件發生。如果在一時間臨界週期之內此一記憶體事件不發生，則記憶體模式之切換可被延期，並且是否切換該記憶體模式之一新的決定可依據利用剖析器146新近所收集的資料而被構成。為切換該記憶體模式，虛擬記憶體管理器132可藉由更新頁面列表項目148而傳輸新的記憶

體模式至模式控制器202。模式控制器202對於使用精細粒度模式邏輯204、中等粒度模式邏輯206及/或粗糙粒度模式邏輯208之新的記憶體模式使用ECC技術以及存取粒度，並且在記憶體112實作對應的ECC技術以及對應的存取粒度。

[0058]所展示範例之快取106提供一多粒度快取層級以實作利用應用212被指定或被選擇的記憶體模式。所展示範例之快取106致能供用於精細粒度模式之一64B快取線尺度、供用於該中等粒度模式之一128B快取線尺度，以及用於粗糙粒度模式之一256B快取線尺度。例如，於其中應用212指定一媒體或粗糙粒度模式時，快取106接收128B或較寬的資料並且分配二條或更多條快取線至一相同組的相關快取線。快取106分配一相同標記(例如，一標記142)至所有相關的快取線(例如，二條或更多條快取線136)。被指定的標記142被儲存在快取106，並且一快取線向量144是關聯於被指定的標記142以指示標記142被指定的快取線136。於圖2展示之範例中，利用快取線向量144被指出之快取線136是在一較大的快取線(例如，256B之資料)內之邏輯子快取線(例如，64B資料)。於展示之範例中，標記選擇位元140是指示被指定至一快取線136或一組相關的快取線136的一標記142。例如，當一快取線(例如，一較大的快取線，例如，一256B快取線)是將被逐出時，利用標記選擇位元140被提供的此等辨識是有用的。

[0059]圖2之範例裝置116致能在一記憶體系統中之不同記憶體存取粒度以及不同型式的錯誤保護技術之間的切

換。依據應用性能及/或系統記憶體使用而選擇不同的記憶體錯誤保護技術(例如, ECC技術)以及記憶體存取粒度可增加系統性能、功率效能以及可靠度。

[0060]雖然實作裝置116之一範例方式已圖解地被展示於圖2中,圖2中展示之一個或多個元件、處理程序及/或設備可被組合、被分離、重新被配置、被省略、被消除及/或以任何其他方式被實作。進一步地,範例模式控制器202、範例精細粒度模式邏輯204、範例中等粒度模式邏輯206、範例粗糙粒度邏輯208、範例排程器210、及/或,更廣泛地,圖2之範例裝置116可利用硬體、軟體、韌體、及/或硬體、軟體及/或韌體之任何組合被實作。因此,例如,任何的範例模式控制器202、範例精細粒度模式邏輯204、範例中等粒度模式邏輯206、範例粗糙粒度邏輯208、範例排程器210,及/或,更廣泛地,範例裝置116可利用一個或多個電路、可程控處理器、特定應用積體電路(ASIC)、可程控邏輯裝置(PLD)及/或場可程控的邏輯裝置(FPLD)等等被實作。當這專利之任何的裝置及/或系統申請專利範圍被閱讀以涵蓋一完全的軟體及/或韌體實作例時,範例模式控制器202、範例精細粒度模式邏輯204、範例中等粒度模式邏輯206、範例粗糙粒度邏輯208及/或範例排程器210之至少一者藉此明確地被界定,以包含儲存軟體及/或韌體之一有形電腦可讀取儲存媒體,例如,一記憶體、DVD、CD等等。更進一步地,圖2中展示之範例裝置116,除了圖2中展示的那些,或被取代者之外,可包含一個或多個元件、處理程

序及/或設備，及/或可包含多於一個之任何或所有的展示元件、處理程序以及裝置。

[0061]用以實作圖2之範例裝置116的範例機器可讀取指令之流程圖表示被展示於圖3A、圖3B以及圖4中。於這些範例中，機器可讀取指令包含用於利用相似或相同於圖1B之處理器102的一個或多個處理器而執行之一個或多個程式。程式可以被儲存在一有形電腦可讀取儲存媒體上(例如，一關聯處理器102之記憶體)的軟體而被實施，但是其整體程式及/或其部份可另外地藉由除了處理器102之外的一個或多個設備被執行，及/或以韌體或專用硬體被實施。進一步地，雖然範例程式參考於圖3A、圖3B以及圖4中展示之流程圖被說明，許多實作範例系統100及/或範例裝置116之其他方法可另外地被使用。例如，方塊執行順序可被改變，及/或上述一些方塊可被改變、被刪除或被組合。

[0062]如上所述，圖3A、圖3B以及圖4中之範例處理程序可使用編碼指令(例如，電腦可讀取指令)被實作，該等編碼指令被儲存在上一有形電腦可讀取儲存媒體(例如，一儲存裝置或儲存碟片)中，例如，一硬碟驅動器、一快閃記憶體、一唯讀記憶體(“ROM”)、一快取、一隨機存取記憶體(“RAM”)及/或任何其他實際儲存器，於其中資訊被儲存以供用於任何的持續時間(例如，用於延伸時間週期、永久地、短暫情況，用於暫時地緩衝、及/或用於資訊的快取)。如此處之使用，用詞“有形電腦可讀取儲存媒體”明確地被界定以包含任何型式之電腦可讀取儲存裝置及/或儲存碟

片並且將傳輸信號排除在外。另外地或可替代地，圖3A、圖3B及/或圖4之範例處理程序可使用編碼指令(例如，電腦可讀取指令)被實作，該等編碼指令被儲存於一非短暫性電腦可讀取媒體上(例如，一儲存裝置或儲存碟片)，例如，一硬碟驅動器、一快閃記憶體、一唯讀記憶體、一快取、一隨機存取記憶體及/或任何其他儲存媒體，於其中資訊被儲存以供用於任何的持續時間(例如，用於延伸時間週期、永久地、短暫情況，用於暫時地緩衝、及/或用於資訊的快取)。如此處之使用，用詞“非短暫性電腦可讀取媒體”明確地被界定以包含任何型式之電腦可讀取媒體並且將傳輸信號排除在外。如此處之使用，當片語“至少”被使用作為於一申請專利範圍的前言部分中之過渡詞時，如同“包含”是開放的相同方式，其也是開放性的。因此，使用“至少”作為過渡詞於前言部分中的一申請專利範圍可包含除了那些明確地被敘述於申請專利範圍中者之外的元件。

[0063] 圖3A是範例機器可讀取指令之流程圖表示，該等機器可讀取指令可被執行以實作圖2之範例記憶體控制器114以決定以及實作一選擇的記憶體模式。記憶體控制器114(圖2)依據一要求而決定將被使用之一選擇的記憶體模式，以存取記憶體中之資料(方塊301)。記憶體模式指示一記憶體頁面是將儲存一對應型式的錯誤保護資訊，並且是將使用一對應的記憶體存取粒度被存取。記憶體控制器114依據在方塊301被決定的記憶體模式而實作具有對應的存取粒度之錯誤保護(方塊303)。例如，記憶體控制器114使用

對應至該對應的存取粒度之一通道資料寬度，將對應型式的錯誤保護資訊(例如，對應的ECC)以及資料寫入至記憶體頁面。

[0064]圖3B是使用不同的記憶體模式以存取記憶體之機器可讀取指令的流程圖表示。於展示之範例中，虛擬記憶體管理器132(圖2)接收一操作要求(方塊302)。於展示之範例中，一操作要求是自快取106及/或記憶體112(圖2)讀取資料及/或寫入資料至該快取106及/或記憶體112(圖2)之一要求(圖2)。操作要求包含指明一特定記憶體模式(例如，一精細粒度模式、一中等粒度模式或一粗糙粒度模式)的資訊。於展示之範例中，應用212依據存取粒度以及記憶體錯誤保護而選擇提供一所需的性能之特定記憶體模式。

[0065]虛擬記憶體管理器132依據自應用212接收的記憶體操作要求而確認記憶體模式(方塊304)，並且藉由更新頁面列表項目148(圖2)而通訊該記憶體模式至模式控制器202(圖2)。如果自應用212被接收之操作要求指定精細粒度模式，則模式控制器202將實作該精細粒度模式邏輯204以產生ECC資訊，並且組態將被使用於該要求的記憶體存取之存取粒度。展示範例之精細粒度模式邏輯204組態各個記憶體通道118(圖1B)作為一64位元寬邏輯通道以致能一64B記憶體存取126(圖1B)。展示範例之精細粒度模式邏輯204也實作邏輯以實作用於一x4 DRAM系統之一晶片刪除-校正型式的錯誤保護以及用於x8與x16 DRAM系統之一SECDED型式的錯誤保護。如果自應用212被接收的操作要

求指定該中等粒度模式，則模式控制器202將實作該中等粒度模式邏輯206以產生該ECC資訊，並且組態將被使用於該要求的記憶體存取之存取粒度。展示範例之中等粒度模式邏輯206組態記憶體通道18之二者而以一鎖定步驟模式操作以建構一128位元寬之記憶體通道，以致能一128B記憶體存取128(圖1B)。展示範例之中等粒度模式邏輯206也實作用於x4 DRAM系統之一雙重晶片刪除型式的錯誤保護、用於x8 DRAM系統之一晶片刪除型式的錯誤保護及/或用於x16 DRAM系統之一DEC型式的錯誤保護。如果自應用212被接收的操作要求指定該粗糙粒度模式，則模式控制器202是將實作該粗糙粒度模式邏輯208以產生該錯誤保護資訊(例如，ECC)，並且組態將被使用於該要求的記憶體存取之存取粒度。展示範例之粗糙粒度模式邏輯208組態四者記憶體通道118而以一鎖定步驟模式操作以建構一256位元寬之記憶體通道，以致能一256B記憶體存取130(圖1B)。展示範例之粗糙粒度模式邏輯208也實作用於x4 DRAM系統之一四重晶片刪除型式的錯誤保護，用於x8 DRAM系統之一雙重晶片刪除型式的錯誤保護及/或用於x16 DRAM系統之一晶片刪除型式的錯誤保護。

[0066]排程器210(圖2)決定於操作要求中被指定之記憶體模式是否為一精細粒度模式(方塊306)。如果該指定記憶體模式不是一精細粒度模式(方塊306)，則排程器210決定是否足夠之記憶體通道數目為可用的(方塊308)，而以一鎖定步驟方式操作以實作一中等粒度模式或一粗糙粒度模

式。例如，一粗糙粒度要求可能需要四個記憶體通道而以一鎖定步驟方式操作，並且當另一記憶體操作是正被實作時(例如，需要一單一記憶體通道之一精細粒度要求)，此等記憶體通道可能不是可供使用的。如果足夠的記憶體通道數目是可供使用而以一鎖定步驟方式操作以執行所要求的記憶體操作(方塊308)，則模式控制器202使用所選擇的錯誤保護技術以及存取粒度而服務所要求的記憶體操作(方塊310)。於展示之範例中，如果不是足夠的記憶體通道數目可供使用以執行該要求的記憶體操作(方塊308)，則排程器210依據一排程策略而增加用於該要求的記憶體操作之優先序(方塊312)。於一些範例中，一排程策略可指定關於要求被懸置的一時間量之懸置臨界值的一持續期。例如，如果要求的記憶體操作在利用一排程策略被界定的一時間臨界週期之內(例如，一逾時時間)不被服務的話，則排程器210可提升對於所要求的記憶體操作之優先序。於一些範例中，用於排程策略之懸置持續期可依據，例如，性能準則、帶寬準則、功率消耗準則及/或任何其他適當的準則而預先被決定。要求之提升的優先序被使用以導致排程器210延期服務精細粒度要求，直至中等粒度或粗糙粒度要求被服務，並且只要有足夠之通道可供使用，則將儘快地排程該要求的操作，以服務該要求的操作。在該要求的操作被服務(方塊310)或對於該要求操作之優先序被提升(方塊312)之後，控制接著返回至方塊302。於展示之範例中，當控制返回至方塊302以等待接收另一操作要求時，排程器210也

繼續監視高優先序要求(於圖3B中利用虛線被展示)，直至足夠之記憶體通道是可供使用以服務該高優先序要求為止。

[0067] 返回至方塊306，如果一精細粒度要求被接收，則排程器210決定是否有一高優先序要求懸置(方塊314)。如果由於無足夠的記憶體通道數目可供使用而以鎖定步驟模式操作，因而一媒體或粗糙粒度要求不能被服務，則一高優先序要求可以懸置。如果一高優先序要求是懸置(方塊314)，則模式控制器202決定是否有足夠的記憶體通道數目是可供使用以執行該懸置的高優先序要求(方塊316)。如果不是有足夠的記憶體通道數目可供使用(方塊316)，則目前要求被擱置(方塊318)並且控制返回至方塊316以允許記憶體通道成為可供使用的，以服務該懸置的高優先序要求。一旦足夠的記憶體通道數目是可供使用以執行該懸置的高優先序要求(方塊316)，則模式控制器202使用對應的錯誤保護技術以及存取粒度以執行該懸置的高優先序要求(方塊320)。目前操作要求(例如，一精細粒度要求)接著依據對應的錯誤保護技術以及存取粒度而利用模式控制器202被服務(方塊310)。如果一高優先序要求不是懸置的(方塊314)，則模式控制器202使用對應的錯誤保護技術以及存取粒度而服務該目前操作要求(方塊310)。在該懸置優先序要求被服務(方塊320)及/或目前要求被服務(方塊310)之後，控制返回至方塊302。

[0068] 圖4是範例機器可讀取指令之流程圖表示，該機

器可讀取指令可被執行以實作圖2之範例系統200以在不同的記憶體模式之間切換。剖析器146(圖2)自快取106(圖2)以及記憶體控制器114(圖2)收集空間區域資訊、記憶體通道以及快取使用資料、記憶體故障率等等(方塊402)。操作系統134之分析器214(圖2)週期性地評估來自剖析器146所收集的資料以決定一不同的記憶體模式是否將被實作(方塊404)。於決定是否切換記憶體模式中，分析器214評估應用212之資料使用(圖2)。於一些範例中，如果多數資料使用具有一低空間區域性(例如，相關的資料跨越記憶體112之複數個非連續的64位元組部份被儲存)，則分析器214決定具有一64B快取線之一精細粒度模式將被實作。另外地，如果多數的資料使用具有一高空間區域性(例如，相關的資料被儲存於記憶體112之連續的64位元組部份中)，則具有一128B快取線之一中等粒度模式或具有一256B快取線之一粗糙粒度模式將被實作。於一些範例中，分析器214也考慮記憶體帶寬，並且避免實作其中記憶體帶寬(例如，可用性)是低的一粗糙粒度模式。於一些範例中，分析器214評估自剖析器146被收集的多數個結果並且分配權值至多數個結果以決定是否切換記憶體模式及/或甚麼記憶體模式是將被實作。

[0069]如果分析器214決定記憶體模式將不被切換(方塊404)，則控制返回至方塊402，在其中剖析器146繼續收集記憶體使用資料。如果分析器214決定記憶體模式將被切換(方塊404)，則分析器214決定是否有顯著的開銷(例如，

成本)以切換該記憶體模式。切換一記憶體模式可能是昂貴的，因為於記憶體112中切換存取粒度以及錯誤保護資訊(圖2)需要重新決定ECC或其他錯誤保護密碼，其需要大量的資料被存取。例如，當記憶體控制器114是閒置以及相關之功率消耗是較不重要時，切換記憶體模式之成本可能是低的。如果分析器214決定有一顯著的開銷以切換該記憶體模式(方塊406)，則分析器214決定是否一記憶體事件(例如，一頁面遷移或一系統檢查指示事件)是將發生(方塊408)。在記憶體模式之間的切換可能發生在一記憶體事件期間，如記憶體112中之資料的讀取及/或寫入發生在此等事件期間，並且因此，在這些事件期間切換該記憶體模式招致用以重建ECC之較少的開銷。如果一記憶體事件是發生在一臨界時間週期之內(方塊408)，為執行新的記憶體模式，虛擬記憶體管理器132(圖2)使用頁面列表項目148(圖2)通訊該新的記憶體模式至模式控制器202，並且該模式控制器202藉由使用一對應的錯誤保護技術以及存取粒度而服務記憶體要求以實作該新的記憶體模式(方塊410)。如果一記憶體事件不發生在一臨界時間週期之內(方塊408)，則控制返回至方塊402並且是否切換該記憶體模式之決定依據新近收集的資料被決定。如果分析器214決定沒有一顯著的開銷以切換該記憶體模式(方塊406)，則虛擬記憶體管理器132使用頁面列表項目148通訊該新的記憶體模式至模式控制器202，並且該模式控制器202藉由使用一對應的錯誤保護技術以及存取粒度而服務記憶體要求以實作新的記憶體

模式(方塊410)。控制接著返回至方塊402。

[0070]雖然在上面揭示之範例製造方法、裝置以及製造物件，除其他構件外，包含於硬體上被執行的軟體，應注意到，此等方法、裝置以及製造物件僅是作為展示，並且不應被考慮作為限定。例如，應考慮到，任何或所有的這些硬體以及軟體構件可專用地以硬體被實施，專用地以軟體被實施，專用地以韌體被實施或以硬體、軟體及/或韌體之任何組合被實施。因此，雖然在上面說明範例方法、裝置以及製造物件，所提供之該等範例不是僅實作此等方法、裝置以及製造物件之唯一方式。

[0071]雖然某些方法、裝置、系統、及/或製造物件已於此處被說明，這專利之涵蓋範疇是不受此之限定。相反地，無論是從任何字面上或等效的原理下，這專利完全涵蓋落在附加申請專利範圍之範疇內的所有方法、裝置以及製造物件。

【符號說明】

100...系統	112...記憶體裝置
101...記憶體存取要求	114...記憶體控制器
102...多核心處理器	116...裝置
103...記憶體模式邏輯	118...記憶體通道
104...處理器核心	120...精細粒度模式
106...快取	122...中等粒度模式
108...晶片上網路	124...粗糙粒度模式
110...DIMM	126...64B 記憶體存取

128...128B 記憶體存取	206...中等粒度模式邏輯
130...256B 記憶體存取	208...粗糙粒度模式邏輯
132...虛擬記憶體管理器	210...排程器
134...操作系統	212...應用
136(a-d)...快取線	214...分析器
138...有效/不良位元	301-303...機器可讀取指令流 程步驟
140...標記選擇位元	302-320...使用不同記憶體模 式存取記憶體之機器可讀取 指令流程步驟
142...標記項目	402-410...機器可讀取指令流 程步驟
144...快取線向量	
146...剖析器	
148...頁面列表項目	
202...模式控制器	
204...精細粒度模式邏輯	

申請專利範圍

1. 一種提供選擇性記憶體錯誤保護以及記憶體存取粒度之裝置，該裝置包含：
 - 一記憶體控制器，其用以進行下列步驟：
 - 依據一要求而決定一選擇的記憶體模式，該記憶體模式指示一記憶體頁面係用來儲存一對應型式之錯誤保護資訊並且係用來儲存用以使用一對應的存取粒度來取回的資料；以及
 - 儲存該資料以及該錯誤保護資訊於該記憶體頁面中以供使用該存取粒度取回。
2. 如請求項1之裝置，其中該記憶體模式係藉由一操作系統或在該操作系統上執行之一應用程式而被選擇。
3. 如請求項1之裝置，其中該要求是以下至少一者：讀取自該記憶體頁面的一要求，或寫入至該記憶體頁面的一要求，該要求係接收自一應用程式。
4. 如請求項1之裝置，其中該錯誤保護資訊是一錯誤校正碼。
5. 如請求項1之裝置，其中該記憶體控制器是依據一第二要求來辨識一第二記憶體模式，該第二記憶體模式是指示一第二記憶體頁面係用來儲存一第二型式之錯誤保護資訊並且係用來儲存用以使用一第二存取粒度來取回的資料。
6. 如請求項5之裝置，其中該第二型式之錯誤保護資訊比

- 該型式之錯誤保護資訊提供更強的錯誤恢復力並且該第二存取粒度對應至比該存取粒度更寬的一資料通道。
7. 如請求項5之裝置，其中該記憶體控制器組配複數個記憶體通道以於鎖定步驟中操作以實作該第二存取粒度。
 8. 如請求項1之裝置，其中該要求包含指明該記憶體模式之資訊。
 9. 如請求項1之裝置，其中該記憶體模式依據該記憶體控制器之操作條件而被選擇。
 10. 一種提供選擇性記憶體錯誤保護以及記憶體存取粒度之系統，該系統包含：
 - 一記憶體管理器，其於來自一操作系統或在該操作系統上執行之一應用程式之一要求中接收一被選擇的記憶體模式，該記憶體模式指示一記憶體頁面係用來儲存一對應型式之錯誤保護資訊並且係用來儲存用以使用一對應的存取粒度來取回的資料；
 - 一記憶體控制器，其儲存該資料以及該錯誤保護資訊於該記憶體頁面中以供使用該對應的存取粒度取回；以及
 - 一快取，其包含複數個快取線以依據該對應的存取粒度來儲存該記憶體頁面之該資料之多個部份。
 11. 如請求項10之系統，其中該快取係用以指派一標記至儲存該等資料之部份的該等複數個快取線。
 12. 如請求項11之系統，其中該標記是關聯於指引至儲存該等資料之部份的該等複數個快取線之一向量。

13. 如請求項10之系統，其中該等複數個快取線被組合以形成一快取區段。
14. 如請求項10之系統，其中該記憶體控制器係用以產生對應至該記憶體模式之該錯誤保護資訊。
15. 如請求項10之系統，其中該要求係以下至少一者：分配一記憶體頁面的一要求、讀取自該記憶體頁面的一要求或寫入至該記憶體頁面的一要求。
16. 一種提供選擇性記憶體錯誤保護以及記憶體存取粒度之方法，該方法包含下列步驟：

依據在記憶體中存取資料的一要求而決定一選擇的記憶體模式，該記憶體模式指示一記憶體頁面係用來儲存一對應型式之錯誤保護資訊並且係用來使用一對應的存取粒度來存取；以及

使用對應至該對應的存取粒度之一通道資料寬度，來寫入該對應型式之錯誤保護資訊以及資料至該記憶體頁面。

17. 如請求項16之方法，其中該記憶體模式係藉由一操作系統或在該操作系統上執行之一應用程式而被選擇。
18. 如請求項16之方法，進一步地包含下列步驟：

依據記憶體性能而決定將在該記憶體頁面實作的一第二記憶體模式，該第二記憶體模式指示該記憶體頁面係用來儲存一第二型式之錯誤保護資訊並且係用來使用一第二存取粒度而存取，其中該錯誤保護資訊係一錯誤校正碼；以及

使用對應至該第二存取粒度的一第二通道資料寬度，來寫入該第二型式之錯誤保護資訊以及資料至該記憶體頁面，其中該第二通道資料寬度係該通道資料寬度的二倍。

圖式

1/6

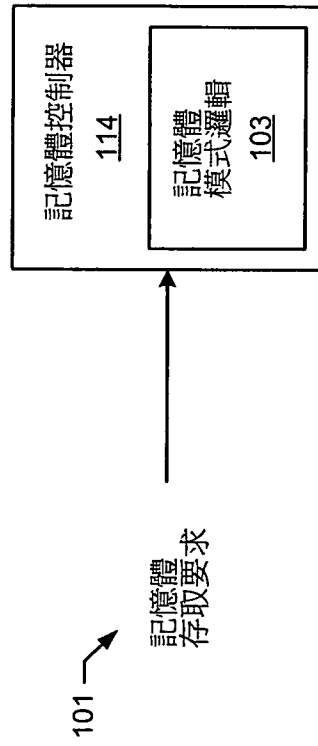


圖 1A



圖 1B



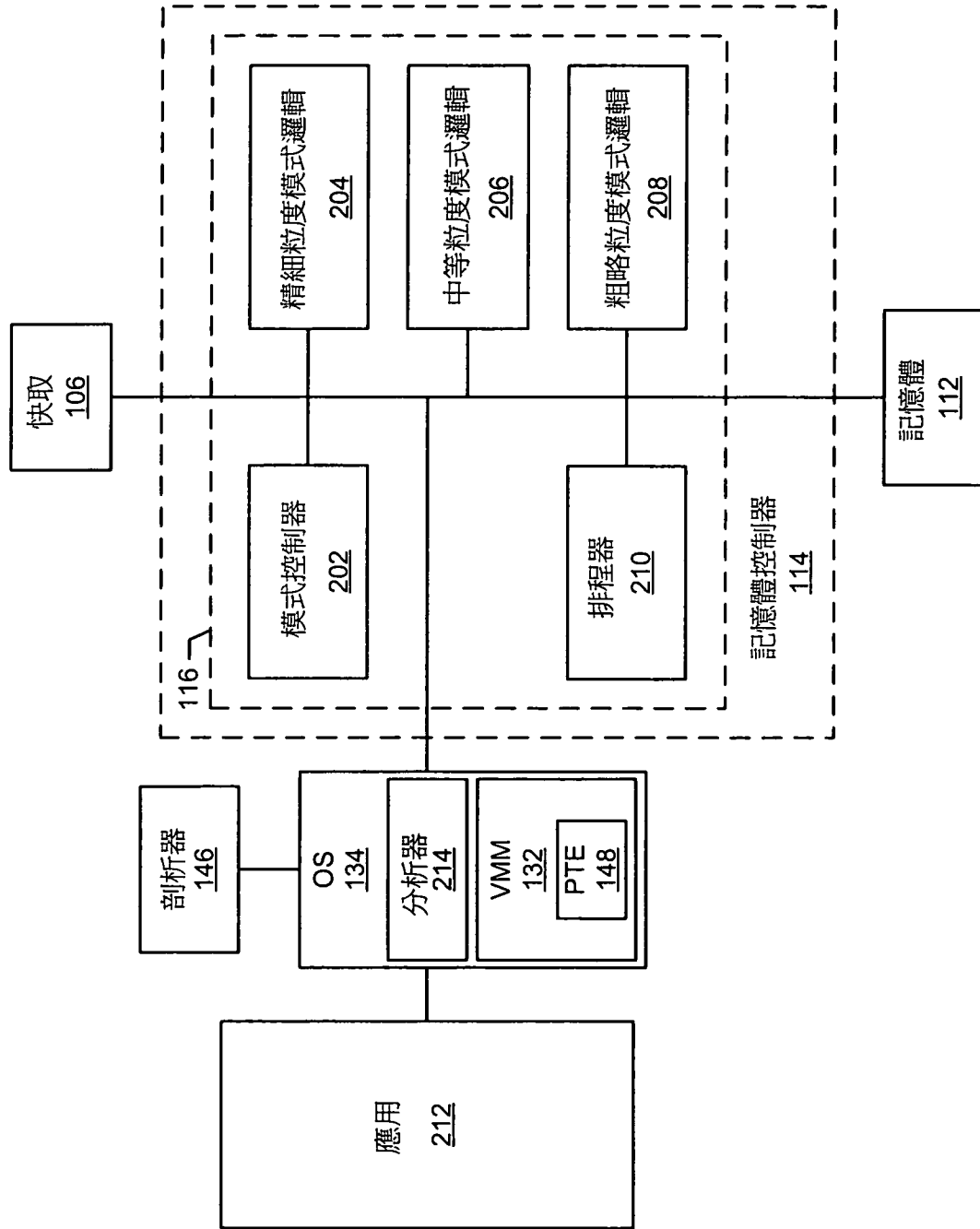


圖 2

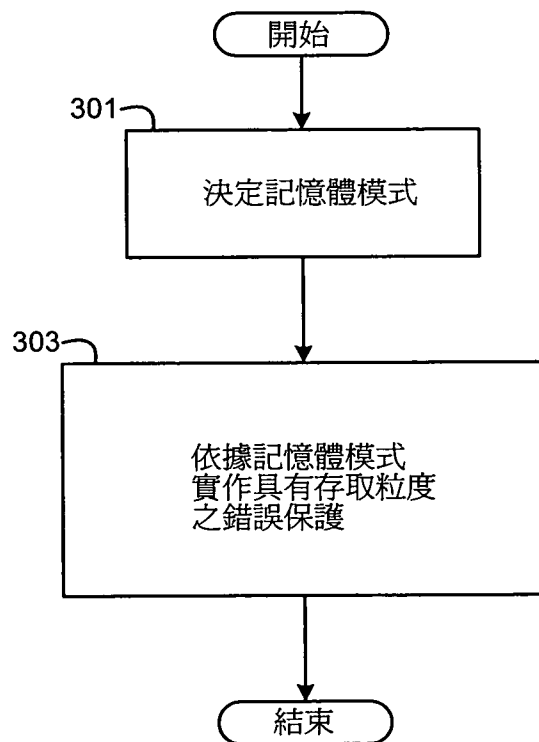


圖 3A

5/6

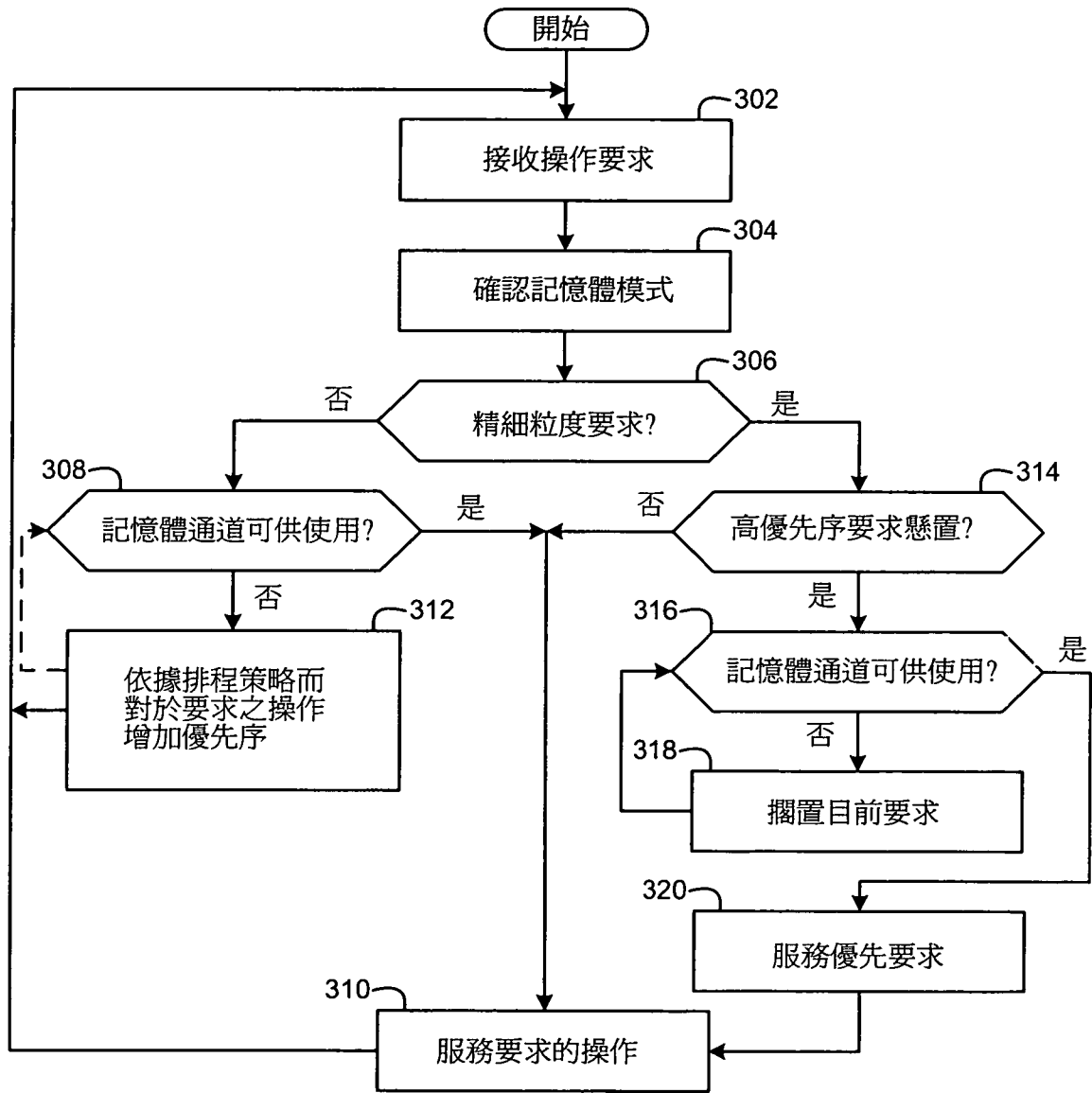


圖 3B

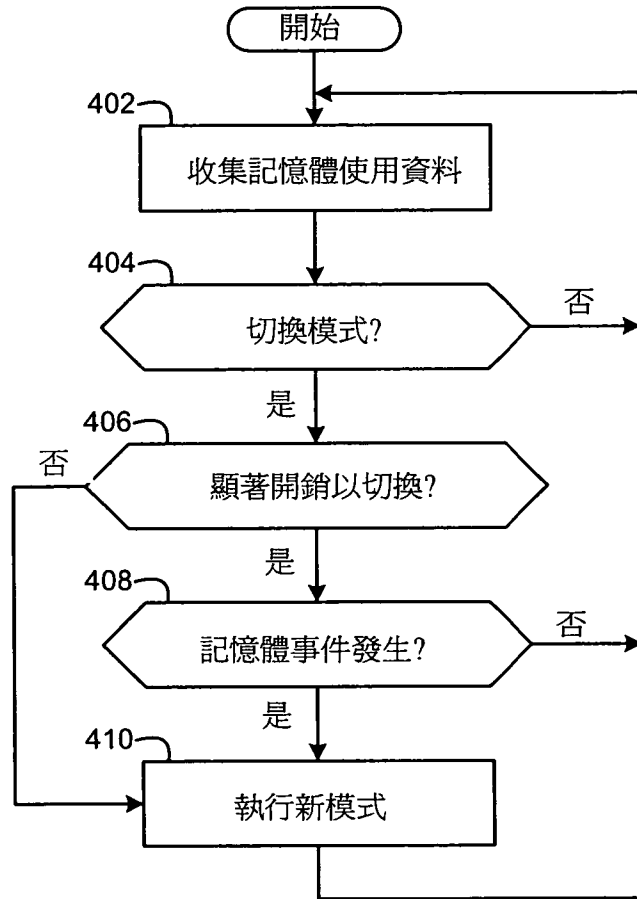


圖 4