(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 3 月 7 日(07.03.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/031278 A1

(51) 国際特許分類:
H04B 10/00 (2013.01) *H04B 10/207* (2006.01)

(21) 国際出願番号: PCT/JP2012/059156

(22) 国際出願日: 2012 年 4 月 4 日(04.04.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2011-188485 2011 年 8 月 31 日(31.08.2011) JP

(71) 出願人 (米国を除く全ての指定国について): 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 湯田 秀逸 (YUDA, Shuitsu) [JP/JP]; 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社 大阪製作所内 Osaka (JP).

(74) 代理人: 特許業務法人サンクレスト国際特許事務所 (SunCrest Patent and Trademark Attorneys); 〒6500023 兵庫県神戸市中央区栄町通四丁目１番１１号 Hyogo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

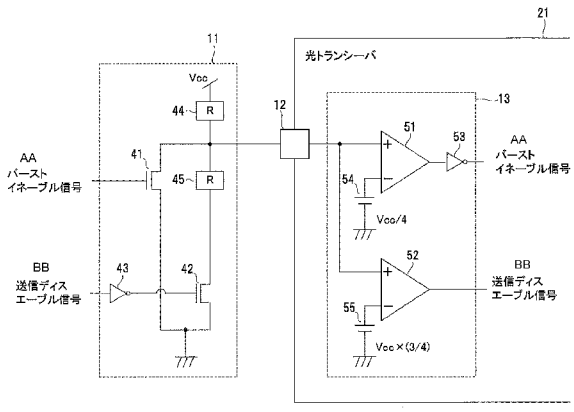
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: OPTICAL TRANSCEIVER, CUSTOMER STATION EQUIPMENT AND OPTICAL TRANSCEIVER CONTROL METHOD

(54) 発明の名称 : 光トランシーバ、宅側装置および光トランシーバ制御方法

[図4]



AA Burst enable signal
BB Transmission disable signal
21 Optical transceiver

(57) **Abstract**: Provided are an optical transceiver, customer station equipment and an optical transceiver control method wherein the operating states of the optical transceiver can be controlled and the reduction of the number of terminals of the optical transceiver is possible. An optical transceiver comprises: a transmitting/receiving unit that transmits/receives optical signals and that transitions from one of three or more states to another thereof in a straight-chain manner in relation to an optical signal transmission or reception; a terminal that is used to receive a voltage or current as operation command information indicating in which one of the states the operation is to be performed; and a determining unit that determines, on the basis of the magnitude of the voltage or current received by the terminal, the one of the states that is indicated by the operation command information. The transmitting/receiving unit operates in the one of the states that is determined by the determining unit.

(57) 要約:

[続葉有]

WO 2013/031278 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることが可能な光トランシーバ、宅側装置および光トランシーバ制御方法を提供する。 光トランシーバは、光信号を送受信し、光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態がある送受信部と、各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧または電流を受けるための端子と、端子が受けた電圧または電流の大きさに基づいて、各状態のうち、動作命令情報の示す状態を判別するための判別部とを備える。送受信部は、各状態のうち、判別部によって判別された状態で動作する。

明　細　書

発明の名称 ：

光トランシーバ、宅側装置および光トランシーバ制御方法

技術分野

[0001] 本発明は、光トランシーバ、宅側装置および光トランシーバ制御方法に関し、特に、省電力動作が可能な光トランシーバ、宅側装置および光トランシーバ制御方法に関する。

背景技術

[0002] 近年、インターネットが広く普及しており、利用者は世界各地で運営されているサイトの様々な情報にアクセスし、その情報を入手することが可能である。これに伴って、ＡＤＳＬ（Asymmetric Digital Subscriber Line）およびＦＴＴＨ（Fiber To The Home）等のブロードバンドアクセスが可能な装置も急速に普及してきている。

[0003] ＩＥＥＥ　Ｓｔｄ　８０２．３ａｈ（登録商標）－２００４（非特許文献１）には、複数の宅側装置（ＯＮＵ：Optical Network Unit）が光通信回線を共有して局側装置（ＯＬＴ：Optical Line Terminal）とのデータ伝送を行なう媒体共有形通信である受動的光ネットワーク（ＰＯＮ：Passive Optical Network）の１つの方式が開示されている。すなわち、ＰＯＮを通過するユーザ情報およびＰＯＮを管理運用するための制御情報を含め、すべての情報がイーサネット（登録商標）フレームの形式で通信されるＥＰＯＮ（Ethernet（登録商標） PON）と、ＥＰＯＮのアクセス制御プロトコル（ＭＰＣＰ（Multi-Point Control Protocol））およびＯＡＭ（Operations Administration and Maintenance）プロトコルとが規定されている。局側装置と宅側装置との間でＭＰＣＰフレームをやりとりすることによって、宅側装置の加入、離脱、および上りアクセス多重制御などが行なわれる。また、非特許文献１では、ＭＰＣＰメッセージによる、新規宅側装置の登録方法、帯域割り当て要求を示すレポート、および送信指示を示すゲートについて記載されている。

[0004] なお、１ギガビット／秒の通信速度を実現するＥＰＯＮであるＧＥ－ＰＯＮ（Giga Bit Ethernet（登録商標） Passive Optical Network）の次世代の技術として、ＩＥＥＥ８０２．３ａｖ（登録商標）－２００９として標準化が行なわれた１０Ｇ－ＥＰＯＮすなわち通信速度が１０ギガビット／秒相当のＥＰＯＮにおいても、アクセス制御プロトコルはＭＰＣＰが前提となっている。

先行技術文献

非特許文献

[0005] 非特許文献1：IEEE Std 802.3ah（登録商標）-2004

発明の概要

発明が解決しようとする課題

[0006] ところで、ＯＮＵの省電力化が要求されており、ＯＮＵに搭載される、光信号を送受信するための光トランシーバも省電力化を図る必要がある。このため、ＯＮＵの省電力動作において、光トランシーバを適切に制御することが要求される。たとえば、光トランシーバの動作状態すなわち光トランシーバにおける各回路への電力供給の有無を制御するために、ＯＮＵの本体側から複数の制御信号を光トランシーバに与える構成が考えられる。

[0007] また、ＯＮＵの小型化も要求されており、光トランシーバの小型化も図る必要がある。光トランシーバの小型化を実現するためには、サイズのみならず、特に光トランシーバに取り付けられるコネクタの端子数を削減する必要がある。

[0008] しかしながら、光トランシーバを省電力動作させるために複数の制御信号を光トランシーバに与えようとすると、光トランシーバの端子数が増大してしまい、小型化に反する結果となる。

[0009] この発明は、上述の課題を解決するためになされたもので、その目的は、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることが可能な光トランシーバ、宅側装置および光トランシーバ制

御方法を提供することである。

課題を解決するための手段

[0010] 上記課題を解決するために、この発明のある局面に係わる光トランシーバは、光信号を送受信し、上記光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態がある送受信部と、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧または電流を受けるための端子と、上記端子が受けた電圧または電流の大きさに基づいて、上記各状態のうち、上記動作命令情報の示す状態を判別するための判別部とを備え、上記送受信部は、上記各状態のうち、上記判別部によって判別された状態で動作する。

[0011] このような構成により、たとえば３つの状態で動作可能な光トランシーバの動作状態を、２値の２つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つにまとめることができる。また、たとえば４つの状態で動作可能な光トランシーバの動作状態を、２値の３つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つまたは２つにまとめることができる。したがって、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバの応答速度の低下を防ぐことができる。

[0012] 好ましくは、上記送受信部において、上記光信号の送信に関し、送信オフ状態、スタンバイ状態および送信オン状態が直鎖的に遷移する。

[0013] このような構成により、光トランシーバの送信部における３つの状態の遷移を制御することができるため、各宅側装置の上りフレームの送信間隔をより短く設定することができ、各宅側装置の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0014] より好ましくは、上記送受信部は、発光素子を含む発光回路と、上記発光素子に変調電流を供給するための変調回路と、上記発光回路に電力を供給し

、電力供給の開始および停止を制御可能な第１の電源と、上記変調回路に電力を供給し、電力供給の開始および停止を制御可能な第２の電源とを含み、上記送信オフ状態において、上記第１の電源は上記発光回路への電力供給を停止し、上記第２の電源は上記変調回路への電力供給を停止し、上記送信オン状態において、上記第１の電源は上記発光回路に電力を供給し、上記第２の電源は上記変調回路に電力を供給し、上記スタンバイ状態において、上記第１の電源は上記発光回路への電力供給を停止し、上記第２の電源は上記変調回路に電力を供給する。

[0015] このような構成により、光トランシーバの端子数の削減を図るとともに、光トランシーバの送信部における各回路の省電力制御を適切に行なうことができる。

[0016] より好ましくは、上記送信オフ状態、上記スタンバイ状態および上記送信オン状態は、この順番で両方向に直鎖的に遷移し、上記スタンバイ状態を示す上記動作命令情報として上記端子が受ける電圧が、上記送信オン状態および上記送信オフ状態を示す上記動作命令情報として上記端子がそれぞれ受ける電圧の中間電圧であるか、または上記スタンバイ状態を示す上記動作命令情報として上記端子が受ける電流が、上記送信オン状態および上記送信オフ状態を示す上記動作命令情報として上記端子がそれぞれ受ける電流の中間電流である。

[0017] このような構成により、動作命令情報として光トランシーバが受ける電圧または電流の、光トランシーバの状態遷移に伴う変化量を少なくすることができるため、光トランシーバの応答速度を向上させることができる。

[0018] 好ましくは、上記送受信部において、上記光信号の送信動作および受信動作を停止する送受信オフ状態、上記光信号の送信動作を停止し、かつ上記光信号の受信動作を行なう送信オフ状態、上記光信号の送信準備を行ない、かつ上記光信号の受信動作を行なう送信スタンバイ状態、および上記光信号の送信動作および受信動作を行なう送受信オン状態が直鎖的に遷移する。

[0019] このような構成により、光トランシーバの送信部および受信部における４

つの状態の遷移を制御することができるため、各宅側装置の上りフレームの送信間隔をより短く設定することができ、各宅側装置の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0020] より好ましくは、上記送受信部は、発光素子を含む発光回路と、上記発光素子に変調電流を供給するための変調回路と、受光素子を含む受光回路と、上記発光回路に電力を供給し、電力供給の開始および停止を制御可能な第１の電源と、上記変調回路に電力を供給し、電力供給の開始および停止を制御可能な第２の電源と、上記受光回路に電力を供給し、電力供給の開始および停止を制御可能な第３の電源とを含み、上記送受信オフ状態において、上記第１の電源は上記発光回路への電力供給を停止し、上記第２の電源は上記変調回路への電力供給を停止し、上記第３の電源は上記受光回路への電力供給を停止し、上記送信オフ状態において、上記第１の電源は上記発光回路への電力供給を停止し、上記第２の電源は上記変調回路への電力供給を停止し、上記第３の電源は上記受光回路に電力を供給し、上記送信スタンバイ状態において、上記第１の電源は上記発光回路への電力供給を停止し、上記第２の電源は上記変調回路に電力を供給し、上記第３の電源は上記受光回路に電力を供給し、上記送受信オン状態において、上記第１の電源は上記発光回路に電力を供給し、上記第２の電源は上記変調回路に電力を供給し、上記第３の電源は上記受光回路に電力を供給する。

[0021] このような構成により、光トランシーバの端子数の削減を図るとともに、光トランシーバの送信部および受信部における各回路の省電力制御を適切に行なうことができる。

[0022] より好ましくは、上記送受信オフ状態、上記送信オフ状態、上記送信スタンバイ状態、および上記送受信オン状態は、この順番で両方向に直鎖的に遷移し、上記送信オフ状態を示す上記動作命令情報として上記端子が受ける電圧が、上記送受信オフ状態、および、上記送信スタンバイ状態または上記送

受信オン状態を示す上記動作命令情報として上記端子がそれぞれ受ける電圧の中間電圧であるか、または上記送信オフ状態を示す上記動作命令情報として上記端子が受ける電流が、上記送受信オフ状態、および、上記送信スタンバイ状態または上記送受信オン状態を示す上記動作命令情報として上記端子がそれぞれ受ける電流の中間電流である。

[0023] このような構成により、動作命令情報として光トランシーバが受ける電圧または電流の、光トランシーバの状態遷移に伴う変化量を少なくすることができるため、光トランシーバの応答速度を向上させることができる。

[0024] 上記課題を解決するために、この発明のある局面に係わる宅側装置は、局側装置と光信号を送受信するための宅側装置であって、上記光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態があり、上記直鎖状の遷移が電圧または電流の増加または減少となるように、上記各状態が電圧または電流の大きさで対応づけられた動作命令情報があり、上記光信号の送受信を行う光トランシーバをいずれの状態で動作させるかを定めるための制御部と、上記制御部によって定められた上記状態を上記動作命令情報に変換して上記光トランシーバへ与えるための命令部とを備える。

[0025] このような構成により、たとえば３つの状態で動作可能な光トランシーバの動作状態を、２値の２つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つにまとめることができる。また、たとえば４つの状態で動作可能な光トランシーバの動作状態を、２値の３つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つまたは２つにまとめることができる。したがって、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバの応答速度の低下を防ぐことができる。

[0026] 好ましくは、上記光信号の送信に関し、送信オフ状態、スタンバイ状態および送信オン状態が直鎖的に遷移する。

[0027] このような構成により、光トランシーバの送信部における３つの状態の遷

移を制御することができるため、各宅側装置の上りフレームの送信間隔をより短く設定することができ、各宅側装置の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0028] より好ましくは、上記送信オフ状態、上記スタンバイ状態および上記送信オン状態は、この順番で両方向に直鎖的に遷移し、上記命令部は、上記スタンバイ状態を示す上記動作命令情報として、上記送信オン状態および上記送信オフ状態を示す上記動作命令情報として上記光トランシーバへそれぞれ出力する電圧の中間電圧を上記光トランシーバへ出力するか、または上記スタンバイ状態を示す上記動作命令情報として、上記送信オン状態および上記送信オフ状態を示す上記動作命令情報として上記光トランシーバへそれぞれ出力する電流の中間電流を上記光トランシーバへ出力する。

[0029] このような構成により、動作命令情報として光トランシーバが受ける電圧または電流の、光トランシーバの状態遷移に伴う変化量を少なくすることができるため、光トランシーバの応答速度を向上させることができる。

[0030] 好ましくは、上記光信号の送信動作および受信動作を停止する送受信オフ状態、上記光信号の送信動作を停止し、かつ上記光信号の受信動作を行なう送信オフ状態、上記光信号の送信準備を行ない、かつ上記光信号の受信動作を行なう送信スタンバイ状態、および上記光信号の送信動作および受信動作を行なう送受信オン状態が直鎖的に遷移する。

[0031] このような構成により、光トランシーバの送信部および受信部における４つの状態の遷移を制御することができるため、各宅側装置の上りフレームの送信間隔をより短く設定することができ、各宅側装置の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0032] より好ましくは、上記送受信オフ状態、上記送信オフ状態、上記送信スタンバイ状態、および上記送受信オン状態は、この順番で両方向に直鎖的に遷

移し、上記命令部は、上記送信オフ状態を示す上記動作命令情報として、上記送受信オフ状態、および、上記送信スタンバイ状態または上記送受信オン状態を示す上記動作命令情報として上記光トランシーバへそれぞれ出力する電圧の中間電圧を上記光トランシーバへ出力するか、または上記送信オフ状態を示す上記動作命令情報として、上記送受信オフ状態、および、上記送信スタンバイ状態または上記送受信オン状態を示す上記動作命令情報として上記光トランシーバへそれぞれ出力する電流の中間電流を上記光トランシーバへ出力する。

[0033] このような構成により、動作命令情報として光トランシーバが受ける電圧または電流の、光トランシーバの状態遷移に伴う変化量を少なくすることができるため、光トランシーバの応答速度を向上させることができる。

[0034] 上記課題を解決するために、この発明のある局面に係わる光トランシーバ制御方法は、局側装置と光信号を送受信し、上記光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態があり、上記直鎖状の遷移が電圧または電流の増加または減少となるように、上記各状態が電圧または電流の大きさで対応づけられた動作命令情報がある宅側装置における光トランシーバ制御方法であって、上記光信号の送受信を行う光トランシーバをいずれの状態で動作させるかを定めるステップと、定めた上記状態を上記動作命令情報に変換して上記光トランシーバへ与えるステップと、上記光トランシーバが、上記動作命令情報として受けた電圧または電流の大きさに基づいて、上記各状態のうち、上記動作命令情報の示す状態を判別するステップと、上記光トランシーバが、上記各状態のうち、判別した状態で動作するステップとを含む。

[0035] このような構成により、たとえば３つの状態で動作可能な光トランシーバの動作状態を、２値の２つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つにまとめることができる。また、たとえば４つの状態で動作可能な光トランシーバの動作状態を、２値の３つの制御信号によって制御する場合に、これらの制御信号を光トラン

シーバへ与えるための端子を１つまたは２つにまとめることができる。したがって、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバの応答速度の低下を防ぐことができる。

発明の効果

[0036] 本発明によれば、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。

図面の簡単な説明

[0037] [図1]本発明の第１の実施の形態に係るＰＯＮシステムの構成を示す図である。

[図2]本発明の第１の実施の形態に係るＰＯＮシステムにおける宅側装置の構成を示す図である。

[図3]本発明の第１の実施の形態に係る宅側装置における光トランシーバの構成を示す図である。

[図4]本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成を示す図である。

[図5]本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図6]本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図7]本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図8]図７に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図9]本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図10]図９に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図11]本発明の第１の実施の形態に係る光トランシーバにおける光出力、およびバースト送信部用の各制御信号の切り替えタイミングの一例を示す図である。

[図12]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成を示す図である。

[図13]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図14]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図15]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図16]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図17]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図18]本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図19]本発明第２の実施の形態に係るＰＯＮシステムにおける局側装置および宅側装置間のデータの流れ、ならびに宅側装置の動作モードを示す図である。

[図20]本発明の第２の実施の形態に係るＰＯＮシステムにおける宅側装置が省電力処理を行なう際の動作手順を定めたフローチャートである。

[図21]本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成を示す図である。

[図22]本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図23]本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図24]本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図25]図２４に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図26]本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。

[図27]図２６に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[図28]本発明の第１の実施の形態ないし第３の実施の形態に係る宅側装置が光トランシーバを制御する際の動作手順を定めたフローチャートである。

発明を実施するための形態

[0038] 以下、本発明の実施の形態について図面を用いて説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0039] ＜第１の実施の形態＞

［構成および基本動作］

図１は、本発明の第１の実施の形態に係るＰＯＮシステムの構成を示す図である。

[0040] 図１を参照して、ＰＯＮシステム３０１は、たとえば１０Ｇ－ＥＰＯＮであり、宅側装置２０２Ａ，２０２Ｂ，２０２Ｃ，２０２Ｄと、局側装置２０

１と、スプリッタＳＰ１，ＳＰ２とを備える。宅側装置２０２Ａ，２０２Ｂ，２０２Ｃと局側装置２０１とは、スプリッタＳＰ１およびＳＰ２ならびに光ファイバＯＰＴＦを介して接続され、互いに光信号を送受信する。宅側装置２０２Ｄと局側装置２０１とは、スプリッタＳＰ２および光ファイバＯＰＴＦを介して接続され、互いに光信号を送受信する。ＰＯＮシステム３０１では、宅側装置２０２Ａ，２０２Ｂ，２０２Ｃ，２０２Ｄから局側装置２０１への光信号が時分割多重される。

[0041] ここで、ＯＮＵから上位ネットワークへの方向を上り方向と称し、上位ネットワークからＯＮＵへの方向を下り方向と称する。

[0042] 図２は、本発明の第１の実施の形態に係るＰＯＮシステムにおける宅側装置の構成を示す図である。

[0043] 図２を参照して、宅側装置２０２は、光トランシーバ２１と、ＰＯＮ受信処理部２２と、バッファメモリ２３と、ＵＮ送信処理部２４と、ＵＮＩ（User Network Interface）ポート２５と、ＵＮ受信処理部２６と、バッファメモリ２７と、ＰＯＮ送信処理部２８と、制御部２９とを備える。

[0044] 光トランシーバ２１は、宅側装置２０２に対して脱着可能である。光トランシーバ２１は、宅側装置２０２に装着された状態において、たとえば宅側装置２０２から供給される電源電圧によって動作する。光トランシーバ２１は、局側装置２０１から送信される下り光信号を受信し、電気信号に変換して出力する。

[0045] ＰＯＮ受信処理部２２は、光トランシーバ２１から受けた電気信号からフレームを再構成するとともに、フレームの種別に応じて制御部２９またはＵＮ送信処理部２４にフレームを振り分ける。具体的には、ＰＯＮ受信処理部２２は、データフレームをバッファメモリ２３経由でＵＮ送信処理部２４へ出力し、制御フレームを制御部２９へ出力する。

[0046] 制御部２９は、各種制御情報を含む制御フレームを生成し、ＵＮ送信処理部２４へ出力する。

[0047] ＵＮ送信処理部２４は、ＰＯＮ受信処理部２２から受けたデータフレーム

および制御部２９から受けた制御フレームをＵＮＩポート２５経由で図示しないパーソナルコンピュータ等のユーザ端末へ送信する。

[0048] ＵＮ受信処理部２６は、ＵＮＩポート２５経由でユーザ端末から受信したデータフレームをバッファメモリ２７経由でＰＯＮ送信処理部２８へ出力し、ＵＮＩポート２５経由でユーザ端末から受信した制御フレームを制御部２９へ出力する。

[0049] 制御部２９は、ＭＰＣＰおよびＯＡＭ等、局側装置２０１および宅側装置２０２間のＰＯＮ回線の制御および管理に関する宅側処理を行なう。すなわち、ＰＯＮ回線に接続されている局側装置２０１とＭＰＣＰメッセージおよびＯＡＭメッセージをやりとりすることによって、アクセス制御等の各種制御を行なう。制御部２９は、各種制御情報を含む制御フレームを生成し、ＰＯＮ送信処理部２８へ出力する。また、制御部２９は、宅側装置２０２における各ユニットの各種設定処理を行なう。

[0050] ＰＯＮ送信処理部２８は、ＵＮ受信処理部２６から受けたデータフレームおよび制御部２９から受けた制御フレームを光トランシーバ２１へ出力する。

[0051] 光トランシーバ２１は、ＰＯＮ送信処理部２８から受けたデータフレームおよび制御フレームを光信号に変換し、局側装置２０１へ送信する。

[0052] 図３は、本発明の第１の実施の形態に係る宅側装置における光トランシーバの構成を示す図である。

[0053] 図３を参照して、光トランシーバ２１は、バースト送信部３１と、バースト受信部３２と、マスタＩ／Ｆ（インタフェース）６９と、ＣＰＵ（Central Processing Unit）７０と、スレイブＩ／Ｆ７１と、制御レジスタ７２とを含む。バースト送信部３１は、光信号を送信するための電気回路として、送信変調回路７４と、発光回路７５とを含む。また、バースト送信部３１は、電源６４～６６と、バイアス回路６８とを含む。ＣＰＵ７０は、たとえばＥＥＰＲＯＭ（Electrically Erasable Programmable Read Only Memory）である記憶部７３を含む。送信変調回路７４は、プリバッファ回路６１と、イコ

ライザ回路６２と、出力バッファ回路６３と、キャパシタＣ１，Ｃ２とを含む。プリバッファ回路６１は、抵抗Ｒを含む。発光回路７５は、発光素子ＬＤと、インダクタＬ１，Ｌ２とを含む。

[0054] また、バースト受信部３２は、光信号を受信するための電気回路である受光回路として、受光素子ＰＤと、ＴＩＡ（トランスインピーダンスアンプ）８１と、ＬＩＡ（制限アンプ）８２と、ＣＤＲ(Clock and Data Recovery)８３と、イコライザ回路８４と、出力バッファ８５と、キャパシタＣ３～Ｃ６とを含む。また、バースト受信部３２は、電源８６～９０を含む。

[0055] バースト送信部３１において、プリバッファ回路６１は、ＵＮ受信処理部２６からのデータフレームおよび制御部２９からの制御フレームである送信データをキャパシタＣ１およびＣ２を介して受け、当該送信データを増幅して出力する。たとえば、プリバッファ回路６１は、当該送信データを、信号線ＩＮＰ，ＩＮＮからバランス信号として受ける。

[0056] イコライザ回路６２は、プリバッファ回路６１から受けた送信データの波形整形たとえば位相歪みの補正を行なって出力する。

[0057] 出力バッファ回路６３は、イコライザ回路６２から受けた送信データに基づいて、発光回路７５に変調電流を供給する。

[0058] 発光回路７５は、上り光信号を局側装置２０１へ送信する。発光回路７５において、発光素子ＬＤは、電源電圧Ｖｄｄ１の供給される電源ノードにインダクタＬ１を介して接続され、また、バイアス回路６８にインダクタＬ２を介して接続されている。発光素子ＬＤは、バイアス回路６８から供給されたバイアス電流、および出力バッファ回路６３から供給された変調電流に基づいて発光し、かつ発光強度を変更する。

[0059] 電源６４～６６は、プリバッファ回路６１、イコライザ回路６２および出力バッファ回路６３にそれぞれ電力としてたとえば電流を供給し、電力供給の開始および停止を制御することが可能である。より詳細には、電源６４～６６は、制御部２９から受けた送信ディスエーブル信号に基づいて、プリバッファ回路６１、イコライザ回路６２および出力バッファ回路６３に電流を

供給するか否かをそれぞれ切り替える。

[0060] バイアス回路６８は、発光回路７５に電力としてたとえばバイアス電流を供給する。また、バイアス回路６８は、制御部２９から受けた送信ディスエーブル信号およびバーストイネーブル信号に基づいて、発光回路７５にバイアス電流を供給するか否かを切り替える。

[0061] 具体的には、電源６４～６６は、送信ディスエーブル信号が非活性化されている場合にプリバッファ回路６１、イコライザ回路６２および出力バッファ回路６３への電力供給をそれぞれ行ない、送信ディスエーブル信号が活性化されている場合に当該電力供給を停止する。

[0062] また、バイアス回路６８は、送信ディスエーブル信号が非活性化され、かつバーストイネーブル信号が活性化されている場合に発光回路７５への電力供給を行ない、それ以外の場合には発光回路７５への電力供給を停止する。

[0063] ＣＰＵ７０は、たとえば、信号線ＳＣＬおよび信号線ＳＤＡからなるＩ２Ｃバス経由で制御部２９との間で各種データをやりとりする。

[0064] マスタＩ／Ｆ６９は、ＣＰＵ７０およびＩ２Ｃバス間のインタフェース機能を提供する。

[0065] スレイブＩ／Ｆ７１は、ＣＰＵ７０および制御レジスタ７２間のインタフェース機能を提供する。

[0066] ＣＰＵ７０は、スレイブＩ／Ｆ７１を介して種々の制御データを制御レジスタ７２に書き込む。

[0067] また、ＣＰＵ７０における記憶部７３は、プリバッファ回路６１、イコライザ回路６２、出力バッファ回路６３および発光回路７５の、電力供給の開始および停止に対する応答時間をそれぞれ記憶する。たとえば、この応答時間は、プリバッファ回路６１、イコライザ回路６２、出力バッファ回路６３および発光回路７５が、対応の電源またはバイアス回路からの電力供給を受けてから動作を開始するまでの立ち上がり時間、および電力供給が停止されてから動作を停止するまでの立ち下がり時間の和である。

[0068] バースト送信部３１では、プリバッファ回路６１、イコライザ回路６２、

出力バッファ回路６３および発光回路７５のうち、プリバッファ回路６１の応答が最も遅く、プリバッファ回路６１の立ち上がり時間は、ＡＣカップリング用のキャパシタＣ１，Ｃ２および終端抵抗Ｒによる時定数τとなる。

[0069] 電源６６は、制御レジスタ７２に書き込まれた制御データＡＰＣ１に基づいて、出力バッファ回路６３への供給電流量を変更する。

[0070] バイアス回路６８は、制御レジスタ７２に書き込まれた制御データＡＰＣ２に基づいて、発光回路７５への供給電流量を変更する。

[0071] バースト受信部３２において、受光素子ＰＤは、局側装置２０１から受信した光信号を電流に変換して出力する。

[0072] ＴＩＡ８１は、受光素子ＰＤから受けた電流を電圧に変換し、キャパシタＣ３およびＣ４経由でＬＩＡ８２へ出力する。

[0073] ＬＩＡ８２は、ＴＩＡ８１から受けた電圧のレベルを２値化し、受信データとして出力する。

[0074] ＣＤＲ８３は、ＬＩＡ８２から受けた受信データのリシェーピングを行なうとともに、当該受信データからタイミングを抽出し、抽出したタイミングに基づいて受信データのリタイミングを行なうことにより、局側装置２０１との同期を確立する。

[0075] イコライザ回路８４は、ＣＤＲ８３から受けた受信データの波形整形たとえば位相歪みの補正を行なって出力する。

[0076] 出力バッファ８５は、イコライザ回路８４から受けた受信データを増幅し、キャパシタＣ５およびＣ６を介してＰＯＮ受信処理部２２へ出力する。たとえば、出力バッファ８５は、当該受信データを、バランス信号として信号線ＯＵＴＰ，ＯＵＴＮから出力する。

[0077] 電源８６～９０は、ＴＩＡ８１、ＬＩＡ８２、ＣＤＲ８３、イコライザ回路８４および出力バッファ８５にそれぞれ電力としてたとえば電流を供給する。また、電源８８～９０は、電力供給の開始および停止を制御することが可能である。より詳細には、電源８８～９０は、制御部２９から受けた受信ディスエーブル信号に基づいて、ＣＤＲ８３、イコライザ回路８４および出

力バッファ８５に電流を供給するか否かをそれぞれ切り替える。

[0078] 具体的には、電源８８～９０は、受信ディスエーブル信号が非活性化されている場合にＣＤＲ８３、イコライザ回路８４および出力バッファ８５への電力供給をそれぞれ行ない、受信ディスエーブル信号が活性化されている場合に当該電力供給を停止する。

[0079] 以下、電源６４，６５，６６、バイアス回路６８および電源８８，８９，９０の各々を単に「電源」と称する場合がある。

[0080] また、ＣＰＵ７０における記憶部７３は、ＣＤＲ８３、イコライザ回路８４および出力バッファ８５の、電力供給の開始および停止に対する応答時間をそれぞれ記憶する。たとえば、この応答時間は、ＣＤＲ８３、イコライザ回路８４および出力バッファ８５が、対応の電源からの電力供給を受けてから動作を開始するまでの立ち上がり時間、および電力供給が停止されてから動作を停止するまでの立ち下がり時間の和である。

[0081] バースト受信部３２では、ＣＤＲ８３、イコライザ回路８４および出力バッファ８５のうち、ＣＤＲ８３の応答が最も遅く、ＣＤＲ８３の立ち上がり時間は、ＣＤＲ８３におけるＰＬＬ（Phase Locked Loop）回路のロック時間となる。

[0082] また、光トランシーバ２１では、ＣＤＲ８３におけるＰＬＬ回路のロック時間を早めるために、電源８６および８７からそれぞれＴＩＡ８１およびＬＩＡ８２への電力供給停止制御は行なわれていない。しかしながら、たとえば光トランシーバ２１においてＣＤＲ８３を設けない場合には、電源８６および８７へ受信ディスエーブル信号を出力することにより、それぞれＴＩＡ８１およびＬＩＡ８２への電力供給の開始および停止を制御することも可能である。

[0083] 光トランシーバ２１は、制御部２９からの複数の制御信号により、光信号の送信または受信に関し３つ以上の状態で動作可能であり、かつ各状態が直鎖的すなわち直列的に遷移する。たとえば、光トランシーバ２１におけるバースト送信部３１は、光信号の送信に関し、送信オフ状態、スタンバイ状態

および送信オン状態で動作可能であり、送信オフ状態、スタンバイ状態および送信オン状態が直鎖的に遷移する。

[0084] 制御部２９は、上記各状態のうち、光トランシーバ２１をいずれの状態で動作させるかを制御する制御信号、たとえば光トランシーバ２１における光信号の送信部への電力供給の有無を制御する複数の制御信号を生成する。

[0085] 具体的には、送信オフ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止する。

[0086] 送信オン状態において、バイアス回路６８は発光回路７５に電力を供給し、電源６４～６６は送信変調回路７４に電力を供給する。

[0087] スタンバイ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４に電力を供給する。

[0088] 図４は、本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成を示す図である。

[0089] 図４を参照して、宅側装置２０２は、さらに、命令部１１を備える。命令部１１は、ＮチャネルＭＯＳトランジスタ４１，４２と、インバータ４３と、抵抗４４，４５とを含む。光トランシーバ２１は、さらに、制御端子１２と、判別部１３とを含む。判別部１３は、オペアンプ５１，５２と、インバータ５３と、定電圧源５４，５５とを含む。

[0090] 命令部１１は、制御部２９によって生成された複数の制御信号の制御内容を、送信オフ状態、スタンバイ状態および送信オン状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧を動作命令情報として光トランシーバ２１における制御端子１２へ出力する。すなわち、制御端子１２は、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧を受ける。

[0091] 判別部１３は、制御端子１２が受けた電圧の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する。光トランシーバ２１におけるバースト送信部３１は、上記各状態のうち、判別部１３によって判別され

た状態で動作する。

[0092] より詳細には、命令部１１において、抵抗４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１２に接続された第２端とを有する。抵抗４５は、抵抗４４の第２端に接続された第１端と、第２端とを有する。ＮチャネルＭＯＳトランジスタ４１は、制御部２９からのバーストイネーブル信号を受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。ＮチャネルＭＯＳトランジスタ４２は、制御部２９からの送信ディスエーブル信号をインバータ４３経由で受けるゲートと、抵抗４５の第２端に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。インバータ４３は、制御部２９から受けた送信ディスエーブル信号の論理レベルを反転して出力する。ここでは、抵抗４４および４５の抵抗値をＲとする。また、電源電圧Ｖｃｃは、たとえば電源電圧Ｖｄｄ１およびＶｄｄ２と比べて電圧レベルの絶対値が小さい。

[0093] 判別部１３において、オペアンプ５１は、制御端子１２に接続された非反転入力端子と、定電圧源５４からＶｃｃ／４の電圧を受ける反転入力端子と、出力端子とを有する。オペアンプ５２は、制御端子１２に接続された非反転入力端子と、定電圧源５５から（Ｖｃｃ×３／４）の電圧を受ける反転入力端子と、出力端子とを有する。

[0094] オペアンプ５１は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を出力する。

[0095] インバータ５３は、オペアンプ５１から受けた信号の論理レベルを反転し、バーストイネーブル信号として出力する。

[0096] オペアンプ５２は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を送信ディスエーブル

信号として出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を送信ディスエーブル信号として出力する。

[0097] 図５は、本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0098] 図５を参照して、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルである場合には、ＮチャネルＭＯＳトランジスタ４１および４２がオフする。これにより、制御端子１２における電圧はＶｃｃとなる。

[0099] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オフ状態となる。

[0100] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１がオフし、ＮチャネルＭＯＳトランジスタ４２がオンする。これにより、制御端子１２における電圧はＶｃｃ／２となる。

[0101] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信スタンバイ状態となる。

[0102] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１がオンし、ＮチャネルＭＯＳトランジスタ４２がオンする。これにより、制御端子１２における電圧はゼロとなる。

[0103] このとき、判別部１３において、インバータ５３から論理ハイレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送

信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オン状態となる。

[0104] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ハイレベルである場合には、制御端子１２における電圧は、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルである場合と同様のゼロとなるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。

[0105] すなわち、本発明の第１の実施の形態に係る宅側装置では、このような状態を対象外として扱うことにより、端子数の削減を図っている。

[0106] このように、命令部１１は、スタンバイ状態を示す動作命令情報として、送信オン状態を示す動作命令情報として光トランシーバ２１へ出力する接地電圧および送信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電圧Ｖｃｃの中間電圧であるＶｃｃ／２を光トランシーバ２１へ出力する。

[0107] すなわち、スタンバイ状態を示す動作命令情報として制御端子１２が受ける電圧は、送信オン状態を示す動作命令情報として制御端子１２が受ける電圧および送信オフ状態を示す動作命令情報として制御端子１２が受ける電圧の中間電圧である。

[0108] 図６は、本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図４に示す構成と同様である。

[0109] 図６を参照して、宅側装置２０２は、命令部１１の代わりに命令部１４を備える。命令部１４は、ＮチャネルＭＯＳトランジスタ４１，４２と、インバータ４３と、抵抗４５とを含む。光トランシーバ２１は、判別部１３の代わりに判別部１５を含む。判別部１５は、抵抗４４と、オペアンプ５１，５２と、インバータ５３と、定電圧源５４，５５とを含む。

[0110] 命令部１４において、抵抗４５は、光トランシーバ２１の制御端子１２に

接続された第１端と、ＮチャネルＭＯＳトランジスタ４２のドレインに接続された第２端とを有する。

[0111] 判別部１５において、抵抗４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１２に接続された第２端とを有する。

[0112] この変形例では、命令部１４は、制御部２９によって生成された複数の制御信号の制御内容を、光トランシーバ２１の各状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電流を動作命令情報として光トランシーバ２１における制御端子１２へ出力する。すなわち、制御端子１２は、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電流を受ける。

[0113] 判別部１５は、制御端子１２が受けた電流の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する。

[0114] 光トランシーバ２１におけるバースト送信部３１は、上記各状態のうち、判別部１５によって判別された状態で動作する。

[0115] なお、この変形例における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係は図５と同様になる。

[0116] すなわち、命令部１４は、スタンバイ状態を示す動作命令情報として、送信オン状態を示す動作命令情報として光トランシーバ２１へ出力する電流および送信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電流の中間電流を光トランシーバ２１へ出力する。

[0117] 言い換えれば、スタンバイ状態を示す動作命令情報として制御端子１２が受ける電流は、送信オン状態を示す動作命令情報として制御端子１２が受ける電流および送信オフ状態を示す動作命令情報として制御端子１２が受ける電流の中間電流である。

[0118] 図７は、本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以

外は図４に示す構成と同様である。

[0119] 図７を参照して、宅側装置２０２は、命令部１１の代わりに命令部１６を備える。命令部１６は、ＮチャネルＭＯＳトランジスタ４１，４２と、インバータ４３と、抵抗４４と、定電流源４６，４７とを含む。

[0120] 命令部１６において、抵抗４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１２に接続された第２端とを有する。ＮチャネルＭＯＳトランジスタ４１は、制御部２９からのバーストイネーブル信号を受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、定電流源４６の第１端に接続されたソースとを有する。ＮチャネルＭＯＳトランジスタ４２は、制御部２９からの送信ディスエーブル信号をインバータ４３経由で受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、定電流源４７の第１端に接続されたソースとを有する。定電流源４６および４７の第２端は、接地電圧の供給される接地ノードに接続されている。インバータ４３は、制御部２９から受けた送信ディスエーブル信号の論理レベルを反転して出力する。ここでは、定電流源４６，４７は、Ｖｃｃ／（２×Ｒ）の電流を出力するものとする。

[0121] 図８は、図７に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0122] 図８を参照して、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルである場合には、ＮチャネルＭＯＳトランジスタ４１および４２がオフする。これにより、制御端子１２における電圧はＶｃｃとなる。

[0123] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オフ状態となる。

[0124] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１がオフし、ＮチャネルＭＯＳトランジスタ４２がオンして定電流源４７が電流を出力する。これにより、制御端子１２における電圧はＶｃｃ／２となる。

[0125] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信スタンバイ状態となる。

[0126] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１がオンして定電流源４６が電流を出力し、ＮチャネルＭＯＳトランジスタ４２がオンして定電流源４７が電流を出力する。これにより、制御端子１２における電圧はゼロとなる。

[0127] このとき、判別部１３において、インバータ５３から論理ハイレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オン状態となる。

[0128] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ハイレベルである場合には、制御端子１２における電圧は、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルである場合と同様のＶｃｃ／２となるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。

[0129] なお、図７に示す構成においても、図６に示す構成と同様に、抵抗４４を光トランシーバ２１側に設けることが可能である。

[0130] 図９は、本発明の第１の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以

外は図４に示す構成と同様である。

[0131] 図９を参照して、宅側装置２０２は、命令部１１の代わりに命令部９６を備える。命令部９６は、バッファ９１，９２と、抵抗９３，９４と、インバータ９５とを含む。

[0132] 抵抗９３は、バッファ９１の出力端子に接続された第１端と、制御端子１２に接続された第２端とを有する。抵抗９４は、バッファ９２の出力端子に接続された第１端と、制御端子１２に接続された第２端とを有する。

[0133] バッファ９１，９２は、たとえばプッシュプルＣＭＯＳ（Complementary Metal Oxide Semiconductor）バッファである。ここでは、抵抗９３および９４の抵抗値をＲとする。

[0134] インバータ９５は、制御部２９から受けたバーストイネーブル信号の論理レベルを反転してバッファ９１へ出力する。バッファ９２は、制御部２９から送信ディスエーブル信号を受ける。

[0135] 図１０は、図９に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0136] 図１０を参照して、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルである場合には、バッファ９１の出力は論理ハイレベルとなり、バッファ９２の出力は論理ハイレベルとなる。これにより、制御端子１２における電圧はＶｃｃとなる。

[0137] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オフ状態となる。

[0138] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルである場合には、バッファ９１の出力は論理ハイレベルとなり、バッファ９２の出力は論理ローレベルとなる。これにより、制御端子１２における電圧はＶｃｃ／２となる。

[0139] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信スタンバイ状態となる。

[0140] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルである場合には、バッファ９１の出力は論理ローレベルとなり、バッファ９２の出力は論理ローレベルとなる。これにより、制御端子１２における電圧はゼロとなる。

[0141] このとき、判別部１３において、インバータ５３から論理ハイレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オン状態となる。

[0142] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ハイレベルである場合には、制御端子１２における電圧は、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルである場合と同様のＶｃｃ／２となるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。

[0143] このように、プッシュプルＣＭＯＳバッファを用いる構成により、図４等に示すようなＮチャネルＭＯＳトランジスタを用いる構成と比べて、たとえばターンオフ時の応答性を高めることが可能となる。

[0144] ［動作］

次に、本発明の第１の実施の形態に係る宅側装置の省電力動作について図面を用いて説明する。

[0145] 図１１は、本発明の第１の実施の形態に係る光トランシーバにおける光出力、およびバースト送信部用の各制御信号の切り替えタイミングの一例を示す図である。

[0146] 図１１を参照して、バーストデータの送信終了タイミングに従い、バース

トイネーブル信号が非活性化される（タイミングｔ１）。そうすると、バーストイネーブル信号の伝達遅延時間ｔｄ経過後においてバイアス電流が減少し始め（タイミングｔ２）、時間Ｔｏｆｆ＿ｂｅｎ経過後にバイアス電流がゼロになる（タイミングｔ３）。これにより、発光回路７５への電流供給が停止される。

[0147] 次に、バイアス電流がゼロになるタイミングｔ３から時間Ｔｏｎ＿ｄｉｓ経過後に、送信ディスエーブル信号が活性化される（タイミングｔ４）。これにより、送信変調回路７４への電流供給が停止される。

[0148] 次に、送信ディスエーブル信号が非活性化され、変調電流の供給が開始される（タイミングｔ５）。

[0149] そして、時間Ｔｏｆｆ＿ｄｉｓ経過後に、バーストイネーブル信号が活性化される（タイミングｔ６）。この時間Ｔｏｆｆ＿ｄｉｓにより、送信変調回路７４の立ち上がり時間が確保される。

[0150] そうすると、タイミングｔ６からバーストイネーブル信号の伝達遅延時間ｔｄ経過後においてバイアス電流が流れ始め、無効データが送信され始める（タイミングｔ７）。

[0151] 次に、バーストデータの送信開始タイミングであるタイミングｔ８より少し前にバイアス電流が安定する。そして、タイミングｔ８において、有効なデータの送信が開始される。

[0152] この例では、タイミングｔ１からタイミングｔ４までの期間がスタンバイ状態に該当し、タイミングｔ４からタイミングｔ５までの期間が送信オフ状態に該当し、タイミングｔ５からタイミングｔ６までの期間がスタンバイ状態に該当し、タイミングｔ６からタイミングｔ８を過ぎて次のバーストデータの送信終了タイミングまでの期間が送信オン状態に該当する。

[0153] このように、光トランシーバ２１では、送信オフ状態、スタンバイ状態および送信オン状態は、この順番で両方向に直鎖的に遷移する。すなわち、送信オフ状態および送信オン状態間がスタンバイ状態経由で遷移する。図４、図６および図７に示す例において、動作命令情報が送信オフ状態、スタンバ

イ状態および送信オン状態をそれぞれ示す場合に制御端子１２が受ける電圧または電流の大きさは、この順番で段階的に変化する。

[0154] また、図１１では、タイミングｔ１からタイミングｔ３までの時間ＢＥＮｏｆｆが発光回路７５の立ち下がり時間に相当し、タイミングｔ６からタイミングｔ８までの時間ＢＥＮｏｎが発光回路７５の立ち上がり時間に相当し、（時間ＢＥＮｏｆｆ＋時間ＢＥＮｏｎ）が発光回路７５の応答時間Ｔ１に相当する。

[0155] また、タイミングｔ３からタイミングｔ４までの時間Ｔｏｎ＿ｄｉｓが送信変調回路７４の立ち下がり時間に相当し、タイミングｔ５からタイミングｔ６までの時間Ｔｏｆｆ＿ｄｉｓが送信変調回路７４の立ち上がり時間に相当し、（時間Ｔｏｎ＿ｄｉｓ＋時間Ｔｏｆｆ＿ｄｉｓ）が送信変調回路７４の応答時間Ｔ２に相当する。

[0156] ところで、光トランシーバをたとえば省電力動作させるために、複数の制御信号を光トランシーバに与えようとすると、光トランシーバの端子数が増大してしまい、小型化に反する結果となる。

[0157] また、複数の制御信号の代わりにシリアルデータを光トランシーバ２１へ出力すれば、光トランシーバ２１の端子数を削減することが可能である。しかしながら、このような構成では、シリアルデータのデコードに時間を要してしまい、光トランシーバ２１の応答速度が低下してしまう。

[0158] これに対して、本発明の第１の実施の形態に係る光トランシーバでは、バースト送信部３１は、光信号の送信に関し３つ以上の状態で動作可能であり、かつ各状態が直鎖的に遷移する。制御端子１２は、各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧または電流を受ける。判別部１３は、制御端子１２が受けた電圧または電流の大きさに基づいて、各状態のうち、動作命令情報の示す状態を判別する。そして、バースト送信部３１は、各状態のうち、判別部１３によって判別された状態で動作する。

[0159] また、本発明の第１の実施の形態に係る宅側装置では、制御部２９は、上記各状態のうち、光トランシーバ２１をいずれの状態で動作させるかを制御

する複数の制御信号を生成する。命令部１１は、制御部２９によって生成された複数の制御信号の制御内容を、上記各状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧または電流を動作命令情報として光トランシーバ２１へ出力する。

[0160] すなわち、たとえば２値の複数の制御信号を３値の１つの制御信号にエンコードした後、制御対象すなわち光トランシーバへ出力する。そして、エンコードされた制御信号を光トランシーバ２１において２値の複数の制御信号にデコードする。

[0161] このような構成により、たとえば３つの状態で動作可能な光トランシーバの動作状態を、２値の２つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つにまとめることができる。すなわち、複数の制御信号を用いて光トランシーバを制御するとともに、光トランシーバの端子数の削減を図ることができる。

[0162] したがって、本発明の第１の実施の形態に係る光トランシーバでは、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバ２１の応答速度の低下を防ぐことができる。

[0163] また、本発明の第１の実施の形態に係る宅側装置では、光トランシーバ２１は、光信号の送信に関し、送信オフ状態、スタンバイ状態および送信オン状態で動作可能であり、送信オフ状態、スタンバイ状態および送信オン状態が直鎖的に遷移する。

[0164] このような構成により、光トランシーバ２１の送信部における３つの状態の遷移を制御することができるため、各宅側装置２０２の上りフレームの送信間隔をより短く設定することができ、各宅側装置２０２の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0165] また、本発明の第１の実施の形態に係る光トランシーバでは、送信オフ状

態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止する。送信オン状態において、バイアス回路６８は発光回路７５に電力を供給し、電源６４～６６は送信変調回路７４に電力を供給する。スタンバイ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４に電力を供給する。

[0166] このような構成により、光トランシーバの端子数の削減を図るとともに、光トランシーバ２１のバースト送信部３１における各回路の省電力制御を適切に行なうことができる。

[0167] また、本発明の第１の実施の形態に係る宅側装置では、送信オフ状態、スタンバイ状態および送信オン状態は、この順番で両方向に直鎖的に遷移する。命令部１１は、スタンバイ状態を示す動作命令情報として、送信オン状態および送信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電圧の中間電圧を光トランシーバ２１へそれぞれ出力する。あるいは、命令部１１は、スタンバイ状態を示す動作命令情報として、送信オン状態および送信オフ状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電流の中間電流を光トランシーバ２１へ出力する。

[0168] また、本発明の第１の実施の形態に係る光トランシーバでは、送信オフ状態、スタンバイ状態および送信オン状態は、この順番で両方向に直鎖的に遷移する。スタンバイ状態を示す動作命令情報として制御端子１２が受ける電圧が、送信オン状態および送信オフ状態を示す動作命令情報として制御端子１２がそれぞれ受ける電圧の中間電圧である。あるいは、スタンバイ状態を示す動作命令情報として制御端子１２が受ける電流が、送信オン状態および送信オフ状態を示す動作命令情報として制御端子１２がそれぞれ受ける電流の中間電流である。

[0169] このような構成により、動作命令情報として光トランシーバ２１が受ける電圧または電流の、光トランシーバ２１の状態遷移に伴う変化量を少なくすることができるため、光トランシーバ２１の応答速度を向上させることがで

きる。

[0170] 次に、本発明の他の実施の形態について図面を用いて説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0171] ＜第２の実施の形態＞

本実施の形態は、第１の実施の形態に係るＰＯＮシステムと比べて宅側装置が光トランシーバの送信および受信の両方に関する状態を制御するＰＯＮシステムに関する。以下で説明する内容以外は第１の実施の形態に係るＰＯＮシステムと同様である。

[0172] ［構成および基本動作］

光トランシーバ２１は、制御部２９からの複数の制御信号により、光信号の送信または受信に関し３つ以上の状態で動作可能であり、かつ各状態が直鎖的すなわち直列的に遷移する。たとえば、光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、光信号の送信動作および受信動作を停止する送受信オフ状態、光信号の送信動作を停止し、かつ光信号の受信動作を行なう送信オフ状態、光信号の送信準備を行ない、かつ光信号の受信動作を行なう送信スタンバイ状態、および光信号の送信動作および受信動作を行なう送受信オン状態で動作可能である。これらの送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態は、直鎖的すなわち直列的に遷移する。

[0173] 制御部２９は、上記各状態のうち、光トランシーバ２１をいずれの状態で動作させるかを制御する制御信号、たとえば光トランシーバ２１における光信号の送信部または受信部への電力供給の有無を制御する複数の制御信号を生成する。

[0174] 具体的には、送受信オフ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止し、電源８８～９０は受光回路であるＣＤＲ８３、イコライザ回路８４および出力バッファ８５への電力供給を停止する。

[0175] 送信オフ状態において、バイアス回路６８は発光回路７５への電力供給を

停止し、電源６４～６６は送信変調回路７４への電力供給を停止し、電源８８～９０は受光回路に電力を供給する。

[0176] 送信スタンバイ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４に電力を供給し、電源８８～９０は受光回路に電力を供給する。

[0177] 送受信オン状態において、バイアス回路６８は発光回路７５に電力を供給し、電源６４～６６は送信変調回路７４に電力を供給し、電源８８～９０は受光回路に電力を供給する。

[0178] 図１２は、本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成を示す図である。

[0179] 図１２を参照して、宅側装置２０２は、さらに、命令部１７を備える。命令部１７は、ＮチャネルＭＯＳトランジスタ４１，４２，４８と、インバータ４３，４９と、抵抗４４，４５，５０とを含む。光トランシーバ２１は、さらに、制御端子１２と、判別部１８とを含む。判別部１８は、オペアンプ５１，５２，５６と、インバータ５３と、定電圧源５４，５５，５７とを含む。

[0180] 命令部１１は、制御部２９によって生成された複数の制御信号の制御内容を、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧を動作命令情報として光トランシーバ２１における制御端子１２へ出力する。すなわち、制御端子１２は、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧を受ける。

[0181] 判別部１３は、制御端子１２が受けた電圧の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する。

[0182] 光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、上記各状態のうち、判別部１３によって判別された状態で動作する。

[0183] より詳細には、命令部１７において、抵抗４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１２に

接続された第２端とを有する。抵抗４５は、抵抗４４の第２端に接続された第１端と、第２端とを有する。ＮチャネルＭＯＳトランジスタ４１は、制御部２９からのバーストイネーブル信号を受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。ＮチャネルＭＯＳトランジスタ４２は、制御部２９からの送信ディスエーブル信号をインバータ４３経由で受けるゲートと、抵抗４５の第２端に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。抵抗５０は、抵抗４４の第２端に接続された第１端と、第２端とを有する。ＮチャネルＭＯＳトランジスタ４８は、制御部２９からの受信ディスエーブル信号をインバータ４９経由で受けるゲートと、抵抗５０の第２端に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。インバータ４３は、制御部２９から受けた送信ディスエーブル信号の論理レベルを反転して出力する。インバータ４９は、制御部２９から受けた受信ディスエーブル信号の論理レベルを反転して出力する。ここでは、抵抗４４の抵抗値はＲであり、抵抗４５の抵抗値はＲ×２／３であり、抵抗５０の抵抗値は２×Ｒとする。

[0184] 判別部１８において、オペアンプ５１は、制御端子１２に接続された非反転入力端子と、定電圧源５４からＶｃｃ／６の電圧を受ける反転入力端子と、出力端子とを有する。オペアンプ５２は、制御端子１２に接続された非反転入力端子と、定電圧源５５からＶｃｃ／２の電圧を受ける反転入力端子と、出力端子とを有する。オペアンプ５６は、制御端子１２に接続された非反転入力端子と、定電圧源５７から（Ｖｃｃ×５／６）の電圧を受ける反転入力端子と、出力端子とを有する。

[0185] オペアンプ５１は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を出力する。

[0186] インバータ５３は、オペアンプ５１から受けた信号の論理レベルを反転し

、バーストイネーブル信号として出力する。

[0187] オペアンプ５２は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を送信ディスエーブル信号として出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を送信ディスエーブル信号として出力する。

[0188] オペアンプ５６は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を受信ディスエーブル信号として出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を受信ディスエーブル信号として出力する。

[0189] 図１３は、本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0190] 図１３を参照して、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、ＮチャネルＭＯＳトランジスタ４１～４３がオフする。これにより、制御端子１２における電圧はＶｃｃとなる。

[0191] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ハイレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オフ状態となる。

[0192] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１および４２がオフし、ＮチャネルＭＯＳトランジスタ４８がオンする。これにより、制御端子１２における電圧はＶｃｃ×２／３となる。

[0193] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オフ状態となる。

[0194] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１がオフし、ＮチャネルＭＯＳトランジスタ４２および４８がオンする。これにより、制御端子１２における電圧はＶｃｃ／３となる。

[0195] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信スタンバイ状態となる。

[0196] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１～４３がオンする。これにより、制御端子１２における電圧はゼロとなる。

[0197] このとき、判別部１３において、インバータ５３から論理ハイレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オン状態となる。

[0198] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、制御端子１２における電圧は、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルであり

、受信ディスエーブル信号が論理ローレベルである場合と同様のＶｃｃ×２／３となるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。

[0199] また、バーストイネーブル信号が論理ハイレベルとなる状態のうち、上記以外の状態は、ＰＯＮシステム３０１において、対象外の動作となる。すなわち、宅側装置２０２は、局側装置２０１からゲートフレーム等の下りフレームを受信しないと、局側装置２０１への上りフレーム送信を行なえない。このため、バーストイネーブル信号が論理ハイレベルのとき、宅側装置２０１の下りフレーム受信動作は停止しないはずである。これを考慮して、バーストイネーブル信号が論理ハイレベルであれば、受信ディスエーブル信号の論理レベルに関わらず、制御端子１２の電圧をゼロにしている。

[0200] すなわち、本発明の第２の実施の形態に係る宅側装置では、上記のような各状態を対象外として扱うことにより、端子数の削減を図っている。

[0201] このように、命令部１７は、送信オフ状態を示す動作命令情報として、送受信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電圧Ｖｃｃおよび送信スタンバイ状態を示す動作命令情報として光トランシーバ２１へ出力する電圧Ｖｃｃ／３の中間電圧であるＶｃｃ×２／３を光トランシーバ２１へ出力する。また、命令部１７は、送信スタンバイ状態を示す動作命令情報として、送信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電圧Ｖｃｃ×２／３および送受信オン状態を示す動作命令情報として光トランシーバ２１へ出力する接地電圧の中間電圧であるＶｃｃ／３を光トランシーバ２１へ出力する。

[0202] すなわち、送信オフ状態を示す動作命令情報として制御端子１２が受ける電圧は、送受信オフ状態を示す動作命令情報として制御端子１２が受ける電圧および送信スタンバイ状態を示す動作命令情報として制御端子１２が受ける電圧の中間電圧である。また、送信スタンバイ状態を示す動作命令情報として制御端子１２が受ける電圧は、送信オフ状態を示す動作命令情報として制御端子１２が受ける電圧および送受信オン状態を示す動作命令情報として

制御端子１２が受ける電圧の中間電圧である。

[0203] 図１４は、本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図１２に示す構成と同様である。

[0204] 図１４を参照して、宅側装置２０２は、命令部１７の代わりに命令部１９を備える。命令部１９は、ＮチャネルＭＯＳトランジスタ４１，４２，４８と、インバータ４３，４９と、抵抗４５，５０とを含む。光トランシーバ２１は、判別部１８の代わりに判別部２０を含む。判別部２０は、抵抗４４と、オペアンプ５１，５２，５６と、インバータ５３と、定電圧源５４，５５，５７とを含む。

[0205] 命令部１９において、抵抗４５は、光トランシーバ２１の制御端子１２に接続された第１端と、ＮチャネルＭＯＳトランジスタ４２のドレインに接続された第２端とを有する。抵抗５０は、光トランシーバ２１の制御端子１２に接続された第１端と、ＮチャネルＭＯＳトランジスタ４８のドレインに接続された第２端とを有する。

[0206] 判別部２０において、抵抗４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１２に接続された第２端とを有する。

[0207] この変形例では、命令部１９は、制御部２９によって生成された複数の制御信号の制御内容を、光トランシーバ２１の各状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電流を動作命令情報として光トランシーバ２１における制御端子１２へ出力する。すなわち、制御端子１２は、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電流を受ける。

[0208] 判別部１５は、制御端子１２が受けた電流の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する。

[0209] 光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、上記各状態のうち、判別部１５によって判別された状態で動作する。

[0210] なお、この変形例における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係は図１３と同様になる。

[0211] すなわち、命令部１９は、送信オフ状態を示す動作命令情報として、送受信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電流および送信スタンバイ状態を示す動作命令情報として光トランシーバ２１へ出力する電流の中間電流を光トランシーバ２１へ出力する。また、命令部１９は、送信スタンバイ状態を示す動作命令情報として、送信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電流および送受信オン状態を示す動作命令情報として光トランシーバ２１へ出力する電流の中間電流を光トランシーバ２１へ出力する。

[0212] 言い換えれば、送信オフ状態を示す動作命令情報として制御端子１２が受ける電流は、送受信オフ状態を示す動作命令情報として制御端子１２が受ける電流および送信スタンバイ状態を示す動作命令情報として制御端子１２が受ける電流の中間電流である。また、送信スタンバイ状態を示す動作命令情報として制御端子１２が受ける電流は、送信オフ状態を示す動作命令情報として制御端子１２が受ける電流および送受信オン状態を示す動作命令情報として制御端子１２が受ける電流の中間電流である。

[0213] 図１５は、本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図１２に示す構成と同様である。

[0214] 図１５を参照して、宅側装置２０２は、命令部１９の代わりに命令部１０を備える。命令部１０は、ＮチャネルＭＯＳトランジスタ４１，４２，４８と、インバータ４３，４９と、抵抗４４と、定電流源４０，４６，４７とを含む。

[0215] 命令部１０において、抵抗４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１２に接続された第２端とを有する。ＮチャネルＭＯＳトランジスタ４１は、制御部２９からのバ

ーストイネーブル信号を受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、定電流源４６の第１端に接続されたソースとを有する。ＮチャネルＭＯＳトランジスタ４２は、制御部２９からの送信ディスエーブル信号をインバータ４３経由で受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、定電流源４７の第１端に接続されたソースとを有する。ＮチャネルＭＯＳトランジスタ４８は、制御部２９からの受信ディスエーブル信号をインバータ４９経由で受けるゲートと、光トランシーバ２１の制御端子１２に接続されたドレインと、定電流源４０の第１端に接続されたソースとを有する。定電流源４６，４７，４０の第２端は、接地電圧の供給される接地ノードに接続されている。インバータ４３は、制御部２９から受けた送信ディスエーブル信号の論理レベルを反転して出力する。インバータ４９は、制御部２９から受けた受信ディスエーブル信号の論理レベルを反転して出力する。ここでは、抵抗４４の抵抗値はＲであり、定電流源４６，４７，４０は、Ｖｃｃ／（３×Ｒ）の電流を出力するものとする。

[0216] 図１６は、本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0217] 図１６を参照して、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、ＮチャネルＭＯＳトランジスタ４１～４３がオフする。これにより、制御端子１２における電圧はＶｃｃとなる。

[0218] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ハイレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オフ状態となる。

[0219] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエー

ブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１および４２がオフし、ＮチャネルＭＯＳトランジスタ４８がオンして定電流源４０が電流を出力する。これにより、制御端子１２における電圧はＶｃｃ×２／３となる。

[0220] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オフ状態となる。

[0221] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１がオフし、ＮチャネルＭＯＳトランジスタ４２および４８がオンして定電流源４７および４０が電流を出力する。これにより、制御端子１２における電圧はＶｃｃ／３となる。

[0222] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信スタンバイ状態となる。

[0223] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ４１～４３がオンして定電流源４６，４７，４０が電流を出力する。これにより、制御端子１２における電圧はゼロとなる。

[0224] このとき、判別部１３において、インバータ５３から論理ハイレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受

信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オン状態となる。

[0225] なお、上記以外の状態は、ＰＯＮシステム３０１において、対象外の動作となる。また、図１５に示す構成においても、図１４に示す構成と同様に、抵抗４４を光トランシーバ２１側に設けることが可能である。

[0226] 図１７は、本発明の第２の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図１２に示す構成と同様である。

[0227] 図１７を参照して、宅側装置２０２は、命令部１９の代わりに命令部９９を備える。命令部９９は、バッファ９１，９２，９７と、抵抗９３，９４，９８と、インバータ９５とを含む。

[0228] 抵抗９３は、バッファ９１の出力端子に接続された第１端と、制御端子１２に接続された第２端とを有する。抵抗９４は、バッファ９２の出力端子に接続された第１端と、制御端子１２に接続された第２端とを有する。抵抗９８は、バッファ９７の出力端子に接続された第１端と、制御端子１２に接続された第２端とを有する。

[0229] バッファ９１，９２，９７は、たとえばプッシュプルＣＭＯＳ（Complementary Metal Oxide Semiconductor）バッファである。ここでは、抵抗９３の抵抗値をＲとする。そして、抵抗９４の抵抗値をＲ１とし、抵抗９８の抵抗値をＲ２とすると、Ｒ１およびＲ２については、以下の関係が成り立つ。

Ｒ１／／Ｒ２＝Ｒ／２

Ｒ／／Ｒ１＝Ｒ２／２

したがって、Ｒ１＝Ｒ２＝Ｒである。

[0230] インバータ９５は、制御部２９から受けたバーストイネーブル信号の論理レベルを反転してバッファ９１へ出力する。バッファ９２は、制御部２９から送信ディスエーブル信号を受ける。バッファ９７は、制御部２９から受信ディスエーブル信号を受ける。

[0231] 図１８は、本発明の第２の実施の形態に係る宅側装置における光トランシ

ーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0232] 図１８を参照して、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、バッファ９１の出力は論理ハイレベルとなり、バッファ９２の出力は論理ハイレベルとなり、バッファ９７の出力は論理ハイレベルとなる。これにより、制御端子１２における電圧はＶｃｃとなる。

[0233] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ハイレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オフ状態となる。

[0234] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、バッファ９１の出力は論理ハイレベルとなり、バッファ９２の出力は論理ハイレベルとなり、バッファ９７の出力は論理ローレベルとなる。これにより、制御端子１２における電圧はＶｃｃ×２／３となる。

[0235] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信オフ状態となる。

[0236] また、バーストイネーブル信号が論理ローレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、バッファ９１の出力は論理ハイレベルとなり、バッファ９２の出力は論理ローレベルとなり、バッファ９７の出力は論理ローレベルとなる。これにより、制御端子１２における電圧はＶｃｃ／３となる。

[0237] このとき、判別部１３において、インバータ５３から論理ローレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送信スタンバイ状態となる。

[0238] また、バーストイネーブル信号が論理ハイレベルであり、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、バッファ９１の出力は論理ローレベルとなり、バッファ９２の出力は論理ローレベルとなり、バッファ９７の出力は論理ローレベルとなる。これにより、制御端子１２における電圧はゼロとなる。

[0239] このとき、判別部１３において、インバータ５３から論理ハイレベルのバーストイネーブル信号が出力され、オペアンプ５２から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ５６から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オン状態となる。

[0240] なお、上記以外の状態は、ＰＯＮシステム３０１において、対象外の動作となる。

[0241] このように、プッシュプルＣＭＯＳバッファを用いる構成により、図１２等に示すようなＮチャネルＭＯＳトランジスタを用いる構成と比べて、たとえばターンオフ時の応答性を高めることが可能となる。

[0242] ［動作］

次に、本発明の第２の実施の形態に係る宅側装置の省電力動作について図面を用いて説明する。

[0243] 図１９は、本発明第２の実施の形態に係るＰＯＮシステムにおける局側装置および宅側装置間のデータの流れ、ならびに宅側装置の動作モードを示す図である。図１９では、局側装置と１つの宅側装置との間の処理について説明するが、局側装置に複数の宅側装置が接続される場合も同様である。

[0244] 図１９を参照して、まず、宅側装置２０２が通常モードで動作している状

態において、局側装置２０１は、ゲートフレームを宅側装置２０２へ送信し（ステップＳ１）、また、省電力モード設定フレームを宅側装置２０２へ送信する。この省電力モード設定フレームには、たとえば、パワーセーブ期間ＴＳおよびその開始タイミングｔａが含まれる（ステップＳ２）。

[0245] 次に、宅側装置２０２は、パワーセーブ期間ＴＳの開始タイミングｔａにおいて、省電力モードへ遷移する（ステップＳ３）。

[0246] また、宅側装置２０２は、省電力モード設定フレームに対する省電力ＡＣＫフレームを局側装置２０１へ送信する（ステップＳ４）。

[0247] なお、宅側装置２０２は、パワーセーブ期間ＴＳの長さと光トランシーバ２１における各電気回路の応答時間との関係から、省電力モードへ遷移できないと判断した場合には、引き続き通常モードで動作し（ステップＳ３）、要求エラーフレームを局側装置２０１へ送信する（ステップＳ４）。

[0248] 次に、宅側装置２０２は、パワーセーブ期間ＴＳの終了タイミングｔｂにおいて、省電力モードから通常モードへ遷移する（ステップＳ５）。

[0249] また、局側装置２０１は、宅側装置２０２が通常モードで動作中であるか省電力モードで動作中であるかに関わらず、ゲートフレームを宅側装置２０２へ送信する（ステップＳ６）。

[0250] 次に、宅側装置２０２における省電力処理について詳細に説明する。

[0251] 制御部２９は、宅側装置２０２が省電力動作を行なうべき省電力期間（パワーセーブ期間）の通知を局側装置２０１から受ける。

[0252] 制御部２９は、対応の電源の電力供給の開始および停止に対する光トランシーバ２１における各電気回路の応答時間、および局側装置２０１から通知された省電力期間に基づいて、各電源の電力供給の開始および停止のシーケンスを計画する。

[0253] たとえば、制御部２９は、各電気回路の応答時間と、省電力期間とを比較し、比較結果に基づいて省電力期間に伴う各電気回路への電力供給の停止の有無を決定する。

[0254] また、制御部２９は、パワーセーブ期間ＴＳの終了に際し、宅側装置２０

２が光信号の送信を再開すべきタイミングを基準として、当該タイミングまでに各電気回路が動作できるようなシーケンスを計画する。

[0255] すなわち、光トランシーバ２１における各電気回路への電力供給を停止するタイミングは、パワーセーブ期間ＴＳの終了タイミングまでに各電気回路が動作を再開できるようなタイミングに設定される。このため、パワーセーブ期間ＴＳが短い場合には、応答時間の長い電気回路への電力供給停止は行なわない。

[0256] そして、光トランシーバ２１における各電源は、制御部２９によって計画されたシーケンスに基づいて対応の電気回路への電力供給を行なう。

[0257] 図２０は、本発明の第２の実施の形態に係るＰＯＮシステムにおける宅側装置が省電力処理を行なう際の動作手順を定めたフローチャートである。

[0258] 図２０において、時間Ｔ１は、発光回路７５の応答時間である。時間Ｔ２は、送信変調回路７４の応答時間である。時間Ｔ２は、プリバッファ回路６１、イコライザ回路６２および出力バッファ回路６３の各応答時間のうち、最大の応答時間となる。時間Ｔ３は、ＣＤＲ８３、イコライザ回路８４および出力バッファ８５の各応答時間のうち、最大の応答時間である。

[0259] ここでは、たとえば、時間Ｔ１＜時間Ｔ２＜時間Ｔ３であると仮定する。また、時間Ｔ１～Ｔ３は、前述のように光トランシーバ２１における記憶部７３に保存されており、制御部２９は、Ｉ２Ｃバス経由で記憶部７３から時間Ｔ１～Ｔ３を読み出すことが可能である。

[0260] 図２０を参照して、まず、通常モードにおいて、制御部２９は、局側装置２０１からのゲートフレームおよび省電力モード設定フレームを受信する。そして、制御部２９は、省電力モード設定フレームに含まれるパワーセーブ期間ＴＳを取得する（ステップＳ１１）。

[0261] 次に、制御部２９は、パワーセーブ期間ＴＳが時間Ｔ３以上である場合には（ステップＳ１２でＮＯ）、省電力モードで動作可能であると判断し、省電力ＡＣＫフレームを局側装置２０１へ送信する（ステップＳ１３）。

[0262] 次に、制御部２９は、前述のように各制御信号の論理レベルを設定するこ

とにより、光トランシーバ２１を送受信オン状態から送信スタンバイ状態へ遷移させ、送信オフ状態へ遷移させ、そして送受信オフ状態へ遷移させる（ステップＳ１４）。

[0263] そして、制御部２９は、パワーセーブ期間ＴＳの終了タイミングになると（ステップＳ１５でＹＥＳ）、省電力モードから通常モードへ復帰する。

[0264] すなわち、制御部２９は、前述のように各制御信号の論理レベルを設定することにより、光トランシーバ２１を送受信オフ状態から送信オフ状態へ遷移させ、送信スタンバイ状態へ遷移させ、そして送受信オン状態へ遷移させる（ステップＳ１６）。

[0265] また、制御部２９は、パワーセーブ期間ＴＳが時間Ｔ３未満であって（ステップＳ１２でＹＥＳ）、時間Ｔ２以上である場合には（ステップＳ１７でＮＯ）、光トランシーバ２１の送受信オフ状態への遷移無しの省電力モードで動作可能であると判断し、省電力ＡＣＫフレームを局側装置２０１へ送信する（ステップＳ１８）。

[0266] 次に、制御部２９は、前述のように各制御信号の論理レベルを設定することにより、光トランシーバ２１を送受信オン状態から送信スタンバイ状態へ遷移させ、そして送信オフ状態へ遷移させる（ステップＳ１９）。

[0267] そして、制御部２９は、パワーセーブ期間ＴＳの終了タイミングになると（ステップＳ２０でＹＥＳ）、省電力モードから通常モードへ復帰する。

[0268] すなわち、制御部２９は、前述のように各制御信号の論理レベルを設定することにより、光トランシーバ２１を送信オフ状態から送信スタンバイ状態へ遷移させ、そして送受信オン状態へ遷移させる（ステップＳ２１）。

[0269] また、制御部２９は、パワーセーブ期間ＴＳが時間Ｔ２未満であって（ステップＳ１７でＹＥＳ）、時間Ｔ１以上である場合には（ステップＳ２２でＮＯ）、省電力モードで動作不可であると判断し、要求エラーフレームを局側装置２０１へ送信する（ステップＳ２３）。

[0270] 次に、制御部２９は、前述のように各制御信号の論理レベルを設定することにより、光トランシーバ２１を送受信オン状態から送信スタンバイ状態へ

遷移させる（ステップＳ２４）。

[0271] そして、制御部２９は、パワーセーブ期間ＴＳの終了タイミングになると（ステップＳ２５でＹＥＳ）、前述のように各制御信号の論理レベルを設定することにより、光トランシーバ２１を送信スタンバイ状態から送受信オン状態へ遷移させる（ステップＳ２６）。すなわち、制御部２９は、省電力モードで動作せず、光トランシーバ２１において、発光回路７５への電力供給のみを停止する通常のバースト送信制御を行なう。

[0272] また、制御部２９は、パワーセーブ期間ＴＳが時間Ｔ１未満である場合には（ステップＳ２２でＹＥＳ）、要求エラーフレームを局側装置２０１へ送信する。すなわち、制御部２９は、省電力モードへ遷移しない。また、制御部２９は、通常のバースト送信制御も行なえず、光トランシーバ２１における発光回路７５への電力供給停止制御を行なわない（ステップＳ２７）。

[0273] なお、前述の図１１では、パワーセーブ期間ＴＳは、タイミングｔ１からタイミングｔ６までの期間となり、タイミングｔ４からタイミングｔ５までの期間の長さが、パワーセーブ期間ＴＳの長さに応じて設定される。図１１は、パワーセーブ期間ＴＳが（時間Ｔ１＋時間Ｔ２）以上である場合を示している。

[0274] このように、光トランシーバ２１では、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態は、この順番で両方向に直鎖的に遷移する。

[0275] すなわち、図１２、図１４および図１５に示す例において、動作命令情報が送受信オフ状態、送信オフ状態、送信スタンバイ状態および送受信オン状態をそれぞれ示す場合に制御端子１２が受ける電圧または電流の大きさは、この順番で段階的に変化する。

[0276] その他の構成および動作は第１の実施の形態に係るＰＯＮシステムと同様であるため、ここでは詳細な説明を繰り返さない。

[0277] 以上のように、本発明の第２の実施の形態に係る光トランシーバでは、バースト送信部３１およびバースト受信部３２は、光信号の送信または受信に

関し３つ以上の状態で動作可能であり、かつ各状態が直鎖的に遷移する。制御端子１２は、各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧または電流を受ける。判別部１３は、制御端子１２が受けた電圧または電流の大きさに基づいて、各状態のうち、動作命令情報の示す状態を判別する。そして、バースト送信部３１およびバースト受信部３２は、各状態のうち、判別部１３によって判別された状態で動作する。

[0278] また、本発明の第２の実施の形態に係る宅側装置では、制御部２９は、上記各状態のうち、光トランシーバ２１をいずれの状態で動作させるかを制御する複数の制御信号を生成する。命令部１１は、制御部２９によって生成された複数の制御信号の制御内容を、上記各状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧または電流を動作命令情報として光トランシーバ２１へ出力する。

[0279] すなわち、たとえば２値の複数の制御信号を４値の１つの制御信号にエンコードした後、制御対象すなわち光トランシーバへ出力する。そして、エンコードされた制御信号を光トランシーバ２１において２値の複数の制御信号にデコードする。

[0280] このような構成により、たとえば４つの状態で動作可能な光トランシーバの動作状態を、２値の３つの制御信号によって制御する場合に、これらの制御信号を光トランシーバへ与えるための端子を１つにまとめることができる。すなわち、複数の制御信号を用いて光トランシーバを制御するとともに、光トランシーバの端子数の削減を図ることができる。

[0281] したがって、本発明の第２の実施の形態に係る光トランシーバでは、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバ２１の応答速度の低下を防ぐことができる。

[0282] また、本発明の第２の実施の形態に係る宅側装置では、光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、光信号の送信動作および受信動作を停止する送受信オフ状態、光信号の送信動作を停止し

、かつ光信号の受信動作を行なう送信オフ状態、光信号の送信準備を行ない、かつ光信号の受信動作を行なう送信スタンバイ状態、および光信号の送信動作および受信動作を行なう送受信オン状態で動作可能であり、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態が直鎖的に遷移する。

[0283] このような構成により、光トランシーバ２１の送信部および受信部における４つの状態の遷移を制御することができるため、各宅側装置２０２の上りフレームの送信間隔をより短く設定することができ、各宅側装置２０２の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0284] また、本発明の第２の実施の形態に係る光トランシーバでは、送受信オフ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止し、電源８８～９０は受光回路への電力供給を停止する。送信オフ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止し、電源８８～９０は受光回路に電力を供給する。送信スタンバイ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４に電力を供給し、電源８８～９０は受光回路に電力を供給する。送受信オン状態において、バイアス回路６８は発光回路７５に電力を供給し、電源６４～６６は送信変調回路７４に電力を供給し、電源８８～９０は受光回路に電力を供給する。

[0285] このような構成により、光トランシーバの端子数の削減を図るとともに、光トランシーバ２１のバースト送信部３１およびバースト受信部３２における各回路の省電力制御を適切に行なうことができる。

[0286] また、本発明の第２の実施の形態に係る宅側装置では、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態は、この順番で両方向に直鎖的に遷移する。命令部１１は、送信オフ状態を示す動作命令情

報として、送受信オフ状態および送信スタンバイ状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電圧の中間電圧を光トランシーバ２１へ出力する。また、命令部１１は、送信スタンバイ状態を示す動作命令情報として、送信オフ状態および送受信オン状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電圧の中間電圧を光トランシーバ２１へ出力する。あるいは、命令部１１は、送信オフ状態を示す動作命令情報として、送受信オフ状態および送信スタンバイ状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電流の中間電流を光トランシーバ２１へ出力する。また、命令部１１は、送信スタンバイ状態を示す動作命令情報として、送信オフ状態および送受信オン状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電流の中間電流を光トランシーバ２１へ出力する。

[0287] また、本発明の第２の実施の形態に係る光トランシーバでは、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態は、この順番で両方向に直鎖的に遷移する。送信オフ状態を示す動作命令情報として制御端子１２が受ける電圧が、送受信オフ状態および送信スタンバイ状態を示す動作命令情報として制御端子１２がそれぞれ受ける電圧の中間電圧である。また、送信スタンバイ状態を示す動作命令情報として制御端子１２が受ける電圧が、送信オフ状態および送受信オン状態を示す動作命令情報として制御端子１２がそれぞれ受ける電圧の中間電圧である。あるいは、送信オフ状態を示す動作命令情報として制御端子１２が受ける電流が、送受信オフ状態および送信スタンバイ状態を示す動作命令情報として制御端子１２がそれぞれ受ける電流の中間電流である。また、送信スタンバイ状態を示す動作命令情報として制御端子１２が受ける電流が、送信オフ状態および送受信オン状態を示す動作命令情報として制御端子１２がそれぞれ受ける電流の中間電流である。

[0288] このような構成により、動作命令情報として光トランシーバ２１が受ける電圧または電流の、光トランシーバ２１の状態遷移に伴う変化量を少なくす

ることができるため、光トランシーバ２１の応答速度を向上させることができる。

[0289] 次に、本発明の他の実施の形態について図面を用いて説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0290] ＜第３の実施の形態＞

本実施の形態は、第２の実施の形態に係るＰＯＮシステムと比べて変換対象の制御信号を変更したＰＯＮシステムに関する。以下で説明する内容以外は第２の実施の形態に係るＰＯＮシステムと同様である。

[0291] 図２１は、本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成を示す図である。

[0292] 図２１を参照して、宅側装置２０２は、さらに、命令部１０１を備える。命令部１０１は、ＮチャネルＭＯＳトランジスタ１４１，１４２と、インバータ１４３，１４８と、抵抗１４４，１４５とを含む。光トランシーバ２１は、さらに、制御端子１３１，１３２と、判別部１１１とを含む。判別部１１１は、オペアンプ１５１，１５２と、定電圧源１５４，１５５とを含む。

[0293] 命令部１０１は、制御部２９によって生成された複数の制御信号すなわち送信ディスエーブル信号および受信ディスエーブル信号の制御内容を、送受信オフ状態、送信オフ状態、および、送信スタンバイ状態または送受信オン状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧を動作命令情報として光トランシーバ２１における制御端子１３１へ出力する。すなわち、制御端子１３１は、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧を受ける。

[0294] 判別部１１１は、制御端子１３１が受けた電圧の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する。

[0295] また、光トランシーバ２１は、バーストイネーブル信号を制御端子１３２経由で制御部２９から受ける。

[0296] 光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、上記各状態のうち、判別部１１１によって判別された状態で動作する

。より詳細には、バースト送信部３１およびバースト受信部３２は、上記各状態のうち、判別部１１１による判別結果および制御端子１３２経由で受けたバーストイネーブル信号に基づく状態で動作する。

[0297] より詳細には、命令部１０１において、抵抗１４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１３１に接続された第２端とを有する。抵抗１４５は、抵抗１４４の第２端に接続された第１端と、第２端とを有する。ＮチャネルＭＯＳトランジスタ１４１は、制御部２９からの送信ディスエーブル信号をインバータ１４８経由で受けるゲートと、光トランシーバ２１の制御端子１３１に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。ＮチャネルＭＯＳトランジスタ１４２は、制御部２９からの受信ディスエーブル信号をインバータ１４３経由で受けるゲートと、抵抗１４５の第２端に接続されたドレインと、接地電圧の供給される接地ノードに接続されたソースとを有する。インバータ１４８は、制御部２９から受けた送信ディスエーブル信号の論理レベルを反転して出力する。インバータ１４３は、制御部２９から受けた受信ディスエーブル信号の論理レベルを反転して出力する。ここでは、抵抗１４４および１４５の抵抗値をＲとする。また、電源電圧Ｖｃｃは、たとえば電源電圧Ｖｄｄ１およびＶｄｄ２と比べて電圧レベルの絶対値が小さい。

[0298] 判別部１１１において、オペアンプ１５１は、制御端子１３１に接続された非反転入力端子と、定電圧源１５４からＶｃｃ／４の電圧を受ける反転入力端子と、出力端子とを有する。オペアンプ１５２は、制御端子１３１に接続された非反転入力端子と、定電圧源１５５から（Ｖｃｃ×３／４）の電圧を受ける反転入力端子と、出力端子とを有する。

[0299] オペアンプ１５１は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を送信ディスエーブル信号として出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を送信ディスエーブル

信号として出力する。

[0300] オペアンプ１５２は、反転入力端子における電圧よりも非反転入力端子における電圧の方が大きい場合には論理ハイレベルの信号を受信ディスエーブル信号として出力し、反転入力端子における電圧よりも非反転入力端子における電圧の方が小さい場合には論理ローレベルの信号を受信ディスエーブル信号として出力する。

[0301] 図２２は、本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0302] 図２２を参照して、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、ＮチャネルＭＯＳトランジスタ１４１および１４２がオフする。これにより、制御端子１３１における電圧はＶｃｃとなる。

[0303] このとき、判別部１１１において、オペアンプ１５１から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ハイレベルの受信ディスエーブル信号が出力される。そして、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送受信オフ状態となる。

[0304] また、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ１４１がオフし、ＮチャネルＭＯＳトランジスタ１４２がオンする。これにより、制御端子１３１における電圧はＶｃｃ／２となる。

[0305] このとき、判別部１１１において、オペアンプ１５１から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ローレベルの受信ディスエーブル信号が出力される。そして、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送信オフ状態となる。

[0306] また、送信ディスエーブル信号が論理ローレベルであり、受信ディスエー

ブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ１４１がオンし、ＮチャネルＭＯＳトランジスタ１４２がオンする。これにより、制御端子１３１における電圧はゼロとなる。

[0307] このとき、判別部１１１において、オペアンプ１５１から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オン状態または送信スタンバイ状態となる。そして、バーストイネーブル信号が論理ハイレベルである場合、光トランシーバ２１は送受信オン状態となる。また、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送信スタンバイ状態となる。

[0308] また、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、制御端子１３１における電圧は、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合と同様のゼロとなるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。また、バーストイネーブル信号が論理ハイレベルとなる状態のうち、上記以外の状態は、ＰＯＮシステム３０１において、対象外の動作となる。

[0309] すなわち、本発明の第３の実施の形態に係る宅側装置では、これらの状態を対象外として扱うことにより、端子数の削減を図っている。

[0310] このように、命令部１０１は、送信オフ状態を示す動作命令情報として、送受信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する接地電圧および送信スタンバイ状態または送受信オン状態を示す動作命令情報として光トランシーバ２１へ出力する電圧Ｖｃｃの中間電圧であるＶｃｃ／２を光トランシーバ２１へ出力する。

[0311] すなわち、送信オフ状態を示す動作命令情報として制御端子１３１が受ける電圧は、送受信オフ状態を示す動作命令情報として制御端子１３１が受ける電圧および送信スタンバイ状態または送受信オン状態を示す動作命令情報として制御端子１３１が受ける電圧の中間電圧である。

[0312] 図２３は、本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図２１に示す構成と同様である。

[0313] 図２３を参照して、宅側装置２０２は、命令部１０１の代わりに命令部１０２を備える。命令部１０２は、ＮチャネルＭＯＳトランジスタ１４１，１４２と、インバータ１４３，１４８と、抵抗１４５とを含む。光トランシーバ２１は、判別部１１１の代わりに判別部１１２を含む。判別部１１２は、抵抗１４４と、オペアンプ１５１，１５２と、定電圧源１５４，１５５とを含む。

[0314] 命令部１０２において、抵抗１４５は、光トランシーバ２１の制御端子１３１に接続された第１端と、ＮチャネルＭＯＳトランジスタ１４２のドレインに接続された第２端とを有する。

[0315] 判別部１１２において、抵抗１４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１３１に接続された第２端とを有する。

[0316] この変形例では、命令部１０２は、制御部２９によって生成された複数の制御信号すなわち送信ディスエーブル信号および受信ディスエーブル信号の制御内容を、送受信オフ状態、送信オフ状態、および、送信スタンバイ状態または送受信オン状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電流を動作命令情報として光トランシーバ２１における制御端子１３１へ出力する。すなわち、制御端子１３１は、上記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電流を受ける。

[0317] 判別部１１２は、制御端子１３１が受けた電流の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する。

[0318] また、光トランシーバ２１は、バーストイネーブル信号を制御端子１３２経由で制御部２９から受ける。

[0319] 光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、上記各状態のうち、判別部１１２によって判別された状態で動作する

。より詳細には、バースト送信部３１およびバースト受信部３２は、上記各状態のうち、判別部１１２による判別結果および制御端子１３２経由で受けたバーストイネーブル信号に基づく状態で動作する。

[0320] なお、この変形例における光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係は図２２と同様になる。

[0321] すなわち、命令部１０２は、送信オフ状態を示す動作命令情報として、送受信オフ状態を示す動作命令情報として光トランシーバ２１へ出力する電流および送信スタンバイ状態または送受信オン状態を示す動作命令情報として光トランシーバ２１へ出力する電流の中間電流を光トランシーバ２１へ出力する。

[0322] 言い換えれば、送信オフ状態を示す動作命令情報として制御端子１３１が受ける電流は、送受信オフ状態を示す動作命令情報として制御端子１３１が受ける電流および送信スタンバイ状態または送受信オン状態を示す動作命令情報として制御端子１３１が受ける電流の中間電流である。

[0323] 図２４は、本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図２１に示す構成と同様である。

[0324] 図２４を参照して、宅側装置２０２は、命令部１０１の代わりに命令部１０３を備える。命令部１０３は、ＮチャネルＭＯＳトランジスタ１４１，１４２と、インバータ１４３，１４８と、抵抗１４４と、定電流源１４６，１４７とを含む。

[0325] 命令部１０３において、抵抗１４４は、電源電圧Ｖｃｃの供給されるノードに接続された第１端と、光トランシーバ２１の制御端子１３１に接続された第２端とを有する。ＮチャネルＭＯＳトランジスタ１４１は、制御部２９からの送信ディスエーブル信号をインバータ１４８経由で受けるゲートと、光トランシーバ２１の制御端子１３１に接続されたドレインと、定電流源１４６の第１端に接続されたソースとを有する。ＮチャネルＭＯＳトランジス

タ１４２は、制御部２９からの受信ディスエーブル信号をインバータ１４３経由で受けるゲートと、光トランシーバ２１の制御端子１３１に接続されたドレインと、定電流源１４７の第１端に接続されたソースとを有する。定電流源１４６および１４７の第２端は、接地電圧の供給される接地ノードに接続されている。インバータ１４８は、制御部２９から受けた送信ディスエーブル信号の論理レベルを反転して出力する。インバータ１４３は、制御部２９から受けた受信ディスエーブル信号の論理レベルを反転して出力する。ここでは、定電流源１４６，１４７は、Ｖｃｃ／（２×Ｒ）の電流を出力するものとする。

[0326] 図２５は、図２４に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0327] 図２５を参照して、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、ＮチャネルＭＯＳトランジスタ１４１および１４２がオフする。これにより、制御端子１３１における電圧はＶｃｃとなる。

[0328] このとき、判別部１１１において、オペアンプ１５１から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ハイレベルの受信ディスエーブル信号が出力される。そして、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送受信オフ状態となる。

[0329] また、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ１４１がオフし、ＮチャネルＭＯＳトランジスタ１４２がオンして定電流源１４７が電流を出力する。これにより、制御端子１３１における電圧はＶｃｃ／２となる。

[0330] このとき、判別部１１１において、オペアンプ１５１から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ローレベ

ルの受信ディスエーブル信号が出力される。そして、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送信オフ状態となる。

[0331] また、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、ＮチャネルＭＯＳトランジスタ１４１がオンして定電流源１４６が電流を出力し、ＮチャネルＭＯＳトランジスタ１４２がオンして定電流源１４７が電流を出力する。これにより、制御端子１３１における電圧はゼロとなる。

[0332] このとき、判別部１１１において、オペアンプ１５１から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オン状態または送信スタンバイ状態となる。そして、バーストイネーブル信号が論理ハイレベルである場合、光トランシーバ２１は送受信オン状態となる。また、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送信スタンバイ状態となる。

[0333] また、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、制御端子１３１における電圧は、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合と同様のＶｃｃ／２となるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。また、バーストイネーブル信号が論理ハイレベルとなる状態のうち、上記以外の状態は、ＰＯＮシステム３０１において、対象外の動作となる。

[0334] なお、図２４に示す構成においても、図２３に示す構成と同様に、抵抗１４４を光トランシーバ２１側に設けることが可能である。

[0335] 図２６は、本発明の第３の実施の形態に係る宅側装置における光トランシーバへの制御信号の伝達構成の変形例を示す図である。以下で説明する内容以外は図２１に示す構成と同様である。

[0336] 図２６を参照して、宅側装置２０２は、命令部１０１の代わりに命令部１０４を備える。命令部１０４は、バッファ１９１，１９２と、抵抗１９３，１９４とを含む。

[0337] 抵抗１９３は、バッファ１９１の出力端子に接続された第１端と、制御端子１３１に接続された第２端とを有する。抵抗１９４は、バッファ１９２の出力端子に接続された第１端と、制御端子１３１に接続された第２端とを有する。

[0338] バッファ１９１，１９２は、たとえばプッシュプルＣＭＯＳ（Complementary Metal Oxide Semiconductor）バッファである。ここでは、抵抗１９３および１９４の抵抗値をＲとする。

[0339] バッファ１９１は、制御部２９から送信ディスエーブル信号を受ける。バッファ１９２は、制御部２９から受信ディスエーブル信号を受ける。

[0340] 図２７は、図２６に示す変形例における、光トランシーバへの制御信号の論理レベル、制御端子の電圧、および光トランシーバの動作状態の関係を示す図である。

[0341] 図２７を参照して、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、バッファ１９１の出力は論理ハイレベルとなり、バッファ１９２の出力は論理ハイレベルとなる。これにより、制御端子１３１における電圧はＶｃｃとなる。

[0342] このとき、判別部１１１において、オペアンプ１５１から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ハイレベルの受信ディスエーブル信号が出力される。そして、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送受信オフ状態となる。

[0343] また、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、バッファ１９１の出力は論理ハイレベルとなり、バッファ１９２の出力は論理ローレベルとなる。これにより、制御端子１３１における電圧はＶｃｃ／２となる。

[0344] このとき、判別部１１１において、オペアンプ１５１から論理ハイレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ローレベルの受信ディスエーブル信号が出力される。そして、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送信オフ状態となる。

[0345] また、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ローレベルである場合には、バッファ１９１の出力は論理ローレベルとなり、バッファ１９２の出力は論理ローレベルとなる。これにより、制御端子１３１における電圧はゼロとなる。

[0346] このとき、判別部１１１において、オペアンプ１５１から論理ローレベルの送信ディスエーブル信号が出力され、オペアンプ１５２から論理ローレベルの受信ディスエーブル信号が出力される。これにより、光トランシーバ２１は送受信オン状態または送信スタンバイ状態となる。そして、バーストイネーブル信号が論理ハイレベルである場合、光トランシーバ２１は送受信オン状態となる。また、バーストイネーブル信号が論理ローレベルである場合、光トランシーバ２１は送信スタンバイ状態となる。

[0347] また、送信ディスエーブル信号が論理ローレベルであり、受信ディスエーブル信号が論理ハイレベルである場合には、制御端子１３１における電圧は、送信ディスエーブル信号が論理ハイレベルであり、受信ディスエーブル信号が論理ローレベルである場合と同様のＶｃｃ／２となるが、ＰＯＮシステム３０１では、各制御信号がこのような状態となることはなく、対象外の動作となる。また、バーストイネーブル信号が論理ハイレベルとなる状態のうち、上記以外の状態は、ＰＯＮシステム３０１において、対象外の動作となる。

[0348] このように、プッシュプルＣＭＯＳバッファを用いる構成により、図２１等に示すようなＮチャネルＭＯＳトランジスタを用いる構成と比べて、たとえばターンオフ時の応答性を高めることが可能となる。

[0349] その他の構成および動作は第２の実施の形態に係るＰＯＮシステムと同様

であるため、ここでは詳細な説明を繰り返さない。

[0350] 図２８は、本発明の第１の実施の形態ないし第３の実施の形態に係る宅側装置が光トランシーバを制御する際の動作手順を定めたフローチャートである。

[0351] 図２８を参照して、まず、制御部２９は、光トランシーバ２１の各状態のうち、光トランシーバ２１をいずれの状態で動作させるかを制御する複数の制御信号を生成する（ステップＳ３１）。

[0352] 次に、宅側装置２０２の本体側における命令部は、生成した複数の制御信号の制御内容を、上記各状態のうちのいずれかの状態に変換する（ステップＳ３２）。

[0353] 次に、宅側装置２０２の本体側における命令部は、変換した状態に対応する大きさの電圧または電流を動作命令情報として光トランシーバ２１へ出力する（ステップＳ３３）。

[0354] 次に、光トランシーバ２１における判別部は、動作命令情報として受けた電圧または電流の大きさに基づいて、上記各状態のうち、動作命令情報の示す状態を判別する（ステップＳ３４）。

[0355] 次に、光トランシーバ２１におけるバースト送信部３１またはバースト受信部３２は、上記各状態のうち、判別した状態で動作する（ステップＳ３５）。

[0356] 以上のように、本発明の第３の実施の形態に係る光トランシーバでは、バースト送信部３１およびバースト受信部３２は、光信号の送信または受信に関し３つ以上の状態で動作可能であり、かつ各状態が直鎖的に遷移する。制御端子１３１は、各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧または電流を受ける。判別部１１１は、制御端子１３１が受けた電圧または電流の大きさに基づいて、各状態のうち、動作命令情報の示す状態を判別する。そして、バースト送信部３１およびバースト受信部３２は、各状態のうち、判別部１１１によって判別された状態で動作する。

[0357] また、本発明の第３の実施の形態に係る宅側装置では、制御部２９は、上

記各状態のうち、光トランシーバ２１をいずれの状態で動作させるかを制御する複数の制御信号を生成する。命令部１０１は、制御部２９によって生成された複数の制御信号の制御内容を、上記各状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧または電流を動作命令情報として光トランシーバ２１へ出力する。

[0358] すなわち、たとえば２値の複数の制御信号を３値の１つの制御信号にエンコードした後、制御対象すなわち光トランシーバへ出力する。そして、エンコードされた制御信号を光トランシーバ２１において２値の複数の制御信号にデコードする。

[0359] このような構成により、たとえば４つの状態で動作可能な光トランシーバの動作状態を、２値の３つの制御信号によって制御する場合に、これらの制御信号のうちの２つを光トランシーバへ与えるための端子を１つにまとめることができる。すなわち、複数の制御信号を用いて光トランシーバを制御するとともに、光トランシーバの端子数の削減を図ることができる。また、上記３つの制御信号のうち、残りの１つの制御信号を他の端子経由で光トランシーバへ与える構成により、高速に動作させる必要のある制御信号を、エンコードおよびデコードすることなく光トランシーバへ与えることが可能となる。

[0360] したがって、本発明の第３の実施の形態に係る光トランシーバでは、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバ２１の応答速度の低下を防ぐことができる。

[0361] また、本発明の第３の実施の形態に係る宅側装置では、光トランシーバ２１におけるバースト送信部３１およびバースト受信部３２は、光信号の送信動作および受信動作を停止する送受信オフ状態、光信号の送信動作を停止し、かつ光信号の受信動作を行なう送信オフ状態、光信号の送信準備を行ない、かつ光信号の受信動作を行なう送信スタンバイ状態、および光信号の送信動作および受信動作を行なう送受信オン状態で動作可能であり、送受信オフ

状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態が直鎖的に遷移する。

[0362] このような構成により、光トランシーバ２１の送信部および受信部における４つの状態の遷移を制御することができる。より詳細には、命令部１０１および判別部１１１によって送受信オフ状態、送信オフ状態、および、送信スタンバイ状態または送受信オン状態の動作命令を１つの端子経由で伝達する。そして、他の制御信号すなわちバーストイネーブル信号を他の端子経由で伝達し、送信スタンバイ状態および送受信オン状態を切り替える。これにより、各宅側装置２０２の上りフレームの送信間隔をより短く設定することができ、各宅側装置２０２の省電力動作を細かく設定することができる。したがって、複数の制御信号を用いて光トランシーバの省電力化を図るとともに、光トランシーバの端子数の削減を図ることができる。

[0363] また、本発明の第３の実施の形態に係る光トランシーバでは、送受信オフ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止し、電源８８～９０は受光回路への電力供給を停止する。送信オフ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４への電力供給を停止し、電源８８～９０は受光回路に電力を供給する。送信スタンバイ状態において、バイアス回路６８は発光回路７５への電力供給を停止し、電源６４～６６は送信変調回路７４に電力を供給し、電源８８～９０は受光回路に電力を供給する。送受信オン状態において、バイアス回路６８は発光回路７５に電力を供給し、電源６４～６６は送信変調回路７４に電力を供給し、電源８８～９０は受光回路に電力を供給する。

[0364] このような構成により、光トランシーバの端子数の削減を図るとともに、光トランシーバ２１のバースト送信部３１およびバースト受信部３２における各回路の省電力制御を適切に行なうことができる。

[0365] また、本発明の第３の実施の形態に係る宅側装置では、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態は、この順番で

両方向に直鎖的に遷移する。命令部１０１は、送信オフ状態を示す動作命令情報として、送受信オフ状態、および、送信スタンバイ状態または送受信オン状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電圧の中間電圧を光トランシーバ２１へ出力する。あるいは、命令部１０１は、送信オフ状態を示す動作命令情報として、送受信オフ状態、および、送信スタンバイ状態または送受信オン状態を示す動作命令情報として光トランシーバ２１へそれぞれ出力する電流の中間電流を光トランシーバ２１へ出力する。

[0366] また、本発明の第３の実施の形態に係る光トランシーバでは、送受信オフ状態、送信オフ状態、送信スタンバイ状態、および送受信オン状態は、この順番で両方向に直鎖的に遷移する。送信オフ状態を示す動作命令情報として制御端子１３１が受ける電圧が、送受信オフ状態、および、送信スタンバイ状態または送受信オン状態を示す動作命令情報として制御端子１３１がそれぞれ受ける電圧の中間電圧である。あるいは、送信オフ状態を示す動作命令情報として制御端子１３１が受ける電流が、送受信オフ状態、および、送信スタンバイ状態または送受信オン状態を示す動作命令情報として制御端子１３１がそれぞれ受ける電流の中間電流である。

[0367] このような構成により、動作命令情報として光トランシーバ２１が受ける電圧または電流の、光トランシーバ２１の状態遷移に伴う変化量を少なくすることができるため、光トランシーバ２１の応答速度を向上させることができる。

[0368] なお、本発明の第１の実施の形態ないし第３の実施の形態に係る宅側装置では、制御部が制御信号を生成し、命令部が当該制御信号の制御内容を、光トランシーバ２１の各状態のうちのいずれかの状態に変換し、変換した状態に対応する大きさの電圧または電流を動作命令情報として光トランシーバ２１へ出力する構成であるとしたが、これに限定するものではない。制御信号を生成して変換する構成に限らず、光トランシーバ２１の各状態に対応する大きさの電圧または電流を動作命令情報として光トランシーバ２１へ出力す

る構成であればよい。

[0369] また、本発明の第１の実施の形態ないし第３の実施の形態に係る宅側装置では、光トランシーバ２１は、光信号の送信または受信に関し３つ以上の状態で動作可能であり、かつ各状態が直鎖的に遷移する構成であるとしたが、これに限定するものではない。光トランシーバ２１は、上記各状態に加えて、直鎖的に遷移しない動作状態を有する構成であってもよい。

[0370] すなわち、宅側装置２０２において、光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態があり、また、この直鎖状の遷移が電圧または電流の増加または減少となるように、上記各状態が電圧または電流の大きさで対応づけられた動作命令情報がある。制御部は、光トランシーバ２１をいずれの状態で動作させるかを定める。そして、命令部は、制御部によって定められた状態を動作命令情報に変換して光トランシーバ２１へ与える。

[0371] このような構成であっても、光トランシーバの動作状態を制御するとともに、光トランシーバの端子数の削減を図ることができる。また、制御信号のデコードに時間を要しないことから、光トランシーバの応答速度の低下を防ぐことができる。

[0372] 上記実施の形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記説明ではなく特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0373] １１，１４，１６，１７，１９，９６，１０１，１０２，１０３，１０４ 命令部

１２，１３１，１３２ 制御端子

１３，１５，１８，２０，１１１，１１２ 判別部

２１ 光トランシーバ

２２ ＰＯＮ受信処理部

２３ バッファメモリ

２４　ＵＮ送信処理部

２５　ＵＮＩポート

２６　ＵＮ受信処理部

２７　バッファメモリ

２８　ＰＯＮ送信処理部

２９　制御部

３１　バースト送信部

３２　バースト受信部

４１，４２，４８，１４１，１４２　ＮチャネルＭＯＳトランジスタ

４３，４９，５３，９５，１４３，１４８　インバータ

４４，４５，５０，９３，９４，１４４，１４５，１９３，１９４　抵抗

５１，５２，５６，１５１，１５２　オペアンプ

５４，５５，５７，１５４，１５５　定電圧源

４０，４６，４７，１４６，１４７　定電流源

６１　プリバッファ回路

６２　イコライザ回路

６３　出力バッファ回路

６４～６６　電源

６８　バイアス回路

６９　マスタＩ／Ｆ

７０　ＣＰＵ

７１　スレイブＩ／Ｆ

７２　制御レジスタ

７３　記憶部

７４　送信変調回路

７５　発光回路

９１，９２，１９１，１９２　バッファ

２０１　局側装置

２０２Ａ，２０２Ｂ，２０２Ｃ，２０２Ｄ　宅側装置

３０１　ＰＯＮシステム

Ｃ１，Ｃ２　キャパシタ

ＳＰ１，ＳＰ２　スプリッタ

ＯＰＴＦ　光ファイバ

Ｌ１，Ｌ２　インダクタ

ＬＤ　発光素子

請求の範囲

［請求項1］ 光信号を送受信し、前記光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態がある送受信部と、

前記各状態のうちのいずれの状態で動作すべきかを示す動作命令情報として電圧または電流を受けるための端子と、

前記端子が受けた電圧または電流の大きさに基づいて、前記各状態のうち、前記動作命令情報の示す状態を判別するための判別部とを備え、

前記送受信部は、前記各状態のうち、前記判別部によって判別された状態で動作する、光トランシーバ。

［請求項2］ 前記送受信部において、前記光信号の送信に関し、送信オフ状態、スタンバイ状態および送信オン状態が直鎖的に遷移する、請求項１に記載の光トランシーバ。

［請求項3］ 前記送受信部は、

発光素子を含む発光回路と、

前記発光素子に変調電流を供給するための変調回路と、

前記発光回路に電力を供給し、電力供給の開始および停止を制御可能な第１の電源と、

前記変調回路に電力を供給し、電力供給の開始および停止を制御可能な第２の電源とを含み、

前記送信オフ状態において、前記第１の電源は前記発光回路への電力供給を停止し、前記第２の電源は前記変調回路への電力供給を停止し、

前記送信オン状態において、前記第１の電源は前記発光回路に電力を供給し、前記第２の電源は前記変調回路に電力を供給し、

前記スタンバイ状態において、前記第１の電源は前記発光回路への電力供給を停止し、前記第２の電源は前記変調回路に電力を供給する、請求項２に記載の光トランシーバ。

［請求項4］ 前記送信オフ状態、前記スタンバイ状態および前記送信オン状態は、この順番で両方向に直鎖的に遷移し、

前記スタンバイ状態を示す前記動作命令情報として前記端子が受ける電圧が、前記送信オン状態および前記送信オフ状態を示す前記動作命令情報として前記端子がそれぞれ受ける電圧の中間電圧であるか、または

前記スタンバイ状態を示す前記動作命令情報として前記端子が受ける電流が、前記送信オン状態および前記送信オフ状態を示す前記動作命令情報として前記端子がそれぞれ受ける電流の中間電流である、請求項２または請求項３に記載の光トランシーバ。

［請求項5］ 前記送受信部において、前記光信号の送信動作および受信動作を停止する送受信オフ状態、前記光信号の送信動作を停止し、かつ前記光信号の受信動作を行なう送信オフ状態、前記光信号の送信準備を行ない、かつ前記光信号の受信動作を行なう送信スタンバイ状態、および前記光信号の送信動作および受信動作を行なう送受信オン状態が直鎖的に遷移する、請求項１に記載の光トランシーバ。

［請求項6］ 前記送受信部は、

発光素子を含む発光回路と、

前記発光素子に変調電流を供給するための変調回路と、

受光素子を含む受光回路と、

前記発光回路に電力を供給し、電力供給の開始および停止を制御可能な第１の電源と、

前記変調回路に電力を供給し、電力供給の開始および停止を制御可能な第２の電源と、

前記受光回路に電力を供給し、電力供給の開始および停止を制御可能な第３の電源とを含み、

前記送受信オフ状態において、前記第１の電源は前記発光回路への電力供給を停止し、

前記第２の電源は前記変調回路への電力供給を停止し、前記第３の電源は前記受光回路への電力供給を停止し、

前記送信オフ状態において、前記第１の電源は前記発光回路への電力供給を停止し、前記第２の電源は前記変調回路への電力供給を停止し、前記第３の電源は前記受光回路に電力を供給し、

前記送信スタンバイ状態において、前記第１の電源は前記発光回路への電力供給を停止し、前記第２の電源は前記変調回路に電力を供給し、前記第３の電源は前記受光回路に電力を供給し、

前記送受信オン状態において、前記第１の電源は前記発光回路に電力を供給し、前記第２の電源は前記変調回路に電力を供給し、前記第３の電源は前記受光回路に電力を供給する、請求項５に記載の光トランシーバ。

［請求項7］ 前記送受信オフ状態、前記送信オフ状態、前記送信スタンバイ状態、および前記送受信オン状態は、この順番で両方向に直鎖的に遷移し、

前記送信オフ状態を示す前記動作命令情報として前記端子が受ける電圧が、前記送受信オフ状態、および、前記送信スタンバイ状態または前記送受信オン状態を示す前記動作命令情報として前記端子がそれぞれ受ける電圧の中間電圧であるか、または

前記送信オフ状態を示す前記動作命令情報として前記端子が受ける電流が、前記送受信オフ状態、および、前記送信スタンバイ状態または前記送受信オン状態を示す前記動作命令情報として前記端子がそれぞれ受ける電流の中間電流である、請求項５または請求項６に記載の光トランシーバ。

［請求項8］ 局側装置と光信号を送受信するための宅側装置であって、

前記光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態があり、

前記直鎖状の遷移が電圧または電流の増加または減少となるように

、前記各状態が電圧または電流の大きさで対応づけられた動作命令情報があり、

前記光信号の送受信を行う光トランシーバをいずれの状態で動作させるかを定めるための制御部と、

前記制御部によって定められた前記状態を前記動作命令情報に変換して前記光トランシーバへ与えるための命令部とを備える、宅側装置。

[請求項9] 前記光信号の送信に関し、送信オフ状態、スタンバイ状態および送信オン状態が直鎖的に遷移する、請求項８に記載の宅側装置。

[請求項10] 前記送信オフ状態、前記スタンバイ状態および前記送信オン状態は、この順番で両方向に直鎖的に遷移し、

前記命令部は、前記スタンバイ状態を示す前記動作命令情報として、前記送信オン状態および前記送信オフ状態を示す前記動作命令情報として前記光トランシーバへそれぞれ出力する電圧の中間電圧を前記光トランシーバへ出力するか、または

前記スタンバイ状態を示す前記動作命令情報として、前記送信オン状態および前記送信オフ状態を示す前記動作命令情報として前記光トランシーバへそれぞれ出力する電流の中間電流を前記光トランシーバへ出力する、請求項９に記載の宅側装置。

[請求項11] 前記光信号の送信動作および受信動作を停止する送受信オフ状態、前記光信号の送信動作を停止し、かつ前記光信号の受信動作を行なう送信オフ状態、前記光信号の送信準備を行ない、かつ前記光信号の受信動作を行なう送信スタンバイ状態、および前記光信号の送信動作および受信動作を行なう送受信オン状態が直鎖的に遷移する、請求項８に記載の宅側装置。

[請求項12] 前記送受信オフ状態、前記送信オフ状態、前記送信スタンバイ状態、および前記送受信オン状態は、この順番で両方向に直鎖的に遷移し、

前記命令部は、前記送信オフ状態を示す前記動作命令情報として、前記送受信オフ状態、および、前記送信スタンバイ状態または前記送受信オン状態を示す前記動作命令情報として前記光トランシーバへそれぞれ出力する電圧の中間電圧を前記光トランシーバへ出力するか、または

前記送信オフ状態を示す前記動作命令情報として、前記送受信オフ状態、および、前記送信スタンバイ状態または前記送受信オン状態を示す前記動作命令情報として前記光トランシーバへそれぞれ出力する電流の中間電流を前記光トランシーバへ出力する、請求項１１に記載の宅側装置。

［請求項13］ 局側装置と光信号を送受信し、前記光信号の送信または受信に関して直鎖状に遷移する３つ以上の状態があり、前記直鎖状の遷移が電圧または電流の増加または減少となるように、前記各状態が電圧または電流の大きさで対応づけられた動作命令情報がある宅側装置における光トランシーバ制御方法であって、

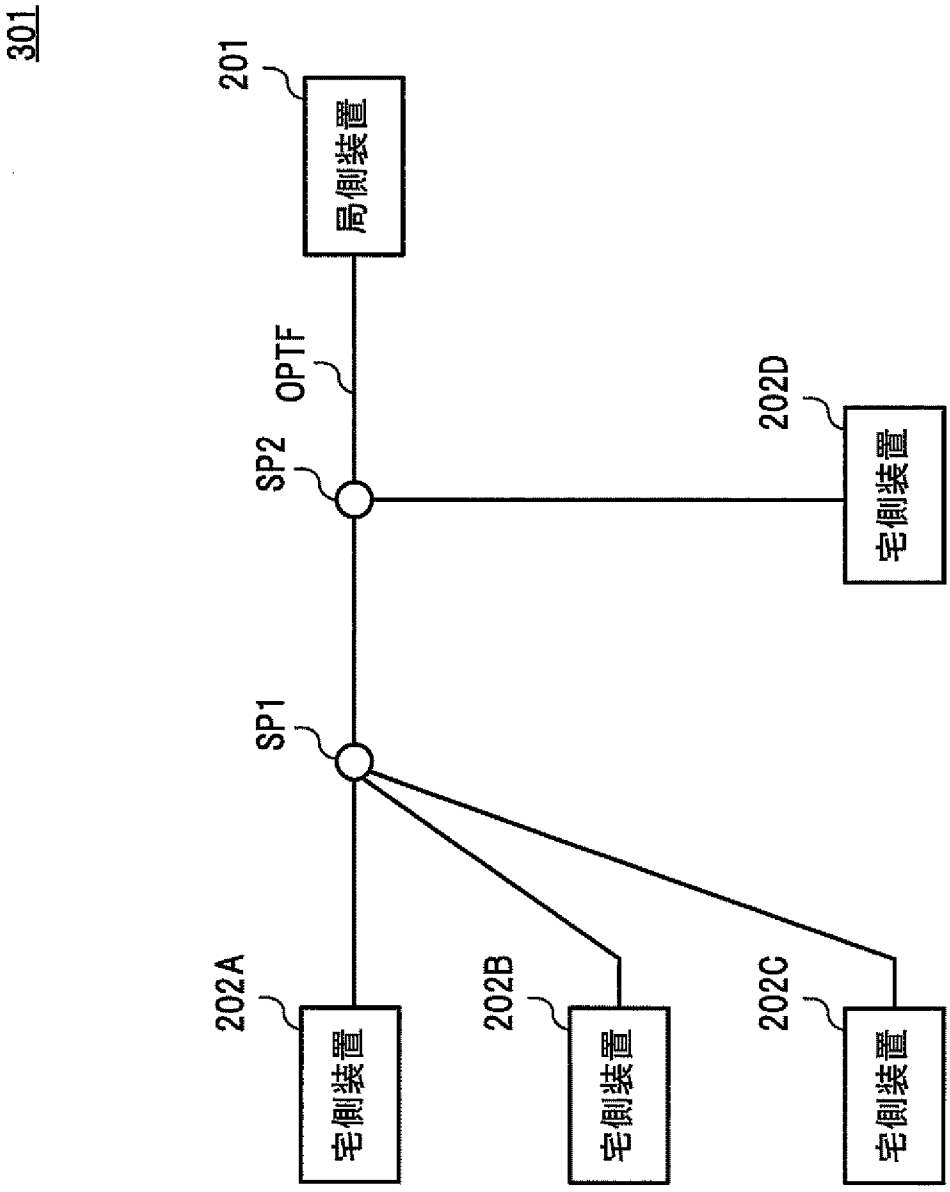
前記光信号の送受信を行う光トランシーバをいずれの状態で動作させるかを定めるステップと、

定めた前記状態を前記動作命令情報に変換して前記光トランシーバへ与えるステップと、

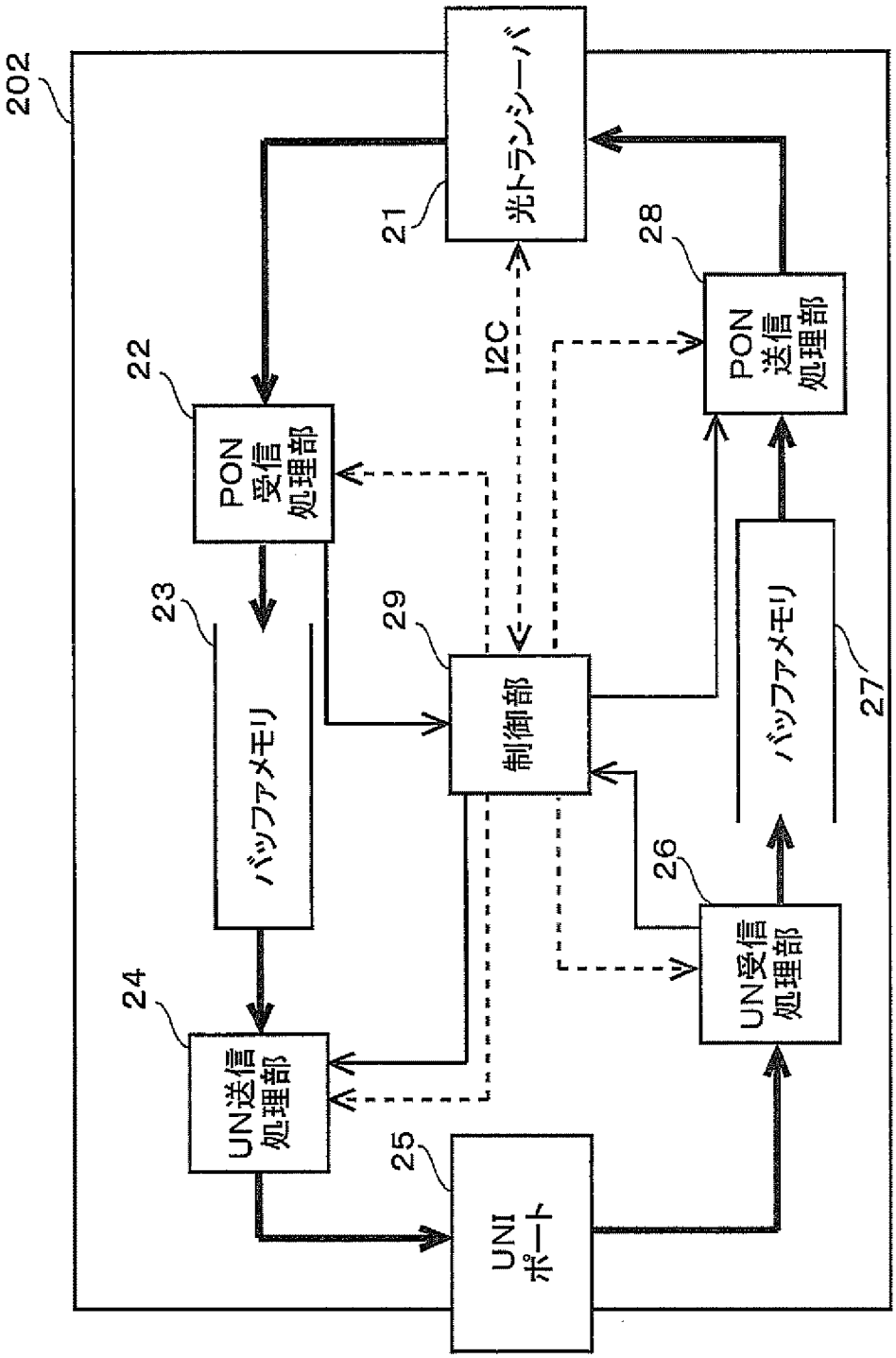
前記光トランシーバが、前記動作命令情報として受けた電圧または電流の大きさに基づいて、前記各状態のうち、前記動作命令情報の示す状態を判別するステップと、

前記光トランシーバが、前記各状態のうち、判別した状態で動作するステップとを含む、光トランシーバ制御方法。

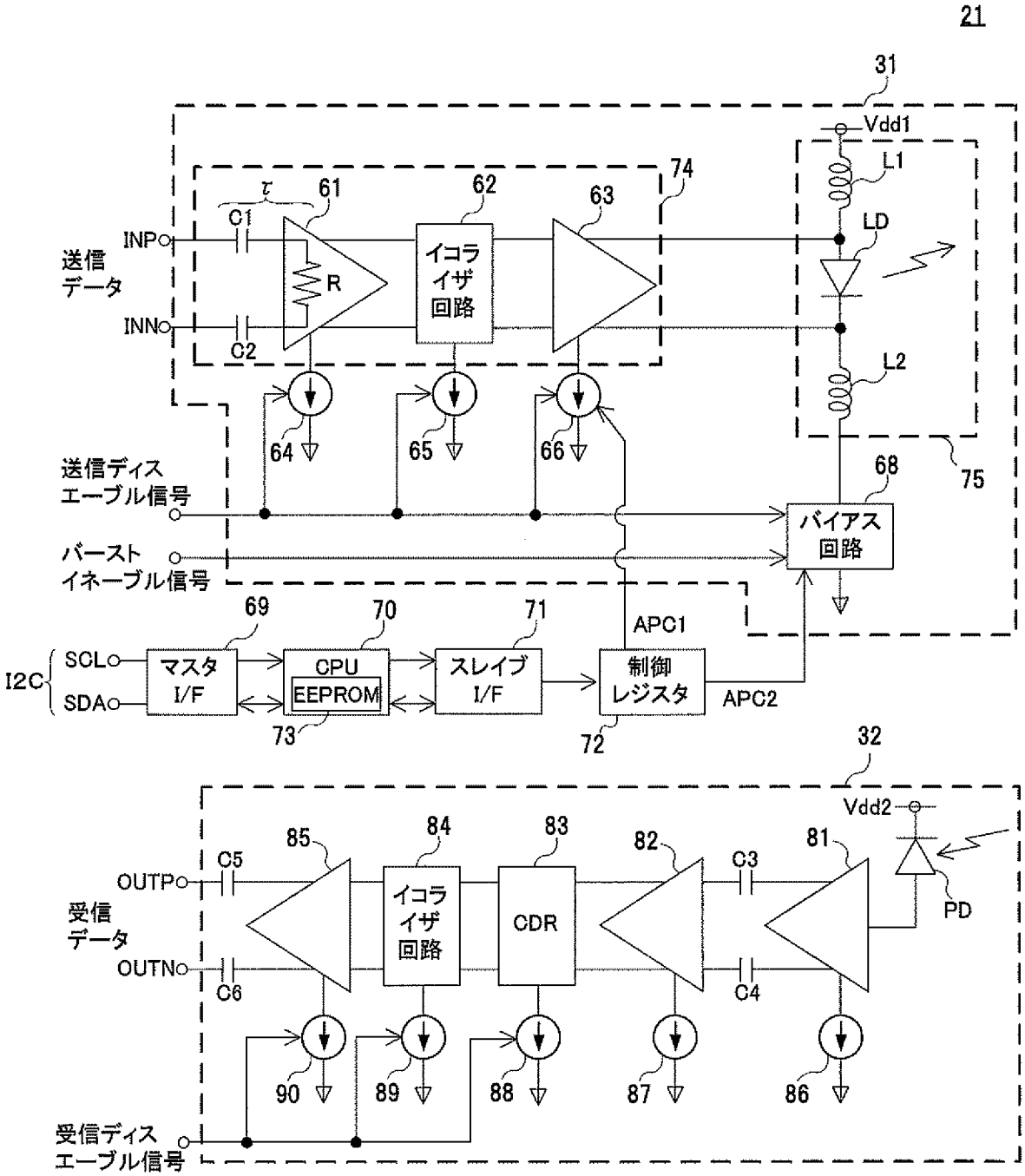
[図1]


301
201
局側装置
OPTF
SP2
202D
宅側装置
SP1
202A
宅側装置
202B
宅側装置
202C
宅側装置

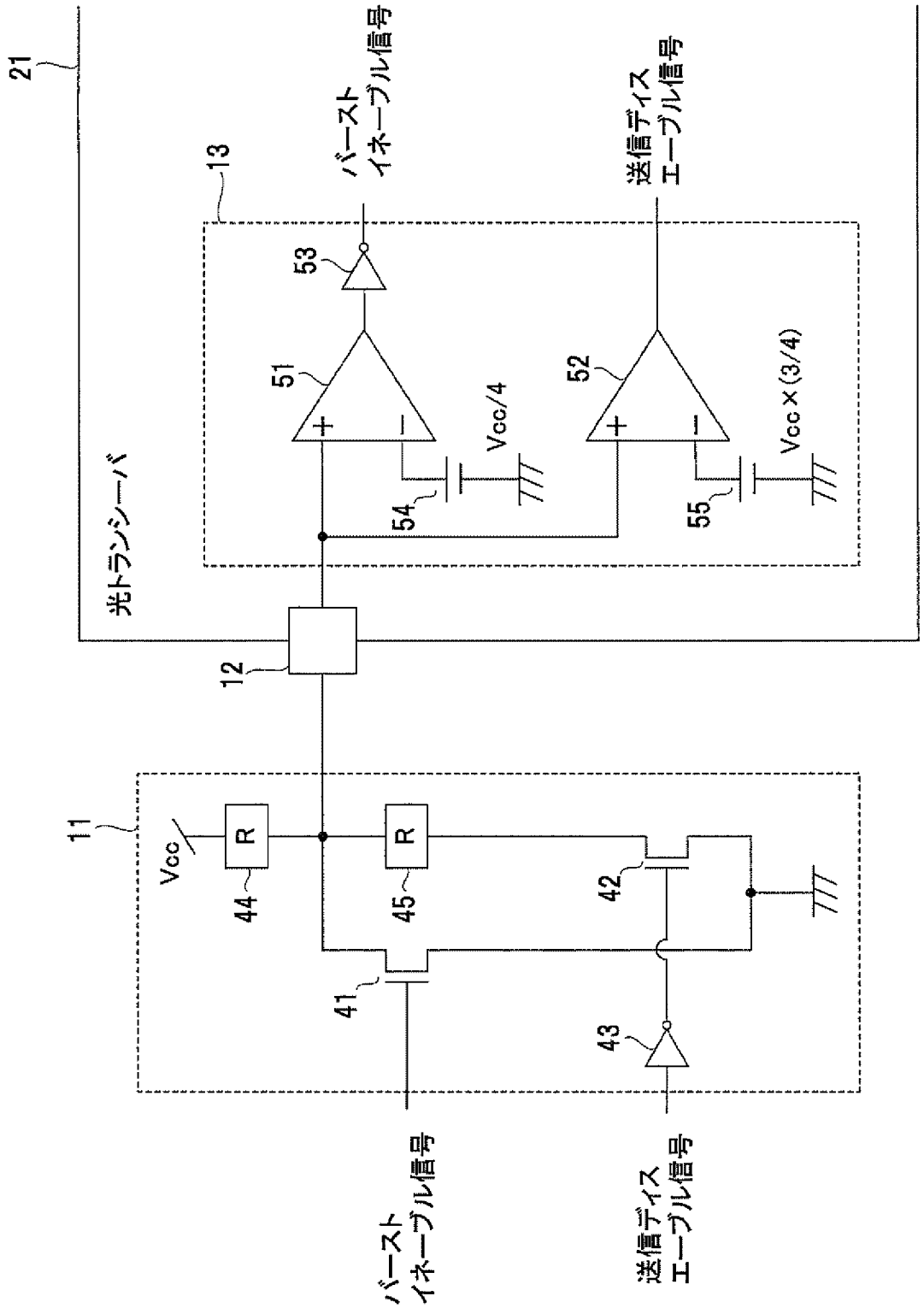
[図2]


202
光トランシーバ
21
28
PON
送信
処理部
I2C
22
PON
受信
処理部
23
バッファメモリ
29
制御部
バッファメモリ
27
26
UN受信
処理部
24
UN送信
処理部
25
UNI
ポート

[図3]


21
31
Vdd1
L1
LD
L2
74
75
τ
61
62
63
C1
C2
R
イコライザ回路
INP
INN
送信データ
64
65
66
送信ディスエーブル信号
バーストイネーブル信号
68
バイアス回路
69
70
71
APC1
APC2
I2C
SCL
SDA
マスタI/F
CPU
EEPROM
スレイブI/F
制御レジスタ
73
72
32
Vdd2
85
84
83
82
81
C5
C6
C3
C4
OUTP
OUTN
受信データ
CDR
PD
90
89
88
87
86
受信ディスエーブル信号

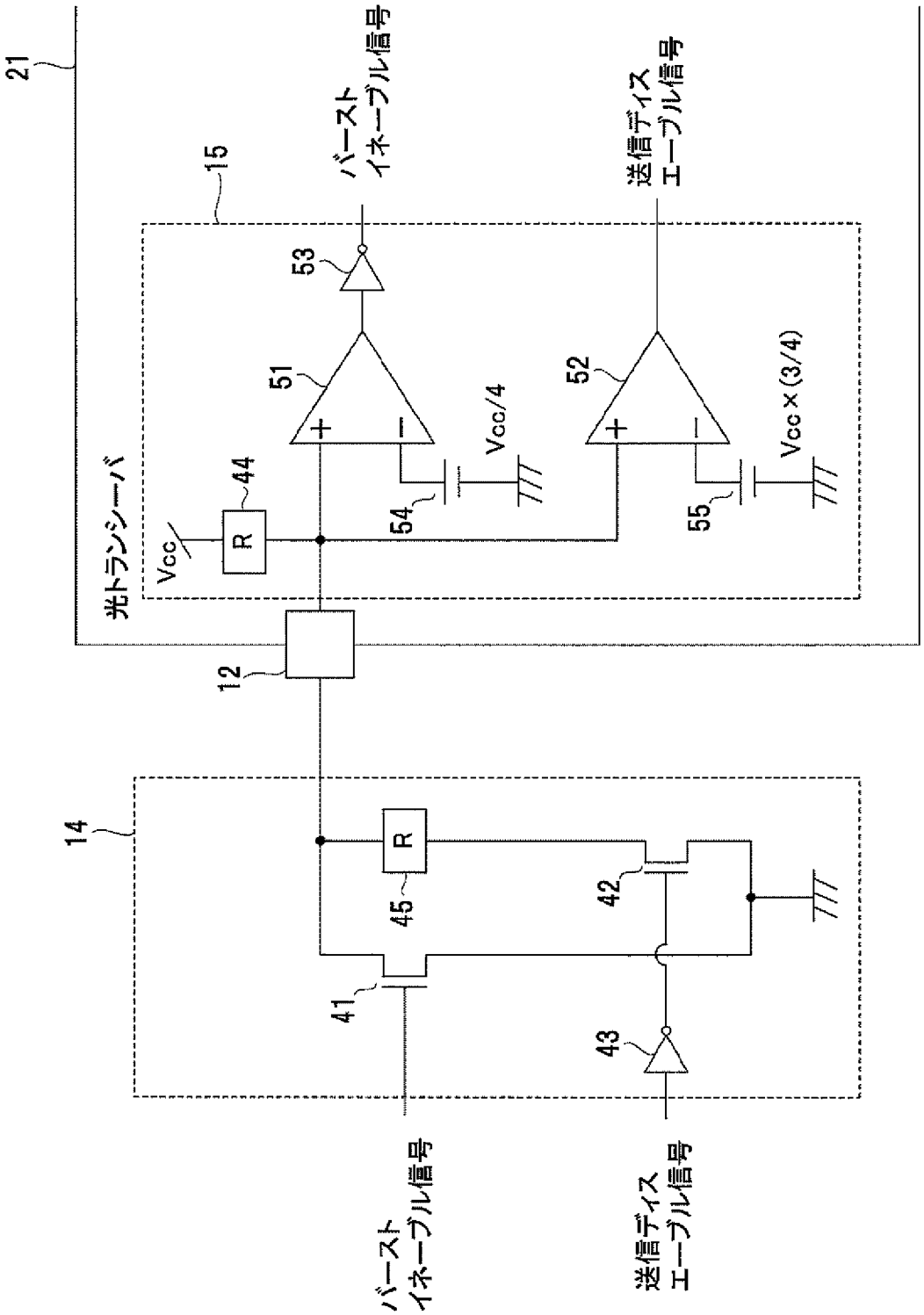
[図4]


21
光トランシーバ
13
バースト
イネーブル信号
送信ディス
エーブル信号
53
51
52
Vcc/4
Vcc×(3/4)
54
55
12
11
Vcc
R
R
44
45
42
41
43
バースト
イネーブル信号
送信ディス
エーブル信号

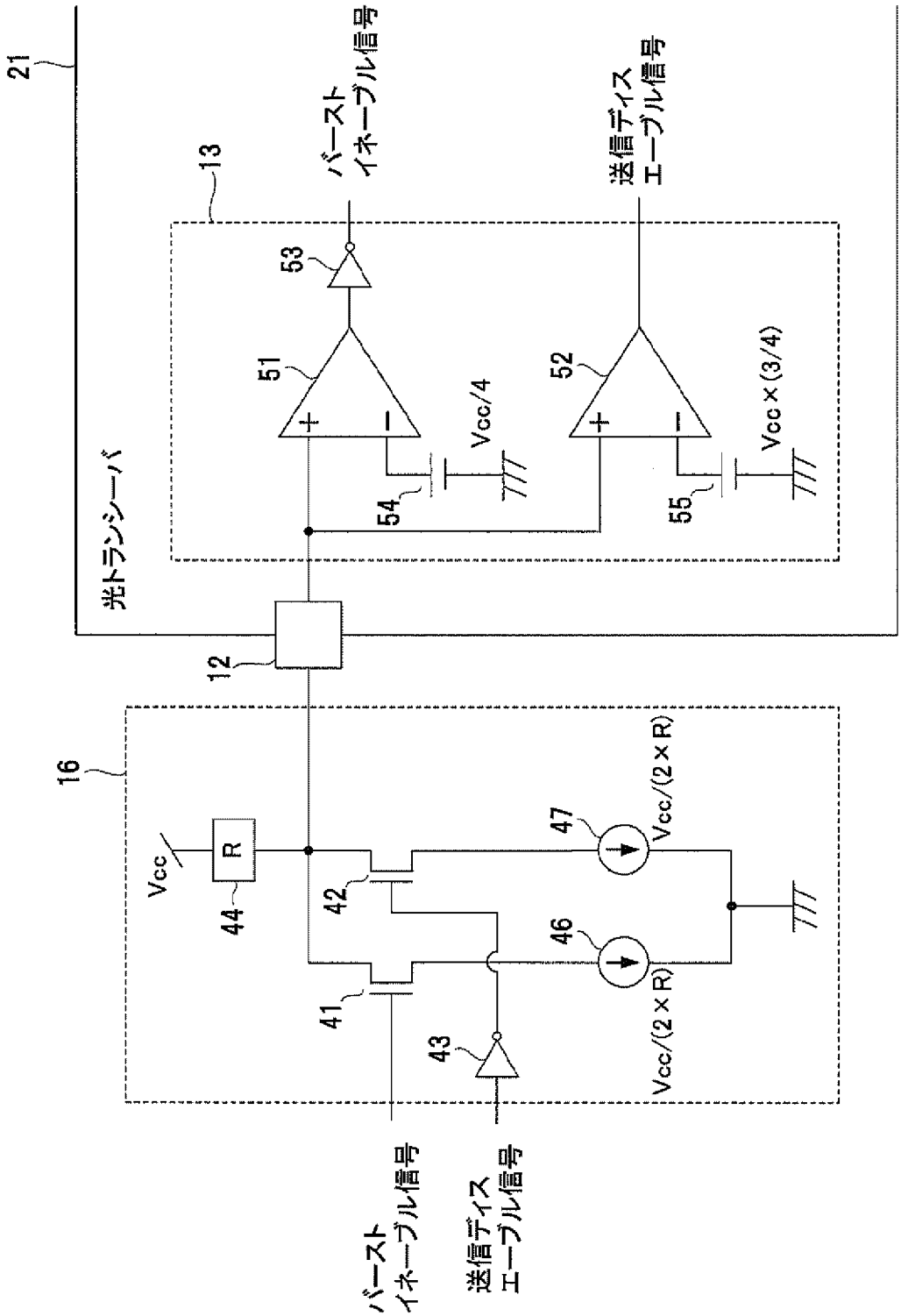
[図5]

バーストイネーブル信号	L	L	H	H
送信ディスエーブル信号	H	L	L	H
端子電圧	Vcc	Vcc/2	0	0
状態	送信オフ	スタンバイ	送信オン	—

[図6]


21
光トランシーバ
15
バースト
イネーブル信号
送信ディス
エーブル信号
53
51
52
+
−
Vcc/4
Vcc×(3/4)
R
44
Vcc
54
55
12
14
R
45
42
41
43
バースト
イネーブル信号
送信ディス
エーブル信号

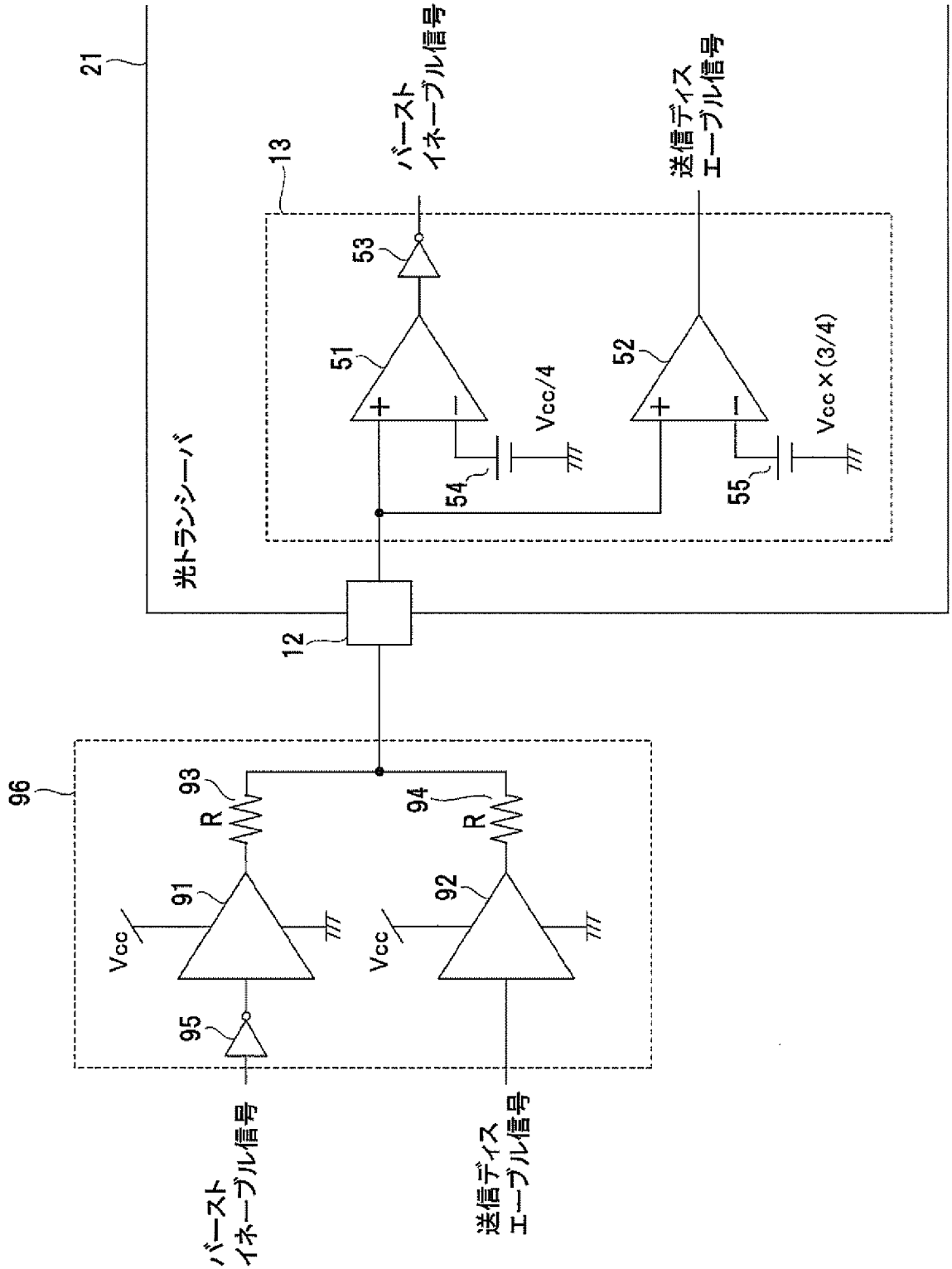
[図7]


21
光トランシーバ
13
バースト
イネーブル信号
送信ディス
エーブル信号
53
51
52
Vcc/4
Vcc×(3/4)
54
55
12
16
Vcc
R
44
42
41
43
47
46
Vcc/(2×R)
Vcc/(2×R)
バースト
イネーブル信号
送信ディス
エーブル信号

[図8]

バーストイネーブル信号	L	L	H	H
送信ディスエーブル信号	H	L	L	H
端子電圧	Vcc	Vcc/2	0	Vcc/2
状態	送信オフ	スタンバイ	送信オン	ー

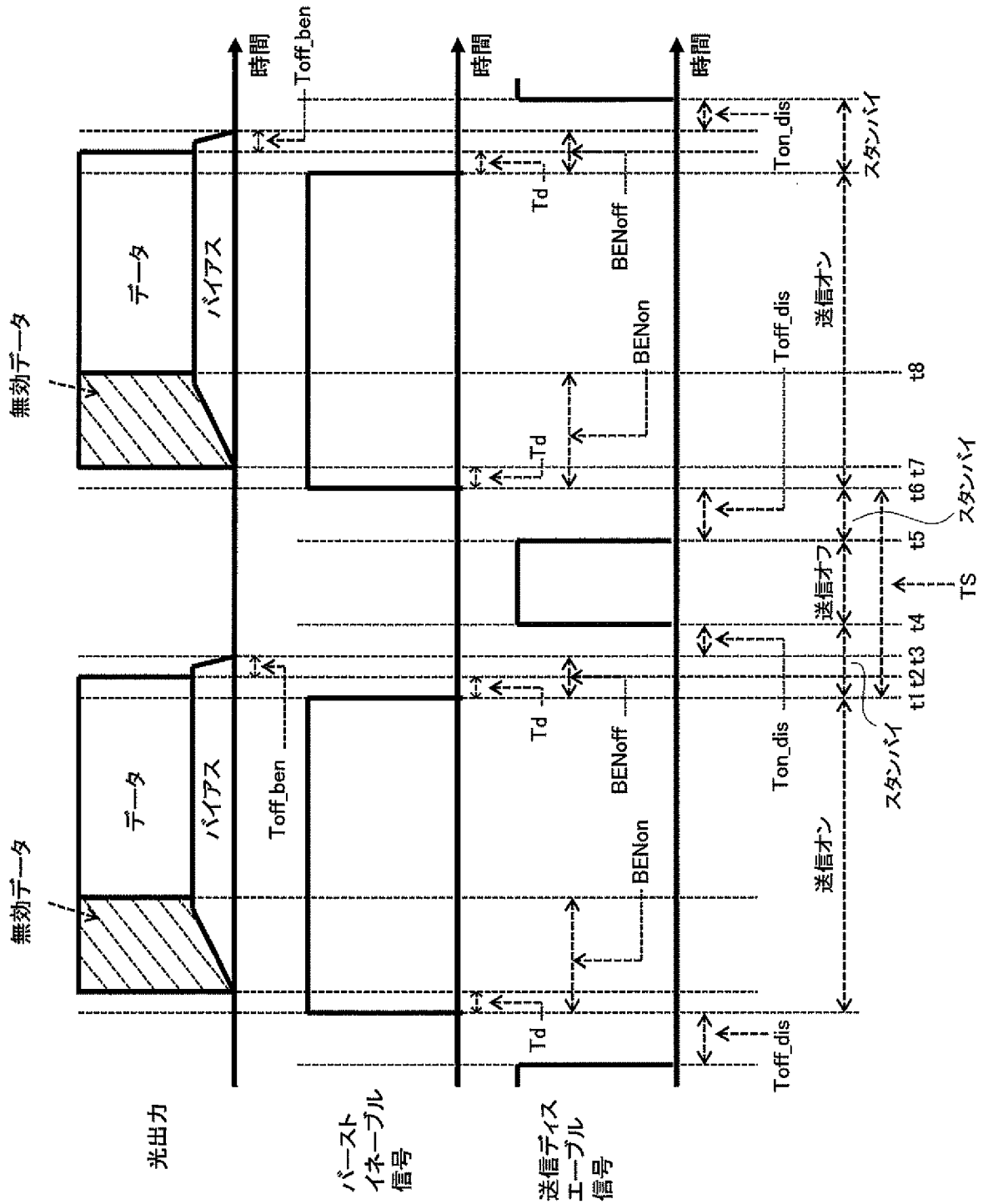
[図9]


21
光トランシーバ
13
バースト
イネーブル信号
送信ディス
エーブル信号
53
51
52
Vcc/4
Vcc×(3/4)
54
55
12
96
93
94
R
R
91
92
Vcc
Vcc
95
バースト
イネーブル信号
送信ディス
エーブル信号

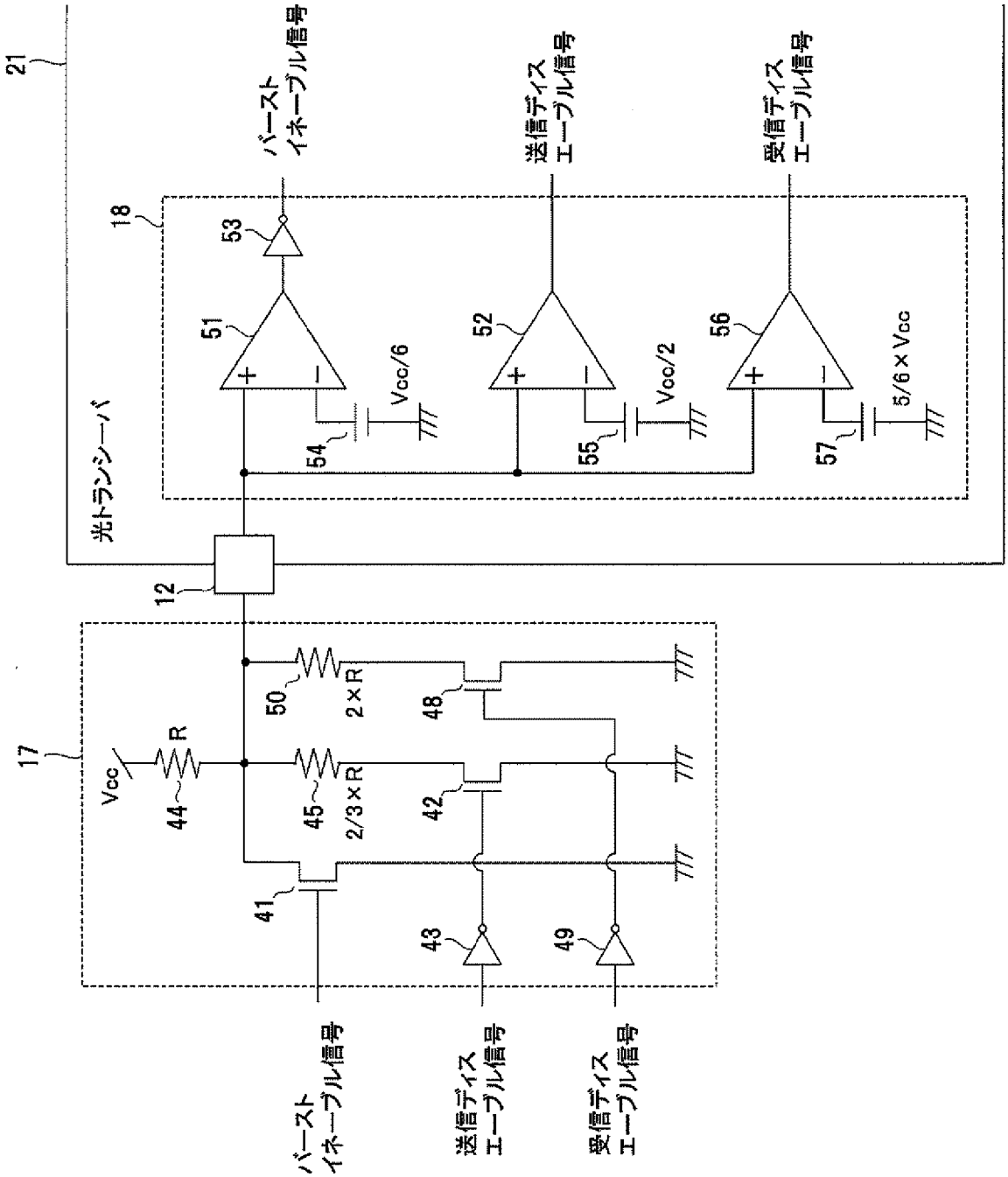
[図10]

バーストイネーブル信号	L	L	H	H
送信ディスエーブル信号	H	L	L	H
端子電圧	Vcc	Vcc/2	0	Vcc/2
状態	送信オフ	スタンバイ	送信オン	ー

[図11]


光出力
パースト
イネーブル
信号
送信ディス
エーブル
信号
時間
無効データ
データ
バイアス
Toff_ben
Td
BENoff
BENon
Ton_dis
Toff_dis
送信オン
送信オフ
スタンバイ
TS
t1 t2 t3 t4 t5 t6 t7 t8

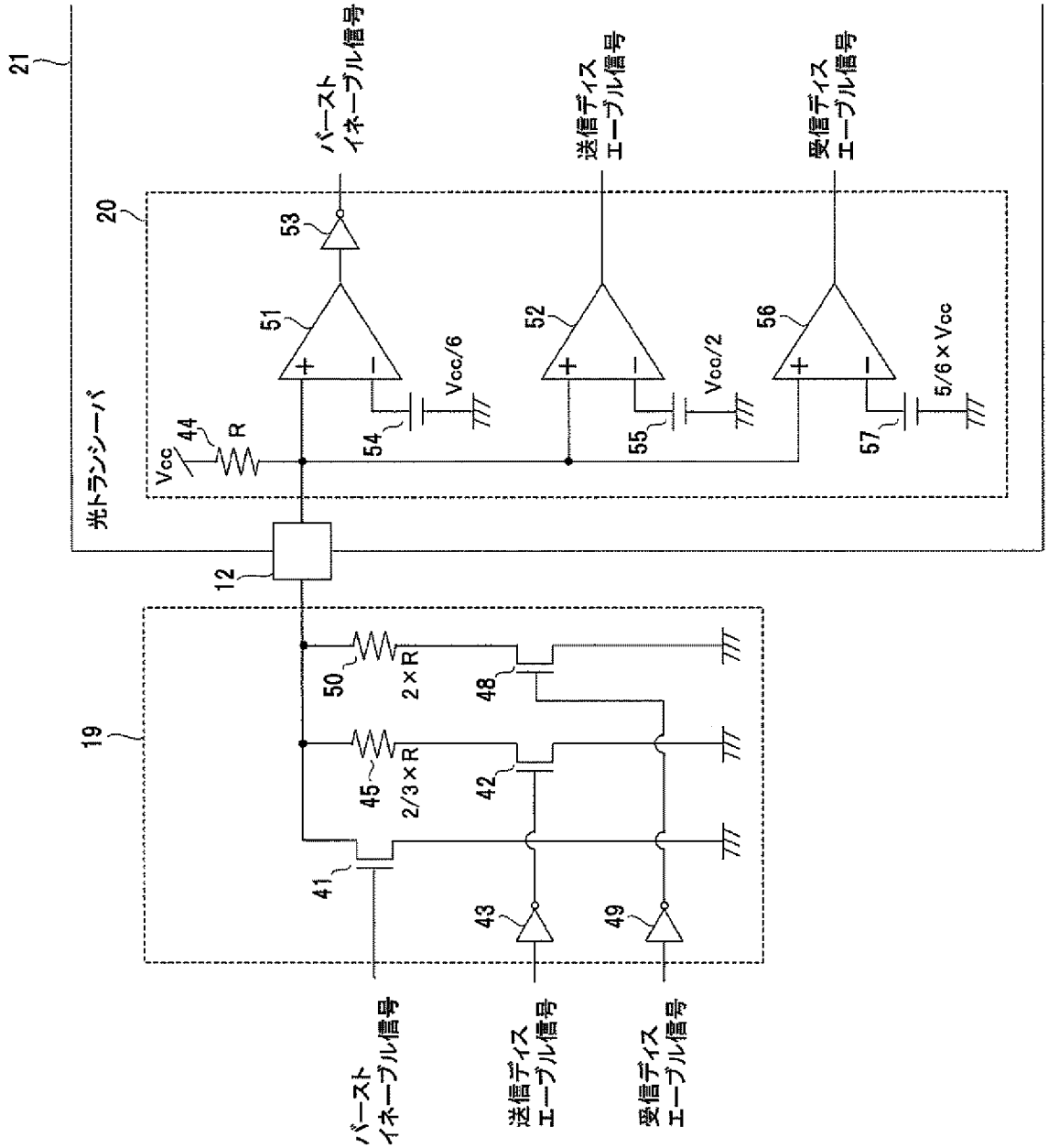
[図12]


21
光トランシーバ
18
53
51
52
56
54
55
57
Vcc/6
Vcc/2
5/6×Vcc
バースト
イネーブル信号
送信ディス
エーブル信号
受信ディス
エーブル信号
12
17
Vcc
R
44
50
2×R
45
2/3×R
48
42
41
43
49

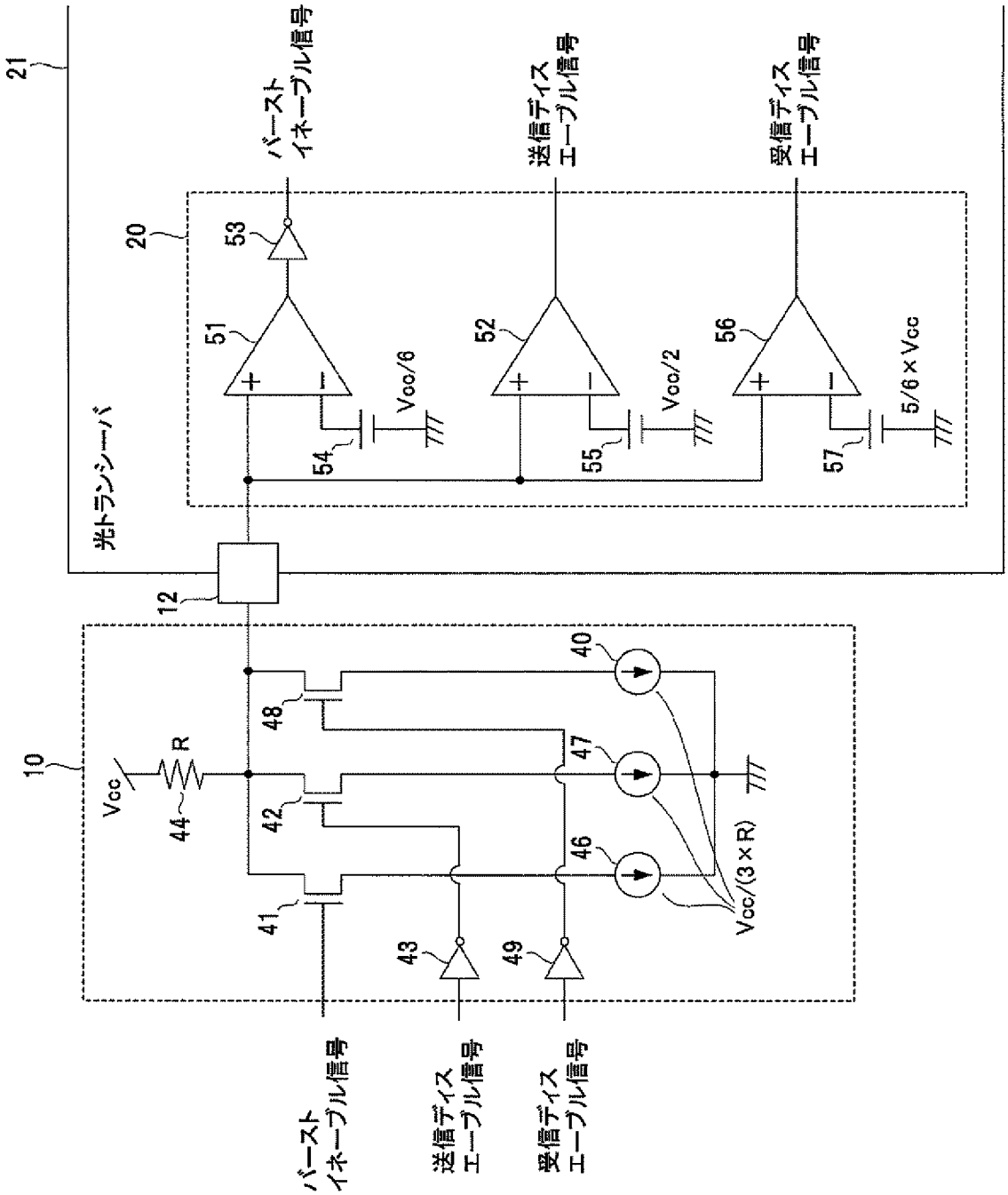
[図13]

バーストイネーブル信号	L	L	L	H	L	H	H	H
送信ディスエーブル信号	H	H	L	L	L	H	L	H
受信ディスエーブル信号	H	L	L	L	H	L	H	H
端子電圧	Vcc	Vcc × 2/3	Vcc/3	0	Vcc × 2/3	0	0	0
状態	送受信オフ	送信オフ	送信スタンバイ	送受信オン	—	—	—	—

[図14]


21
光トランシーバ
20
19
12
Vcc
44
R
53
51
52
56
54
55
57
Vcc/6
Vcc/2
5/6×Vcc
50
2×R
48
45
2/3×R
42
41
43
49
バースト
イネーブル信号
送信ディス
エーブル信号
受信ディス
エーブル信号

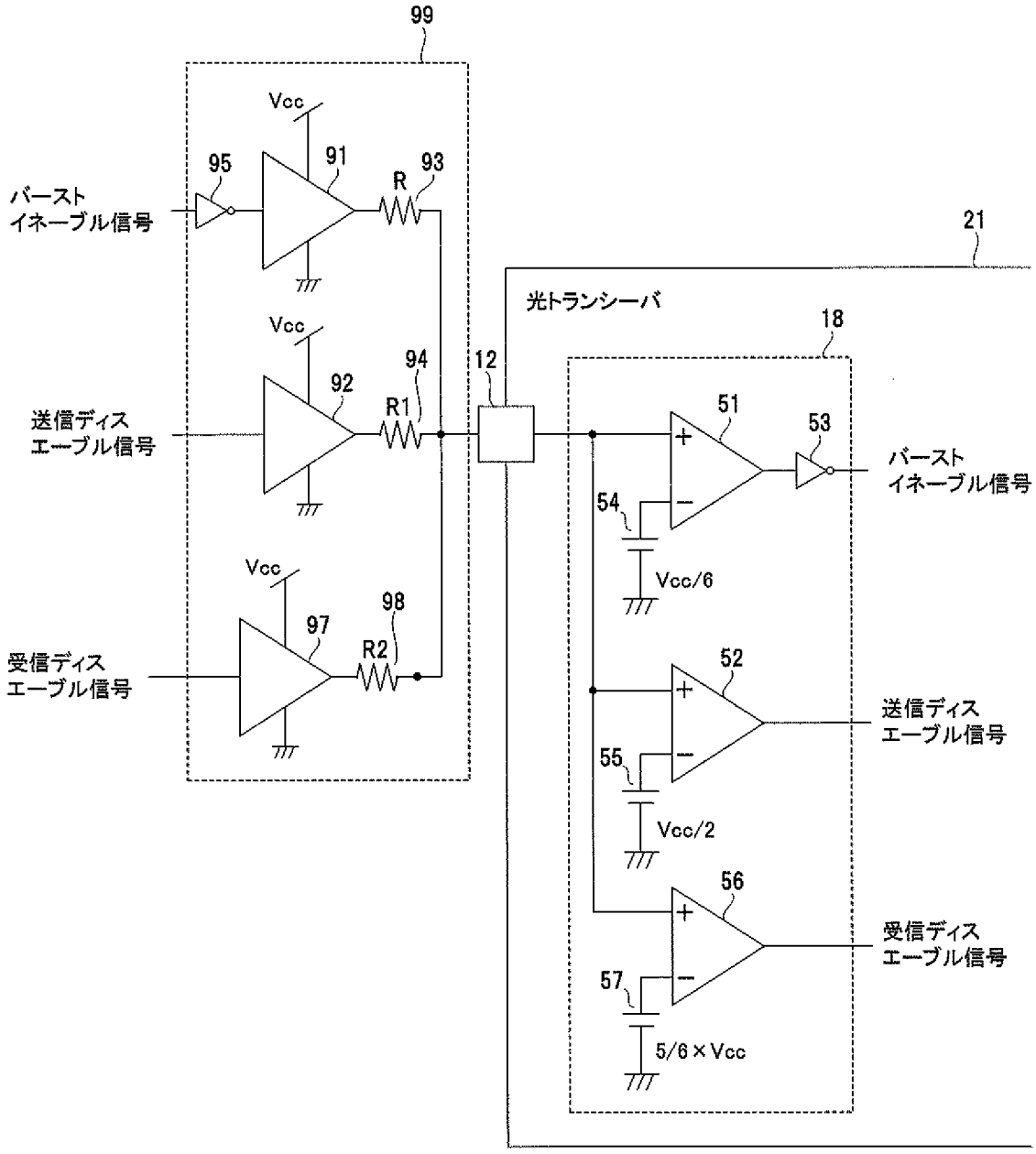
[図15]


21
光トランシーバ
20
53
51
52
56
54
55
57
Vcc/6
Vcc/2
5/6 × Vcc
バースト
イネーブル信号
送信ディス
エーブル信号
受信ディス
エーブル信号
12
10
Vcc
R
44
40
48
47
42
46
41
43
49
Vcc/(3 × R)

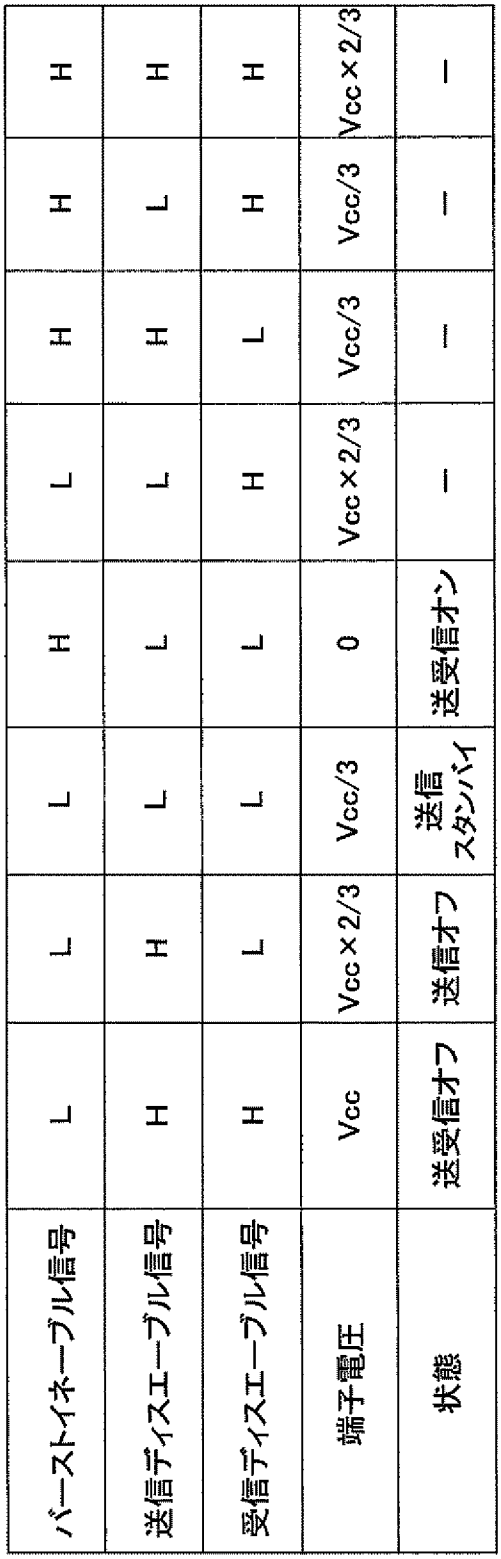
[図16]

パーストイネーブル信号	L	L	L	H	L	H	H	H
送信ディスエーブル信号	H	H	L	L	L	H	L	H
受信ディスエーブル信号	H	L	L	L	H	L	H	H
端子電圧	Vcc	Vcc×2/3	Vcc/3	0	Vcc×2/3	Vcc/3	Vcc/3	Vcc×2/3
状態	送受信オフ	送信オフ	送信スタンバイ	送受信オン	—	—	—	—

[図17]

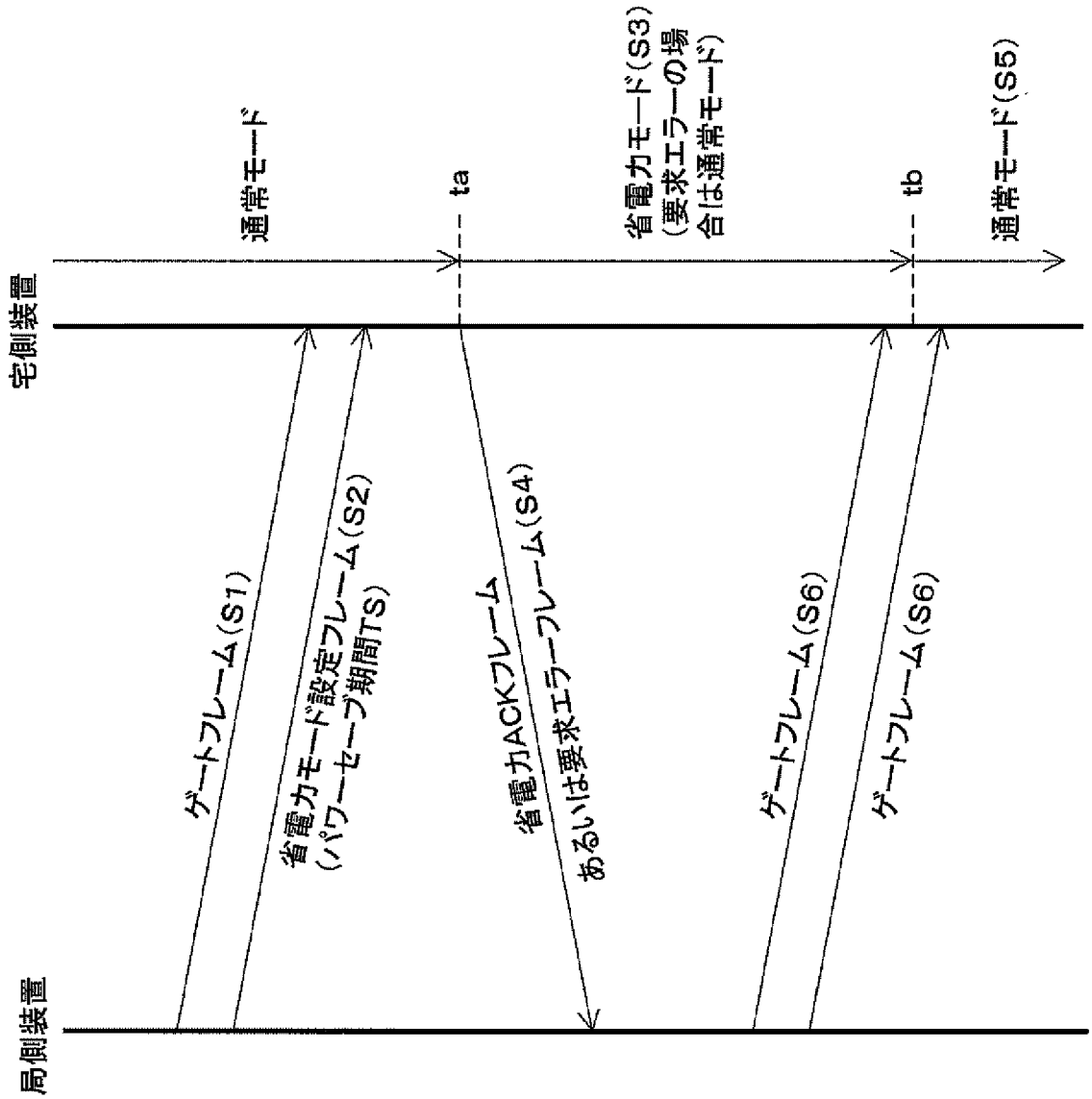

99
Vcc
95
91
93
R
バースト
イネーブル信号
21
光トランシーバ
18
Vcc
94
92
12
R1
送信ディス
エーブル信号
51
53
バースト
イネーブル信号
54
Vcc/6
Vcc
98
97
R2
受信ディス
エーブル信号
52
送信ディス
エーブル信号
55
Vcc/2
56
受信ディス
エーブル信号
57
5/6×Vcc

[図18]

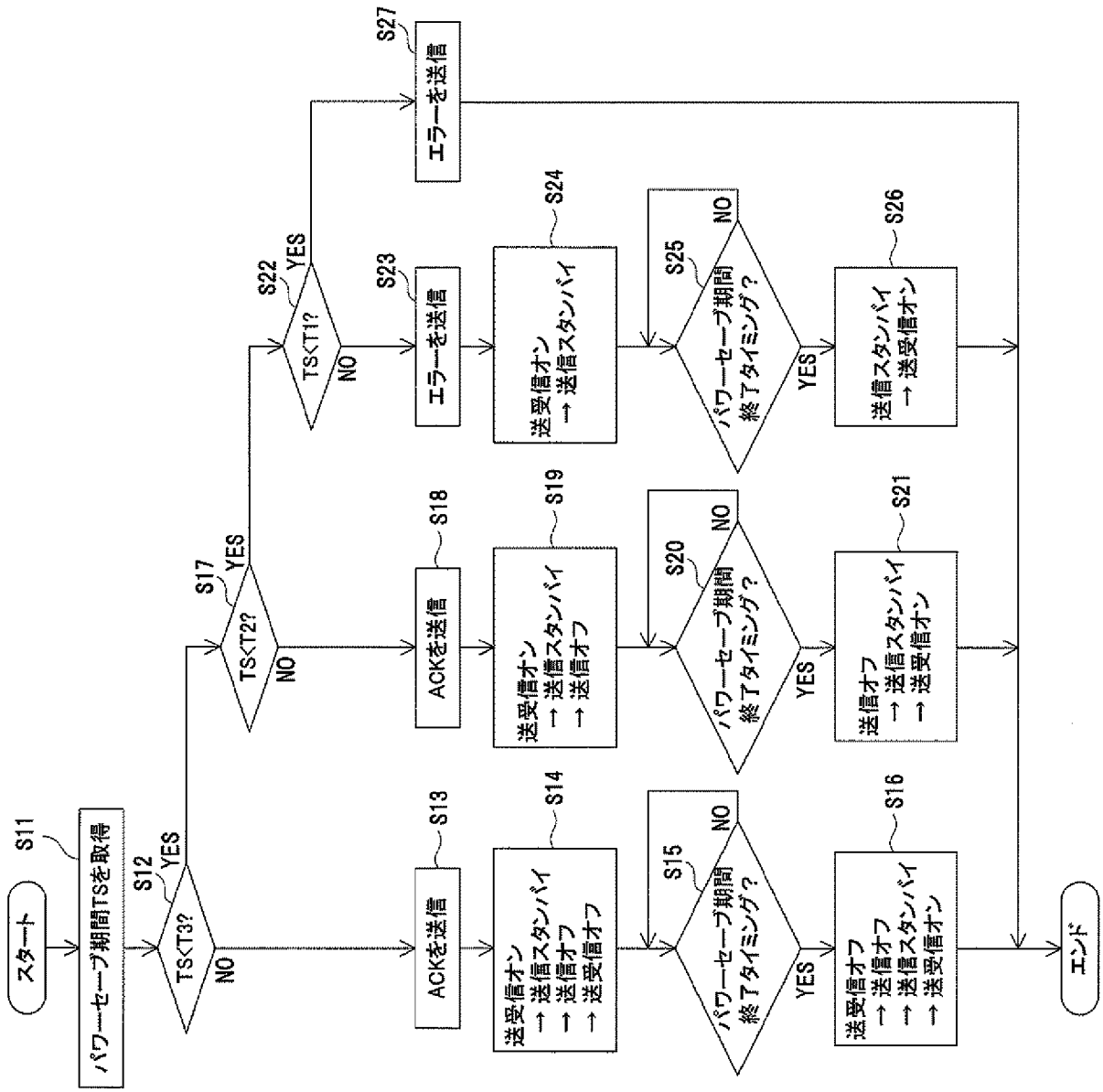


バーストイネーブル信号	L	L	L	H	L	H	H	H
送信ディスエーブル信号	H	H	L	L	L	H	L	H
受信ディスエーブル信号	H	L	L	L	H	L	H	H
端子電圧	Vcc	Vcc×2/3	Vcc/3	0	Vcc×2/3	Vcc/3	Vcc/3	Vcc×2/3
状態	送受信オフ	送信オフ	送信スタンバイ	送受信オン	—	—	—	—

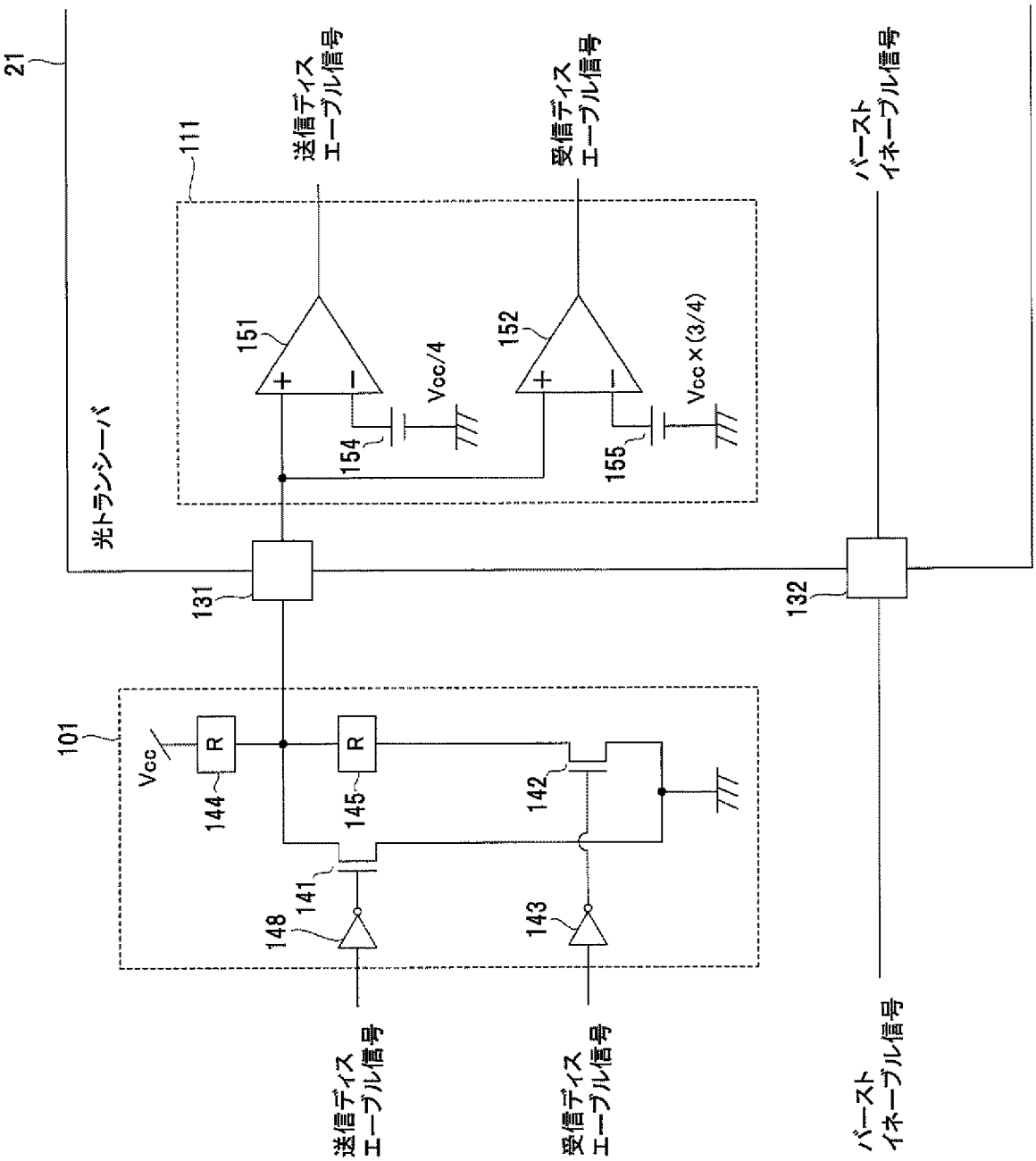
[図19]


宅側装置
局側装置
通常モード
ta
省電力モード(S3)
(要求エラーの場
合は通常モード)
tb
通常モード(S5)
ゲートフレーム(S1)
省電力モード設定フレーム(S2)
(パワーセーブ期間TS)
省電力ACKフレーム
あるいは要求エラーフレーム(S4)
ゲートフレーム(S6)
ゲートフレーム(S6)

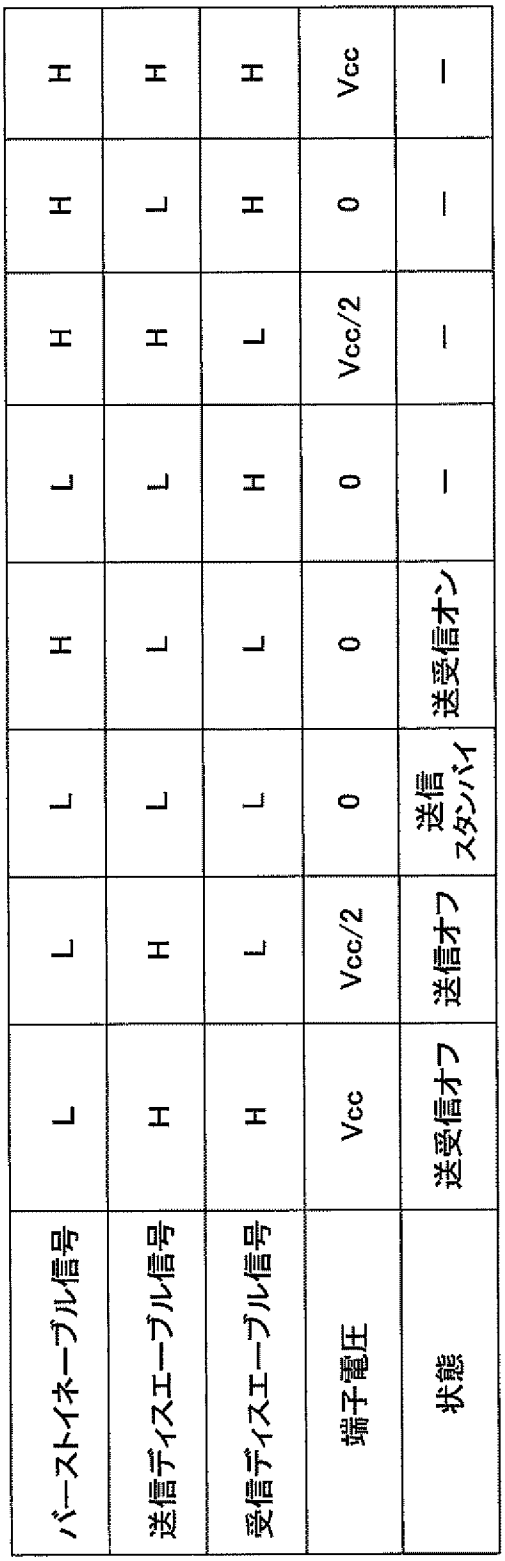
[図20]


スタート
S11
パワーセーブ期間TSを取得
S12
TS<T3?
YES
NO
S13
ACKを送信
送受信オン
→送信スタンバイ
→送信オフ
→送受信オフ
S14
S15
パワーセーブ期間
終了タイミング?
NO
YES
S16
送受信オフ
→送信オフ
→送信スタンバイ
→送受信オン
S17
TS<T2?
YES
NO
S18
ACKを送信
S19
送受信オン
→送信スタンバイ
→送信オフ
S20
パワーセーブ期間
終了タイミング?
NO
YES
S21
送信オフ
→送信スタンバイ
→送受信オン
S22
TS<T1?
YES
NO
S23
エラーを送信
S24
送受信オン
→送信スタンバイ
S25
パワーセーブ期間
終了タイミング?
NO
YES
S26
送信スタンバイ
→送受信オン
S27
エラーを送信
エンド

[図21]

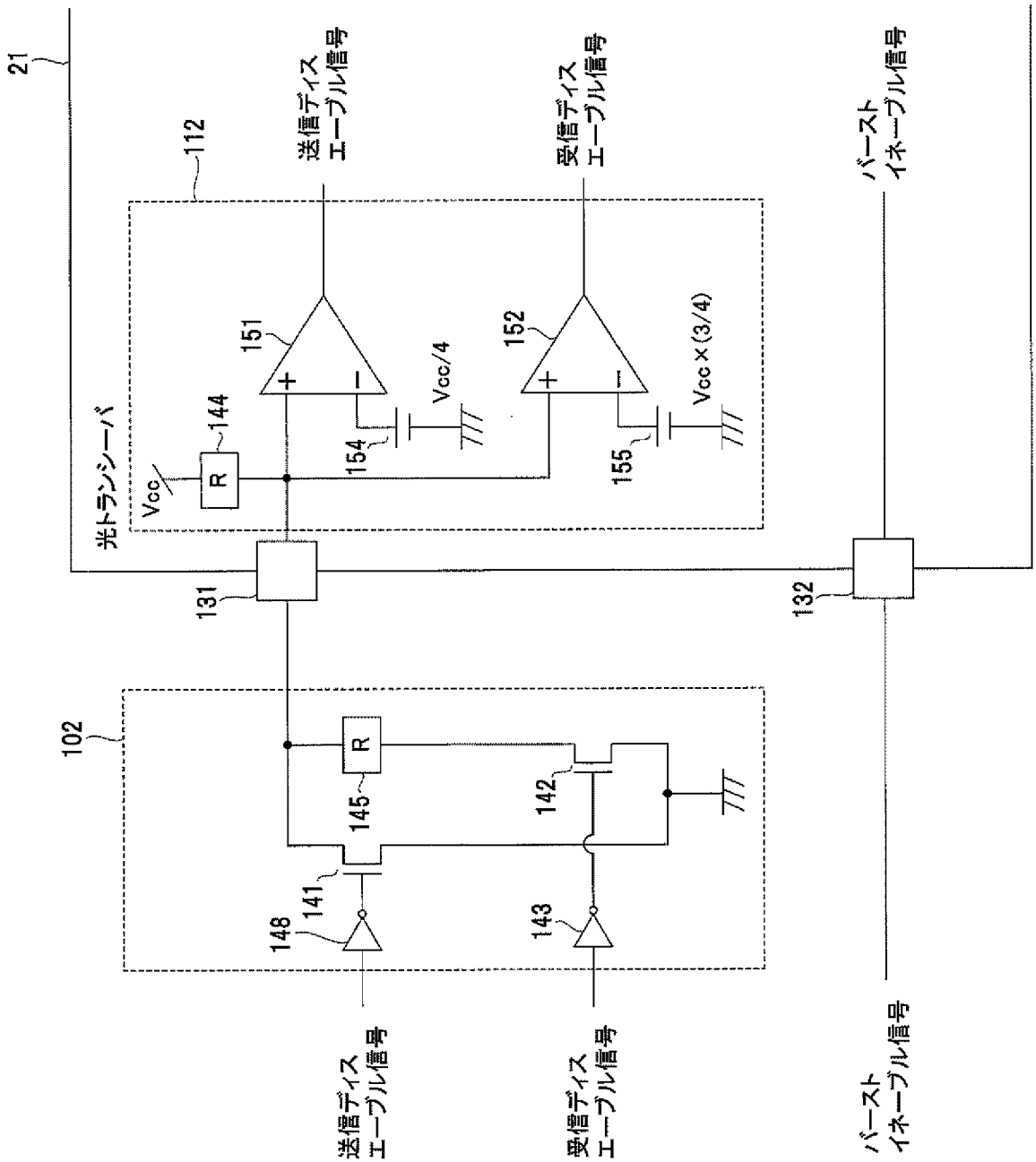

21
光トランシーバ
111
送信ディス
エーブル信号
受信ディス
エーブル信号
バースト
イネーブル信号
151
152
154
155
Vcc/4
Vcc x (3/4)
131
132
101
Vcc
R
144
145
142
141
148
143
送信ディス
エーブル信号
受信ディス
エーブル信号
バースト
イネーブル信号

[図22]

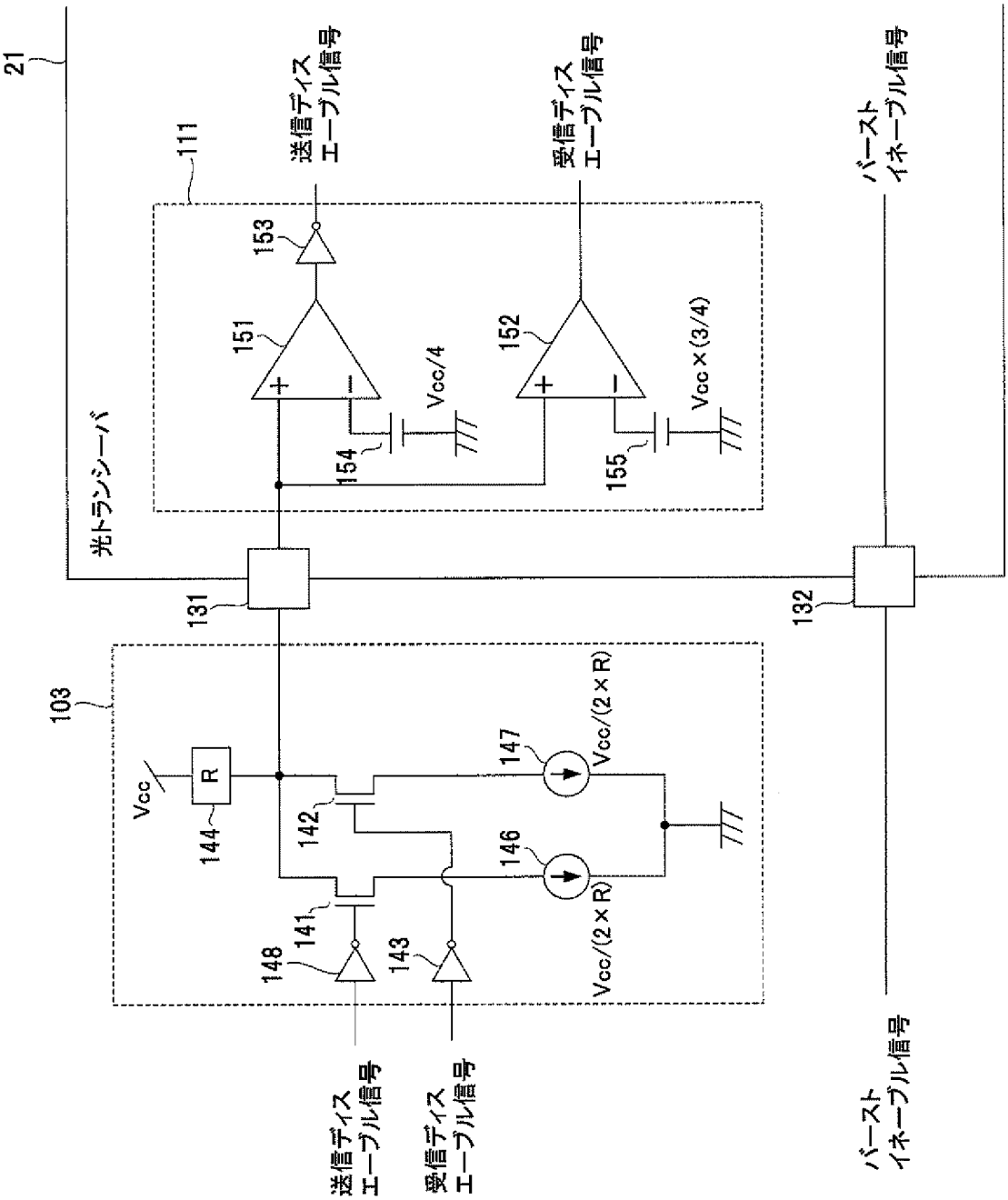


バーストイネーブル信号	L	L	L	H	L	H	H	H
送信ディスエーブル信号	H	H	L	L	L	H	L	H
受信ディスエーブル信号	H	L	L	L	H	L	H	H
端子電圧	Vcc	Vcc/2	0	0	0	Vcc/2	0	Vcc
状態	送受信オフ	送信オフ	送信スタンバイ	送受信オン	—	—	—	—

[図23]


21
112
送信ディス
エーブル信号
受信ディス
エーブル信号
バースト
イネーブル信号
151
152
Vcc/4
Vcc×(3/4)
光トランシーバ
144
R
Vcc
154
155
131
132
102
R
145
142
141
148
143
送信ディス
エーブル信号
受信ディス
エーブル信号
バースト
イネーブル信号

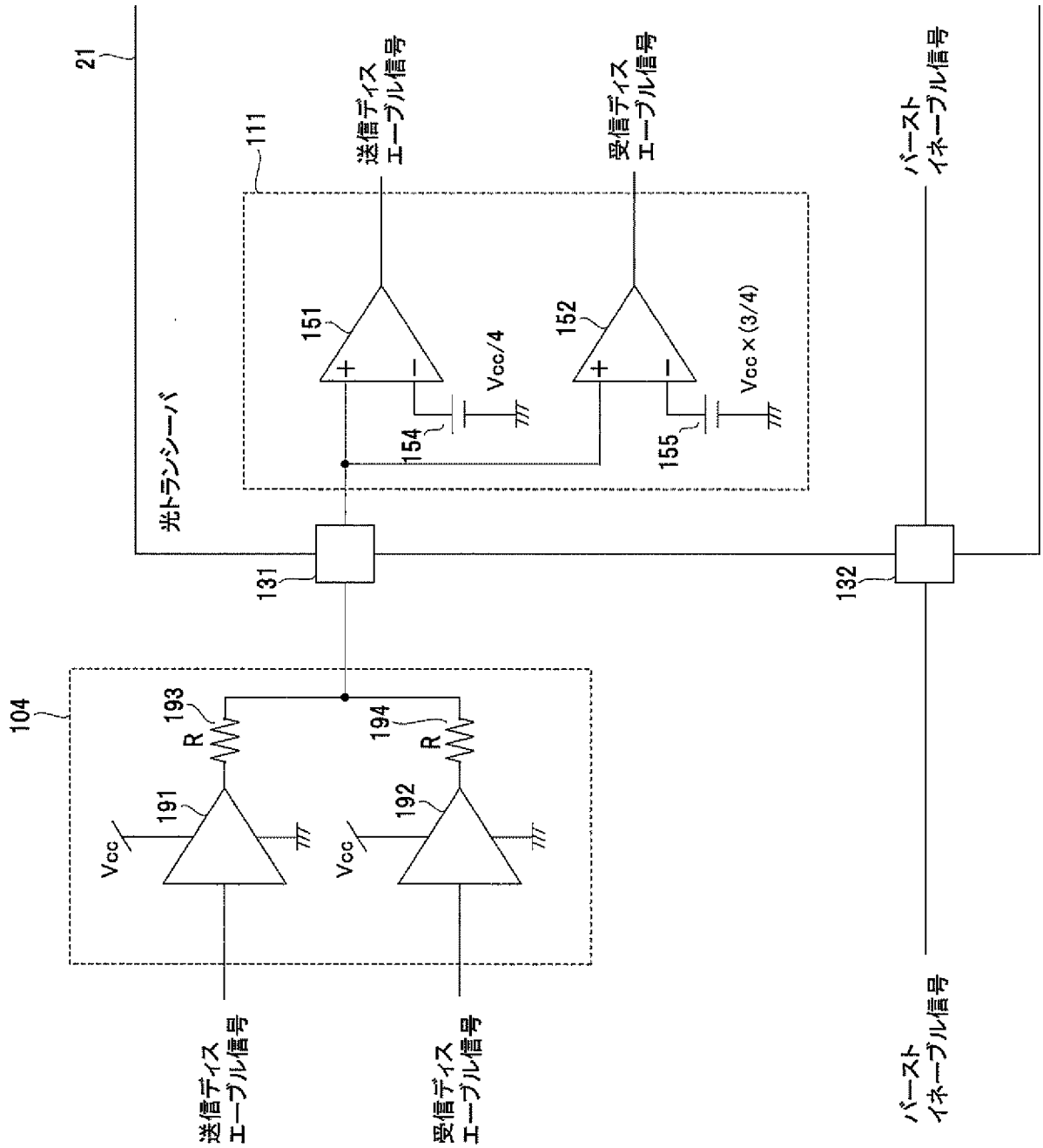
[図24]


21
光トランシーバ
111
送信ディスエーブル信号
受信ディスエーブル信号
バーストイネーブル信号
153
151
152
154
155
Vcc/4
Vcc×(3/4)
131
132
103
Vcc
R
144
142
141
148
143
147
146
Vcc/(2×R)
Vcc/(2×R)
送信ディスエーブル信号
受信ディスエーブル信号
バーストイネーブル信号

[図25]

バーストイネーブル信号	L	L	L	H	L	H	H	H
送信ディスエーブル信号	H	H	L	L	L	H	L	H
受信ディスエーブル信号	H	L	L	L	H	L	H	H
端子電圧	Vcc	Vcc/2	0	0	Vcc/2	Vcc/2	Vcc/2	Vcc
状態	送受信オフ	送信オフ	送信 スタンバイ	送受信オン	—	—	—	—

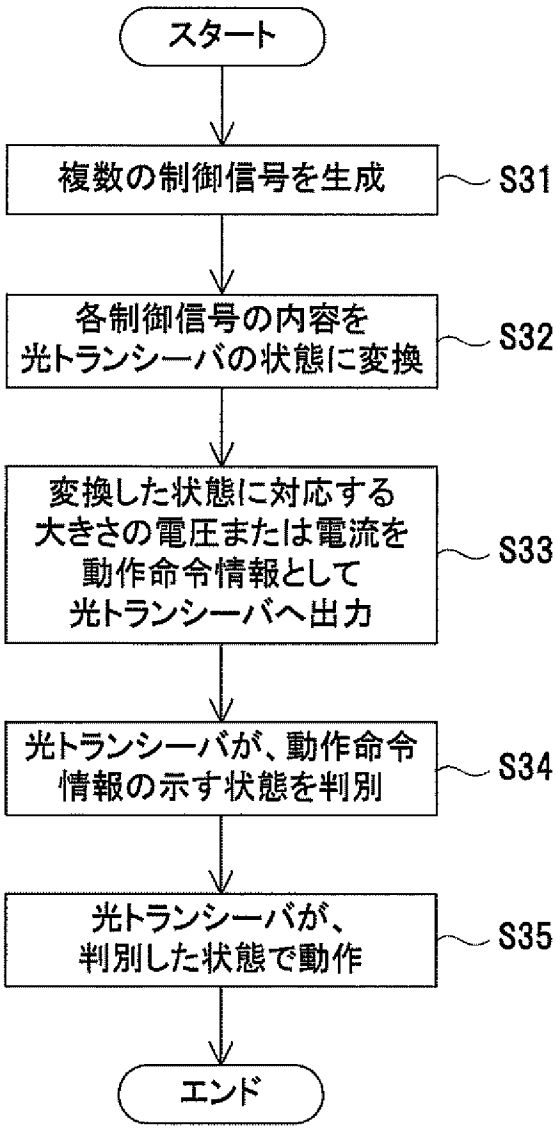
[図26]


21
光トランシーバ
111
送信ディスエーブル信号
受信ディスエーブル信号
バーストイネーブル信号
151
152
154
155
Vcc/4
Vcc×(3/4)
131
132
104
193
194
R
191
192
Vcc
送信ディスエーブル信号
受信ディスエーブル信号
バーストイネーブル信号

[図27]

バーストイネーブル信号	L	L	L	H	L	H	H	H	H
送信ディスエーブル信号	H	H	L	L	L	H	L	H	H
受信ディスエーブル信号	H	L	L	L	H	L	H	H	H
端子電圧	Vcc	Vcc/2	0	0	Vcc/2	Vcc/2	Vcc/2	Vcc	Vcc
状態	送受信オフ	送信オフ	送信スタンバイ	送受信オン	—	—	—	—	—

[図28]


スタート
複数の制御信号を生成
S31
各制御信号の内容を
光トランシーバの状態に変換
S32
変換した状態に対応する
大きさの電圧または電流を
動作命令情報として
光トランシーバへ出力
S33
光トランシーバが、動作命令
情報の示す状態を判別
S34
光トランシーバが、
判別した状態で動作
S35
エンド

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/059156

A. CLASSIFICATION OF SUBJECT MATTER
H04B10/00(2006.01)i, *H04B10/207*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04B10/00, H04B10/207

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-278208 A (Sony Corp.), 06 October 2000 (06.10.2000), paragraphs [0010] to [0076]; fig. 1 to 9 (Family: none)	1-13
A	JP 6-164497 A (Sumitomo Electric Industries, Ltd.), 10 June 1994 (10.06.1994), paragraphs [0012] to [0029]; fig. 1 to 4 (Family: none)	1-13
A	JP 2007-13504 A (Sony Corp.), 18 January 2007 (18.01.2007), paragraphs [0022] to [0094]; fig. 1 to 6 (Family: none)	1-13

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 June, 2012 (28.06.12)	10 July, 2012 (10.07.12)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/059156

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-91057 A (Totoku Electric Co., Ltd.), 09 April 1993 (09.04.1993), paragraphs [0012] to [0031]; fig. 1 to 7 (Family: none)	1-13

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１２／０５９１５６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H04B10/00(2006.01)i, H04B10/207(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H04B10/00, H04B10/207

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１２年
日本国実用新案登録公報	１９９６－２０１２年
日本国登録実用新案公報	１９９４－２０１２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2000-278208 A（ソニー株式会社）2000.10.06, 段落【0010】－【0076】, 図１－９（ファミリーなし）	1-13
A	JP 6-164497 A（住友電気工業株式会社）1994.06.10, 段落【0012】－【0029】, 図１－４（ファミリーなし）	1-13
A	JP 2007-13504 A（ソニー株式会社）2007.01.18, 段落【0022】－【0094】, 図１－６（ファミリーなし）	1-13

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ２８．０６．２０１２	国際調査報告の発送日 １０．０７．２０１２
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｊ　９４６６ 角田　慎治 電話番号　０３－３５８１－１１０１　内線　３５３４

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ａ	JP 5-91057 A（東京特殊電線株式会社）1993.04.09，段落【0012】－【0031】，図１－７（ファミリーなし）	1-13