(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 109494507 A
(43)申请公布日 2019.03.19

(21)申请号 201811367691.3

(22)申请日 2018.11.16

(71)申请人 国网江苏省电力有限公司盐城供电分公司
地址 224000 江苏省盐城市解放南路189号
申请人 国家电网有限公司

(72)发明人 周宇 马汝祥 胡卫丰 侍红兵 周洪益 胥峥

(74)专利代理机构 苏州市港澄专利代理事务所（普通合伙）32304
代理人 马丽丽

(51)Int.Cl.
H01R 13/02(2006.01)
H01R 13/66(2006.01)
H01R 25/16(2006.01)

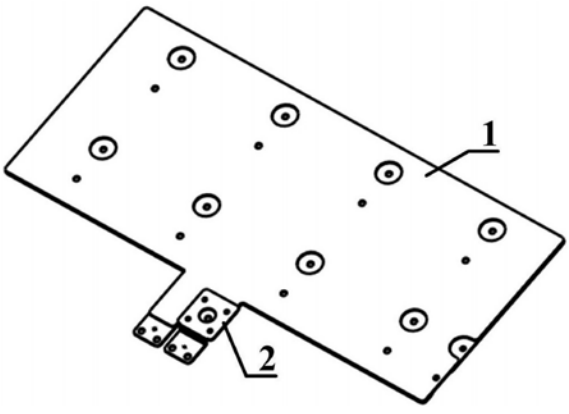
权利要求书1页 说明书3页 附图3页

(54)发明名称

一种适用于功率半导体器件测试的叠层母排

(57)摘要

本发明公开了一种适用于功率半导体器件测试的叠层母排，包括电容母排，负极板。电容母排正极输出端和负极板的负极输出端分别包含一个功率半导体器件安装孔和一个负载电感连接孔。电容母排为叠层母排，负极板为裸露铜排。本发明可以有效减小功率半导体器件测试回路寄生电感，提高测量准确性，同时，该叠层母排能够通过灵活连线方式，分别对功率半导体半桥模块的上桥臂和下桥臂进行测量。



CN 109494507 A

1.一种适用于功率半导体器件测试的叠层母排,其特征在于:由两部分组成,包括具有正负极输入端、正极输出端的电容母排,具有负极输出端的负极板;其中,所述正极输出端、负极输出端均包含一个功率半导体器件安装孔、一个负载电感连接孔;所述电容母排包括五层叠层,从下到上依次为:下层绝缘板,带有正极输入端、正极输出端的下层导体板,中间绝缘板,带有负电极输入端的上层导体板,上层绝缘板;所述负极板为裸露铜排;所述负极板通过电流传感器和紧固件连接到所述电容母排上。

2.根据权利要求1所述的一种适用于功率半导体器件测试的叠层母排,其特征在于:所述电容母排的下层绝缘板,下层导体板,中间绝缘板,上层导体板,上层绝缘板均开设有薄膜电容安装孔。

3.根据权利要求1所述的一种适用于功率半导体器件测试的叠层母排,其特征在于,所述功率半导体器件采用IGBT模块或SiC MOSFET模块。

4.根据权利要求1所述的一种适用于功率半导体器件测试的叠层母排,其特征在于,所述电流传感器为同轴电阻。

一种适用于功率半导体器件测试的叠层母排

技术领域

[0001] 本发明属于叠层母排技术领域，具体涉及一种适用于功率半导体器件测试的叠层母排。

背景技术

[0002] 功率半导体器件是电力电子变流器中的基础有源元器件，是组成电力电子装置的最基本元素。开关电源、新能源并网、机车牵引、电磁弹射等电力电子应用场合的不断发展为功率半导体器件的应用提供了广阔的空间，同时使得功率半导体器件的可靠性显得极为重要。

[0003] 实际工业应用中，为了保证功率半导体器件的可靠运行，在选择功率半导体器件的额定值时按照实际运行的两倍，出现了大马拉小车的现象。为提高功率半导体器件的容量利用率，需要对其应用特性进行测试，进一步掌握其应用特性，从而对其运行裕度进行评估。

[0004] 目前的成熟的功率半导体器件动态测试方案中，测试换流回路寄生电感较大，影响测试结果的准确性，从而影响器件使用的评估。为了对大功率半导体模块进行更全面的测试，还要求能够同时对其上桥臂和下桥臂进行测试。

发明内容

[0005] 鉴于上述，本发明提供了一种适用于功率半导体器件测试的叠层母排，该叠层母排可以有效减小功率半导体器件测试回路寄生电感，提高测量准确性，同时，该叠层母排能够通过灵活连线方式，分别对功率半导体半桥模块的上桥臂和下桥臂进行测量。

[0006] 一种适用于功率半导体器件测试的叠层母排，由两部分组成，包括具有正负极输入端、正极输出端的电容母排，具有负极输出端的负极板；其中，所述正极输出端、负极输出端均包含一个功率半导体器件安装孔、一个负载电感连接孔；所述电容母排包括五层叠层，从下到上依次为：下层绝缘板，带有正极输入端、正极输出端的下层导体板，中间绝缘板，带有负电极输入端的上层导体板，上层绝缘板；所述负极板为裸露铜排；所述负极板通过电流传感器和紧固件连接到所述电容母排上。

[0007] 进一步地，所述电容母排的下层绝缘板，下层导体板，中间绝缘板，上层导体板，上层绝缘板均开设有薄膜电容安装孔。

[0008] 进一步地，所述功率半导体器件采用IGBT(绝缘栅双极型晶体管)模块或SiC MOSFET(碳化硅金属-氧化物半导体场效应晶体管)模块。

[0009] 进一步地，所述电流传感器为同轴电阻。

[0010] 对大功率半桥模块进行测量时，负载电感一端连接于半桥模块的交流输出端；当测量对象为下桥臂时，负载电感的另一端连接于正极输出端上的负载电感连接孔；当测量对象为上桥臂时，负载电感的另一端连接于负极输出端的负载电感连接孔。

附图说明

[0011] 图1为本发明的具体实施方式的结构示意图。

[0012] 图2(a)为图1中电容母排的俯视图。

[0013] 图2(b)为图1中电容母排的剖视图。

[0014] 图3为图1中负极板的俯视图。

[0015] 图4为应用图1具体实施方式应用于功率半导体器件测量的连接示意图。

[0016] 图5为采用SiC MOSFET(碳化硅金属-氧化物半导体场效应晶体管)模块时图4连接示意图等效电路图,左图为测量下桥臂连接,右图为测量上桥臂连接。

[0017] 图6为采用IGBT(绝缘栅双极型晶体管)模块时图4连接示意图等效电路图,左图为测量下桥臂连接,右图为测量上桥臂连接。

具体实施方式

[0018] 为了更为具体地描述本发明,下面结合附图及具体实施方式对本发明的技术方案进行详细说明。

[0019] 如图1所示,本具体实施方式公开一种适用于功率半导体器件测试的叠层母排,包括电容母排1,负极板2。

[0020] 电容母排1包括五层叠层,如图2(b)所示,其剖面图由五层组成,包括:上层绝缘板101,带有负电极输入端的上层导体板102,中间绝缘板103,带有正极输入端、正极输出端的下层导体板104,下层绝缘板105。如图2(a)所示,上层导体板102所带的负电极输入端107、下层导体板104所带的正极输入端106用于连接上级直流电源,电能通过输入端向薄膜电容充电。正极输出端包含一个功率半导体器件安装孔110、一个负载电感连接孔109,安装孔110用于连接待测功率半导体器件,连接孔109用于测试下桥臂时连接负载电感,;电容母排1上有若干个薄膜电容安装孔111,用于连接薄膜电容。

[0021] 图1所示负极板2如图3所示,其负极输出端包含一个功率半导体器件安装孔203和一个负载电感连接孔202,安装孔203用于连接待测功率半导体器件,连接孔202用于测试上桥臂时连接负载电感。

[0022] 本具体实施方式应用于功率半导体器件测量时,其连接示意图如图4所示,电容母排1通过同轴电阻4和负极板2固定连接在一起,电容母排1正极输出端安装孔110和功率半导体器件3正电极连接,负极板2负极输出端安装孔203和功率半导体器件3负电极连接,负载电感一端和功率半导体器件3交流端连接。测试对象为功率半导体模块下桥臂时,负载电感另一端和电容母排1正极输出端负载电感连接孔109连接;测试对象为功率半导体模块上桥臂时,负载电感另一端和负极板2负极输出端负载电感连接孔202连接。其中,同轴电阻4的负极和负极板2的同轴电阻安装孔201通过紧固件连接,同轴电阻4的正极和电容母排1的同轴电阻安装孔108通过紧固件连接。

[0023] 采用SiC MOSFET(碳化硅金属-氧化物半导体场效应晶体管)模块时,图4连接示意图等效电路图如图5所示,左图为测量下桥臂连接,右图为测量上桥臂连接。采用IGBT(绝缘栅双极型晶体管)模块时,图4连接示意图等效电路图如图6所示,左图为测量下桥臂连接,右图为测量上桥臂连接。

[0024] 上述对实施例的描述是为便于本技术领域的普通技术人员能理解和应用本发明。

熟悉本领域技术的人员显然可以容易地对上述实施例做出各种修改，并把在此说明的一般原理应用到其他实施例中而不必经过创造性的劳动。因此，本发明不限于上述实施例，本领域技术人员根据本发明的揭示，对于本发明做出的改进和修改都应该在本发明的保护范围之内。

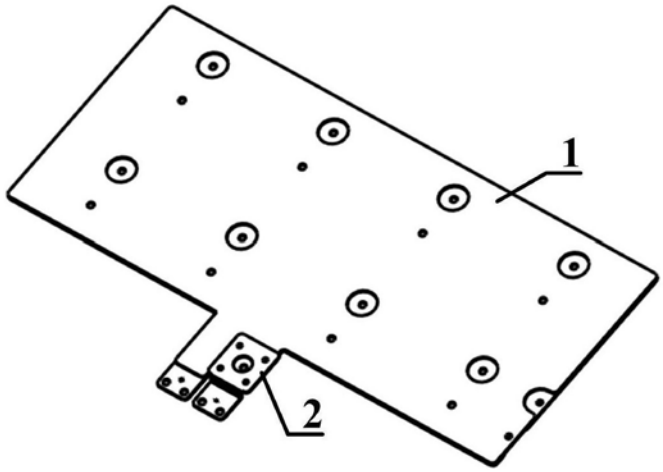


图1

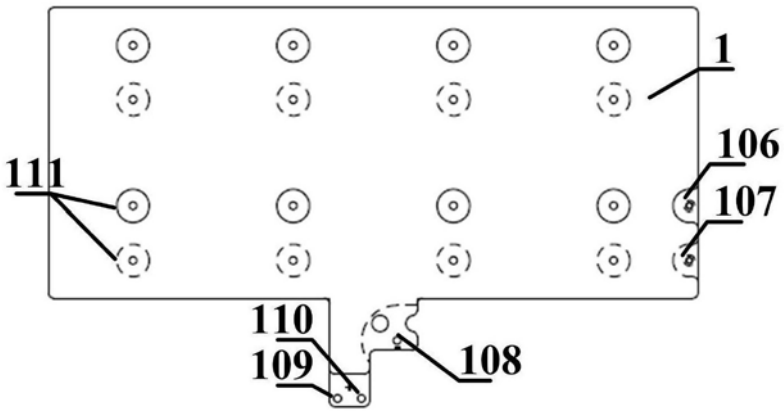


图2(a)

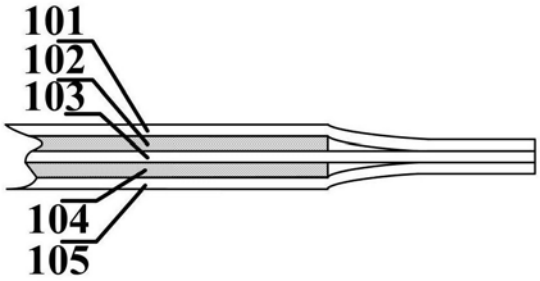


图2(b)

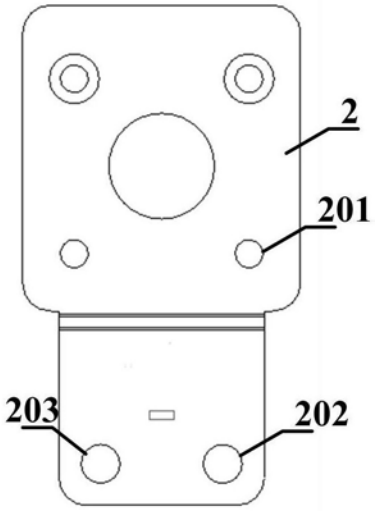

2
201
203
202

图3

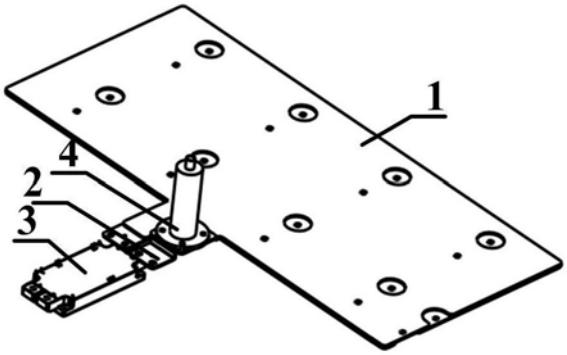

1
4
2
3

图4

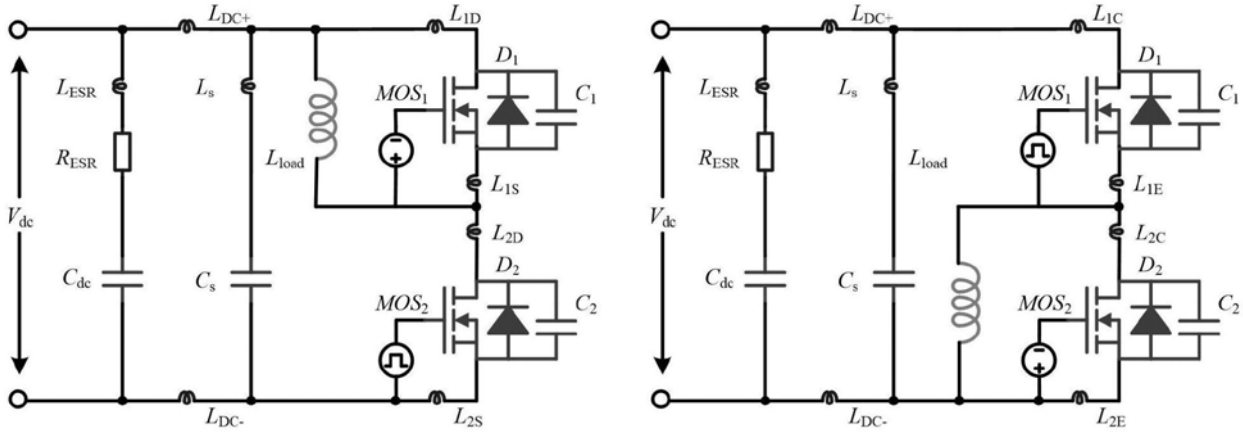

L_{DC+}
L_{1D}
L_{ESR}
L_s
D_1
MOS_1
C_1
R_{ESR}
L_{load}
L_{1S}
V_{dc}
L_{2D}
D_2
C_{dc}
C_s
MOS_2
C_2
L_{DC-}
L_{2S}
L_{DC+}
L_{1C}
L_{ESR}
L_s
D_1
MOS_1
C_1
R_{ESR}
L_{load}
L_{1E}
V_{dc}
L_{2C}
D_2
C_{dc}
C_s
MOS_2
C_2
L_{DC-}
L_{2E}

图5

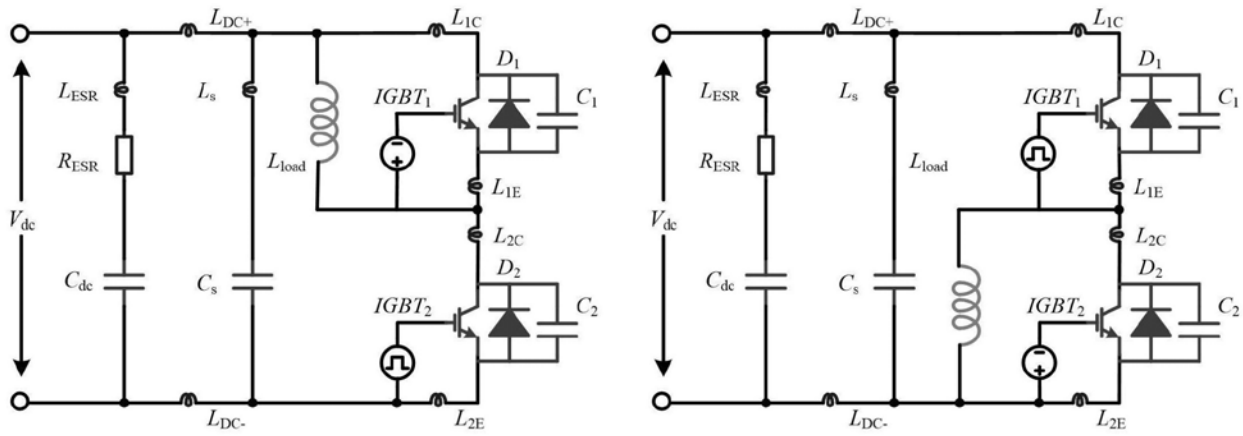

L_{DC+}
L_{1C}
D_1
L_{ESR}
L_s
$IGBT_1$
C_1
R_{ESR}
L_{load}
L_{1E}
V_{dc}
L_{2C}
D_2
C_{dc}
C_s
$IGBT_2$
C_2
L_{DC-}
L_{2E}

图6