



(21)申請案號：107125602

(22)申請日：中華民國 107 (2018) 年 07 月 25 日

(51)Int. Cl. : G01T1/16 (2006.01)

(30)優先權：2017/07/26 世界智慧財產權組織 PCT/CN2017/094472

(71)申請人：中國大陸商深圳幘觀德芯科技有限公司 (中國大陸) SHENZHEN XPECTVISION TECHNOLOGY CO., LTD. (CN)

中國大陸

(72)發明人：曹培炎 CAO, PEIYAN (CN) ; 劉雨潤 LIU, YURUN (CN)

(74)代理人：陳長文

(56)參考文獻：

TW	201714316A	US	2010/0327172A1
US	2016/0254407A1	US	2017/0139060A1
US	2017/0148938A1		

審查人員：吳鴻鎮

申請專利範圍項數：36 項 圖式數：7 共 65 頁

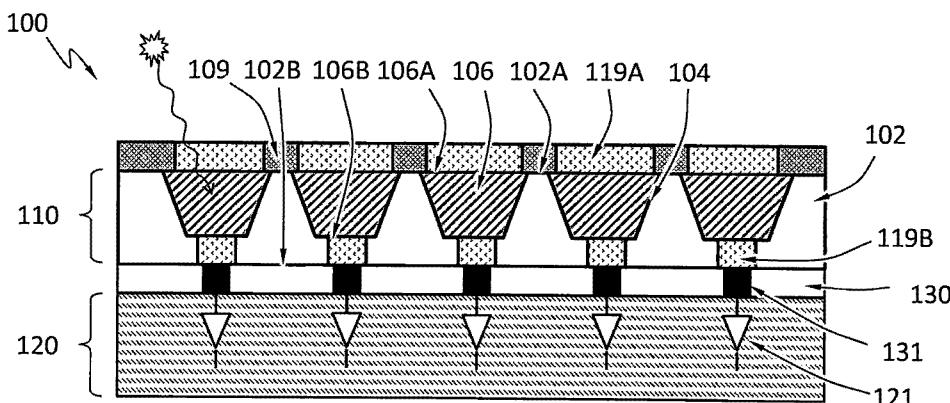
(54)名稱

輻射檢測器及其製作方法

(57)摘要

本文公開輻射檢測器及其製作方法。所述輻射檢測器被配置為吸收入射在所述輻射檢測器的半導體單晶上的輻射粒子，並產生載荷子。所述半導體單晶可以是 CdZnTe 單晶或 CdTe 單晶。所述方法可包括在半導體的基板中形成凹部；在所述凹部中形成半導體單晶；以及在所述基板中形成重摻雜半導體區。所述半導體單晶具有與所述基板不同的組成。所述重摻雜區與所述半導體單晶電接觸，並被嵌入在所述基板的本徵半導體的部分中。

指定代表圖：



符號簡單說明：

100:輻射檢測器

102:基板

102A:表面

102B:表面

104:凹部

106:半導體單晶

106A:表面

106B:界面

109:鈍化層

110:輻射吸收層

119A:電觸點

圖 2B

119B:電觸點

120:電子層

121:電子系統

130:填充材料

131:通孔



I831746

107125602替換本111年6月6日

公告本**發明摘要**

※ 申請案號：107125602

※ 申請日：107年7月25日

※IPC分類：G01T 1/16 (2006.01)

【發明名稱】

輻射檢測器及其製作方法

【中文】

本文公開輻射檢測器及其製作方法。所述輻射檢測器被配置為吸收入射在所述輻射檢測器的半導體單晶上的輻射粒子，並產生載荷子。所述半導體單晶可以是 CdZnTe 單晶或 CdTe 單晶。所述方法可包括在半導體的基板中形成凹部；在所述凹部中形成半導體單晶；以及在所述基板中形成重摻雜半導體區。所述半導體單晶具有與所述基板不同的組成。所述重摻雜區與所述半導體單晶電接觸，並被嵌入在所述基板的本徵半導體的部分中。

【代表圖】

【本案指定代表圖】：第（2B）圖。

【本代表圖之符號簡單說明】：

100	輻射檢測器
102	基板
102A	表面
102B	表面
104	凹部
106	半導體單晶
106A	表面
106B	界面
109	鈍化層
110	輻射吸收層
119A	電觸點

- 119B 電觸點
- 120 電子層
- 121 電子系統
- 130 填充材料
- 131 通孔

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

輻射檢測器及其製作方法

【技術領域】

本公開涉及輻射檢測器及其制作方法，特別涉及用半導體單晶形成輻射檢測器的方法。

【先前技術】

輻射檢測器是測量輻射屬性的裝置。所述屬性的例子可包括所述輻射的強度的空間分布，相位，偏振。所述輻射可以是與主體相互作用的輻射。例如，由輻射檢測器測量的輻射可以是穿透主體或從主體反射的輻射。輻射可以是電磁輻射，比如紅外光，可見光，紫外光，X射線或 γ 射線。輻射可以是其它類型，比如 α 射線和 β 射線。

一種類型的輻射檢測器是基於輻射和半導體之間的相互作用。例如，這種類型的輻射檢測器可以具有吸收輻射並產生載荷子（例如，電子和空穴）的半導體層以及用於檢測載荷子的電路。

碲化鋅鎘（CdZnTe，或 $Cd_{1-x}Zn_xTe$ ）是直接帶隙半導體，並且是室溫輻射檢測的優秀候選者。碲化鋅鎘是碲化鋅和碲化鎘(CdTe)的合金，並且 x 值是 CdZnTe 中 Zn 的摩爾濃度。具有從 0.04 到 0.2 的 x 值的 CdZnTe 被認為對檢測器的開發是有前景的，因為它具有並改進了 CdTe 的一些特性。例如，CdTe 和 CdZnTe 兩者都具有大的原子序數，其賦予材料優異的截止力，用於入射 x 射線、 γ 射線的高吸收效率，並具有大的帶隙（例如 1.5ev-1.6ev），其允許室溫檢測器操作，並具有高的電阻率以實現輻射檢測器的好的信噪比。同時，由於引入 Zn，CdZnTe 具有比 CdTe 更大的帶隙，因此增加了最大可實現的電阻率。

CdTe 和 CdZnTe 檢測器的實際使用覆蓋廣泛的各種應用，比如醫療和工業成像、工業計量和無損檢測、安全和監測、核保障與不擴散，以及天體物理。

【發明內容】

本文公開包括下述各項的方法：在半導體基板中形成凹部；在所述凹部中形成半導體單晶，所述半導體單晶具有與所述基板不同的組成並且具有暴露的表面；在基板中形成重摻雜半導體區，其中所述重摻雜區與所述半導體單晶電接觸並嵌入在所述基板的本徵半導體的部分中。

根據實施例，重摻雜半導體區從所述半導體單晶和所述基板的界面延伸到所述基板的表面。

根據實施例，在形成所述凹部之前進行重摻雜半導體區的形成。

根據實施例，在形成所述半導體單晶之前進行重摻雜半導體區的形成。

根據實施例，所述方法還包括在半導體單晶的表面上形成電觸點並且在所述半導體單晶表面或所述基板表面沈積鈍化層；其中，所述電觸點嵌入所述鈍化層中。

根據實施例，所述方法還包括拋光所述基板或所述半導體單晶使得所述半導體單晶的表面與所述基板的表面共同延伸。

根據實施例，所述方法還包括在所述鈍化層和所述電觸點上沈積導電材料層。

根據實施例，所述鈍化層包括二氧化矽，氮化矽。

根據實施例，所述基板包括矽，鍺，GaAs 或其組合。

根據實施方案，所述半導體單晶是碲化鎘鋅（CdZnTe）單晶或碲化鎘（CdTe）單晶。

根據實施例，形成所述半導體單晶後，所述凹部不包含除所述半導體單晶之外的其它半導體材料。

根據實施例，在形成所述半導體單晶後，所述凹部不包含半導體多晶。

根據實施例，所述凹部具有截頭錐體、棱柱體、棱錐體、長方體、立方體或圓柱體的形狀。

根據實施例，形成所述凹部包括在所述基板上形成掩模，並且蝕刻所述基板未被所述掩模覆蓋的部分。

根據實施例，通過濕式蝕刻、乾式蝕刻或其組合來進行蝕刻所述部分。

根據實施例，在所述凹部中形成所述半導體單晶包括將半導體顆粒沈積到所述凹部中，通過熔化所述半導體粒子而形成熔體；以及在所述凹部中重結晶所述熔體。

根據實施例，在所述凹部中重結晶所述熔體包括以所述熔體重結晶為單晶的速率冷卻所述熔體。

根據實施例，通過將所述熔體從具有具有高於或等於所述半導體粒子的熔點的溫度的區域移動到具有低於所述熔點的溫度的另一區域來完成冷卻所述熔體。

根據實施例，形成所述半導體單晶包括使用氣相前體。

根據實施例，所述方法還包括將所述基板結合到在其中或其上包括電子系統的另一基板，其中所述電子系統電連接到所述基板並且被配置為處理在所述基板中產生的電信號。

本文公開包括下述各項的輻射檢測器：本徵半導體的基板；所述基板中的凹部中的半導體單晶，所述半導體單晶具有與所述本徵半導體不同的組成；重摻雜半導體區，其嵌入在本徵半導體中並與所述半導體單晶電接觸；其中所述輻射檢測器被配置為吸收入射在所述半導體單晶上的輻射粒子並產生載荷子。

根據實施例，所述重摻雜半導體區從所述半導體單晶和所述基板的界面延伸到所述基板的表面。

根據實施例，所述輻射檢測器還包括在所述半導體單晶的表面或所述基板的表面上的鈍化層並包括嵌入在所述鈍化層中並與所述半導體單晶接觸的電觸點。

根據實施例，所述電觸點還包括覆蓋鈍化層表面的平面部分。

根據實施例，所述鈍化層包括二氧化矽，氮化矽。

根據實施例，所述半導體單晶的表面和所述基板的表面是共同延伸的。

根據實施例，所述基板包括矽，鍺，GaAs 或其組合。

根據實施例，所述半導體單晶是 CdZnTe 單晶或 CdTe 單晶。

根據實施例，所述凹部不包含除所述半導體單晶之外的其它半導體材料。

根據實施例，所述凹部不包含半導體多晶。

根據實施例，所述凹部具有截頭錐體、棱柱體、棱錐體、長方體、立方體或圓柱體的形狀。

根據實施例，所述輻射檢測器還包括結合到所述基板的電子層，所述電子層包括電子系統，其被配置為處理由所述重摻雜半導體區所收集的載荷子產生的電信號。

根據實施例，所述電子系統包括電壓比較器，其被配置為將重摻雜半導體區的電壓與第一閾值進行比較；計數器，其被配置為記錄由所述基板吸收的輻射粒子數；控制器；電壓表；其中，所述控制器被配置為從所述電壓比較器確定所述電壓的絕對值等於或超過所述第一閾值的絕對值的時刻開始時間延遲；其中，所述控制器被配置為在所述時間延遲期滿時使所述電壓表測量所述電壓；其中，所述控制器被配置為：通過將由所述電壓表測量的電壓

除以單個輻射粒子在所述重摻雜半導體區上引起的電壓，來確定所述輻射粒子的數量；其中，所述控制器被配置為使由所述計數器記錄的所述數字按輻射粒子數量的增加幅度增加。

根據實施例，所述電子系統還包括電連接到所述重摻雜半導體區的電容器模塊，其中，所述電容模塊配置為從所述重摻雜半導體區收集載荷子。

根據實施例，所述控制器被配置為將所述重摻雜半導體區連接到電接地。

根據實施例，所述控制器被配置為在所述時間延遲的開始處停用所述電壓比較器。

【圖式簡單說明】

圖 1 示意性地示出作為示例的輻射檢測器。

圖 2A 示意性地示出根據實施例的輻射檢測器的截面圖。

圖 2B 和圖 2C 各自示意性地示出根據實施例的輻射檢測器的詳細橫截面視圖。

圖 2D-圖 2F 各自示意性地示出根據實施例的輻射吸收層的俯視圖。

圖 3 示意性地示出根據實施例的形成輻射吸收層的過程。

圖 4 示意性地示出：根據實施例，輻射吸收層和電子層之間接合以形成輻射檢測器。

圖 5 示意性地示出：根據實施例，輻射檢測器具有被停用的圖元。

圖 6A 和圖 6B 各自示出根據實施例的電子系統的部件圖。

圖 7 示意性地示出根據實施例的電極或電觸點的電壓的時間變化。

【實施方式】

圖 1 示意性地示出作為例子的輻射檢測器 100。輻射檢測器 100 具有圖元 150 陣列。陣列可以是矩形陣列，蜂窩陣列，六邊形陣列或任意其它合適的陣列。每個圖元 150 被配置為檢測入射於其上的來自輻射源的輻射，並且可以被配置為測量輻射的特徵（例如，粒子的能量，波長，以及頻率）。例如，每個圖元 150 被配置成對入射於其上的，在時間段內能量落入多個箱中的輻射粒子（例如，光子）數進行計數。所有圖元 150 可被配置為對在同一時間段內入射在其上的，在多個能量箱內的輻射粒子數量進行計數。當輻射粒子具有相似的能量時，圖元 150 可被簡單第配置為將一段時間內入射其上的輻射粒子進行計數，而不需要測量單個輻射粒子的能量。每個圖元 150 可以具有自己的模數轉換器（ADC），其被配置成將代表入射輻射粒子能量的

類比信號數字化為數位信號，或將代表多個入射輻射粒子總能量的類比信號數字化為數位信號。每個圖元 150 可被配置成測量其暗電流，例如，在每個輻射粒子入射其上之前或與之同時。每個圖元 150 可被配置成從入射其上的輻射粒子的能量減去暗電流的貢獻。圖元 150 可被配置成並行操作。例如，當一個圖元 150 測量入射輻射粒子時，另一圖元 150 可等待輻射粒子到達。圖元 150 可不必單獨尋址。

圖 2A 示意性地示出：根據實施例，輻射檢測器 100 的橫截面視圖。輻射檢測器 100 可包括被配置成吸收入射輻射並從入射輻射產生電信號的輻射吸收層 110，以及用於處理或分析在輻射吸收層 110 中產生的電信號的電子層 120（例如，ASIC）。輻射檢測器 100 可以包括閃爍體，或可以不包括閃爍體。輻射吸收層 110 可以包括半導體材料，例如，矽、鍺、GaAs、CdTe、CdZnTe 或它們的組合。所述半導體對感興趣的輻射可具有高的質量衰減系數。

圖 2B 和圖 2C 各自示意性地示出根據實施例的輻射檢測器 100 的詳細橫截面視圖。輻射吸收層 110 可以包括基板 102，基板 102 中的凹部 104，凹部 104 在其中具有半導體單晶 106、包括嵌入在基板 102 中並與半導體單晶 106 電接觸的重摻雜半導體區的電觸點 119B。

短語"重摻雜"不是程度的術語。重摻雜半導體具有與金屬相當的導電性，並且表現出基本上線性的正熱系數。在重摻雜半導體中，摻雜劑能級被合並到能量帶中。重摻雜半導體也稱為退化半導體。電觸點 119B 的重摻雜半導體區域可具有 10^{18} 摻雜劑/cm³ 或以上的摻雜水平。

基板 102 可以包括選自矽，鍺，GaAs 及其組合的半導體材料。基板 102 可以是本徵半導體（例如， $<10^{12}$ 摻雜劑/cm³）， $<10^{11}$ 摻雜劑/cm³， $<10^{10}$ 摻雜劑/cm³， $<10^9$ 摻雜劑/cm³）。

在實施例中，凹部 104 具有一個且僅一個半導體單晶 106，即，凹部 104 不具有除所述的一個半導體單晶 106 外的其它半導體材料。半導體單晶 106 的表面 106A 可以與基板 102 的表面 102A 共同延伸。半導體單晶 106 與基板 102 具有不同的組成。即，半導體單晶 106 不僅與基板 102 在摻雜方面不同。半導體單晶 106 不是通過摻雜基板 102 而形成的。例如，例如，如果基板 102 為矽，則半導體單晶 106 不是摻雜或本徵矽。半導體單晶 106 可以是碲化鋅鎘（CdZnTe）單晶，碲化鎘（CdTe）單晶，或可吸收入射於其上的輻射粒子並產生載荷子的另一種合適的單晶。半導體單晶 106 可以對感興趣的入射輻射粒子（例如，X 射線光子）具有足夠的厚度並且因此具有足夠的吸收

度（例如， $>80\%$ 或 $>90\%$ ）。例如，半導體單晶 106 可以是具有厚度為 2mm 至 15mm，或甚至更厚的 CdZnTe 單晶。

電觸點 119B 的重摻雜半導體區可具有幾微米的厚度。重摻雜半導體區可從半導體單晶 106 和基板 102 之間的界面 106B 延伸到基板 102 的表面 102B，如圖 2B 和圖 2C 的例子所示。

在圖 2B 和圖 2C 的例子中，基板 102 包括多個凹部 104，其每個可在其內包括半導體單晶 106；所述電觸點 119B 包括多個重摻雜半導體區。每個半導體單晶 106 可以與一個或多個重摻雜半導體區電接觸。在圖 2B 的例子中，每個半導體單晶 106 僅具有一個與其電接觸的重摻雜半導體區。在圖 2C 的例子中，每個半導體單晶 106 具有多個與其電接觸的重摻雜半導體區。

輻射檢測器 100 還可以包括在半導體單晶 106 的表面 106A 或基板 102 的表面 102A 上的鈍化層 109，嵌入在鈍化層 109 中並與半導體單晶 106 電接觸的另一電觸點 119A。電觸點 119A 和 119B 可配置成收集在半導體單晶 106 中產生的載荷子。電觸點 119A 和 119B 不直接彼此電接觸。

電觸點 119A 和鈍化層 109 可以位於輻射檢測器 100 的輻射接收側上，如圖 2B 和圖 2C 的例子所示。電觸點 119A 可以包括諸如金屬（例如金，銅，鋁，鉑等）的導電材，或任何其他合適的導電材料（例如，摻雜半導體）。

在電觸點 119A 和半導體單晶 106 之間可以形成肖特基勢壘接觸或歐姆接觸。例如，金或鉑可以形成具有 CdZnTe 單晶的肖特基勢壘。電觸點 119A 可以是金屬-半導體 (MS) 觸點。電觸點 119A 可以是金屬-絕緣體-半導體 (MIS) 觸點。電觸點 119A 可嵌入鈍化層 109 中並具有暴露的表面。在圖 2B 的例子中，電觸點 119A 在電觸點中包括多個離散區域，其分別與半導體單晶 106 電接觸，並且所述離散區各自具有暴露的表面。電觸點 119A 可以進一步包括覆蓋鈍化層 109 的表面的平面部分，在圖 2C 的例子中，所述平面部分覆蓋整個鈍化層 109 並連接電觸點 119A 的離散區。

鈍化層 109 可以包括二氧化矽，氮化矽或適合於表面鈍化的另一高電阻率材料。鈍化層 109 可被配置成防止表面泄露電流，減少有害的表面電荷並提高輻射吸收層 110 的機械穩定性。

電子層 120 可包括電子系統 121，其被配置成處理從被收集的載荷子在電觸點 119B 上產生的電信號。電子系統 121 可包括類比電路，例如濾波網路、放大器、積分器和比較器，或數位電路，例如微處理器和記憶體。電子系統 121 可包括一個或多個 ADC。電子系統 121 可包括圖元共用的部件或專用於單個圖元的部件。例如，電子系統 121 可包括專用於每個圖元的放大器和在所有圖元之間共用的微處理器。電子系統 121 可通過通孔 131 電連接到

圖元。通孔之間的空間可用填充材料 130 填充，其可使電子層 120 到輻射吸收層 110 的連接的機械穩定性增加。在不使用通孔的情況下使電子系統 121 連接到圖元的其他接合技術是可能的。

當輻射擊中輻射吸收層 110 時，半導體單晶 106 可吸收入射於其上的輻射粒子，並通過多個機制產生一個或多個載荷子。一個輻射粒子可以產生 1 至 100000 個載荷子。載荷子可以包括電子和空穴。載荷子可以在電場下漂移到電觸點 119A 和 119B。例如，空穴可以漂移到電觸點 119A，並且電子可以漂移到電觸點 119B。該場可以是外部電場。在實施例中，一種類型的載荷子（例如，電子）可以在各方向上漂移，使得由單個輻射粒子產生的這種類型的載荷子（例如，電子）不實質上由所述電接觸 119B 的兩個不同的重摻雜的半導體區域共享（這裏“不實質共享”意味著小於 2%，小於 0.5%，小於 0.1%，或小於 0.01%的該類型的載荷子（例如，電子）流到與這種類型的其餘載荷子不同的所述重摻雜半導體區中的一個）。由入射到電觸點 119B 的這些重摻雜半導體區中的一個的足跡周圍的輻射粒子產生的這種類型的載荷子（例如，電子）不與電觸點 119B 的這些重摻雜半導體區中的另一個實質共享。與電觸點 119B 的重摻雜半導體區相關聯的圖元 150 可以是圍繞重摻雜半導體區的區域，其中實質上全部（98%以上，99.5%以上，99.9%以上或 99.99%以上的）由入射其上的輻射粒子產生的該類型的載荷子（例如，電子）

流到電觸點 119B 的重摻雜半導體區。即小於 2%，小於 0.5%，小於 0.1%，或小於 0.01% 的該類型的載荷子（例如，電子）流到與電觸點 119B 的一個重摻雜半導體區相關聯的圖元 150 之外。

圖 2D-圖 2F 各自示意性地示出根據實施例的輻射吸收層 110 的俯視圖。凹部 104 可以具有截頭錐體，棱柱體，棱錐體，長方體，立方體或圓柱體的形狀。輻射吸收層 110 可以具有多個凹部 104，其排列成諸如矩形陣列、蜂窩陣列、六邊形陣列或任意其他合適陣列的陣列。在圖 2D 的例子中，凹部 104 排列成矩形陣列，每個凹部 104 具有截棱錐形狀。在圖 2E 和圖 2F 的例子中，凹部 104 排列成六邊形陣列，每個凹部 104 具有圖 2E 中的圓柱形和圖 2F 中的棱柱形狀。凹部 104 之間の間隔（例如，凹部 104 的周邊之間的最短距離）可小於 $10\ \mu\text{m}$ ，小於 $20\ \mu\text{m}$ ，或小於 $30\ \mu\text{m}$ 。半導體單晶 106 可以各自具有在 $1\text{-}10000\ \mu\text{m}^2$ 的範圍的表面積或任何其它合適的尺寸。

圖 3 示意性地示出根據實施例的形成輻射吸收層 110 的過程。

在步驟 1000-步驟 1003 中，形成電觸點 219B 的重摻雜半導體區。電觸點 219B 可以起圖 2B 和圖 2C 中的電觸點 119B 的作用。

在步驟 1000 中，在基板 200 的表面 201 上形成掩膜層 203A。基板 200 可包括半導體材料，諸如，矽、鍺、GaAs 或其組合。基板 200 可以是本徵半

導體（例如， $<10^{12}$ 個摻雜劑/cm³）， $<10^{11}$ 摻雜劑/cm³， $<10^{10}$ 摻雜劑/cm³， $<10^9$ 摻雜劑/cm³）。掩模層 203A 可以包括諸如光刻膠，二氧化矽，氮化矽，無定形碳或金屬（例如鋁，鉻）的材料。掩模層 203A 可以通過各種技術形成到表面 201 上，諸如物理氣相沈積、化學氣相沈積、旋塗、濺射或其它合適的工藝。

在步驟 1001 中，掩模層 203A 被圖案化以具有暴露基板 200 的開口。開口的形狀和位置對應於要在步驟 1002 中形成的重摻雜半導體區的足跡形狀和位置。掩模層 203A 上的圖案形成可以涉及光刻工藝或任何其它合適的工藝。光刻的解析度受到所用輻射的波長的限制。使用深紫外（DUV）光的光刻工具具有的波長大約為約 248nm 和 193nm，其允許最小特徵尺寸降至約 50nm。使用 1keV 到 50keV 的電子能量的 E-束光刻工具允許最小特徵尺寸降到幾納米。

在步驟 1002 中，電觸點 219B 的重摻雜半導體區可通過擴散或將合適的摻雜劑注入到通過掩模層 203A 的開口暴露的基板 200 的區域中而形成。摻雜劑不能透過掩膜層 203A 並進入掩膜層 203A 覆蓋的基板 200 的區域。重摻雜半導體區可具有 10^{18} 摻雜物/cm³ 或以上的摻雜水平。

在步驟 1003 中，可以移去掩模層 203A，並且所述基板可以被退火，以將所述摻雜劑驅使到所述基板 200 中到所要的深度。

在步驟 1004-步驟 1006 中，形成凹部 204，其可起圖 2B 和圖 2C 中的凹部 104 的作用。

在步驟 1004 中，將掩模層 203B 形成在另一表面 202 上並被圖案化以通過類似於步驟 1000 和步驟 1001 的過程具有開口。掩膜層 203B 可以作為刻蝕掩模，形成凹部 204，如步驟 1005a 或步驟 1005b 所示的。掩膜層 203B 可以包括諸如二氧化矽，氮化矽，無定形碳或金屬（例如鋁，鉻）的材料。光刻膠層可以首先被沈積（例如，通過旋塗）到掩膜層 203B 的表面上，並且光刻可以跟隨以形成開口。開口的形狀和位置與在步驟 1005a 或步驟 1005b 中形成的凹部 204 的足跡形狀和位置相對應。如果開口具有正方形形狀（如步驟 1004 的頂視圖所示）並且被安置成矩形陣列，凹部 204 在其足跡內也具有方形形狀，並被安排到矩形陣列。掩膜層 203B 的厚度可以根據凹部 204 的深度和蝕刻選擇性（即，掩膜層 203B 與基板 200 的刻蝕速率之比）來確定。在實施例中，掩膜層 203B 可以具有幾微米的厚度。

在步驟 1005a 或步驟 1005b 中，通過蝕刻由掩膜層 203B 的開口暴露的基板 200 的部分到達所要深度，凹部 204 被形成到基板 200 的另一表面 202 中。在圖 3 的例子中，被形成的凹部 104 足夠深以暴露電觸點 219B 的重摻雜區域。每個凹部 204 可以具有截頭錐體，棱柱體，棱錐體，長方體，立方體或圓柱

體的形狀。在步驟 1005a 的例子中，凹部 204 具有截棱錐形狀，並且在步驟 1005b 的例子中，凹部 204 呈長方體形狀。每個凹部 204 可以具有光滑表面。

在實施例中，可通過濕式蝕刻，乾式蝕刻或其組合來對基板 200 的部分進行蝕刻。濕式蝕刻是使用液相蝕刻劑的一種類型的蝕刻工藝。基板可以浸入刻蝕劑的缸中，並且可以去除未被掩模保護的區域。凹部 204 的尺寸和形狀可以不僅由掩模層 203B 的開口的尺寸和形狀來限定，而且還被基板 200 的材料、所用的液體化學品或蝕刻劑、蝕刻速率和持續時間等來限定。在實施例中，基板 200 可以是矽基板，並且可通過使用諸如氫氧化鉀（KOH），乙二胺鄰苯二酚（EDP），四甲基氫氧化銨（TMAH）等的刻蝕劑的各向異性濕法刻蝕來形成凹部 204。在矽基板的各向異性濕刻蝕過程中，液體蝕刻劑可以按不同的速率蝕刻矽基板，其取決與暴露於蝕刻劑的矽晶面，從而形成具有不同形狀和尺寸的凹部 204。在步驟 1005a 的例子中，當表面 202 為（100）矽晶面時，使用諸如 KOH 的濕蝕刻劑能形成椎體形狀的凹部 204，其具有平坦和傾斜的蝕刻壁。在步驟 1005b 的例子中，當表面 202 為（110）矽晶面時，改為，使用諸如 KOH 的濕刻蝕劑能形成長方體形狀的凹部 204。

在步驟 1006 中，形成凹部 204 後，掩膜層 203B 可通過通過濕法刻蝕、化學機械拋光或一些其它合適的技術被移除。

在步驟 1007-1009 中，半導體單晶 206A（在步驟 1009 中所示）在凹部 204 中被形成。半導體單晶 206A 可起圖 2B 和圖 2C 中的半導體單晶 106 的功能。被形成的半導體單晶 206A 可與電觸點 219B 的重摻雜半導體區電接觸。半導體單晶 206A 的形成可以通過各種技術來完成，諸如，熔體生長技術、流動加熱器技術、氣相沈積技術、外延結晶技術、或任何其他合適的技術。熔體生長技術包括熔化半導體顆粒（“前體”）並將熔體重結晶成半導體單晶。例如，熔體生長技術，諸如垂直 Bridgeman（布裏奇曼）方法以及高壓 Bridgeman（布裏奇曼）方法，可被用於形成 CdZnTe 單晶。氣相沈積技術可包括氣化合適的半導體前體並從被蒸發的半導體前體在基板上形成半導體單晶。例如，可以從氣化前體碲化鎘和碲化鋅在 GaAs 基板上形成 CdZnTe 單晶。氣相沈積技術也可以與外延結晶技術一起應用。例如，能採用金屬有機氣相外延技術，用前體（諸如二甲基鎘（DMCd），二甲基鋅（DMZn），二乙基碲（DETe）和作為運載氣體的氫），來形成在 GaAs 或 Si 基板上的 CdTe 或 CdZnTe 單晶的外延層。在凹部 204 中形成半導體單晶 206A 的合適技術的選擇取決於半導體材料的性質，基板材料等。

在步驟 1007-1009 的例子中，使用垂直 Bridgeman（布裏奇曼）技術來闡明在凹部 204 中形成 CdZnTe 單晶 206A。在步驟 1007 中，CdZnTe 顆粒 205（例如，CdZnTe 多晶顆粒）可以沈積到凹部 204 中。在步驟 1008 和步驟

1009 中，CdZnTe 單晶 206A 可以通過熔化 CdZnTe 顆粒 205、並且然後通過在凹部 204 中冷卻熔體而使熔體重結晶而形成。在步驟 1008 的例子中，形成過程可以在包括生長室 213 和加熱元件 214 的垂直 Bridgeman（布裏奇曼）爐 210 中進行。基板 200（具有 CdZnTe 顆粒 205）被封裝在生長室 213 中，其能相對於加熱元件 214 移動。加熱元件 214 可控制爐 210 的溫度輪廓，使得爐 210 可具有熱區 215a 和梯度區 215b。熱區 215a 可具有等於或高於 CdZnTe 顆粒 205 的熔化溫度。在梯度區 215b 中，溫度從熱區 215 中的溫度逐漸降低到熔化溫度以下的溫度。當生長室 213 處於熱區 215a 時，在凹部 204 中的 CdZnTe 顆粒 205 熔化。熔體包括揮發性組分，其在熔體上方形成蒸氣，並且蒸氣主要由 Cd 原子組成，因為 Cd 在 CdZnTe 熔體組成成分中具有最高的蒸氣壓。為了抑制蒸汽的可能泄漏，並減小室破裂的可能性，生長室 213 可以用惰性氣體 216（例如氬）加壓。當生長室 213 以非常低的速度（例如 1-2mm/h）從熱區 215a 進入所述梯度區 215b（例如，沿箭頭所示的方向）時，熔體被冷卻並開始從下端重結晶，從而在凹部 204 中逐漸形成 CdZnTe 單晶 206A。在實施例中，可以將額外的 Cd 蒸汽送入生長室 213 中，以補償任何 Cd 損耗，並對 CdZnTe 單晶的 Cd 和 Zn 的摩爾濃度提供精細控制。在實施例中，所述形成過程也能在水平幾何結構中進行。

有時，凹部 204 可以包含多於一個的半導體單晶。例如，半導體多晶 206B 或不規則（或非晶體）半導體粒子可以在凹部 204 中形成，而不是半導體單晶 206A。半導體多晶 206B 包括多於一個的具有不同尺寸和取向的晶粒。半導體單晶 206A 的產量（即，僅具有半導體單晶 206A 的凹部 204 的百分比）可取決於所應用的形成技術，半導體材料的性質，形成條件等。在步驟 1008 的例子中，CdZnTe 單晶的產量可以通過冷卻速率來調整，其能通過生長室 213 的移動速度，梯度區 215b 的長度等被調節。

在步驟 1009 中，在形成半導體單晶 206A 之後，可以通過濕法刻蝕、化學機械拋光或其他合適的技術對基板 200 的另外表面 202 和/或每個單晶 206A 的表面進行拋光。表面 202 和 208 在拋光後可以是平坦的，光滑的並且共延的。

在形成半導體單晶 206A 之後可以執行其它步驟，諸如電接觸沈積和表面鈍化（例如，步驟 1010-步驟 1012），或與讀出電路結合（例如，圖 4）。這些程式可以在低溫（例如，低於 200°C）下進行，以防止半導體單晶 206A 的劣化。例如，CdZnTe 單晶在高溫暴露（例如，高於 200°C）後可以失去它們的電荷傳輸特性。

在步驟 1010-步驟 1012 中，形成鈍化層 209 和另一電觸點 219A。鈍化層 209 和電觸點 219A 可以分別起圖 2B 和圖 2C 中的鈍化層 109 和電觸點 119A 的作用。

在步驟 1010 中，可以通過沈積諸如二氧化矽或氮化矽的高電阻率材料到基板 200 的另一表面 202 上來形成鈍化層 209。沈積可通過濺射或蒸發等合適技術完成。例如，當低溫（例如 $<100^{\circ}\text{C}$ ）可被維持以避免諸如 CdZnTe 單晶的半導體單晶 206A 退化時，使用單質 Si 靶和 N_2 作為反應氣體，氮化矽層可以在濺射系統中沈積到另外表面 202 上。

在步驟 1011 中，電觸點 219A 的離散區可以被形成在半導體單晶 206A 和/或多晶矽 206B 的表面 208。在步驟 1011 的例子中，電觸點 219A 具有與圖 2B 中的電觸點 119A 相同的配置，即，所述離散區中的每個被嵌入所述鈍化層 209 中並且具有暴露的表面。在圖 3 的例子中，在形成電觸點 219A 之前形成鈍化層 209，並作為掩模形成離散區域。可以通過類似於步驟 1001 的方式來圖案化鈍化層 209，以具有暴露基板 200 的開口。開口的位置對應於半導體單晶 206A 和/或多晶體 206B 的足跡位置。導電材料如金屬（例如金，銅，鋁，鉑等）可以通過諸如濺射或蒸發等合適的技術沈積到開口中以形成電觸點 219A 的離散區域。

在實施例中，通過包括類似於步驟 1000 和 1001 的光刻技術的方法，導電材料沈積和掩模去除，可在形成鈍化層 209 之前形成電觸點 219A 的離散區域。鈍化層 209 可通過在離散區域之間的空間填充具有高電阻率鈍化材料而形成。

在可選步驟 1012 中，電觸點 219A 的平面部分可通過沈積諸如金屬的導電材料層到鈍化層 109 和電觸點 219A 的離散區域上形成。在步驟 1012 的例子中的電觸點 219A 具有與圖 2C 中的電觸點 119A 相同的配置。

在圖 3 中，一些諸如表面清潔、拋光、側表面鈍化或塗覆、基板切割的中間或後步驟可被執行，但未示出。例如，可以在基板 200 上形成一個以上的硬模，每個硬模可以從基板 200 切掉，並可以起到輻射吸收層 110 的實施例的作用。可以改變圖 3 所示步驟的順序，以適應不同的形成需求。

圖 4 示意性地示出：根據實施例，將輻射吸收層 110 和電子層 120 之間接合以形成輻射檢測器 100。在圖 4 的例子中，輻射吸收層 110 可以在一個或多個凹部 104 中各自包括一個或多個半導體多晶 107 或不規則（或非晶體）半導體粒子。輻射吸收層 110 可被直接或使用界面被結合到電子層 120。在圖 4 的例子中，輻射吸收層 110 和電子層 120 可以具有匹配墊分布，電觸點 119B 的每個重摻雜半導體區可通過諸如直接接合或倒裝芯片接合的合適

技術接合至每個所述通孔 131。在結合期間每個重摻雜半導體區也可作為半導體單晶 106 的緩沖層並且當壓力被施加到輻射吸收層 110 時阻止折斷半導體單晶 106。

直接接合是沒有任何額外中間層（例如，焊料凸點）的晶圓接合過程。所述接合過程基於兩個表面之間的化學接合。可在升高的溫度進行直接接合，但不是必須如此。

倒裝芯片接合使用沈積在接觸襯墊（例如，電觸點 119B 的重摻雜半導體區或通孔 131 的接觸表面）上的焊料凸塊 132。輻射吸收層 110 或電子層 120 被翻轉並且電觸點 119B 的重摻雜半導體區與通孔 131 對準。焊料凸塊 132 可被熔化以將電觸點 119B 和通孔 131 焊接在一起。焊料凸塊 132 之間的任何空隙空間可以填充有絕緣材料。

低溫結合技術可在結合期間被使用以維持輻射吸收層 100 的溫度在一定的範圍。例如，具有 CdZnTe 單晶的輻射檢測器 100 在結合期間的溫度可被保持在 60°C - 150°C 範圍以阻止 CdZnTe 單晶的退化。

如圖 5 所示，輻射檢測器 100 可以具有一個或多個與電觸點 119B 的一個或多個重摻雜半導體區相關聯的圖元 150，所述一個或多個重摻雜半導體區被停用。可以執行生產測試以測試與電觸點 119B 的重摻雜半導體區相關

聯的每個圖元 150。可以將電壓偏置（例如，5 伏）施加到被測試的每個圖元 150。電子系統 121 可被配置為測量在固定時間段期間由暗電流引起的電觸點 119B 的重摻雜半導體區的第一電壓，或者所述第一電壓到達電壓閾值所需的時間，或者由在固定時間期間由對來自標準輻射源的輻射粒子的吸收產生的電流引起的電觸點 119B 的重摻雜半導體區的第二電壓，或者所述第二電壓到達電壓閾值所需的時間。第一電壓或信號對雜訊的比率（定義為電觸點 119B 的第二電壓與電觸點 119B 的第一電壓之比）可用於確定圖元 150 是否需要停用或作廢。例如，如果與圖元 150 相關聯的電觸點 119B 的離散區域具有第一電壓或信號對雜訊比率大於容許值，所述圖元 150 可在所述輻射檢測器 100 的正常操作期間由電子系統 121 停用。在圖 5 的例子中，與半導體多晶 107 或非規則（或非晶態）半導體顆粒接觸的電觸點 119B 的重摻雜半導體區可以具有大於容許值的第一電壓或信號對雜訊的比率，並且相關聯的圖元 150 可以被停用。

圖 6A 和圖 6B 各自示出根據實施例的電子系統 121 的部件圖。電子系統 121 可包括第一電壓比較器 301，第二電壓比較器 302，計數器 320，開關 305，電壓表 306，以及控制器 310。

第一電壓比較器 301 配置成將電極（例如，半導體單晶 106 上的電觸點 119B 的重摻雜半導體區）的電壓與第一閾值比較。第一電壓比較器 301 可配置成直接監測電壓，或通過對一段時間內流過電極的電流整合來計算電壓。第一電壓比較器 301 可由控制器 310 可控地啟動或停用。第一電壓比較器 301 可以是連續比較器。即，第一電壓比較器 301 可配置成被連續啟動，並且連續監測電壓。配置為連續比較器的第一電壓比較器 301 使電子系統 121 錯過由入射輻射粒子產生的信號的機會減少。配置為連續比較器的第一電壓比較器 301 在入射輻射強度相對高時尤其適合。第一電壓比較器 301 可以是鐘控比較器，其具有較低功耗的益處。配置為鐘控比較器的第一電壓比較器 301 可導致系統 121 錯過由一些入射輻射粒子產生的信號。在入射輻射光子強度低時，錯過入射輻射光子的機會因為兩個連續光子之間的時間間隔相對長而低。因此，配置為鐘控比較器的第一電壓比較器 301 在入射輻射強度相對低時尤其適合。第一閾值可以是一個入射輻射粒子可在半導體單晶 106 中產生的最大電壓的 5-10%、10%-20%、20-30%、30-40%或 40-50%。最大電壓可取決於入射輻射粒子的能量（即，入射輻射的波長），輻射吸收層 110 的材料和其它因素。例如，第一閾值可以是 50mV、100mV、150mV 或 200mV。

第二電壓比較器 302 配置成將電壓與第二閾值比較。第二電壓比較器 302 可配置成直接監測電壓，或通過對一段時間內流過電極的電流整合來計

算電壓。第二電壓比較器 302 可以是連續比較器。第二電壓比較器 302 可由控制器 310 可控地啟動或停用。在停用第二電壓比較器 302 時，第二電壓比較器 302 的功耗可以是啟動第二電壓比較器 302 時的功耗的不到 1%、不到 5%、不到 10%或不到 20%。第二閾值的絕對值大於第一閾值的絕對值。如本文使用的，術語實數 x 的“絕對值”或“模數” $|x|$ 是 x 的非負值而不考慮它的符號。即， $|x| = \begin{cases} x, & \text{if } x \geq 0 \\ -x, & \text{if } x \leq 0 \end{cases}$ 。第二閾值可以是第一閾值的 200%-300%。第二閾值可以是一個入射輻射粒子可在半導體單晶 106 中產生的最大電壓的至少 50%。例如，第二閾值可以是 100mV、150mV、200mV、250mV 或 300mV。第二電壓比較器 302 和第一電壓比較器 310 可以是相同部件。即，系統 121 可具有一個電壓比較器，其可以在不同時間將電壓與兩個不同閾值比較。

第一電壓比較器 301 或第二電壓比較器 302 可包括一個或多個運算放大器或任何其他適合的電路。第一電壓比較器 301 或第二電壓比較器 302 可具有高的速度以允許電子系統 121 在高的人射輻射通量下操作。然而，具有高的速度通常以功耗為代價。

計數器 320 被配置成記錄到達半導體單晶 106 的輻射粒子的數目。計數器 320 可以是軟體部件（例如，電腦記憶體中存儲的數目）或硬體部件（例如，4017 IC 和 7490 IC）。

控制器 310 可以是例如微控制器和微處理器等硬體部件。控制器 310 配置成從第一電壓比較器 301 確定電壓的絕對值等於或超出第一閾值的絕對值（例如，電壓的絕對值從第一閾值的絕對閾值以下增加到等於或超過第一閾值的絕對值的值）的時刻啟動時間延遲。在這裏因為電壓可以是負的或正的而使用絕對值，這取決於是使用哪個電極（陰極還是陽極）的電壓。控制器 310 可配置成在第一電壓比較器 301 確定電壓的絕對值等於或超出第一閾值的絕對值的時間之前，保持停用第二電壓比較器 302、計數器 320 和第一電壓比較器 301 的操作不需要的任何其它電路。時間延遲可在電壓變穩定（即，電壓的變化率大致為零）之前或之後終止。短語“電壓的變化率大致為零”意指電壓的時間變化小於 $0.1\%/ns$ 。短語“電壓的變化率大致為非零”意指電壓的時間變化是至少 $0.1\%/ns$ 。

控制器 310 可配置成在時間延遲期間（其包括開始和終止）啟動第二電壓比較器。在實施例中，控制器 310 配置成在時間延遲開始時啟動第二電壓比較器。術語“啟動”意指促使部件進入操作狀態（例如，通過發送例如電壓脈沖或邏輯電平等信號、通過提供電力等）。術語“停用”意指促使部件進入非操作狀態（例如，通過發送例如電壓脈沖或邏輯電平等信號、通過切斷電力等）。操作狀態可具有比非操作狀態更高的功耗（例如，高 10 倍、

高 100 倍、高 1000 倍)。控制器 310 本身可被停用直到第一電壓比較器 301 的輸出在電壓的絕對值等於或超出第一閾值的絕對值時啟動控制器 310。

如果在時間延遲期間第二電壓比較器 302 確定電壓的絕對值等於或超出第二閾值的絕對值，控制器 310 可配置成促使計數器 320 記錄的數目增加一。

控制器 310 可配置成促使電壓表 306 在時間延遲終止時測量電壓。控制器 310 可配置成使電極連接到電接地，以便使電壓重定並且使電極上累積的任何載荷子放電。在實施例中，電極在時間延遲終止後連接到電接地。在實施例中，電極在有限復位時期連接到電接地。控制器 310 可通過控制開關 305 而使電極連接到電接地。開關可以是電晶體，例如場效應電晶體 (FET)。

在實施例中，系統 121 沒有類比濾波器網路 (例如，RC 網路)。在實施例中，系統 121 沒有類比電路。

電壓表 306 可將它測量的電壓作為類比或數位信號饋送給控制器 310。

電子系統 121 可包括電容器模塊 309，其電連接到電極，其中電容器模塊配置成從電極收集載荷子。電容器模塊能包括放大器的回饋路徑中的電容器。如此配置的放大器叫作電容跨阻放大器 (CTIA)。CTIA 通過防止放大器飽和而具有高的動態範圍並且通過限制信號路徑中的帶寬來提高信噪比。

來自電極的載荷子在一段時間（“整合期”）（例如，如在圖 7 中示出的，在 t_0 至 t_1 或 t_1-t_2 之間）內在電容器上累積。在整合期終止後，對電容器電壓採樣並且然後由重定開關將其重定。電容器模塊可以包括直接連接到電極的電容器。

圖 7 示意示出由半導體單晶 106 上入射的輻射粒子產生的載荷子引起的流過電極的電流的時間變化（上曲線）和電極的電壓的對應時間變化（下曲線）。電壓可以是電流關於時間的整合。在時間 t_0 ，輻射粒子撞擊半導體單晶 106，載荷子開始在半導體單晶 106 中產生，電流開始流過半導體單晶 106 的電極，並且電極的電壓的絕對值開始增加。在時間 t_1 ，第一電壓比較器 301 確定電壓的絕對值等於或超出第一閾值 V_1 的絕對值，並且控制器 310 啟動時間延遲 TD1 並且控制器 310 可在 TD1 開始時停用第一電壓比較器 301。如果控制器 310 在 t_1 之前被停用，在 t_1 啟動控制器 310。在 TD1 期間，控制器 310 啟動第二電壓比較器 302。如這裏使用的術語在時間延遲“期間”意指開始和終止（即，結束）和中間的任何時間。例如，控制器 310 可在 TD1 終止時啟動第二電壓比較器 302。如果在 TD1 期間，第二電壓比較器 302 確定在時間 t_2 電壓的絕對值等於或超出第二閾值的絕對值，控制器 310 促使計數器 320 記錄的數目增加一。在時間 t_3 ，輻射粒子產生的所有載荷子漂移出輻射吸收層 110。在時間 t_3 ，時間延遲 TD1 終止。在圖 7 的示例中，時間 t_3 在時間 t_2

之後；即 TD1 在輻射粒子產生的所有載荷子漂移出輻射吸收層 110 之後終止。電壓的變化率從而在 t_s 大致為零。控制器 310 可配置成在 TD1 終止時或在 t_2 或中間的任何時間停用第二電壓比較器 302。

控制器 310 可配置成促使電壓表 306 在時間延遲 TD1 終止時測量電壓。在實施例中，在電壓的變化率在時間延遲 TD1 終止後大致變為零之後，控制器 310 促使電壓表 306 測量電壓。該時刻的電壓與輻射粒子產生的載荷子的數量成正比，其與輻射粒子的能量有關。控制器 310 可配置成基於電壓表 306 測量的電壓確定輻射粒子的能量。確定能量的一個方式是通過使電壓裝箱。計數器 320 對於每個箱可具有子計數器。在控制器 310 確定輻射粒子的能量落在箱中時，控制器 310 可促使對於該箱的子計數器中記錄的數目增加一。因此，電子系統 121 可能夠檢測輻射圖像並且可以能夠分辨每個輻射粒子的輻射粒子能量。

在 TD1 終止後，控制器 310 在復位期 RST 使電極連接到電接地以允許電極上累積的載荷子流到地並且使電壓重定。在 RST 之後，電子系統 121 準備檢測另一個入射輻射粒子。電子系統 121 在圖 7 的示例中能夠應對的入射輻射粒子的速率隱式地受限於 $1/(TD1+RST)$ 。如果第一電壓比較器 301 被停用，

控制器 310 可以在 RST 終止之前的任何時間啟動它。如果控制器 310 被停用，可在 RST 終止之前啟動它。

儘管本文公開各種方面和實施例，其它方面和實施例對於本領域內技術人員將變得明顯。本文公開的各種方面和實施例是為了說明目的而不意在為限制性的，其真正範圍和精神由下列請求項指示。

【符號說明】

100	輻射檢測器
102	基板
102A	表面
102B	表面
104	凹部
106	半導體單晶
106A	表面
106B	界面
107	半導體多晶

109	鈍化層
110	輻射吸收層
119A	電觸點
119B	電觸點
120	電子層
121	電子系統
130	填充材料
131	通孔
132	焊料凸塊
150	圖元
219B	電觸點
200	基板
201	表面
202	表面

203A	掩膜層
203B	掩模層
204	凹部
205	顆粒
206A	半導體單晶
206B	半導體多晶
208	表面
209	鈍化層
210	爐
213	生長室
214	加熱元件
215a	熱區
215b	梯度區
216	惰性氣體

219A	電觸點
301	第一電壓比較器
302	第二電壓比較器
305	開關
306	電壓表
309	電容器模塊
310	控制器
320	計數器
1000	步驟
1001	步驟
1002	步驟
1003	步驟
1004	步驟
1005	步驟

1005a	步驟
1005b	步驟
1006	步驟
1007	步驟
1008	步驟
1009	步驟
1010	步驟
1011	步驟
1012	步驟
RST	復位期
t_0	時間
t_1	時間
t_2	時間
t_e	時間

t_s	時間
TD1	時間延遲
V1	第一閾值

申請專利範圍

1. 一種製作輻射檢測器之方法，其包含：

在半導體基板中形成凹部；

在所述凹部中形成半導體單晶，所述半導體單晶具有與所述基板不同的組成並且具有暴露的表面；

在基板中形成重摻雜半導體區，其中所述重摻雜半導體區與所述半導體單晶電接觸並嵌入在所述基板的本徵半導體的部分中。

2. 如請求項 1 之方法，其中，所述重摻雜半導體區從所述半導體單晶和所述基板之間的界面延伸到所述基板的表面。

3. 如請求項 1 之方法，其中，在形成所述凹部之前進行所述重摻雜半導體區的形成。

4. 如請求項 1 之方法，其中，在形成所述半導體單晶之前進行所述重摻雜半導體區的形成。

5. 如請求項 1 之方法，還包括在所述半導體單晶的表面上形成電觸點並且在所述半導體單晶或基板表面沈積鈍化層；其中，所述電觸點被嵌入所述鈍化層中。

6. 如請求項 5 之方法，還包括拋光所述基板或所述半導體單晶使得所述半導體單晶的表面與所述基板的表面共同延伸。

7. 如請求項 5 之方法，還包括在所述鈍化層和所述電觸點上沈積導電材料層。

8. 如請求項 5 之方法，其中，所述鈍化層包括二氧化矽或氮化矽。

9. 如請求項 1 之方法，其中所述基板包括矽，鍺，GaAs 或其組合。

10. 如請求項 1 之方法，其中所述半導體單晶是碲化鎘鋅（CdZnTe）單晶或碲化鎘（CdTe）單晶。

11. 如請求項 1 之方法，其中，在形成所述半導體單晶後，所述凹部不包含所述半導體單晶之外的其它半導體材料。

12. 如請求項 1 之方法，其中，在形成所述半導體單晶後，所述凹部不包含半導體多晶。

13. 根據請求項 1 之方法，其中，所述凹部具有截錐體，棱柱體，棱錐體，長方體，立方體或圓柱體的形狀。

14. 如請求項 1 之方法，其中形成所述凹部包括在所述基板上形成掩模，並刻蝕未被所述掩模覆蓋的所述基板部分。

15. 如請求項 1 之方法，其中，蝕刻所述部分通過濕式蝕刻，乾式蝕刻或其組合來完成。

16. 如請求項 1 之方法，其中，在所述凹部中形成所述半導體單晶包括將半導體顆粒沈積到所述凹部中，通過熔化所述半導體顆粒而形成熔體；並且在所述凹部中重結晶所述熔體。

17. 如請求項 16 之方法，其中，在所述凹部中重結晶所述熔體包括以使所述熔體重結晶為單晶的速率冷卻所述熔體。

18. 如請求項 17 之方法，其中，冷卻所述熔體是通過將所述熔體從具有高於或等於所述半導體顆粒的熔點的溫度區域移到具有低於所述熔點的溫度的另一區域。

19. 如請求項 1 之方法，其中，形成所述半導體單晶包括使用氣相前體。

20. 如請求項 1 之方法，還包括將所述基板結合到在其中或其上包括電子系統的另一基板，其中所述電子系統電連接到所述基板並且被配置為處理在所述基板中產生的電信號。

21. 一種輻射檢測器，其包含：

本徵半導體的基板；

在所述基板的凹部中的半導體單晶，所述半導體單晶具有與所述本徵半導體不同的成分；

重摻雜半導體區，其被嵌入在所述本徵半導體中並與所述半導體單晶電接觸；

其中所述輻射檢測器被配置為吸收入射在所述半導體單晶上的輻射粒子並產生載荷子。

22. 如請求項 21 之輻射檢測器，其中，所述重摻雜半導體區從所述半導體單晶和所述基板之間的界面延伸到所述基板的表面。

23. 如請求項 21 之輻射檢測器，還包括在所述半導體單晶的表面或所述基板的表面上的鈍化層並且包括被嵌入在所述鈍化層中並與所述半導體單晶接觸的電觸點。

24. 如請求項 23 之輻射檢測器，其中，所述電觸點還包括覆蓋所述鈍化層表面的平面部分。

25. 如請求項 23 之輻射檢測器，其中，所述鈍化層包括二氧化矽，氮化矽。

26. 如請求項 21 之輻射檢測器，其中，所述半導體單晶的表面和所述基板的表面是共同延伸的。

27. 如請求項 21 之輻射檢測器，其中所述基板包括矽，鍺，GaAs 或其組合。

28. 如請求項 21 之輻射檢測器，其中所述半導體單晶是 CdZnTe 單晶或 CdTe 單晶。

29. 如請求項 21 之輻射檢測器，其中，所述凹部不包含所述半導體單晶之外的其它半導體材料。

30. 如請求項 21 之輻射檢測器，其中所述凹部不包含半導體多晶。

31. 如請求項 21 之輻射檢測器，其中，所述凹部具有截錐體、棱柱體、棱錐體、長方體、立方體或圓柱體的形狀。

32. 如請求項 21 之輻射檢測器，還包括

與基板結合的電子層，所述電子層包括電子系統，其被配置為處理由所述重摻雜半導體區所收集的載荷子產生的電信號。

33. 如請求項 32 之輻射檢測器，其中所述電子系統包括電壓比較器，其被配置為將所述重摻雜半導體區的電壓與第一閾值進行比較；計數器，其被配置為記錄由所述基板吸收的輻射粒子數；控制器；電壓表；

其中，所述控制器被配置為從所述電壓比較器確定所述電壓的絕對值等於或超過所述第一閾值的絕對值的時刻開始時間延遲；

其中，所述控制器被配置為在所述時間延遲期滿時使所述電壓表測量所述電壓；

其中，所述控制器被配置為通過將由所述電壓表測量的電壓除以單個輻射粒子在所述重摻雜半導體區上引起的的電壓，來確定所述輻射粒子的數量；

其中，所述控制器被配置為使由所述計數器記錄的數增加，增加的幅度為輻射粒子的數量。

34. 如請求項 33 之輻射檢測器，其中，所述電子系統還包括電連接到所述重摻雜半導體區的電容器模塊，其中，所述電容模塊配置為從所述重摻雜半導體區收集載荷子。

35. 如請求項 33 之輻射檢測器，其中，所述控制器被配置為將所述重摻雜半導體區連接到電接地。

36. 如請求項 33 之輻射檢測器，其中，所述控制器被配置為在所述時間延遲的開始處停用所述電壓比較器。

圖式

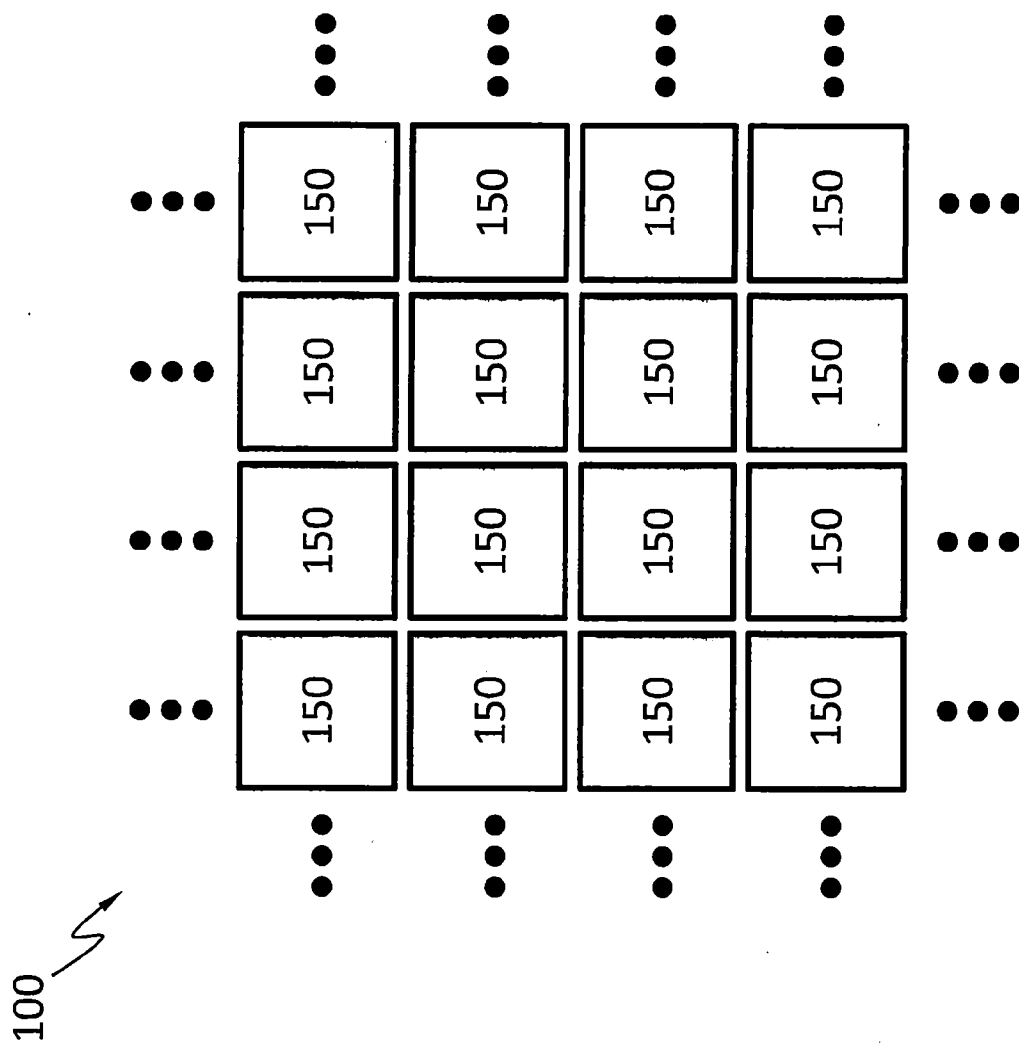


圖 1

100 ↗

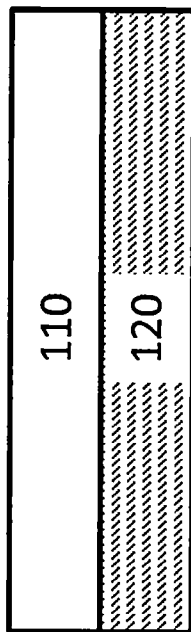


圖 2A

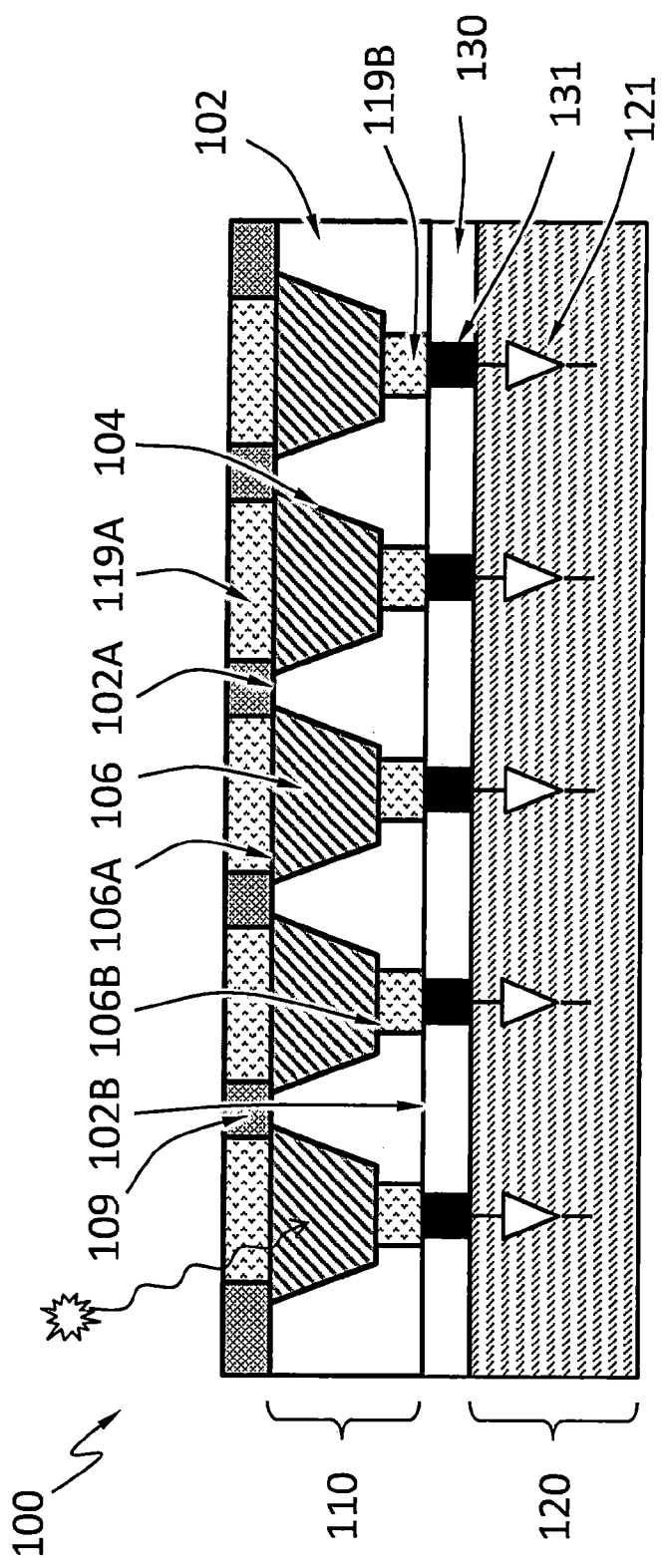


圖 2B

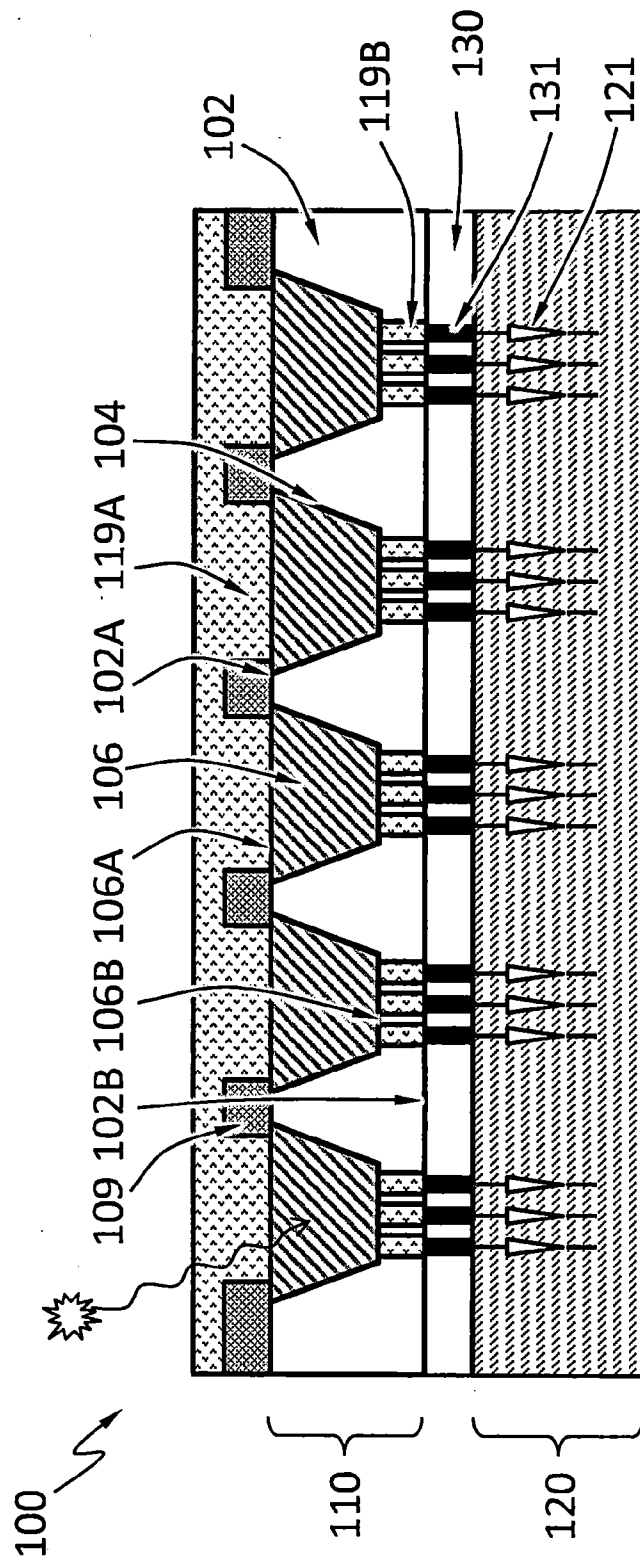


圖 2C

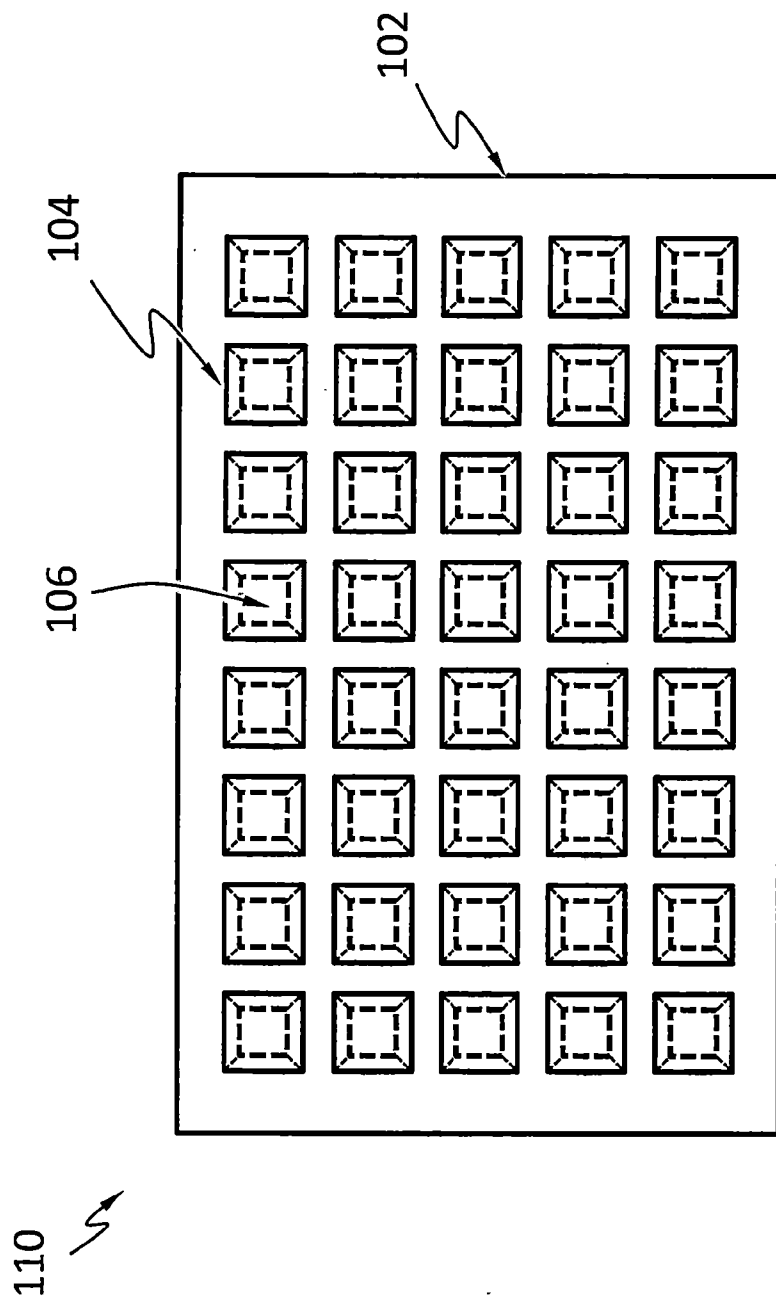


圖 2D

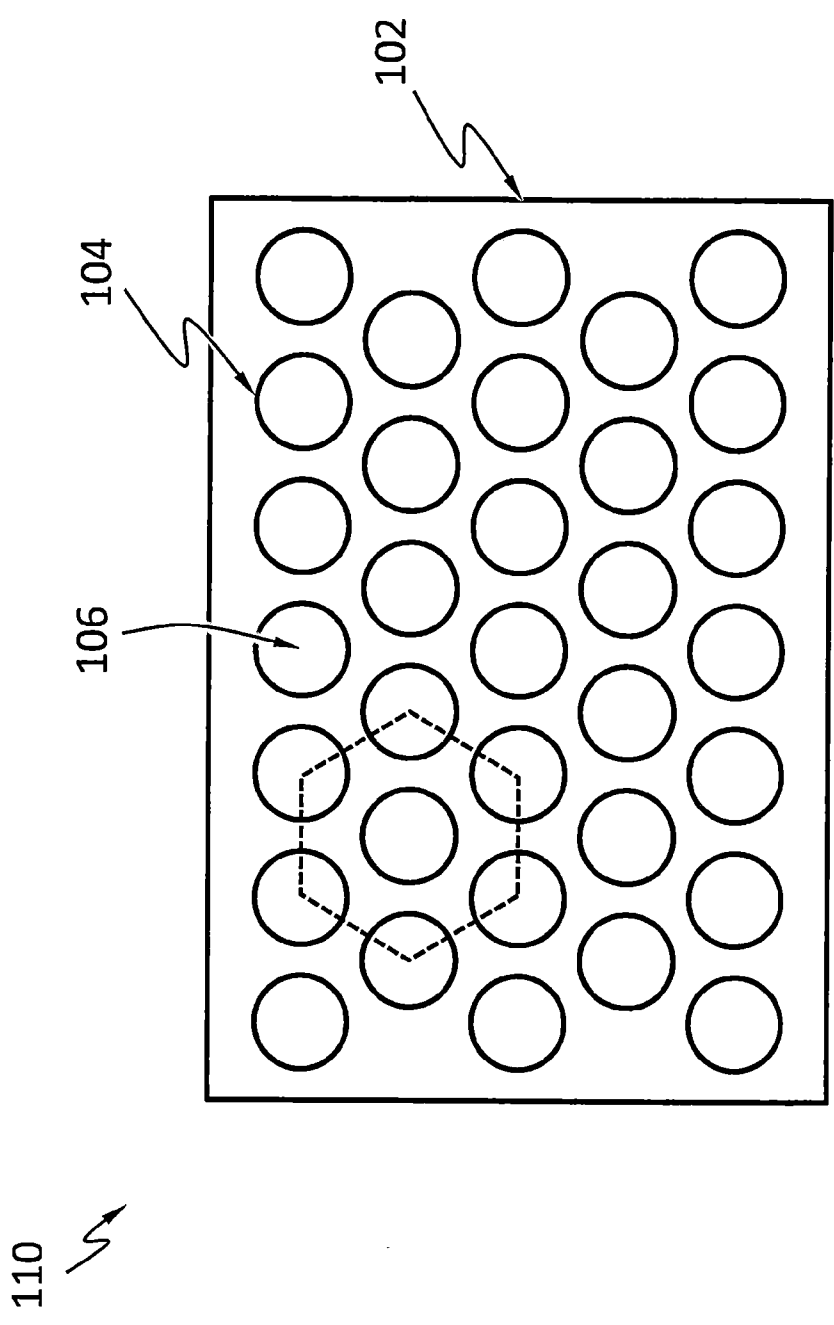


圖 2E

110 ↗

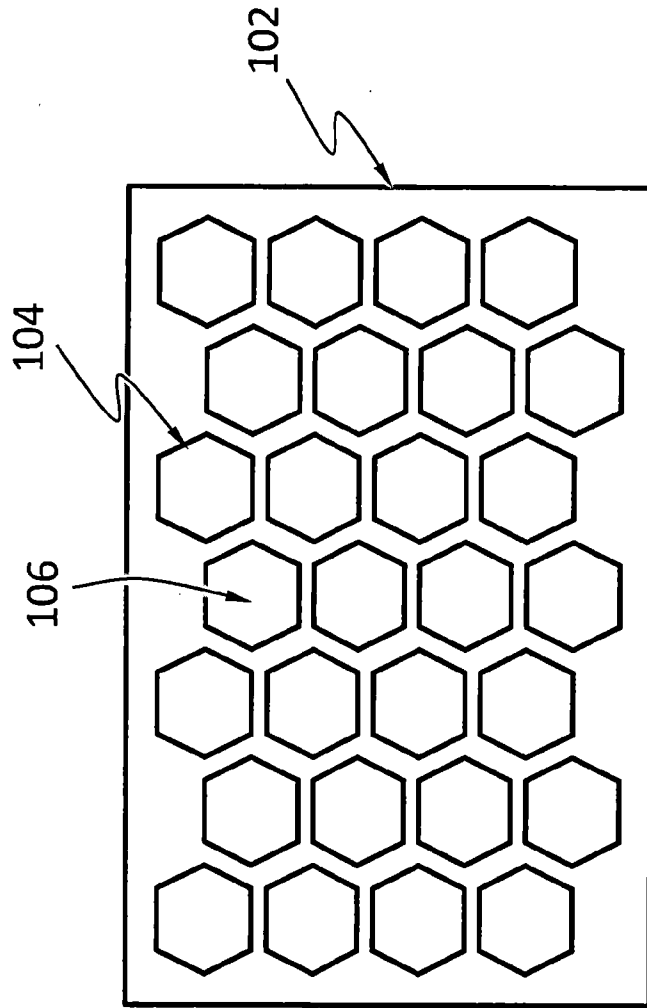


圖 2F

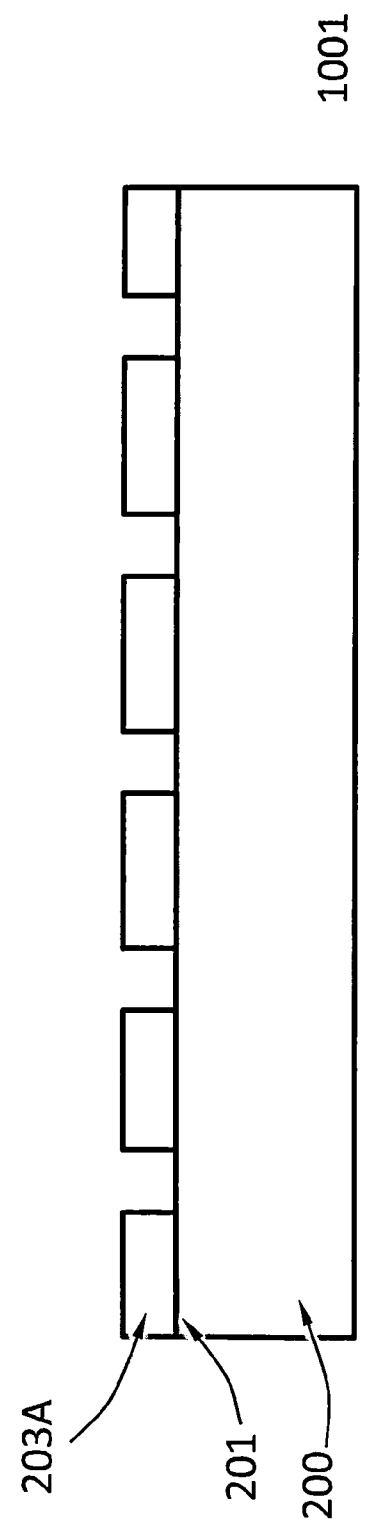
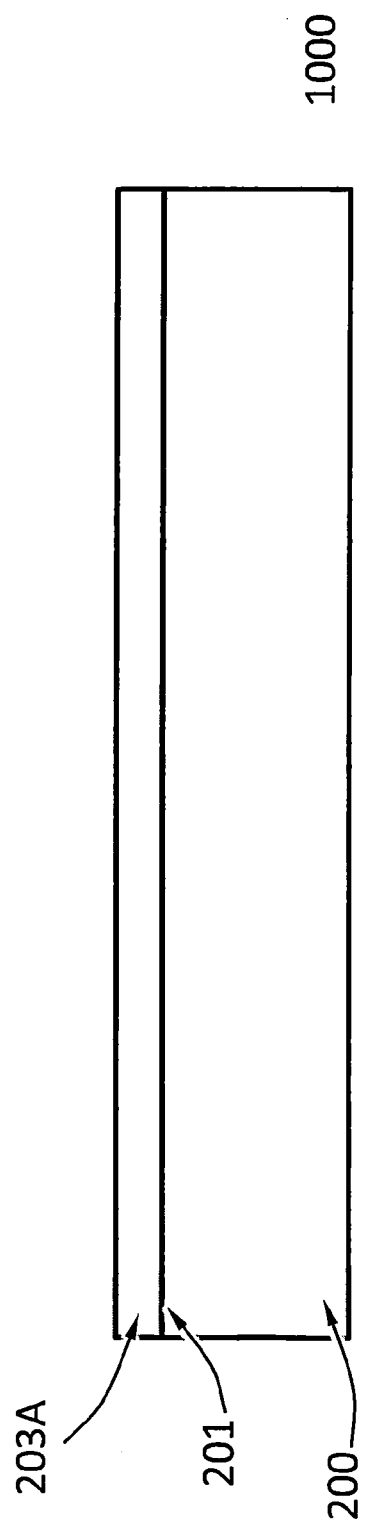


圖 3

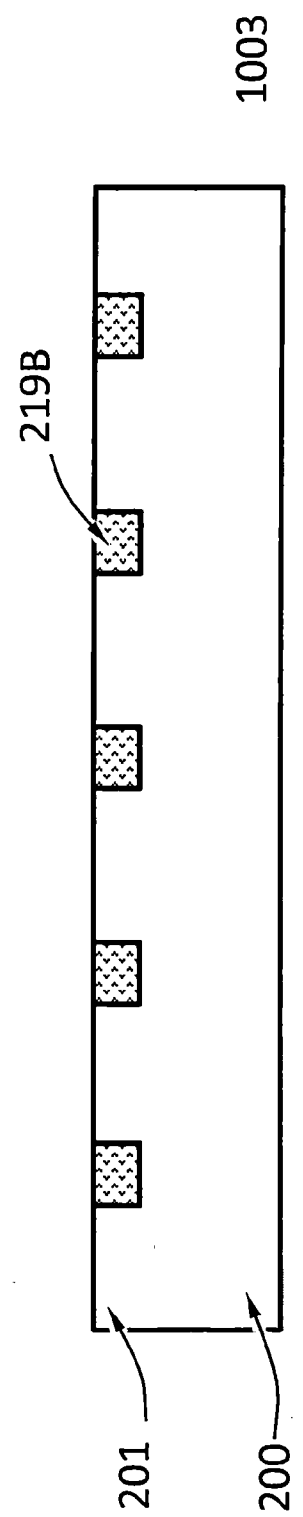
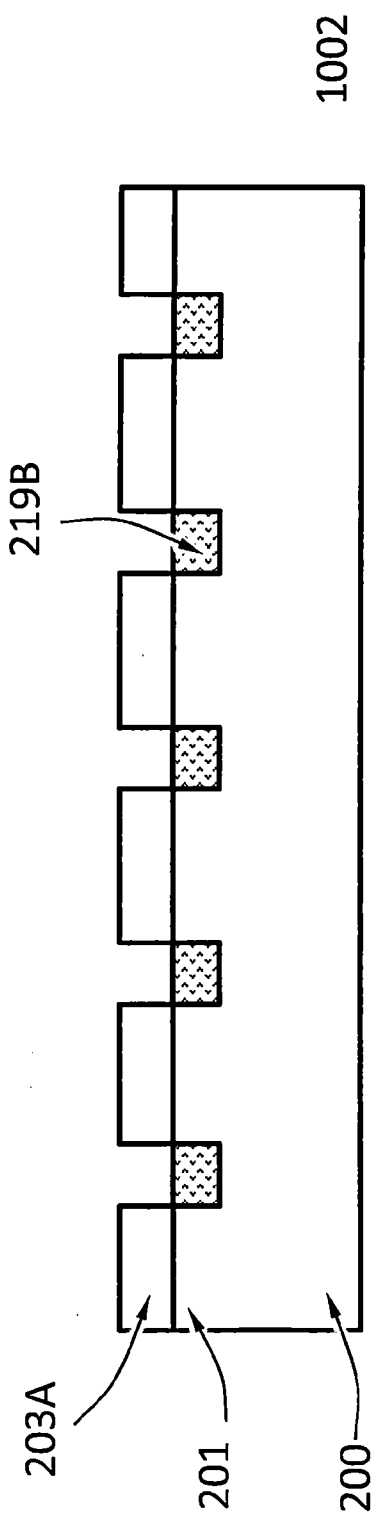


圖 3 繼續

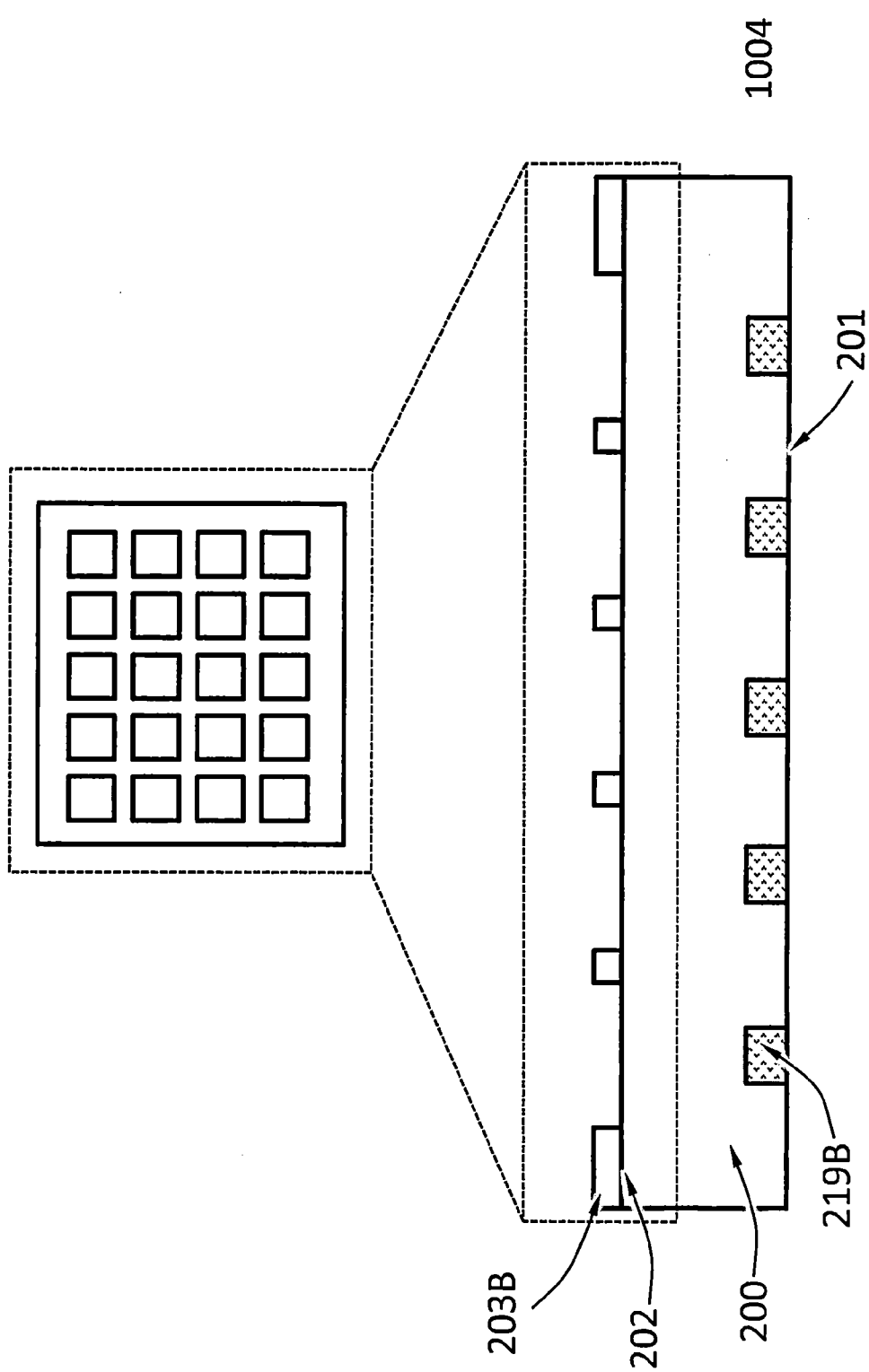


圖 3
繼續

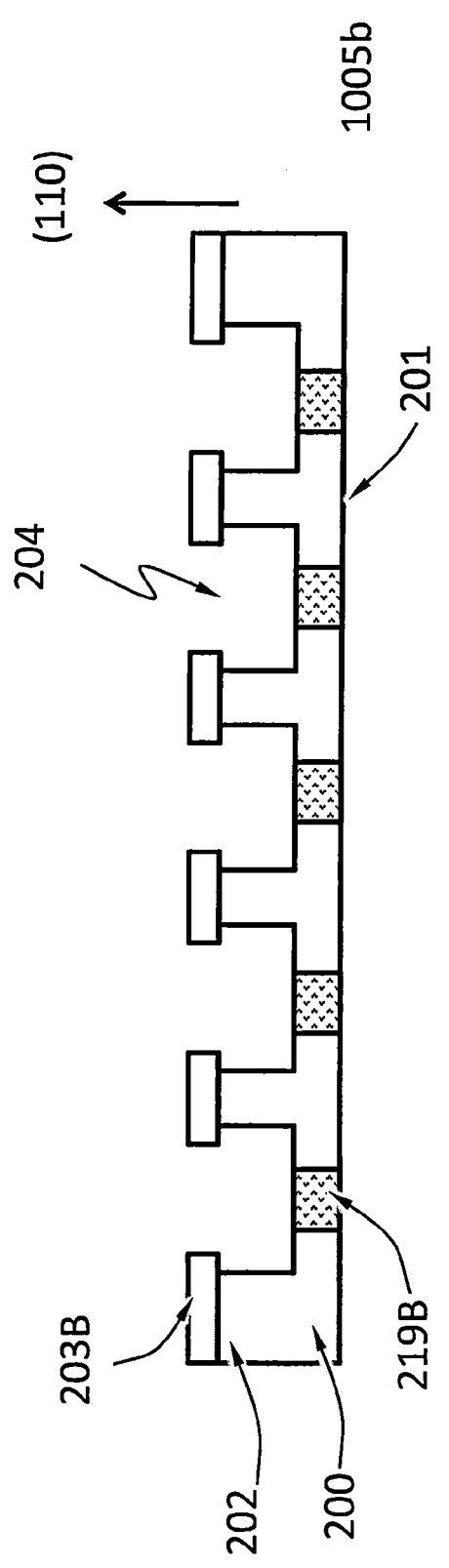
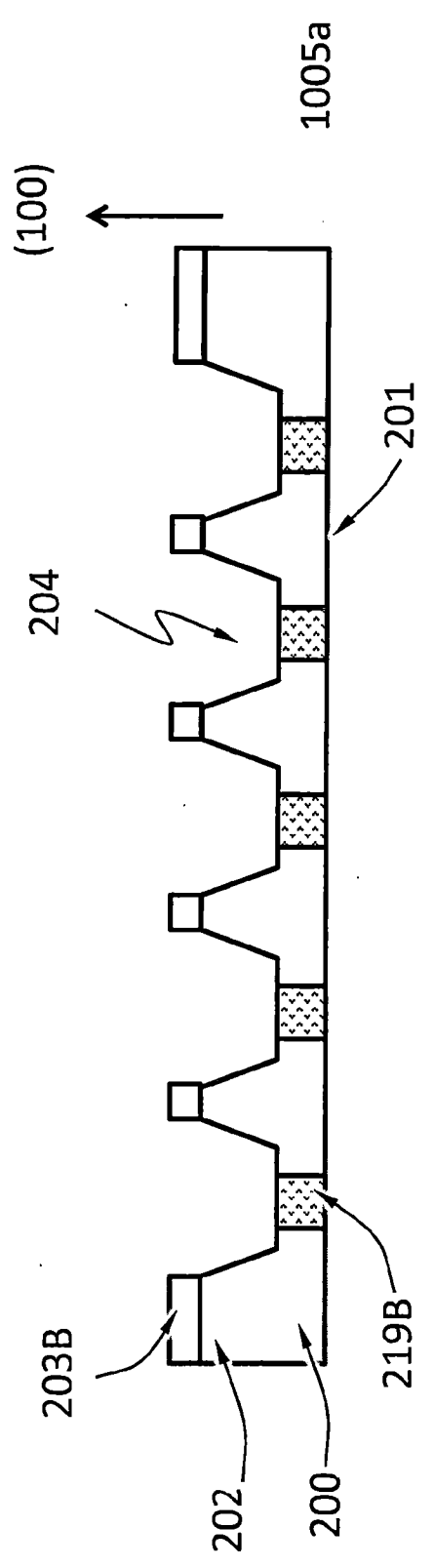


圖 3 繼續

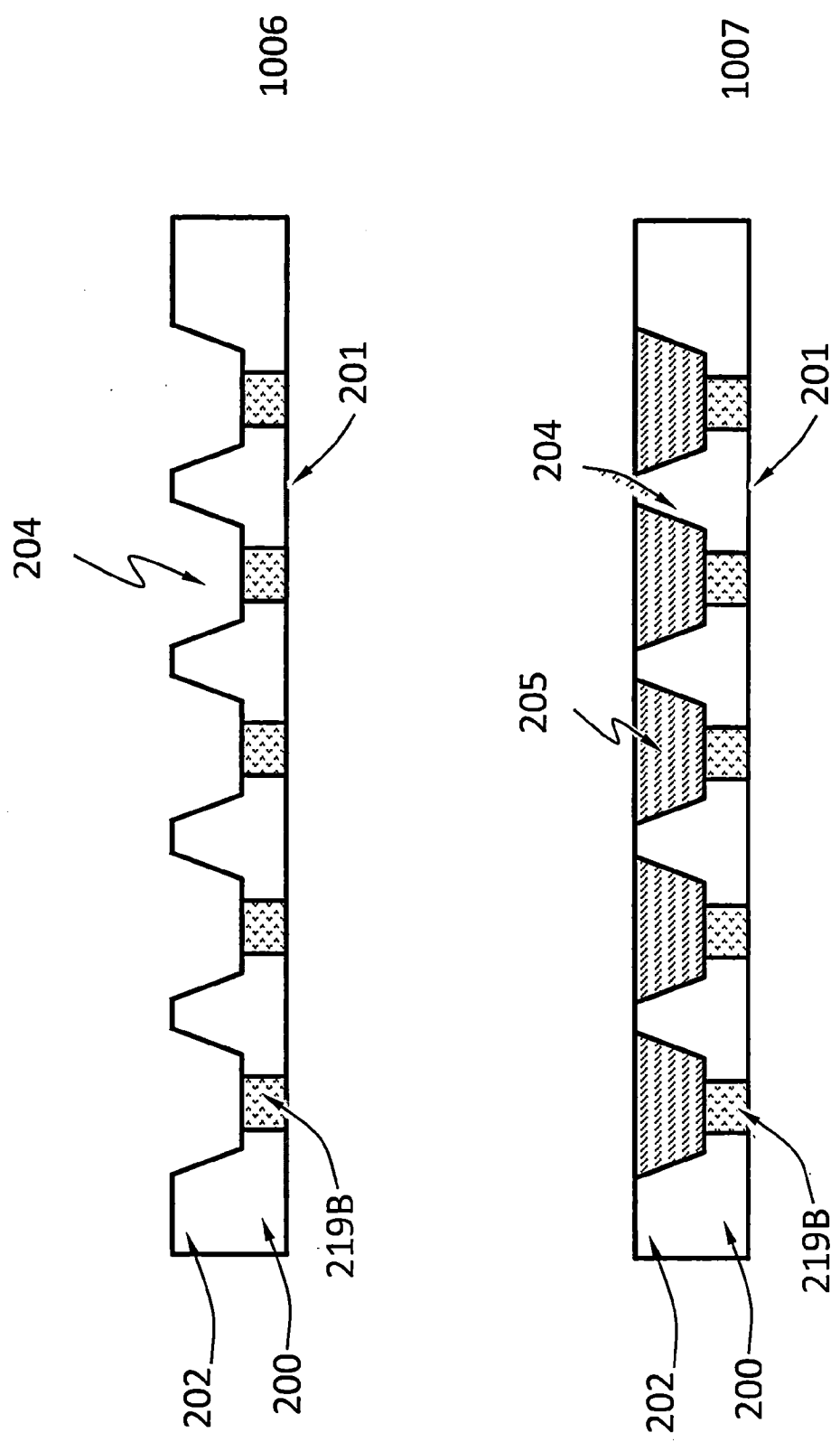


圖 3
繼續

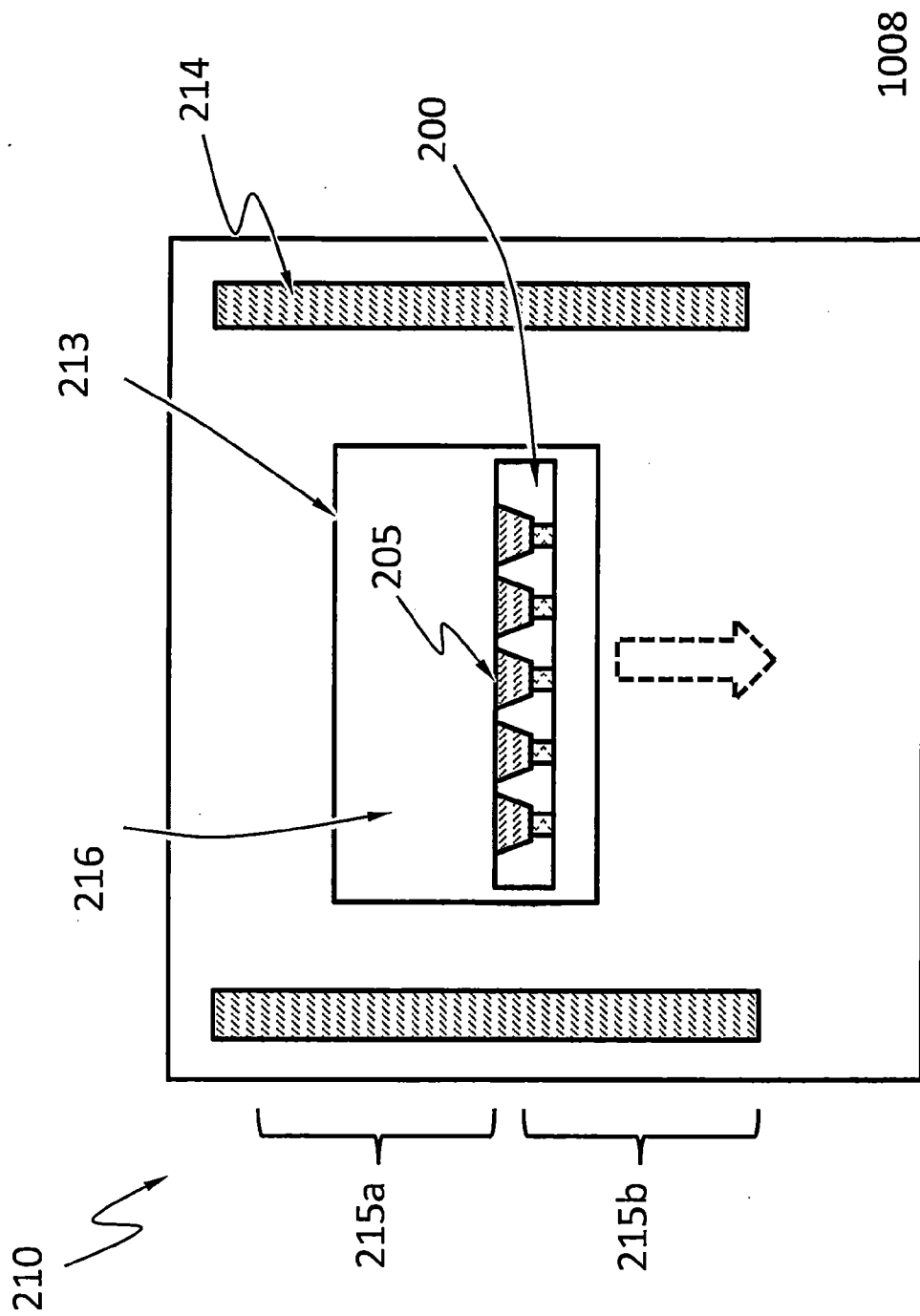


圖 3
繼續

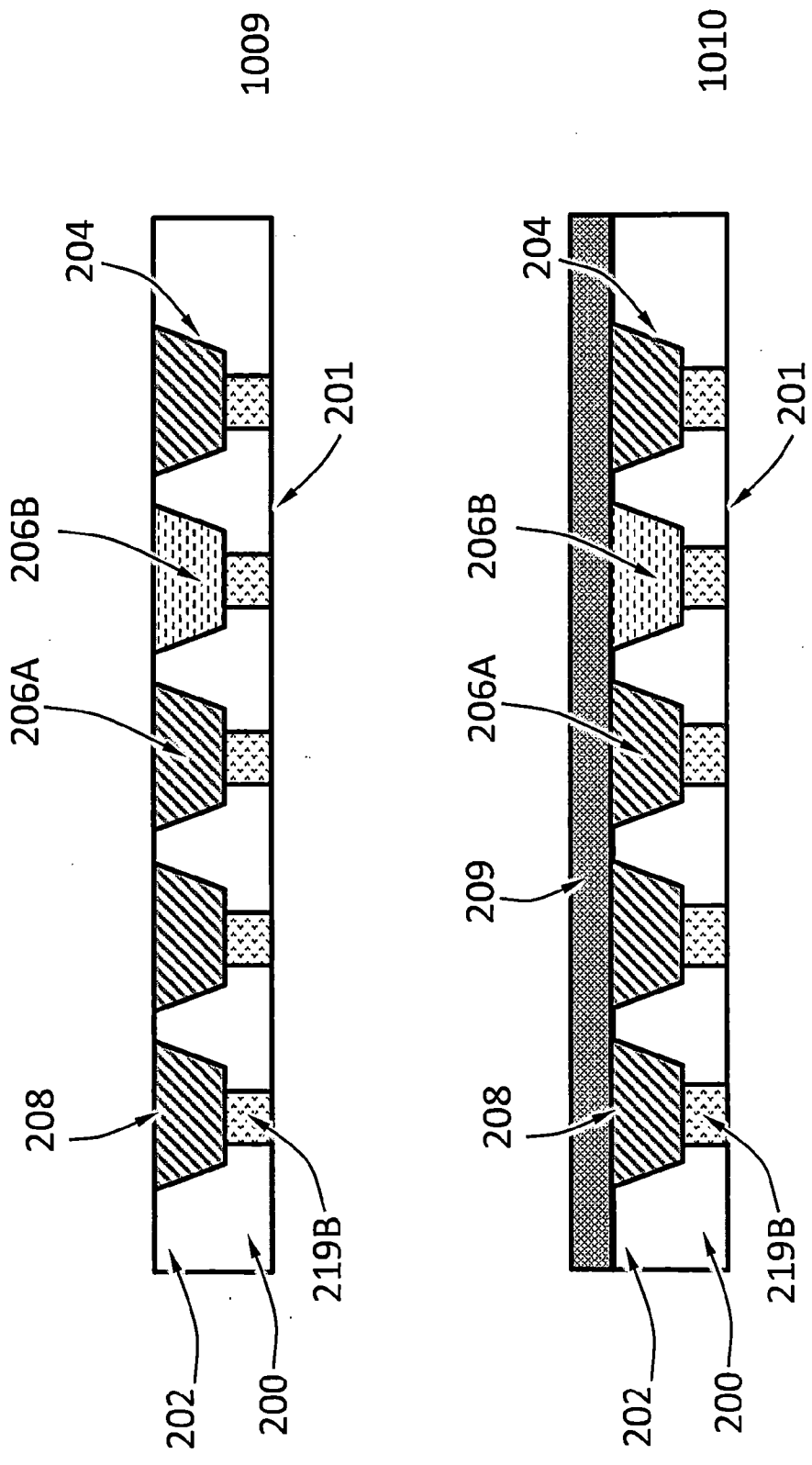


圖 3 繼續

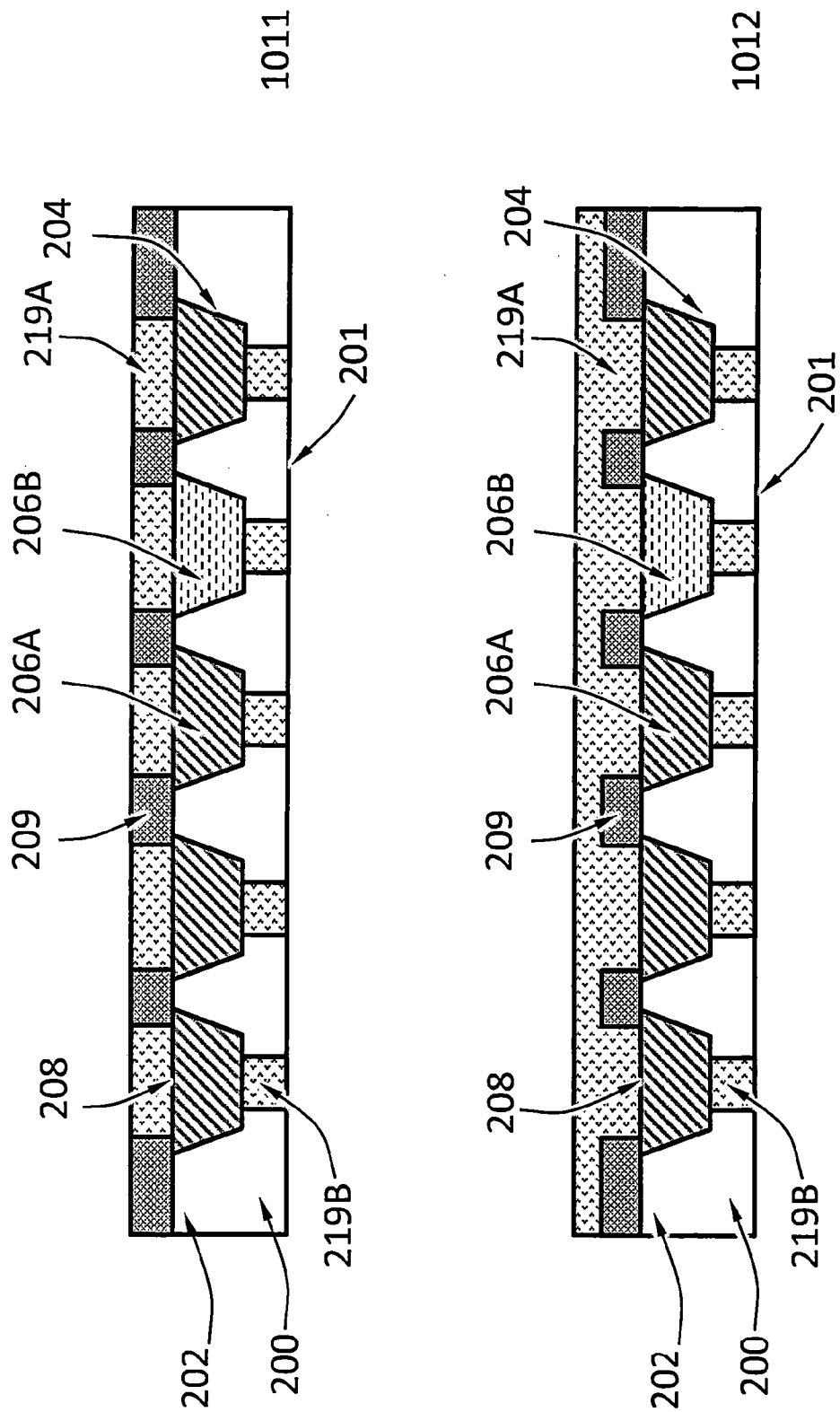


圖 3
繼續

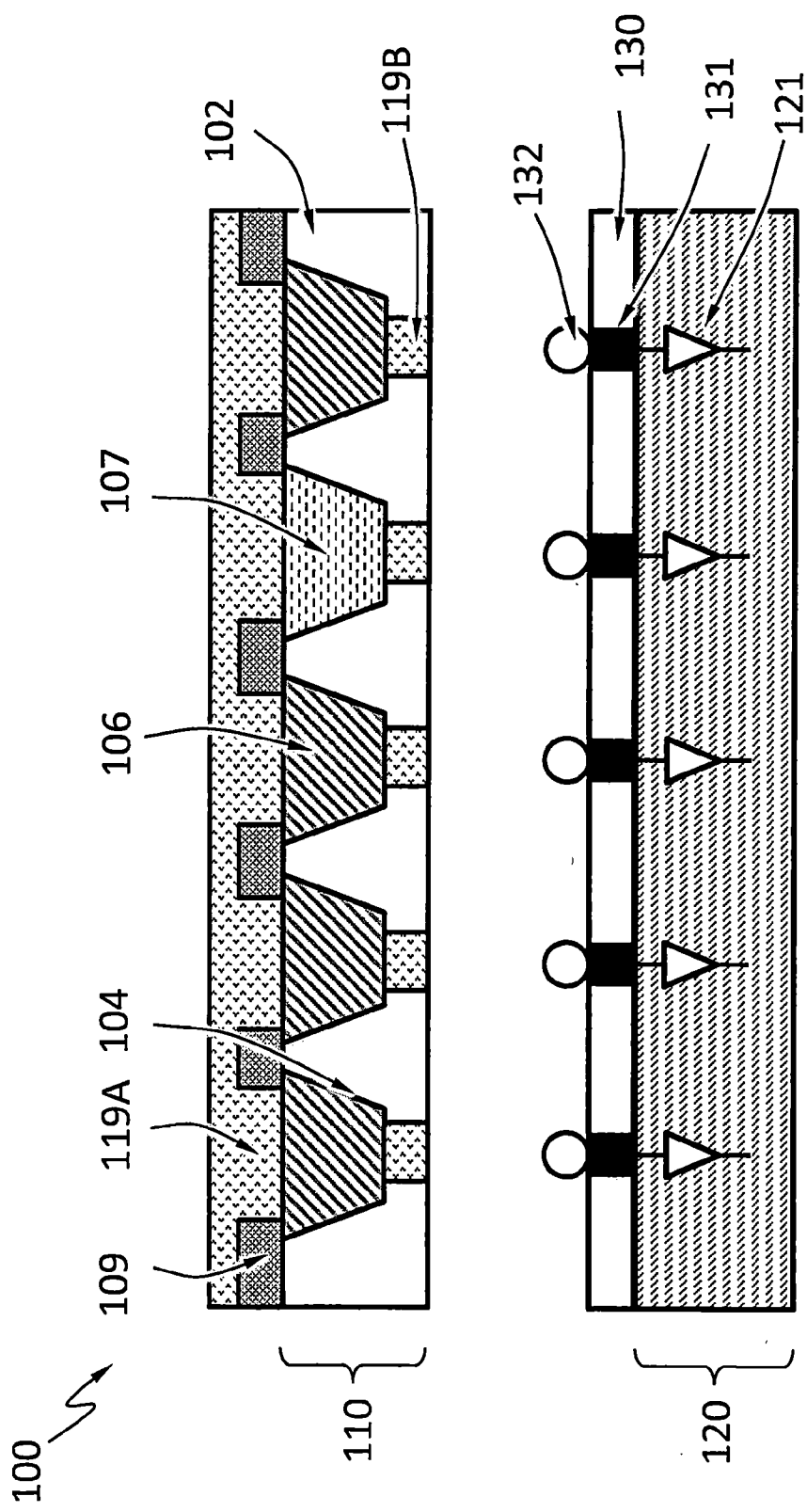


圖 4

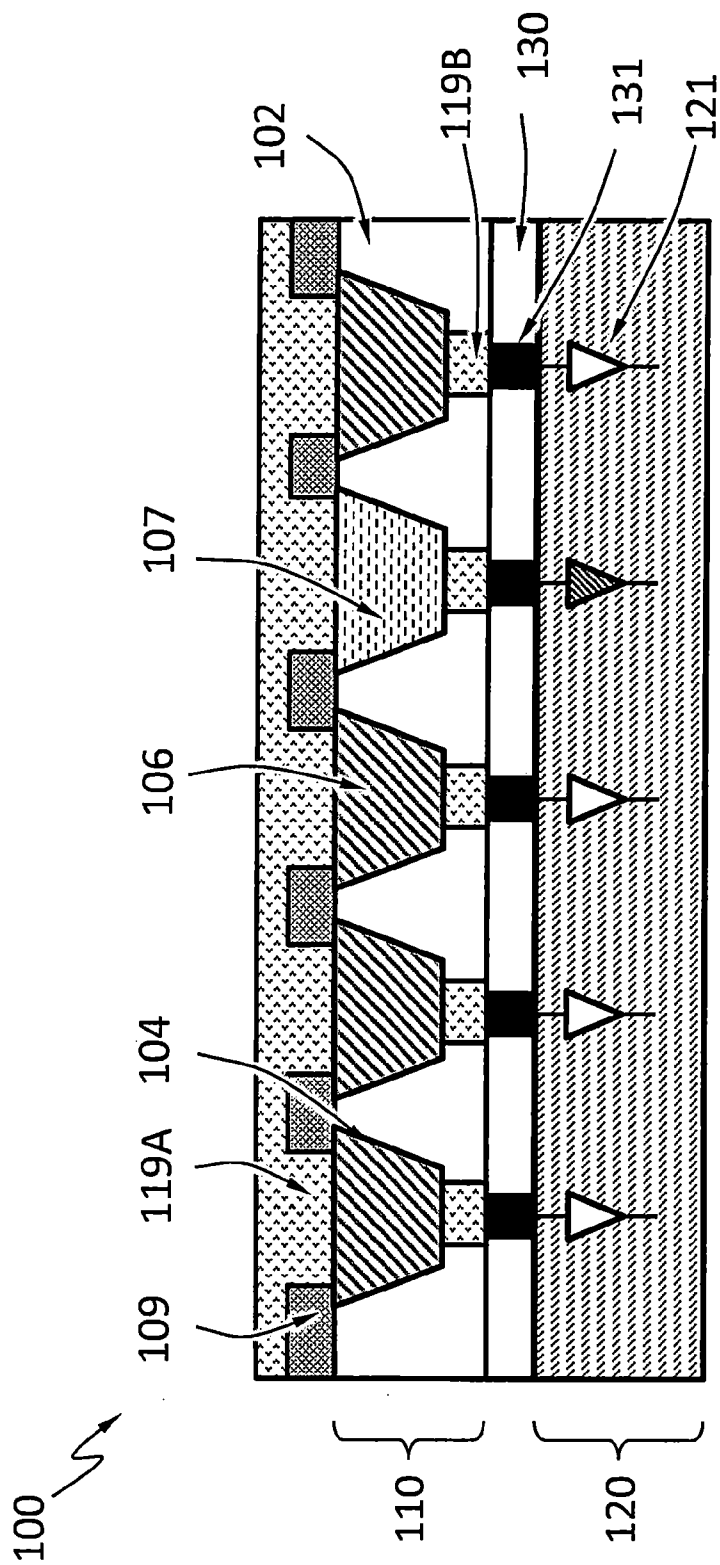


圖 5

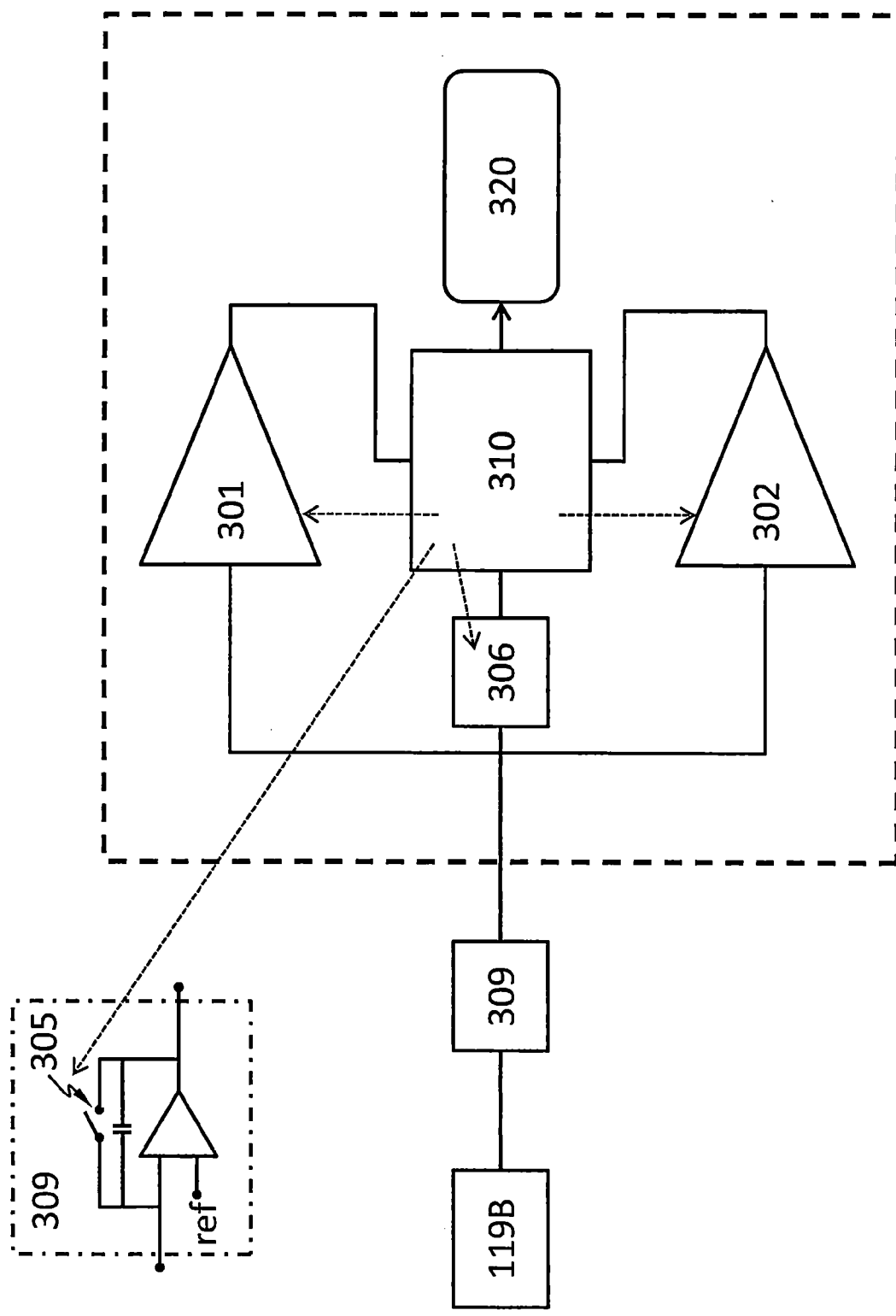


圖 6A

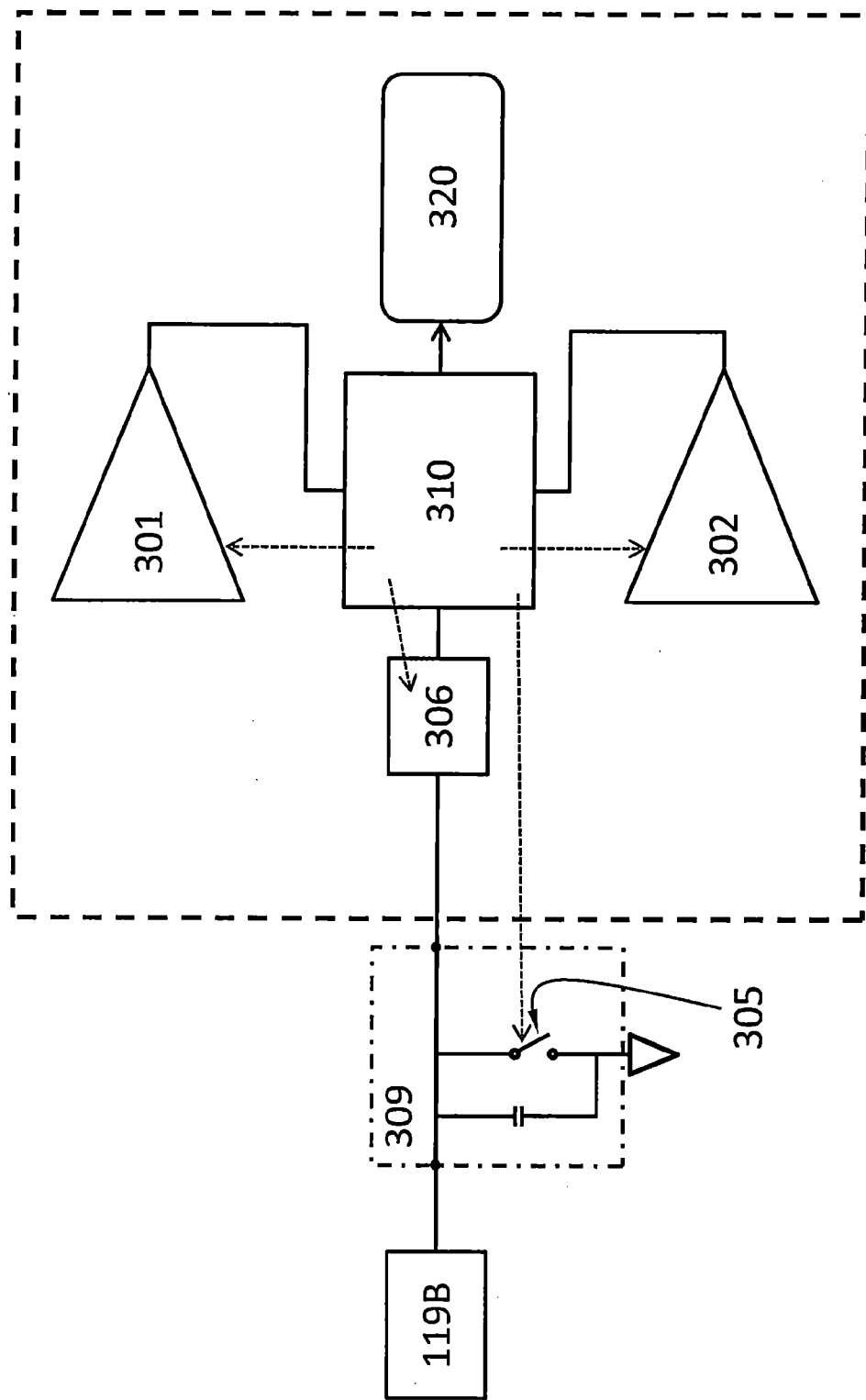


圖 6B

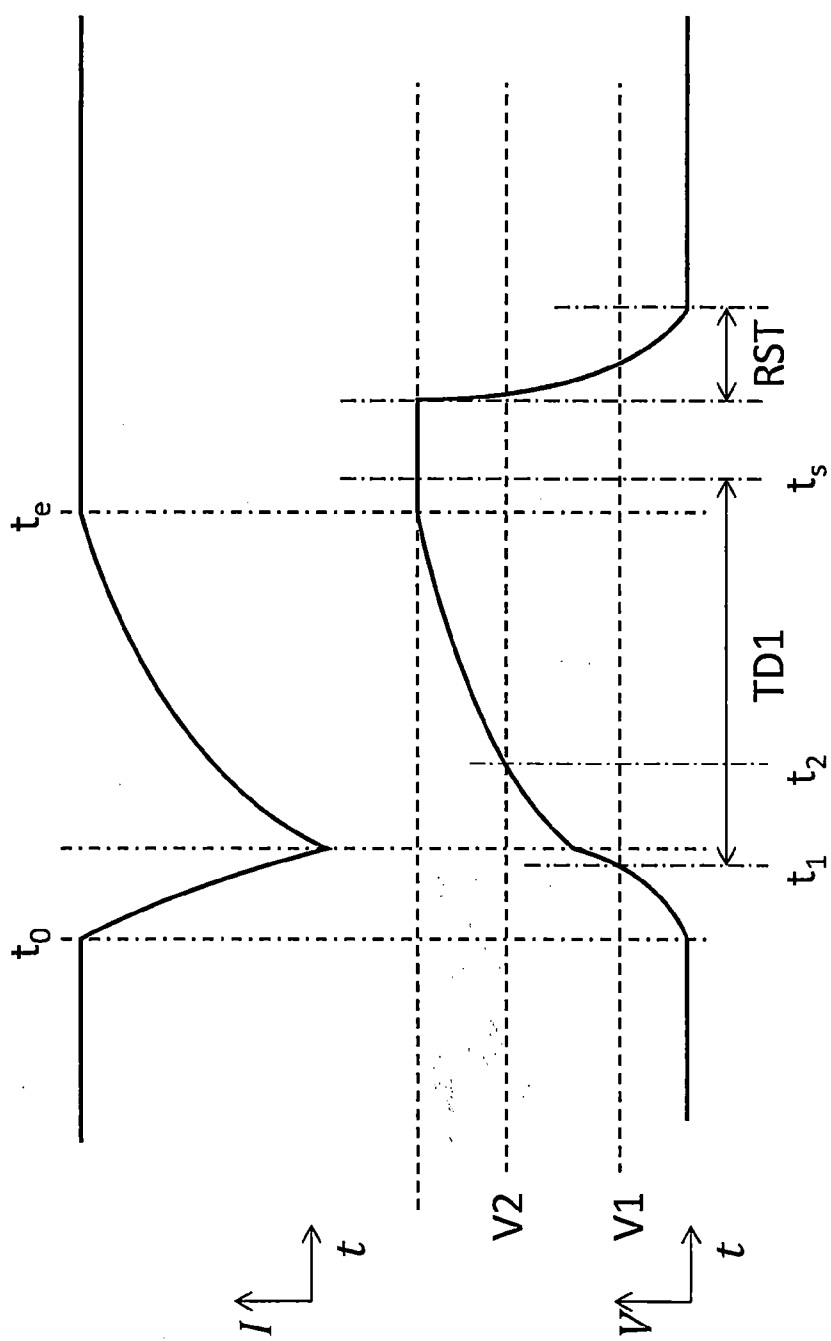


圖 7