



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년11월23일

(11) 등록번호 10-2329906

(24) 등록일자 2021년11월18일

(51) 국제특허분류(Int. Cl.)
H03M 1/80 (2006.01) *H03M 1/08* (2006.01)
H03M 1/10 (2006.01)

(52) CPC특허분류
H03M 1/802 (2013.01)
H03M 1/08 (2013.01)

(21) 출원번호 10-2020-0078086

(22) 출원일자 2020년06월25일

심사청구일자 2020년06월25일

(56) 선행기술조사문헌

KR1020130107275 A

KR101817056 B1

KR1020150126606 A

(73) 특허권자

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

김철우

서울특별시 강남구 선릉로 221 도곡렉슬아파트

임채강

인천광역시 남동구 선수촌로 75 구월유승한내들퍼스티지

(뒷면에 계속)

(74) 대리인

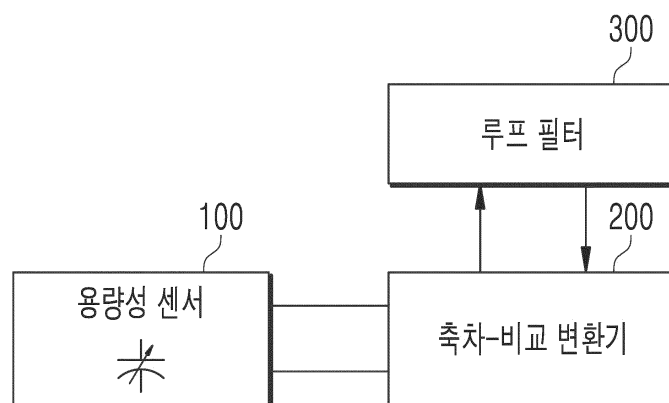
이기성

전체 청구항 수 : 총 20 항

심사관 : 조준근

(54) 발명의 명칭 **축차 비교형 정전용량-디지털 변환기 및 그 동작 방법****(57) 요약**

본 출원의 일 실시예에 따른 축차 비교형 정전용량-디지털 변환기는 용량성 센서, 상기 용량성 센서를 주기적으로 충전시키고, 최초 충전 주기에서 샘플링된 충전 전하량에 대한 제1 디지털 변환동작을 수행하는 축차-비교 변환기 및 상기 용량성 센서에 남은 전하를 필터링하여 잔여 전하량을 출력하는 루프 필터를 포함하고, 상기 축차-비교 변환기는, 상기 충전 전하량과 상기 잔여 전하량의 합에 대한 제2 디지털 변환동작을 상기 최초 충전 주기 이후에 각 충전 주기마다 수행한다.

대표도 - 도110

(52) CPC특허분류

H03M 1/1071 (2013.01)

(72) 발명자

최요한

서울특별시 성북구 화랑로37길 7 모아 뉴캐슬

송재근

서울특별시 동대문구 회기로19길 7

박윤수

서울특별시 성북구 안암로7길 44

안순성

서울특별시 성북구 안암로9가길 9-27

박수호

서울특별시 도봉구 마들로 859-19 도봉한신아파트

이 발명을 지원한 국가연구개발사업

과제고유번호

1711110467

과제번호

2019R1A2B5B0310075612

부처명

과학기술정보통신부

과제관리(전문)기관명

한국연구재단

연구사업명

중견후속연구

연구과제명

레퍼런스 및 기생 성분에 둔감한 커패시턴스-디지털 변환기 구현

기 여 율

1/1

과제수행기관명

고려대학교

연구기간

2020.03.01 ~ 2021.02.28

명세서

청구범위

청구항 1

용량성 센서;

상기 용량성 센서를 주기적으로 충전시키고, 최초 충전 주기에서 샘플링된 충전 전하량에 대한 제1 디지털 변환 동작을 수행하는 측차-비교 변환기; 및

상기 용량성 센서에 남은 전하를 필터링하여 잔여 전하량을 출력하는 루프 필터를 포함하고,

상기 측차-비교 변환기는,

상기 충전 전하량과 상기 잔여 전하량의 합에 대한 제2 디지털 변환동작을 상기 최초 충전 주기 이후에 각 충전 주기마다 수행하는, 측차 비교형 정전용량-디지털 변환기.

청구항 2

제1항에 있어서,

상기 제1 및 제2 디지털 변환동작은 상기 용량성 센서로부터 측차-비교 방식으로 전하를 방전시켜, 디지털 값으로 변환하기 위한 일련의 전하 투 디지털 변환(charge-to-digital conversion)동작인, 측차 비교형 정전용량-디지털 변환기.

청구항 3

제1항에 있어서,

상기 측차-비교 변환기는, 상기 용량성 센서에 연결되어, 상기 충전 전하량을 샘플링하는 센서 감지부;

상기 충전 전하량에 대응되는 제1 입력 전압과 기설정된 공통 전압을 비교하고, 상기 비교 결과에 따른 제1 비교 신호를 출력하는 비교부; 및

상기 제1 비교 신호에 기초하여, 상기 제2 디지털 변환동작을 수행시키기 위한 제어 신호를 피드백 출력하는 동시에, 상기 충전 전하량에 대한 디지털 값을 저장하는 측차 비교형 레지스터 로직부를 포함하는, 측차 비교형 정전용량-디지털 변환기.

청구항 4

제3항에 있어서,

상기 센서 감지부는 상기 용량성 센서에 남은 전하를 루프 필터에 인가하는, 측차 비교형 정전용량-디지털 변환기.

청구항 5

제4항에 있어서,

상기 비교부는, 상기 충전 전하량과 상기 잔여 전하량의 합에 대응되는 제2 입력 전압과 기설정된 공통 전압을 비교하고, 상기 비교 결과에 따른 제2 비교 신호를 출력하는, 측차 비교형 정전용량-디지털 변환기.

청구항 6

제5항에 있어서,

상기 측차 비교형 레지스터 로직부는 상기 충전 전하량과 잔여 전하량의 합에 대한 디지털 값을 저장하는, 측차 비교형 정전용량-디지털 변환기.

청구항 7

제3항에 있어서,

상기 루프 필터, 상기 센서 감지부, 상기 비교부 및 상기 축차 비교형 레지스터 로직부는 다음 계산식(1)의 전달함수를 가지는 선형 모델에 대응되고,

여기서, 상기 전달함수는 하이패스필터 기능을 가진 $\frac{1}{1+L(z)} \cdot e$ (1) 이며,

이때, L(Z)는 상기 루프 필터의 전달 함수이고, e는 잡음 값인, 축차 비교형 정전용량-디지털 변환기.

청구항 8

제7항에 있어서,

상기 선형 모델은 상기 충전 전하량과 상기 잔여 전하량을 합산하여 제1 합산 값을 출력하는 제1 합산기;

상기 제1 합산기로부터 상기 제1 합산 값을 출력받고, 상기 제1 합산 값과 상기 잡음 값을 합산하여 제2 합산 값을 출력하는 제2 합산기; 및

상기 충전 전하량을 상기 제1 합산기로 출력하고, 상기 제2 합산기로부터 출력받는 제2 합산 값과 상기 용량성 센서로부터 감지된 상기 충전 전하량에 기초하여, 상기 잔여 전하량에 대응되는 잔여 전압을 상기 루프 필터로 인가하는 제3 합산기를 포함하는, 축차 비교형 정전용량-디지털 변환기.

청구항 9

제1항에 있어서,

상기 용량성 센서는 단일 커패시터;

상기 단일 커패시터의 일측과 접지를 스위칭 연결하는 제1 스위치; 및

상기 단일 커패시터의 타측과 한쌍의 기준 전압 중 어느 하나를 스위칭 연결하는 제2 스위치를 포함하는, 축차 비교형 정전용량-디지털 변환기.

청구항 10

제3항에 있어서,

상기 센서 감지부는 크기가 서로 다른 복수의 커패시터들과 기생 커패시터를 포함하는 커패시터 디지털-아날로그 변환기; 및

상기 복수의 커패시터들 중 적어도 하나 이상에 적용되는 동적 정합 요소 회로를 포함하는, 축차 비교형 정전용량-디지털 변환기.

청구항 11

제10항에 있어서,

상기 복수의 커패시터들은 상기 제2 디지털 변환동작이 완료되면, 일측이 접지에 연결된 제1 커패시터와 일측이 기준 전압에 연결된 제2 커패시터로 분류되는, 축차 비교형 정전용량-디지털 변환기.

청구항 12

제11항에 있어서,

상기 기생 커패시터는 상기 용량성 센서 및 상기 제1 및 제2 커패시터에 병렬로 연결된, 축차 비교형 정전용량-디지털 변환기.

청구항 13

제12항에 있어서,

상기 비교부는 양(+)의 입력단을 통해 기설정된 공통 전압원에 연결되고, 음(-)의 입력단을 통해 상기 커패시터 디지털-아날로그 변환기에 연결되는 비교기인, 축차 비교형 정전용량-디지털 변환기.

청구항 14

제13항에 있어서,

상기 비교부는 상기 음(-)의 입력단을 통해 다음의 계산식(2)에 대응되는 제1 입력 전하량을 입력받고,

상기 다음의 계산식(2)는 $(C_S + C_{DAC} + C_P) V_1 - C_{DAC} V_{ref}$ (2) 이고,

여기서, C_S 는 상기 용량성 센서의 커패시턴스, C_{DAC} 은 복수의 커패시터들에 대한 각 커패시턴스 합, C_P 는 상기 기생 커패시터의 커패시턴스, V_1 은 상기 충전 전하량에 대응되는 입력 전압, V_{ref} 는 한쌍의 기준 전압 중 어느 하나인, 축차 비교형 정전용량-디지털 변환기.

청구항 15

제13항에 있어서,

상기 비교부는 상기 음(-)의 입력단을 통해 다음의 계산식(3)에 대응되는 제2 입력 전하량을 입력받고,

상기 다음의 계산식(3)은,

$(C_S + C_{DAC} + C_P) V_{res} - (C_S + C_{DAC,on}) V_{ref}$ (3) 이고,

여기서, C_S 는 상기 용량성 센서의 커패시턴스, C_{DAC} 은 복수의 커패시터들($C_1 \sim C_8 = C_{DAC}$)에 대한 각 커패시턴스 합, $C_{DAC,on}$ 은 상기 제1 커패시터에 대한 각 커패시턴스 합, C_P 는 상기 기생 커패시터의 커패시턴스, V_{ref} 는 한쌍의 기준 전압 중 어느 하나이고, V_{res} 는 상기 잔여 전하량에 대응되는 잔여 전압인, 축차 비교형 정전용량-디지털 변환기.

청구항 16

제15항에 있어서,

상기 잔여 전압은 다음의 계산식(4)에 대응되고,

상기 다음의 계산식(4)는 $-\frac{C_S - C_{DAC,off}}{C_S + C_{DAC} + C_P} V_{ref}$ (4) 이고,

여기서, $C_{DAC,off}$ 는 상기 제2 커패시터에 대한 각 커패시턴스 합인, 축차 비교형 정전용량-디지털 변환기.

청구항 17

제1항에 있어서,

상기 루프 필터는 2차 이산 시간 루프 필터를 이용하는, 축차 비교형 정전용량-디지털 변환기.

청구항 18

축차 비교형 정전용량-디지털 변환기의 동작 방법으로,

축차-비교 변환기가 용량성 센서를 주기적으로 충전시키는 단계;

상기 축차-비교 변환기가 최초 충전 주기에서 샘플링된 충전 전하량에 대해 제1 디지털 변환동작을 수행하는 단계;

루프 필터가 상기 용량성 센서에 남은 전하를 필터링하여 잔여 전하량을 출력하는 단계; 및

상기 축차-비교 변환기가 상기 충전 전하량과 상기 잔여 전하량의 합에 대해 제2 디지털 변환동작을 상기 최초 충전 주기 이후에 각 충전 주기마다 수행하는 단계를 포함하는, 축차 비교형 정전용량-디지털 변환기의 동작 방법.

청구항 19

제18항에 있어서,

상기 제1 디지털 변환동작을 수행하는 단계는, 센서 감지부가 상기 용량성 센서에 연결되어 상기 충전 전하량을 샘플링하는 단계;

비교부가 상기 충전 전하량에 대응되는 제1 입력 전압과 기설정된 공통 전압을 비교하고, 상기 비교 결과에 따른 제1 비교 신호를 출력하는 단계; 및

축차 비교형 레지스터 로직부가 상기 제1 비교 신호에 기초하여, 상기 제2 디지털 변환동작을 수행시키기 위한 제어 신호를 피드백 출력하는 동시에, 충전 전하량에 대한 디지털 값을 저장하는 단계를 포함하는, 축차 비교형 정전용량-디지털 변환기의 동작 방법.

청구항 20

제18항에 있어서,

상기 제2 디지털 변환동작을 수행하는 단계는, 센서 감지부가 상기 용량성 센서에 연결되어 상기 충전 전하량을 샘플링하는 단계;

비교부가 상기 충전 전하량과 상기 잔여 전하량의 합에 대응되는 제2 입력 전압과 기설정된 공통 전압을 비교하고, 상기 비교 결과에 따른 제2 비교 신호를 출력하는 단계; 및

축차 비교형 레지스터 로직부가 상기 충전 전하량과 상기 잔여 전하량의 합에 대한 디지털 값을 저장하는 단계를 포함하는, 축차 비교형 정전용량-디지털 변환기의 동작 방법.

발명의 설명

기술 분야

[0001] 본 출원은 축차 비교형 정전용량-디지털 변환기 및 그 동작 방법에 관한 것이다.

배경 기술

[0002] 데이터를 처리함에 있어 처리 속도가 높고, 환경 잡음에 둔감한 특성을 지니는 디지털 신호처리가 아날로그 신호처리에 비해 유리하다. 하지만 자연에 존재하는 대부분의 신호는 아날로그 형태이기 때문에, 집적회로에서 입력 받은 아날로그 신호를 디지털 신호로 변환할 필요가 있다.

[0003] 아날로그 디지털 변환기는 파이프라인 아날로그 디지털 변환기, 축차 비교형 아날로그 디지털 변환기, 플래시 아날로그 디지털 변환기, 델타 시그마 아날로그 디지털 변환기로 크게 분류될 수 있으며, 샘플링 속도와 해상도에 따라 적합한 구조가 존재한다.

[0004] 이들 중 축차 비교형 아날로그 디지털 변환기(Successive Approximation Analog to Digital Converter)는 다른 구조의 아날로그 디지털 변환기에 비해 디지털 회로의 의존도가 높아 전력 소모가 현저하게 낮다는 장점이 있다.

[0005] 하지만, 종래의 축차 비교형 아날로그 디지털 변환기는 커패시터 디지털 아날로그 변환기의 공정 변화에 따른 인접한 커패시터 값의 부정합(mismatch)과 비교기의 분해능 부족으로 일정 수준 이상의 해상도를 출력하는데 한계가 있다.

발명의 내용

해결하려는 과제

[0006] 본 출원의 목적은 종래의 커패시터 디지털-아날로그 변환기에서 발생하는 부정합(mismatch)과 오프셋 잡음을 감소시킬 수 있는 축차 비교형 정전용량-디지털 변환기 및 그 동작 방법을 제공하기 위한 것이다.

과제의 해결 수단

[0007] 본 출원의 일 실시예에 따른 축차 비교형 정전용량-디지털 변환기는 용량성 센서, 상기 용량성 센서를 주기적으

로 충전시키고, 최초 충전 주기에서 샘플링된 충전 전하량에 대한 제1 디지털 변환동작을 수행하는 측차-비교 변환기 및 상기 용량성 센서에 남은 전하를 필터링하여 잔여 전하량을 출력하는 루프 필터를 포함하고, 상기 측차-비교 변환기는, 상기 충전 전하량과 상기 잔여 전하량의 합에 대한 제2 디지털 변환동작을 상기 최초 충전 주기 이후에 각 충전 주기마다 수행한다.

[0008] 본 출원의 일 실시예에 따른 측차 비교형 정전용량-디지털 변환기의 동작 방법으로, 측차-비교 변환기가 용량성 센서를 주기적으로 충전시키는 단계, 상기 측차-비교 변환기가 최초 충전 주기에서 샘플링된 충전 전하량에 대해 제1 디지털 변환동작을 수행하는 단계, 루프 필터가 상기 용량성 센서에 남은 전하를 필터링하여 잔여 전하량을 출력하는 단계 및 상기 측차-비교 변환기가 상기 충전 전하량과 상기 잔여 전하량의 합에 대해 제2 디지털 변환동작을 상기 최초 충전 주기 이후에 각 충전 주기마다 수행하는 단계를 포함한다.

발명의 효과

[0009] 본 출원의 실시예에 따른 측차 비교형 정전용량-디지털 변환기 및 그 동작 방법은 종래의 커패시터 디지털-아날로그 변환기의 커패시터 값에 대한 부정합과 비교기의 오프셋 잡음을 감소시켜, 12비트 이상의 분해능 해상도를 얻게 할 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 출원의 실시예에 따른 측차 비교형 정전용량-디지털 변환기(10)에 대한 블록도이다.
 도 2a는 도 1의 루프 필터의 일 예이고, 도 2b는 도 2a의 루프 필터에 대한 선형 모델이다.
 도 3은 도 1의 측차-비교 변환기의 제1 디지털 변환동작을 구체적으로 보여주기 위한 도이다.
 도 4는 도 3의 측차-비교 변환기의 제2 디지털 변환동작을 구체적으로 보여주기 위한 도이다.
 도 5는 도 4의 측차-비교 변환기의 동작에 따른 선형 모델을 나타낸 도이다.
 도 6은 도 1의 측차 비교형 정전용량-디지털 변환기를 구체적으로 보여주는 실시 예이다.
 도 7a는 도 3의 비교부에 대한 일 실시예를 설명하기 위한 도이고, 도 7b는도 3의 비교부에 대한 다른 실시예를 설명하기 위한 도이다.
 도 8은 도 1의 측차 비교형 정전용량-디지털 변환기의 동작 프로세스이다.
 도 9는 일 실시예에 따른 측차-비교 변환기의 동작 프로세스이다.
 도 10은 다른 실시예에 따른 측차-비교 변환기의 동작 프로세스이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 구체적인 실시형태 및 첨부된 도면을 참조하여 본 출원의 실시형태를 설명한다. 그러나, 본 출원의 실시형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 출원의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 출원의 실시형태는 통상의 기술자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.

[0012] 그리고 도면에서 본 출원을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하고, 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 동일한 사상의 범위 내의 기능이 동일한 구성요소는 동일한 참조부호를 사용하여 설명한다. 나아가, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0013] 도 1은 본 출원의 실시예에 따른 측차 비교형 정전용량-디지털 변환기(10)에 대한 블록도이고, 도 2a는 도 1의 루프 필터의 일 예이며, 도 2b는 도 2a의 루프 필터에 대한 선형 모델이다.

[0014] 도 1을 참조하면, 측차 비교형 정전용량-디지털 변환기(10)는 용량성 센서(100), 측차-비교 변환기(200) 및 루프 필터(300)를 포함할 수 있다.

[0015] 먼저, 용량성 센서(100)는 커패시턴스가 가변되는 가변 커패시터를 포함할 수 있다. 예를 들면, 용량성 센서

(100)는 힘 센서, 압력 센서, 온도 센서, 습도 센서 중 어느 하나일 수 있다.

- [0016] 다음으로, 측차-비교 변환기(200)는 용량성 센서(100)에 주기적으로 충전시키고, 최초 충전 주기에서 샘플링된 충전 전하량(Q1)에 대한 제1 디지털 변환동작을 수행할 수 있다.
- [0017] 여기서, 제1 디지털 변환동작은 용량성 센서(100)로부터 측차-비교 방식으로 충전 전하량(Q1)을 방전시켜, 디지털 값으로 변환하기 위한 일련의 전하 투 디지털 변환(charge-to-digital conversion) 동작을 의미할 수 있다.
- [0018] 또한, 본 출원에서 샘플링이라 함은 측차-비교 변환기(200)가 도 3의 감지 센서부(210)를 통해 용량성 센서(100)로부터 충전 전하량(Q1)을 감지하는 동작을 의미할 수 있다.
- [0019] 다음으로, 루프 필터(300)는 용량성 센서(100)에서 방전되고 남은 전하를 필터링하여 잔여 전하량(residue charge, Q2)으로 출력할 수 있다.
- [0020] 예를 들면, 도 2a에 도시된 바와 같이, 루프 필터(300)는 2차 이산 시간 루프 필터로 구현될 수 있으나 이를 한정하는 것은 아니며, 필요에 따라 다른 차수를 갖는 이산 시간 루프 필터, 연속-시간 루프 필터 또는 수동 루프 필터로도 구현될 수도 있다.
- [0021] 구체적으로, 루프 필터(300)는 적분기(integrator)를 통해 용량성 센서(100)에서 방전되고 남은 전하를 적분하여, 잔여 전하량(Q2)을 출력할 수 있다.
- [0022] 예를 들면, 도 2b에 도시된 바와 같이, 루프 필터(300)는 서로 선형적으로 연결된 두개의 적분기(integrator)를 포함하며, 여기서, a_1 , a_2 , g 는 게인(gain)을 의미하고, z^{-1} 은 주기 별 딜레이를 의미하고, 적분기의 개수는 루프 필터의 차수에 대응될 수 있다.
- [0023] 본 출원의 실시예에 따른 기술적 사상에 있어서, 측차-비교 변환기(200)는 충전 전하량(Q1)과 잔여 전하량(Q2) 사이의 합에 대한 제2 디지털 변환동작을 상기 최초 충전 주기 이후에 각 충전 주기마다 수행할 수 있다.
- [0024] 여기서, 제2 디지털 변환동작은 충전 전하량(Q1)과 잔여 전하량(Q2)의 합을 측차-비교 방식으로 방전시켜, 디지털 값으로 변환하기 위한 일련의 전하 투 디지털 변환동작(charge-to-digital conversion)을 의미할 수 있다.
- [0025] 즉, 측차-비교 변환기(200)는 상기 최초 충전 주기 이후에, 각 충전 주기마다 충전 전하량(Q1)과 잔여 전하량(Q2)의 합을 측차-비교 방식으로 방전시켜 디지털로 출력함으로써, 종래의 정전용량-디지털 변환기의 잡음(noise)을 감소시킬 수 있다.
- [0026] 이하, 도 3 내지 도 4b를 참조하여, 도 1의 측차-비교 변환기(200)에 대해 구체적으로 설명될 것이다.
- [0027] 도 3은 도 1의 측차-비교 변환기(200)에 대한 블록도이고, 도 4a는 도 3의 측차-비교 변환기(200)의 제1 디지털 변환동작을 보여주는 도이다
- [0028] 도 1, 도 3 및 도 4a를 참조하면, 먼저, 측차-비교 변환기(200)는 센서 감지부(210), 비교부(220) 및 측차 비교형 레지스터 로직부(230)를 포함할 수 있다.
- [0029] 구체적으로, 센서 감지부(210)는 충전 전하량(Q1)을 샘플링하여 비교부(220)로 전달할 수 있다.
- [0030] 실시예에 따른 비교부(220)는 센서 감지부(210)를 통해 샘플링된 충전 전하량(Q1)에 대응되는 제1 입력 전압(V_{Q1})과 기설정된 공통 전압(V_{CM})을 비교하고, 상기 비교 결과에 따른 제1 비교 신호를 출력할 수 있다.
- [0031] 여기서, 제1 비교 신호는 제1 입력 전압(V_{Q1})과 기설정된 공통 전압(V_{CM}) 사이의 대소 여부를 나타내는 신호일 수 있다.
- [0032] 다음으로, 측차 비교형 레지스터 로직부(230)는 비교부(220)를 통해 출력받는 제1 비교 신호에 기초하여, 제2 디지털 변환동작을 수행시키기 위한 제어 신호를 센서 감지부(210)로 피드백 출력하는 동시에, 충전 전하량(Q1)에 대한 디지털 값을 저장할 수 있다.
- [0033] 도 4b는 도 3의 측차-비교 변환기(200)의 제2 디지털 변환동작을 보여주는 도이다.
- [0034] 도 1, 도 3 및 도 4b를 참조하면, 센서 감지부(210)는 충전 전하량(Q1)이 샘플링되고 용량 센서부(100)에 남은 잔여 전하량(Q2)을 루프 필터(300)에 인가할 수 있다.
- [0035] 다음으로, 비교부(220)는 충전 전하량(Q1)과 잔여 전하량(Q2) 사이의 합에 대응되는 제2 입력 전압(V_{Q2})과 기설

정된 공통 전압(V_{CM})을 비교하고, 상기 비교 결과에 따른 제2 비교 신호를 출력할 수 있다.

[0036] 여기서, 제2 비교 신호는 제2 입력 전압(V_{Q2})과 기설정된 공통 전압(V_{CM}) 사이의 대소 여부를 나타내는 신호일 수 있다.

[0037] 다음으로, 축차 비교형 레지스터 로직부(230)는 충전 전하량(Q1)과 잔여 전하량(Q2) 사이의 합에 대한 디지털 값을 저장할 수 있다.

[0038] 도 5는 도 4의 축차-비교 변환기(200)의 동작에 따른 선형 모델을 나타낸 도이다.

[0039] 도 4 및 도 5를 참조하면, 루프 필터(300), 센서 감지부(210), 비교부(220) 및 축차 비교형 레지스터 로직부(230)는 다음의 전달함수를 가지는 선형 모델에 대응될 수 있다.

$$\frac{1}{1 + L(z)} \cdot e$$

[0040] 여기서, 상기 전달함수는 (1)이며, 이때, $L(z)$ 는 상기 루프 필터의 전달 함수이고, e 는 잡음 값일 수 있다. 예를 들면, 잡음(e)은 제1 및 제2 디지털 변환 동작에 따라 발생하는 양자화 잡음 및 비교부(220)의 오프셋 잡음을 포함할 수 있다.

[0041] 예를 들면, 전달 함수가 하이패스 필터 특성을 가질 때, 잡음(e)은 잡음-성형 효과를 얻게 되므로, 축차 비교형 정전용량-디지털 변환기(10)는 이러한 전달함수를 통해 고해상도의 분해능 성능을 가질 수 있다.

[0042] 이때, 선형 모델은 제1 내지 제3 합산기(241~243)과 루프 필터(300)를 포함할 수 있다.

[0043] 여기서, 제1 및 제2 합산기(241, 242)는 비교부(220)와 축차 비교형 레지스터 로직부(230)에 대응되고, 제3 합산기(243)는 센서 감지부(210)에 대응될 수 있다.

[0044] 구체적으로, 도 5에 도시된 바와 같이, 제1 합산기(241)는 용량성 센서(100)로부터 감지된 충전 전하량(Q1)과 루프 필터(300)를 통해 필터링된 잔여 전하량(Q2)을 합산하여 제1 합산 값을 출력할 수 있다.

[0045] 다음으로, 제2 합산기(242)는 제1 합산기(241)로부터 제1 합산 값을 출력받고, 제1 합산 값과 잡음 값(e)을 합산하여 제2 합산 값을 출력할 수 있다.

[0046] 다음으로, 제3 합산기(243)는 용량성 센서(100)로부터 감지된 충전 전하량(Q1)을 제1 합산기(241)로 출력할 수 있다. 이때, 제3 합산기(243)는 제2 합산기(242)로부터 피드백 출력받는 제2 합산 값과 용량성 센서(100)로부터 감지된 충전 전하량(Q1)에 기초하여, 용량성 센서(100)에 남은 전하에 대응되는 잔여 전압(V_{RES})을 루프 필터(300)로 인가할 수 있다.

[0047] 이하, 도 6을 참조하여 용량성 센서부(100)와 센서 감지부(210)에 대해 보다 구체적으로 설명될 것이다.

[0048] 도 6은 도 1의 축차 비교형 정전용량-디지털 변환기(10)를 구체적으로 보여주는 실시 예이다.

[0049] 도 1 내지 도 6을 참조하면, 용량성 센서부(100)는 제1 및 제2 스위치(110, 120)와 단일 커패시터(C_s)를 포함할 수 있다.

[0050] 구체적으로, 제1 스위치(110)는 단일 커패시터(C_s)의 일측과 접지를 스위칭 연결하고, 제2 스위치(120)는 단일 커패시터(C_s)의 타측과 한쌍의 기준 전압 중 어느 하나를 스위칭 연결할 수 있다. 이때, 제1 및 제2 스위치(110, 120) 주기마다 교대로 스위칭할 수 있다.

[0051] 다음으로, 센서 감지부(210)는 커패시터 디지털-아날로그 변환기(211)와 동적 정합 요소 회로(Dynamic Element Matching, 213)를 포함할 수 있다.

[0052] 구체적으로, 커패시터 디지털-아날로그 변환기(211)는 크기가 서로 다른 복수의 커패시터들($C1 \sim C8 = CDAC$)과 기생 커패시터(C_p)를 포함할 수 있다. 여기서, 복수의 커패시터들($C1 \sim C8 = CDAC$)은 일측이 서로 연결되고, 타측이 기준 전압에 연결될 수 있다.

[0053] 이때, 기생 커패시터(C_p)는 복수의 커패시터들($C1 \sim C8 = CDAC$)에 병렬로 연결되는 가상의 커패시터일 수 있다. 이러한 복수의 커패시터들($C1 \sim C8 = CDAC$)과 기생 커패시터(C_p)의 각각의 일측은 단일 커패시터(C_s)의 일측에 병렬로

서로 연결될 수 있다.

[0054] 실시예에 따른 복수의 커패시터들(C1~C8=CDAC)은 제2 디지털 변환동작이 완료되면, 일측이 접지에 연결된 제1 커패시터($C_{DAC,on}$)와 일측이 기준 전압에 연결된 제2 커패시터($C_{DAC,off}$)로 분류될 수 있다.

[0055] 다음으로, 동적 정합 요소 회로(213)는 비교부(220)를 통해 출력되는 비교 신호에 따라 선택되는 복수의 커패시터들(C1~C8=CDAC) 중 적어도 하나 이상의 커패시터에 적용될 수 있다.

[0056] 이때, 동적 정합 요소 회로(213)가 적어도 하나 이상의 커패시터에 적용되는 것은 이진 가중형(binary weighted)인 적어도 하나 이상의 커패시터가 써모미터 가중형(thermometer weighted) 커패시터로 변환됨을 의미할 수 있다.

[0057] 이하, 도 7a 및 7b를 참조하여, 비교부(220)에 대해 구체적으로 설명될 것이다.

[0058] 도 7a는 도 3의 비교부(220)에 대한 일 실시예를 설명하기 위한 도이고, 도 7b는도 3의 비교부(220)에 대한 다른 실시예를 설명하기 위한 도이다.

[0059] 도 7a 및 7b를 참조하면, 비교부(220)는 양(+)의 입력단을 통해 기설정된 공통 전압원(V_{CM})에 연결되고, 음(-)의 입력단을 통해 커패시터 디지털-아날로그 변환기(211)에 연결되는 비교기를 의미할 수 있다. 예를 들면, 비교기는 양(+)의 입력단과 음(-)의 입력단을 통해 한쌍의 전압을 입력받아 비교하여, 상기 비교 결과에 따른 비교 신호를 출력할 수 있다.

[0060] 구체적으로, 도 7a에 도시된 바와 같이, 비교부(220)는 제1 디지털 변환동작시, 음(-)의 입력단을 통해 단일 커패시터(C_S), 복수의 커패시터들(C1~C8=CDAC) 및 기생 커패시터(C_P)의 일측에 병렬로 연결될 수 있다.

[0061] 이때, 단일 커패시터(C_S)는 타측이 제2 스위치(120)를 통해 한쌍의 기준 전압 중 어느 하나에 스위칭 연결될 수 있다.

[0062] 실시예에 따른 비교부(220)는 다음의 계산식(2)에 대응되는 제1 입력 전하량(Q1)을 입력받을 수 있다.

[0063] 다음의 계산식(2)는 $(C_S + C_{DAC} + C_P) V_1 - C_{DAC} V_{ref}$ (2) 이고,

[0064] 여기서, C_S 는 상기 단일 커패시터의 커패시턴스, C_{DAC} 은 복수의 커패시터들(C1~C8=CDAC)에 대한 각 커패시턴스 합, C_P 는 상기 기생 커패시터의 커패시턴스, V_1 은 상기 충전 전하량(Q1)에 대응되는 입력 전압, V_{ref} 는 상기 한쌍의 기준 전압 중 어느 하나일 수 있다. 이때, 제1 입력 전하량(Q1)은 센서 감지부(210)를 통해 샘플링된 충전 전하량(Q1)에 대응될 수 있다.

[0065] 또한, 도 7b에 도시된 바와 같이, 비교부(220)는 제2 디지털 변환동작 이후, 음(-)의 입력단을 통해 단일 커패시터(C_S), 제1 커패시터($C_{DAC,on}$), 제2 커패시터($C_{DAC,off}$) 및 기생 커패시터(C_P)의 일측에 병렬로 연결될 수 있다.

[0066] 여기서, 제1 커패시터($C_{DAC,on}$)는 복수의 커패시터들(C1~C8, CDAC) 중 일측이 접지에 연결된 커패시터이고, 제2 커패시터($C_{DAC,off}$)는 복수의 커패시터들(C1~C8, CDAC) 중 제1 커패시터 ($C_{DAC,on}$) 이외에 나머지일 수 있다.

[0067] 이때, 단일 커패시터(C_S)는 제2 디지털 변환동작 시, 일측이 제1 스위치(110)를 통해 접지에 스위칭 연결될 수 있다.

[0068] 실시예에 따른 비교부(220)는 시 다음의 계산식(3)에 대응되는 제2 입력 전하량(Q3)을 입력받을 수 있다.

[0069] 다음의 계산식(3)은 $(C_S + C_{DAC} + C_P) V_{res} - (C_S + C_{DAC,ON}) V_{ref}$ (3)이고,

[0070] 여기서, $C_{DAC,ON}$ 은 제1 커패시터에 대한 각 커패시턴스 합, C_P 는 상기 기생 커패시터의 커패시턴스, V_{ref} 는 상기 한쌍의 기준 전압 중 어느 하나이고, V_{res} 는 잔여 전하량(Q2)에 대응되는 잔여 전압일 수 있다. 이때, 제2 입력 전하량(Q3)은 제1 입력 전하량(Q1)과 잔여 전하량(Q2)의 합일 수 있다.

[0071] 실시예에 따른 잔여 전압(V_{res})은 다음의 계산식(4)에 대응될 수 있다.

$$-\frac{C_s - C_{DAC,off}}{C_s + C_{DAC} + C_p} V_{ref}$$

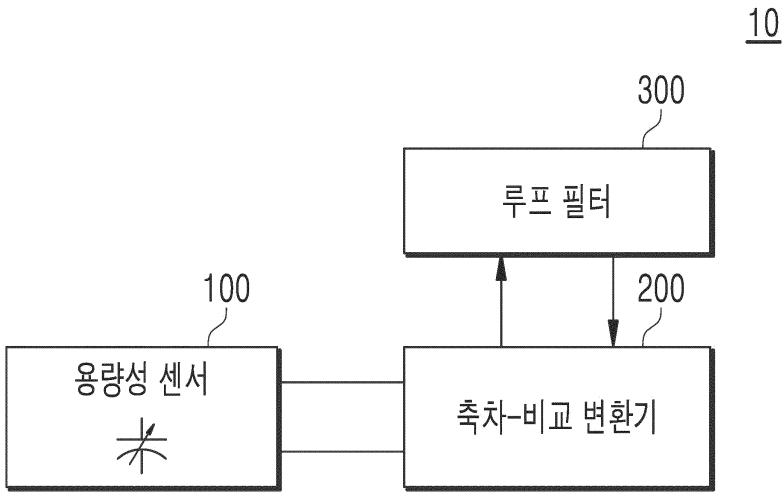
- [0072] 다음의 계산식(4)는 $-\frac{C_s - C_{DAC,off}}{C_s + C_{DAC} + C_p} V_{ref}$ (4) 이고, 여기서, $C_{DAC,off}$ 는 제2 커패시터에 대한 각 커패시턴스 합일 수 있다.
- [0073] 도 8은 도 1의 축차 비교형 정전용량-디지털 변환기(10)의 동작 프로세스이다.
- [0074] 도 1과 도 8을 참조하면, 축차-비교 변환기(200)는 S110 단계에서, 용량성 센서(100)를 주기적으로 충전시킬 수 있다.
- [0075] 이때, S120 단계에서, 축차-비교 변환기(200)는 용량성 센서(100)의 최초 충전 주기에서 샘플링된 충전 전하량(Q1)에 대해 제1 디지털 변환동작을 수행할 수 있다.
- [0076] 그런 다음, S130 단계에서, 루프 필터(300)는 용량성 센서(100)에 남은 전하를 필터링하여 잔여 전하량(Q2)을 축차-비교 변환기(200)로 출력할 수 있다.
- [0077] 이후, S140 단계에서, 축차-비교 변환기(200)는 충전 전하량(Q1)과 상기 필터링된 잔여 전하량(Q2) 사이의 합에 대해 제2 디지털 변환동작을 최초 충전 주기 이후에 각 충전 주기마다 수행할 수 있다.
- [0078] 도 9는 일 실시예에 따른 축차-비교 변환기(200)의 동작 프로세스이다.
- [0079] 도 1, 도 3, 도 8 및 도 9를 참조하면, S210 단계에서, 센서 감지부(210)는 용량성 센서에 연결되어, 충전 전하량(Q1)을 샘플링할 수 있다.
- [0080] 그런 다음, S220 단계에서, 비교부(220)는 센서 감지부(210)를 통해 샘플링된 충전 전하량(Q1)에 대응되는 제1 입력 전압(V_{Q1})과 기설정된 공통 전압(V_{CM})을 비교할 수 있다.
- [0081] 이때, S230 단계에서, 비교부(220)는 상기 비교 결과에 따른 제1 비교 신호를 축차 비교형 레지스터 로직부(230)로 출력할 수 있다.
- [0082] 그런 다음, S240 단계에서, 축차 비교형 레지스터 로직부(230)는 제1 비교 신호에 기초하여, 제2 디지털 변환동작을 수행시키기 위한 제어 신호를 센서 감지부(210)로 피드백 출력하는 동시에, 충전 전하량(Q1)에 대한 디지털 값을 저장할 수 있다.
- [0083] 도 10은 다른 실시예에 따른 축차-비교 변환기(200)의 동작 프로세스이다.
- [0084] 도 1, 도 3, 도 9 및 도 10을 참조하면, S310 단계에서, 센서 감지부(210)는 용량성 센서(100)에 연결되어, 충전 전하량(Q1)을 샘플링할 수 있다.
- [0085] 그런 다음, S320 단계에서, 비교부(220)는 센서 감지부(210)를 통해 샘플링된 충전 전하량(Q1)과 루프 필터(300)를 통해 필터링된 잔여 전하량(Q2) 사이의 합에 대응되는 제2 입력 전압(V_{Q2})과 기설정된 공통 전압(V_{CM})을 비교할 수 있다.
- [0086] 이때, S330 단계에서, 비교부(220)는 상기 비교 결과에 따른 제2 비교 신호를 축차 비교형 레지스터 로직부(230)에 출력할 수 있다.
- [0087] 그런 다음, S340 단계에서, 축차 비교형 레지스터 로직부(230)는 충전 전하량(Q1)과 잔여 전하량(Q2) 사이의 합에 대한 디지털 값을 저장할 수 있다.
- [0088] 본 출원은 도면에 도시된 일 실시 예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 출원의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

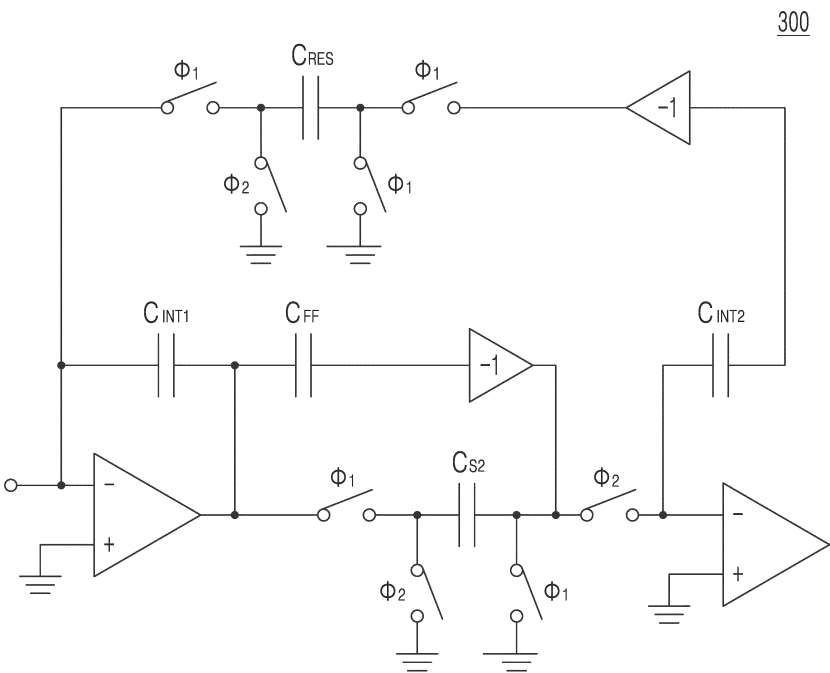
- [0089] 10: 축차 비교형 정전용량-디지털 변환기
100: 용량성 센서
200: 축차-비교 변환기
300: 루프 필터

도면

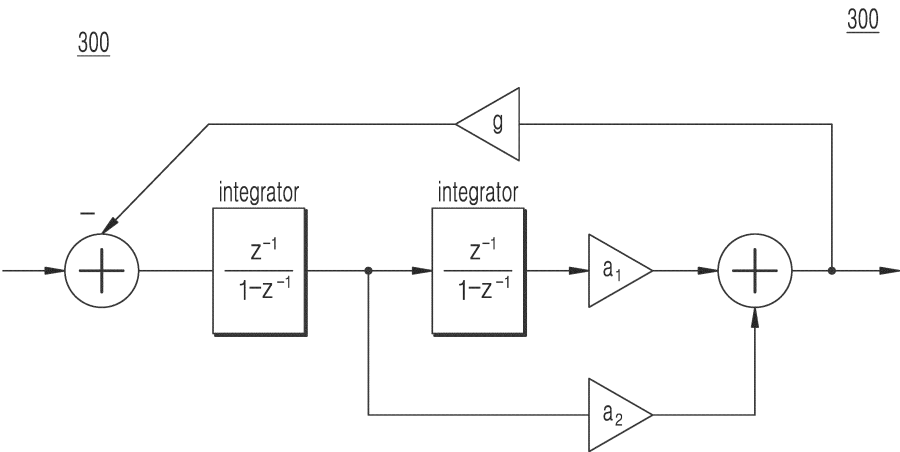
도면1



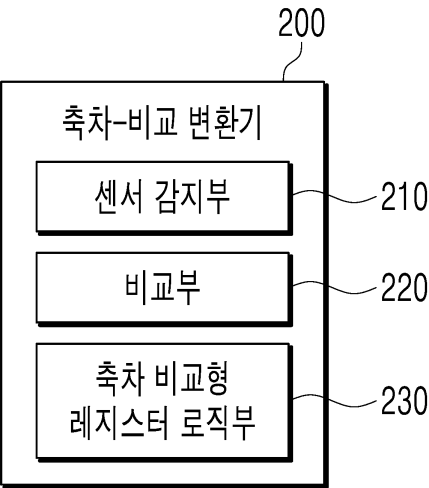
도면2a



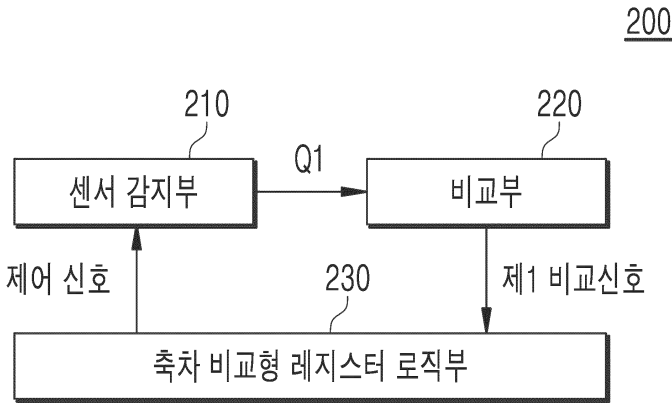
도면2b



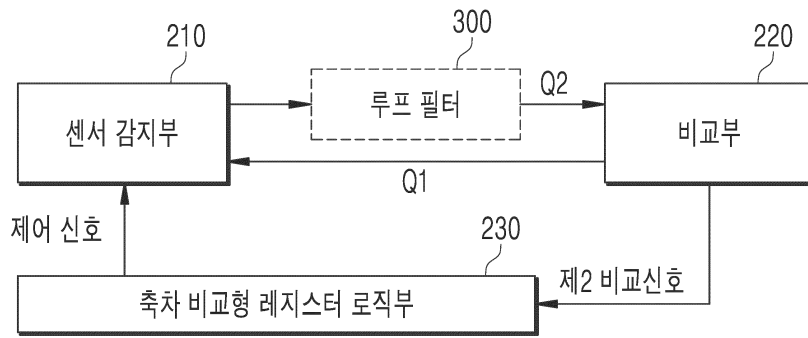
도면3



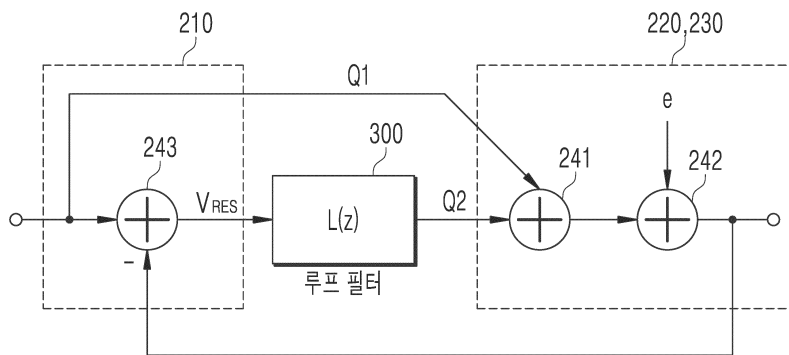
도면4a



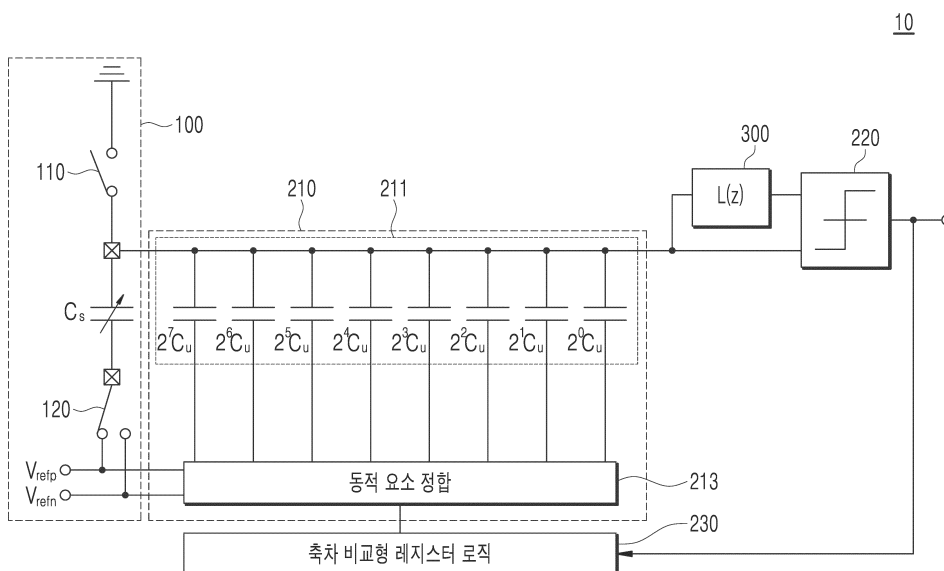
도면4b



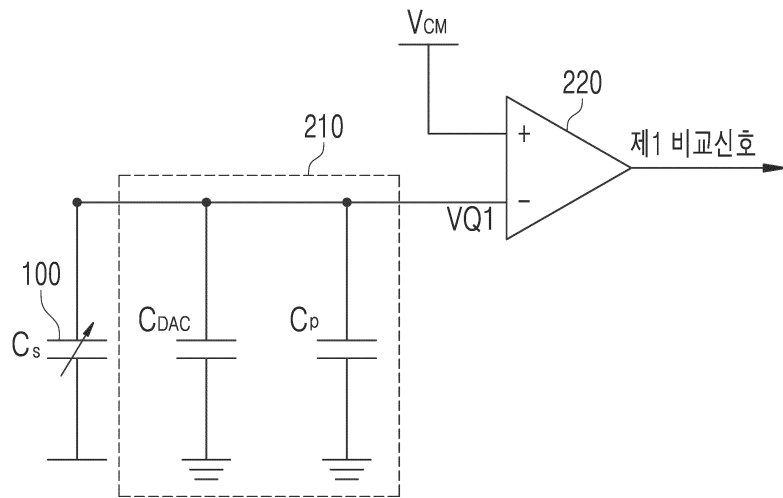
도면5



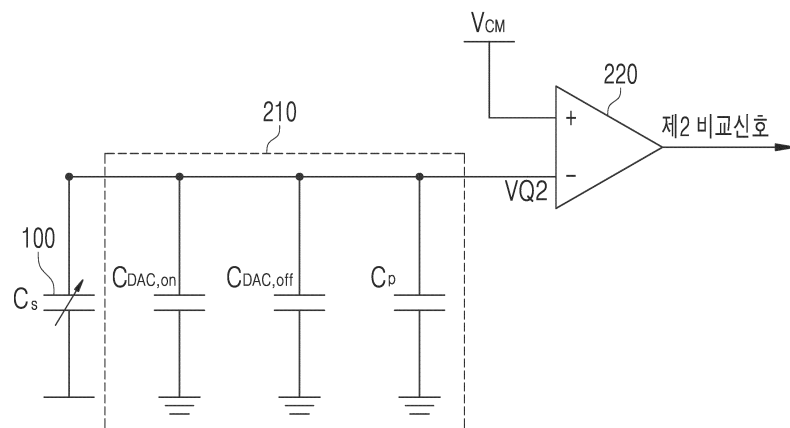
도면6



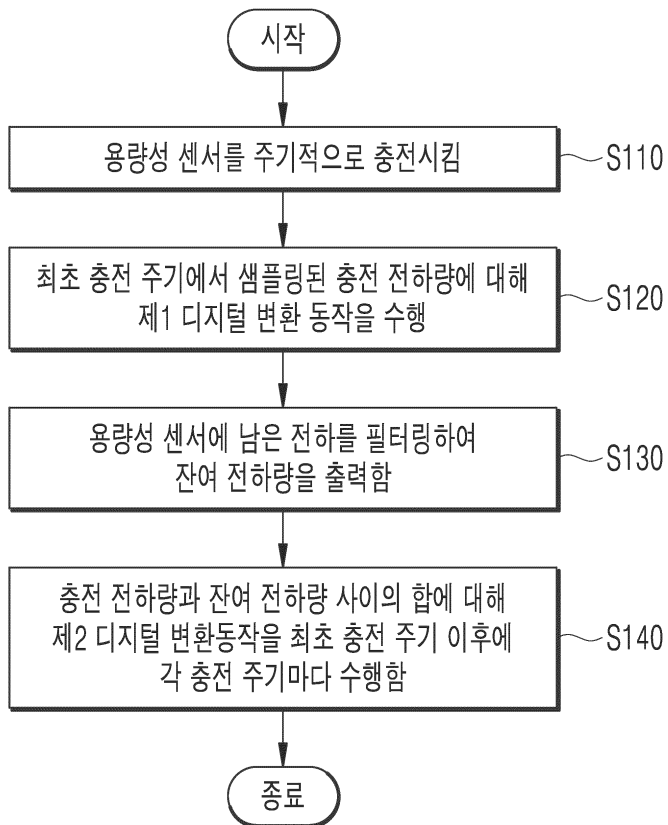
도면7a



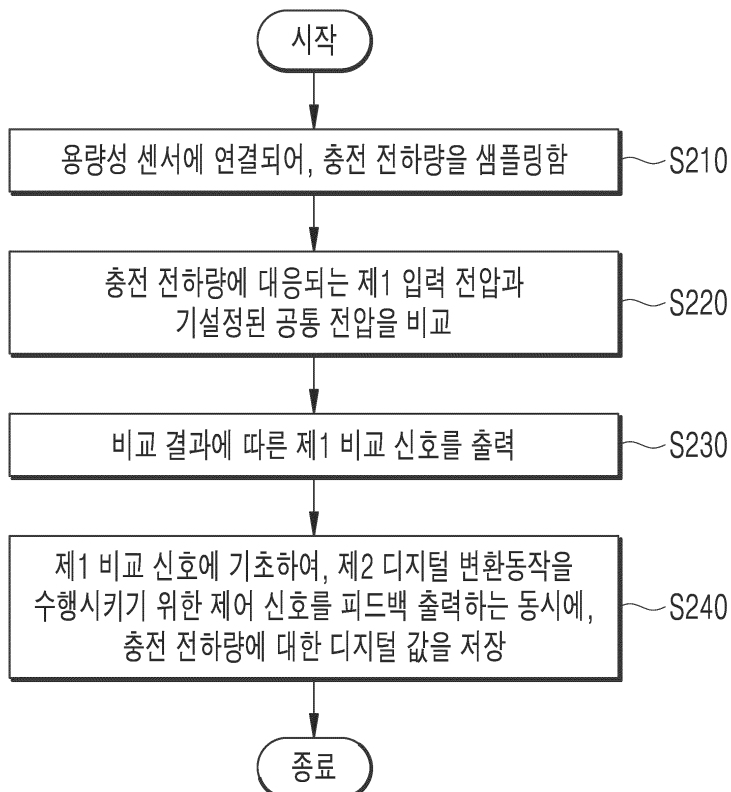
도면7b



도면8



도면9



도면10

