

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5566000号
(P5566000)

(45) 発行日 平成26年8月6日(2014.8.6)

(24) 登録日 平成26年6月27日(2014.6.27)

(51) Int.Cl.

F I

G O 9 G 3/30 (2006.01)

G O 9 G 3/20 (2006.01)

H O 1 L 51/50 (2006.01)

G O 9 G 3/30 J

G O 9 G 3/30 K

G O 9 G 3/20 6 1 1 H

G O 9 G 3/20 6 2 3 B

G O 9 G 3/20 6 2 4 B

請求項の数 10 (全 21 頁) 最終頁に続く

(21) 出願番号	特願2007-61871 (P2007-61871)	(73) 特許権者	000001007
(22) 出願日	平成19年3月12日 (2007.3.12)		キヤノン株式会社
(65) 公開番号	特開2008-224958 (P2008-224958A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成20年9月25日 (2008.9.25)	(74) 代理人	100094112
審査請求日	平成22年2月19日 (2010.2.19)		弁理士 岡部 譲
		(74) 代理人	100096943
			弁理士 臼井 伸一
		(74) 代理人	100101498
			弁理士 越智 隆夫
		(74) 代理人	100107401
			弁理士 高橋 誠一郎
		(74) 代理人	100106183
			弁理士 吉澤 弘司
		(74) 代理人	100128668
			弁理士 齋藤 正巳

最終頁に続く

(54) 【発明の名称】 発光表示装置の駆動回路、その駆動方法並びにカメラ

(57) 【特許請求の範囲】

【請求項 1】

供給される電流に従って輝度が決定される発光素子と、前記発光素子に前記電流を供給する駆動トランジスタとを含む画素回路を備える発光表示装置の駆動回路であって、

前記駆動トランジスタの制御電極に前記発光素子に前記電流を供給するための第1の信号が入力されたときに、前記駆動トランジスタのソースから出力される第2の信号が入力され、第3の信号を出力する閾値補正回路を有し、

前記閾値補正回路は、基準電位に対して、入力電圧をゲイン1で反転し出力する反転増幅器であり、

前記画素回路は、前記閾値補正回路の出力に接続されたときに前記第3の信号を保持し、前記駆動トランジスタの制御電極に接続されたときに前記第3の信号を前記駆動トランジスタの制御電極に供給する容量素子と、前記容量素子と前記閾値補正回路の出力との間、前記容量素子と前記駆動トランジスタの制御電極との間、ならびに前記駆動トランジスタの制御電極と前記第1の信号の信号線との間に配置されたスイッチ群とを備え、

前記スイッチ群は、前記閾値補正回路が前記第3の信号を出力する閾値プログラム期間に、前記容量素子を前記閾値補正回路の出力に接続し、かつ前記駆動トランジスタの制御電極を前記容量素子から切り離すとともに前記第1の信号の信号線に接続し、前記第3の信号に基づいて前記発光素子を駆動する発光素子駆動期間に、前記容量素子を前記閾値補正回路の出力から切り離し、かつ前記駆動トランジスタの制御電極を前記第1の信号の信号線から切り離すとともに前記容量素子に接続することを特徴とする発光表示装置の駆動

10

20

回路。

【請求項 2】

前記画素回路は 2 次元に配列され、前記第 1 の信号は画素回路列ごとに設けられたデータ線により入力され、

前記閾値補正回路は前記画素回路列ごとに設けられていることを特徴とする請求項 1 に記載の発光表示装置の駆動回路。

【請求項 3】

前記画素回路は、前記スイッチ群に加えて、第 1 及び第 2 のスイッチを備え、

前記閾値補正回路は第 1 及び第 2 のオペアンプと、第 1 及び第 2 の抵抗素子とを有し、

前記第 1 のオペアンプは、出力端子が前記第 1 の抵抗素子を介して前記第 2 のオペアンプの反転入力端子に接続され、非反転入力端子は前記駆動トランジスタのソース端子に前記第 1 のスイッチを介して接続され、かつ反転入力端子は前記第 1 のオペアンプの出力端子に接続され、

前記第 2 のオペアンプは、出力端子と反転入力端子が前記第 2 の抵抗素子を介して互いに接続され、かつ、非反転入力端子は基準電位に接続され、

前記第 2 のスイッチは、前記駆動トランジスタのソース端子と GND との間に接続されていることを特徴とする請求項 1 または 2 に記載の発光表示装置の駆動回路。

【請求項 4】

前記画素回路は 2 次元に配列され、前記信号線は画素回路列ごとに設けられ、

前記閾値補正回路は前記画素回路列ごとに設けられ、且つ複数の前記画素回路が配置された画素領域の周辺領域に配置されていることを特徴とする請求項 3 に記載の発光表示装置の駆動回路。

【請求項 5】

前記第 1 のスイッチと前記第 1 のオペアンプの非反転入力端子との接続点には電流源回路が接続されていることを特徴とする請求項 3 に記載の発光表示装置の駆動回路。

【請求項 6】

前記発光素子の両端子に並列して接続される第 3 のスイッチを有することを特徴とする請求項 3 に記載の発光表示装置の駆動回路。

【請求項 7】

前記発光素子が有機 EL 素子であることを特徴とする請求項 1 ないし 6 のいずれか 1 項に記載の発光表示装置の駆動回路。

【請求項 8】

供給される電流で輝度が決定される発光素子と、前記発光素子に前記電流を供給する駆動トランジスタとを含む画素回路を備える発光表示装置の駆動方法であって、

前記駆動トランジスタの制御電極に前記発光素子に前記電流を供給するための第 1 の信号を入力し、前記駆動トランジスタのソースから出力される第 2 の信号から、基準電位に対して入力電圧をゲイン 1 で反転し出力する反転増幅器を通して第 3 の信号を生成し、前記第 3 の信号を容量素子に保持する第 1 の期間と、

前記駆動トランジスタの前記制御電極を前記第 1 の信号の信号線から切り離して前記容量素子に接続し、前記容量素子に保持された前記第 3 の信号を前記駆動トランジスタの前記制御電極に供給して前記発光素子を駆動する第 2 の期間と、を有することを特徴とする発光表示装置の駆動方法。

【請求項 9】

前記第 1 の期間において、駆動トランジスタがソースフォロア回路として機能していることを特徴とする請求項 8 に記載の発光表示装置の駆動方法。

【請求項 10】

請求項 1 ないし 7 のいずれか 1 項に記載の駆動回路を備えた発光表示装置と、被写体を撮像する撮像部と、前記撮像部で撮像された信号を処理する映像信号処理部と、を備え、前記映像信号処理部で信号処理された映像信号を前記発光表示装置で表示してなるカメラ。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光表示素子、特に有機エレクトロルミネッセンス（Electro-Luminescence、以下ELと略す）素子を用いた発光表示装置の駆動回路および駆動方法に関する。

【背景技術】

【0002】

近年、液晶表示装置やプラズマディスプレイに続く次世代の大画面、薄型表示装置として、無機EL素子、有機EL素子、発光ダイオードなど、自発光素子を用いたディスプレイの開発が活発に行われている。

10

【0003】

特に、有機EL素子は、ガラス基板やさらに薄いフィルムなどのフレキシブル基板上に成膜可能であることから、近年の発光効率や信頼性向上に伴って、本格的な実用化が期待されている。

【0004】

有機EL素子の駆動には、液晶ディスプレイで実績のある、ポリシリコン、アモルファス半導体などを用いた、薄膜トランジスタ（以下、TFT）によるアクティブマトリクス駆動方式が主流である。

【0005】

中でもアモルファス半導体は、フィルム基板上への低温プロセスで形成が可能である点で、大型、薄型ディスプレイ用途に優位性を持つ。

20

【0006】

アクティブマトリックス（Active-Matrix、以下AMと記す）型有機EL表示装置は、駆動トランジスタに印加される電圧、又は電流信号に従って、有機EL素子へ供給する電圧、電流等を制御することで、輝度を調節し、階調表示を行う（図15）。このようなAM型有機EL表示装置の、駆動トランジスタを含む画素回路の一例が特許文献1に記載されている。

【特許文献1】特開2003-58106号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0007】

しかしながら、実際は、駆動トランジスタで有機EL素子の輝度を制御するには、以下のような問題がある。

【0008】

即ち、駆動トランジスタの電気特性が、製造プロセスの変動で画素ごとにばらつく場合がある。また駆動トランジスタの電気特性が、環境や通電時間に依存して変化する場合がある。そして電気特性が変化する場合、特にしきい値の変化が顕著である。

【0009】

このため、同じデータ信号を印加していても、駆動トランジスタに流れる電流が異なる。これが画素毎に、また時間とともに発光素子の輝度の差を生じる原因となり、ひいては表示画面全体で見たときのムラをもたらすことになる。

40

【0010】

これに対し、発光素子に印加される電圧と、データ信号とが差動増幅器を用いた負帰還ループにより、同電位となるように動作することによって、駆動トランジスタの電気特性のばらつきをキャンセルすることが提案されている（例えば、特許文献1参照）。この場合、発光素子への輝度の制御は電圧で供給されることになる。

【0011】

しかしながら、有機EL素子の輝度を電圧で制御すると、輝度-電圧特性が線形でないため、階調制御がより複雑になる。

【0012】

50

また、輝度 - 電圧特性の経時変化の影響を免れない。

【 0 0 1 3 】

以上の理由から、輝度は電圧でなく、電流で制御することが望ましい。

【 0 0 1 4 】

そこで本発明は、発光表示装置において、発光素子へ安定した電流を供給するため、駆動トランジスタのしきい値がばらついたり、経時変化した場合でも、良好な画質を実現する駆動回路を提供することを目的とする。即ち、駆動トランジスタのしきい値を補正することによって、発光素子を所望の輝度階調で発光動作させる際、良好な画質を実現することができる発光表示装置の駆動回路および駆動方法を提供することを目的とする。

【課題を解決するための手段】

10

【 0 0 1 5 】

上述の課題を解決するため、本発明者らが鋭意検討を行ったところ完成に至ったものである。

【 0 0 1 6 】

本発明の発光表示装置の駆動回路は、供給される電流で輝度が決定される発光素子と、該発光素子に電流を供給する駆動トランジスタとを含む画素回路を備える発光表示装置の駆動回路であって、

データ電圧を含む第 1 信号を前記駆動トランジスタの制御電極に入力したときに該駆動トランジスタから出力される、前記駆動トランジスタの閾値電圧と前記データ電圧とを含む第 2 信号を、極性が反転した前記閾値電圧と、前記データ電圧又は前記データ電圧に対応する電圧とを含む第 3 信号に変換して前記画素回路に出力する閾値補正回路を有し、

20

前記画素回路は前記第 3 信号を前記駆動トランジスタの前記制御電極に供給するスイッチを有することを特徴とする。

【 0 0 1 7 】

また本発明の発光表示装置の駆動回路は、供給される電流で輝度が決定される発光素子、該発光素子に電流を供給する駆動トランジスタ、第 1 から第 5 のスイッチ、及び容量素子を含む画素回路と、

前記画素回路の前記駆動トランジスタの閾値を補正するための閾値補正回路とを備える発光表示装置の駆動回路であって、

前記閾値補正回路は第 1 及び第 2 のオペアンプと、第 1 及び第 2 の抵抗素子とを有し、

30

前記第 1 のオペアンプは、出力端子が前記第 1 の抵抗素子を介して前記第 2 のオペアンプの反転入力端子と接続され、非反転入力端子が前記駆動トランジスタのソース端子と前記第 1 のスイッチを介して接続され、かつ反転入力端子が当該第 1 のオペアンプの出力端子と接続され、

前記第 2 のオペアンプは、当該第 2 のオペアンプの出力端子と反転入力端子とが前記第 2 の抵抗素子を介して接続され、

前記容量素子は、前記第 2 のオペアンプの出力端子と前記第 2 のスイッチを介して接続され、

前記第 3 のスイッチは、前記駆動トランジスタのソース端子と G N D との間に接続され、

40

前記第 4 のスイッチおよび第 5 のスイッチは、一方の端子が前記駆動トランジスタのゲート端子に接続され、

前記第 4 のスイッチの他方の端子は、前記容量素子と第 2 のスイッチとの接続点と接続され、

前記第 5 のスイッチの他方の端子は、データドライバからの信号線と接続されていることを特徴とする。

【 0 0 1 8 】

また本発明の発光表示装置の駆動回路は、供給される電流で輝度が決定される発光素子、該発光素子に電流を供給する駆動トランジスタ、第 1 から第 4 のスイッチ、及び容量素子を含む画素回路と、

50

前記画素回路の前記駆動トランジスタの閾値を補正するための閾値補正回路とを備える発光表示装置の駆動回路であって、

前記閾値補正回路は第 1 及び第 2 のオペアンプと、第 1 及び第 2 の抵抗素子と、を有し、

前記第 1 のオペアンプは、出力端子が前記第 1 の抵抗素子を介して前記第 2 のオペアンプの反転入力端子と接続され、非反転入力端子が前記駆動トランジスタのソース端子と前記第 1 のスイッチを介して接続され、かつ反転入力端子が当該第 1 のオペアンプの出力端子と接続されて、

前記第 2 のオペアンプは、出力端子が前記第 2 のスイッチを介して前記容量素子と接続され、

第 3 のスイッチは、前記駆動トランジスタのソース端子と GND との間に接続され、

前記容量素子および前記第 2 のスイッチとの接続点は、前記駆動トランジスタのゲート端子と接続され、

かつ該接続点は、前記第 4 のスイッチを介して、データドライバからの信号線と接続されていることを特徴とする。

【 0 0 1 9 】

本発明の発光表示装置の駆動方法は、供給される電流で輝度が決定される発光素子と、該発光素子に電流を供給する駆動トランジスタとを含む画素回路を備える発光表示装置の駆動方法であって、

データ電圧を含む第 1 信号を前記駆動トランジスタの制御電極に入力し、該駆動トランジスタから出力される、前記駆動トランジスタの閾値電圧と前記データ電圧とを含む第 2 信号を、極性が反転した前記閾値電圧と、前記データ電圧又は前記データ電圧に対応する電圧とを含む第 3 信号に変換して、容量素子にメモリする第 1 の期間と、

前記容量素子にメモリされた前記第 3 信号を前記駆動トランジスタの前記制御電極に供給し、前記発光素子を発光する第 2 の期間と、を有することを特徴とする。

【 0 0 2 0 】

本発明のカメラは上記本発明の発光表示装置の駆動回路を用いたものである。

【発明の効果】

【 0 0 2 1 】

本発明によれば、製造プロセス、環境条件や通電時間で駆動トランジスタのしきい値変動があっても、画質のムラなどの問題が生じない高品位な発光表示装置を安定して提供できる。

【発明を実施するための最良の形態】

【 0 0 2 2 】

次に、本発明の最良の形態について図面を参照して説明する。

【 0 0 2 3 】

本発明に使用される駆動トランジスタは、電気・光学特性を構成するパラメータの内、しきい値がばらつく、または、電氣的ストレスによる電気・光学特性の変化として、しきい値シフトが見られるものである。ただし、当該移動度のばらつき、あるいはシフトは、求められる電流負荷デバイスの仕様の範囲内であるとする。

【 0 0 2 4 】

本発明は駆動用トランジスタのしきい値電圧の変動を補正し、発光素子は、前記駆動用トランジスタのしきい値電圧の影響が抑制された、安定な発光強度を得るものである。発光素子としては、供給される電流で輝度が決定される発光素子、例えば AM 型有機 EL 素子を用いることができる。

【 0 0 2 5 】

以下、図面を用いて本発明の駆動回路の一実施形態の構成及びその動作について説明する。図 1 に示すように、駆動トランジスタのドレイン端子は発光素子に接続され、ソース端子は駆動トランジスタの閾値を補正するための閾値補正回路に接続される。駆動トランジスタの制御電極となるゲートには、データ電圧 Vdata と閾値補正回路からの出力のいずれか

10

20

30

40

50

が入力される。発光素子の発光素子駆動期間の前の期間においてスイッチをオンにし、駆動トランジスタのゲートにデータ電圧Vdata(第1の信号)を入力する。Vdata - Vth(第2の信号。Vthは閾値電圧)が閾値補正回路に入力され、閾値補正回路で閾値電圧Vthの極性(正負)を反転させてVdata + Vthを駆動トランジスタのゲートに出力する(第3の信号)。ここで、

駆動トランジスタのドレイン電流 I_{ds} は、ゲート - ソース間電圧を V_{gs} とすると、

$$I_{ds} \propto (V_{gs} - V_{th})^2$$

となり、 $V_{gs} = V_{data} + V_{th}$ となるので、

$$I_{ds} \propto (V_{data})^2$$

となる。

10

【0026】

これによって、スイッチがオフされ、発光素子駆動期間(発光期間)において駆動トランジスタにより発光素子へ供給される電流は、駆動トランジスタのしきい値 V_{th} から独立した値となり、 V_{th} の値やその変化の影響をほとんど受けることがなくなる。

【0027】

なお、閾値補正回路は閾値電圧 V_{th} の極性(正負)を反転させる機能を有すればよく、必ずしも $(V_{data} + V_{th})$ を出力する必要はない。例えば後述する実施例4で説明するように、 $(2V_1 - V_{data} + V_{th})$ を出力してもよい。ここで、 V_1 は任意のDC電圧であり、 $2V_1 - V_{data}$ はデータ電圧 V_{data} に対応する信号となる。 $V_1 = V_{data}$ の場合は、閾値補正回路の出力は $V_{data} + V_{th}$ となる。またスイッチはなくてもよい。

20

【0028】

本実施形態において、閾値補正回路は駆動トランジスタを含む画素回路ごとに設け、閾値補正回路と画素回路とで画素を構成することができる。しかし、図2に示すように閾値補正回路31を、複数の画素回路11が配列された画素回路列ごとに設けてもよい。後述する実施例では図2に示す構成について説明する。画素回路の構成は後述する実施例において説明を行うが、特にかかる構成に限定されるものではない。

【0029】

なお、本明細書では、駆動用電界効果トランジスタを駆動トランジスタとして、説明する。

【実施例1】

30

【0030】

図3は本発明の駆動回路の第1実施例となる、AM型有機EL表示装置の画素回路と閾値補正回路の構成を示す図、図4は画素回路の動作を示すタイミングチャートである。図5はAM型有機EL表示装置の全体の概略的構成を示す図である。図6はデータドライバと閾値補正回路部とを示す図、図7はD/A変換回路、閾値補正回路部及び画素回路列を示す図である。なお、図5において、簡略化のために閾値補正回路は図示されていない。本実施例では供給される電流で輝度が決定される発光素子としてAM型有機EL素子を用いている。

【0031】

図5に示すように、AM型有機EL表示装置は、2次元に配列された画素回路11からなる画素領域41、データドライバ42、走査ドライバ43から構成される。データドライバ42はデータ線 $D_L1 \sim D_Ln$ を介してデータ信号を各画素回路に送る。走査ドライバ43は走査線 $S_L1 \sim S_Ln$ を介して走査信号を送り画素回路行ごとに走査を行う。図6に示すように、データドライバ42はシフトレジスタ、データレジスタ、データラッチ回路、D/A変換回路からなる。図6及び図7に示すように、閾値補正回路31は画素回路列ごとに配され、また閾値補正回路31は複数配列されて閾値補正回路部を構成し、閾値補正回路部はD/A変換回路と画素領域41との間に配置される。すなわち、閾値補正回路は複数の画素回路が配置された画素領域41の周辺領域に配置される。

40

【0032】

図3に示すように、画素回路11は、有機EL素子9、スイッチ $SW1 \sim SW6$ 、駆動

50

トランジスタ $T r 10$ 、容量素子 19 とを備える。閾値補正回路 31 は、電流源（電流源回路となる） 12 、オペアンプ $A M P 7$ 、 $A M P 8$ 、抵抗素子 14 、 15 を備える。

【0033】

画素回路 11 内において、有機 $E L$ 素子 9 のカソードが N 型の駆動トランジスタ $T r 10$ のドレイン端子と接続されている。データ電圧 $Vdata$ はスイッチ $S W 5$ を介して駆動トランジスタ $T r 10$ の制御電極となるゲートに入力される。一方、閾値補正回路 31 からの出力はスイッチ $S W 2$ を介して容量素子 19 に蓄積され、有機 $E L$ 素子 9 を発光させる期間において、スイッチ $S W 5$ を $O F F$ 、スイッチ $S W 4$ を $O N$ として駆動トランジスタのゲートに閾値補正回路 31 からの信号を出力する。

【0034】

第 1 のオペアンプとなるオペアンプ $A M P 7$ は、出力端子が第 1 の抵抗素子となる抵抗素子 $R 14$ を介して、第 2 のオペアンプとなるオペアンプ $A M P 8$ の反転入力端子と接続される。オペアンプ $A M P 7$ の非反転入力端子が駆動トランジスタ $T r 10$ のソース端子とスイッチ $S W 1$ を介して接続され、かつオペアンプ $A M P 7$ の反転入力端子が自身の出力端子と接続される。オペアンプ $A M P 8$ は、出力端子と反転入力端子とが抵抗素子 $R 15$ を介して接続される。容量素子 19 は、オペアンプ $A M P 8$ の出力端子とスイッチ $S W 2$ を介して接続される。スイッチ $S W 3$ は、駆動トランジスタ $T r 10$ のソース端子と $G N D$ との間に接続される。スイッチ $S W 4$ および $S W 5$ は、一方の端子が駆動トランジスタ $T r 10$ のゲート端子に接続される。スイッチ $S W 4$ の他方の端子は、容量素子 19 とスイッチ $S W 2$ との接続点と接続される。スイッチ $S W 5$ の他方の端子は、データドライバからの信号線と接続されている。スイッチ $S W 6$ は有機 $E L$ 素子 9 の両端子に並列に接続される。

【0035】

画素回路 11 内のトランジスタや容量素子は、アモルファス半導体プロセスで形成され、閾値補正回路 31 内の電流源 12 、抵抗素子 14 、 15 、オペアンプ $A M P 7$ 、 $A M P 8$ は結晶 $S i$ プロセスにおいて作成する。同様に、データドライバ部も結晶 $S i$ プロセスで作成される。

【0036】

本実施形態の回路構成は、スイッチ $S W 1$ から $S W 6$ を用い、画像表示にあたっては、少なくとも [しきい値プログラム期間] および [発光素子駆動期間] の 2 通りのモードを実現するような回路構成からなる。そのときの各スイッチのタイミングチャートを図 4 に示す。

【0037】

図 4 において、 $P 1$ がスイッチ $S W 1$ 、 2 、 6 の制御信号、 $P 2$ がスイッチ $S W 5$ の制御信号、 $P 3$ がスイッチ $S W 3$ の制御信号、 $P 4$ がスイッチ $S W 4$ の制御信号、のタイミングを示す。

【0038】

[しきい値プログラム期間]

図 8 はしきい値プログラム期間での画素回路部と閾値補正回路との回路構成を示す図である。

【0039】

図 8 に示すように、しきい値プログラム期間では、スイッチ $S W 1$ 、 2 、 5 、 6 が同時に $O N$ 状態、かつスイッチ $S W 3$ 、 4 が同時に $O F F$ 状態になる期間が存在するようスイッチ $S W 1 \sim S W 6$ が開閉している。

【0040】

[発光素子駆動期間]

図 9 は発光素子駆動期間での発光素子と接続している領域の回路構成を示す図である。図 9 に示すように、スイッチ $S W 3$ 、 4 が同時に $O N$ 状態、かつスイッチ $S W 1$ 、 2 、 5

10

20

30

40

50

、6 が同時に OFF 状態になる期間が存在するよう SW 1 ~ SW 6 が開閉している。

【 0 0 4 1 】

以下に回路動作の説明を示す。

【 0 0 4 2 】

しきい値プログラム期間においては、図 5 に示すように、データドライバ 4 2 の D / A 変換回路からの信号 Vdata を、しきい値 Vth を有する駆動トランジスタ Tr 1 0 のゲート、およびオプアンプ AMP 8 の基準電源 Vref 1 3 に入力する。

【 0 0 4 3 】

このときの駆動トランジスタ Tr 1 0 のドレインは電源に、かつソースは、電流源 1 2 に接続されている。駆動トランジスタ 1 0 および電流源 1 2 でソースフォロア回路となっ 10
て、ソース電圧が、ボルテージフォロアであるオプアンプ AMP 7 を介して、ゲイン 1 倍の反転増幅器となるオプアンプ AMP 8 の反転入力端子に入る。抵抗素子 R 1 4 および R 1 5 は、等しい抵抗値とする。

【 0 0 4 4 】

ここで図 3 において、ソースフォロアの出力をノード 1 6、ボルテージフォロアアンプの出力をノード 1 7 とすると、

ノード 1 6 の電位： $V_{data} - V_{th}$

ノード 1 7 の電位： $V_{data} - V_{th}$

オプアンプ AMP 8 において、反転入力端子の入力 Vin とすると、基準電位 Vref 1 3 20
に対して、ノード 1 8 の出力 Vout は、

$$(V_{in} + V_{out}) / 2 = V_{ref}$$

$$V_{out} = 2 V_{ref} - V_{in}$$

ここで $V_{in} = V_{data} - V_{th}$ かつ $V_{ref} = V_{data}$ のとき、

$$V_{out} = V_{data} + V_{th} \cdots \cdots (1)$$

となる。

【 0 0 4 5 】

この電位が、容量素子 1 9 に保持される。また、この期間、有機 EL 素子は発光してい ない。

【 0 0 4 6 】

次に、発光素子駆動期間においては、図 9 に示すように、駆動トランジスタ Tr 1 0 の 30
ゲート端子は、データドライバ 4 2 からの信号線とは遮断され、代わりに容量素子 1 9 と接続されている。

【 0 0 4 7 】

駆動トランジスタ Tr 1 0 のドレイン端子は、有機 EL 素子のカソードに、ソース端子は GND に接続されている。

【 0 0 4 8 】

ここで駆動トランジスタ Tr 1 0 のドレイン電流 Ids は、ゲート - ソース間電圧を Vgs とすると、

$$I_{ds} \propto (V_{gs} - V_{th})^2$$

ここで、先のしきい値プログラム期間により 40

$V_{gs} = V_{data} + V_{th}$ となるので、

$$I_{ds} \propto (V_{data})^2 \cdots \cdots (2)$$

で表される。

【 0 0 4 9 】

これによって、駆動トランジスタ Tr 1 0 から有機 EL 素子へ供給される電流は、駆動トランジスタのしきい値 Vth から独立した値となり、しきい値 Vth の値やその変化の影響をほとんど受けることがない。

【 0 0 5 0 】

なお上述した実施例では、駆動トランジスタを N 型とした場合で述べたが、P 型でも同様の効果が期待できる。 50

【 0 0 5 1 】

また、有機 E L 素子を用いる発光表示装置について述べたが、供給される電流により発光する発光表示装置や、供給される電流により任意の機能を示す一般的な電流負荷を用いる電流負荷デバイスにも適用できる。

【実施例 2】

【 0 0 5 2 】

本発明の実施例 2 の構成は、実施例 1 とほぼ同様に、図 3、図 4、図 8 および図 9 で示される。但し、図 3 中のスイッチ S W 6 が不在構成とする。これにより実施例 1 に比べて画素領域でのスイッチ素子を一つ低減できる。

【 0 0 5 3 】

この場合、しきい値プログラム期間では、有機 E L 素子は、
 $I_{ds} = (V_{data} - V_{th})^2$
 のように、駆動トランジスタ 10 の V_{th} をパラメータとする供給電流で発光することになる。しかし正規の発光素子駆動期間に比べ十分短い期間であることから、その期間での輝度の影響はフレーム期間全体から見ると無視できる。

【実施例 3】

【 0 0 5 4 】

本発明の実施例 3 の構成は、実施例 1 とほぼ同様に、図 3、図 4、図 8 および図 9 で示される。但し、電流源 12 が不在構成とする。

【 0 0 5 5 】

この場合、しきい値プログラム期間において、ノード 16 が、ほぼ $(V_{data} - V_{th})$ の電位レベルとなることから、実施例 1 と同様の動作を経てほぼ同じ効果をもたらす。

【実施例 4】

【 0 0 5 6 】

本発明の実施例 4 の構成は、実施例 1 と同様に、図 3、図 4、図 8 および図 9 で示される。但し、反転増幅器となるオプアンプ A M P 8 の基準電源 13 は、データドライバからの信号でなく、他の電位レベルを有する D C 電源とする。

【 0 0 5 7 】

この場合、先述したしきい値プログラム期間において、オプアンプ A M P 8 における出力は、

$$(V_{in} + V_{out}) / 2 = V_{ref}$$

$$V_{out} = 2 V_{ref} - V_{in}$$

ここで $V_{in} = V_{data} - V_{th}$ かつ $V_{ref} = V_1$ (V_1 は任意の D C 電圧)

$$V_{out} = 2 V_1 - V_{data} + V_{th} \dots \dots \dots (3)$$

一方、発光素子駆動期間の駆動トランジスタを流れる電流は、

$$I_{ds} = (V_{gs} - V_{th})^2$$

$V_{gs} = 2 V_1 - V_{data} + V_{th}$ となるので、

$$I_{ds} = (2 V_1 - V_{data})^2 \dots \dots \dots (4)$$

となり、有機 E L 素子への供給電流は、実施例 1 同様、 V_{th} の値やその変化の影響をほとんど受けることがない。

【実施例 5】

【 0 0 5 8 】

本発明における発光表示装置の駆動回路の第 5 の実施例を図 10 に示す。図 3 の構成と異なるのは、容量素子 20 が設けられていること、スイッチ S W 5 が削除されていること、データ信号 V_{data} がスイッチ S W 4 を介して駆動トランジスタ T r 10 の制御電極となるゲートに入力されることである。ここで容量素子 20 は、データドライバから、画素内のスイッチ S W 2 までの配線およびそこに接続されているスイッチトランジスタなどの寄生容量成分を総称する。

【 0 0 5 9 】

本実施形態の回路構成は、第 1 実施例と同様に、画像表示にあたっては、少なくとも [

10

20

30

40

50

しきい値プログラム期間]および[発光素子駆動期間]の2通りのモードを実現するような回路構成からなる。そのときの各スイッチのタイミングチャートを図11に示す。

【0060】

[しきい値プログラム期間]

図12はしきい値プログラム期間での画素回路部と閾値補正回路との回路構成を示す図である。図12に示すように、スイッチSW1, 4, 6が同時にON状態、かつスイッチSW2, 3が同時にOFF状態になる期間が存在するようスイッチが開閉している。

【0061】

[発光素子駆動期間]

図13に示すように、スイッチSW1, 4, 6をOFF状態とし、スイッチSW2をON状態として容量素子20の電荷を容量素子19に移動する。次にスイッチSW2をOFF状態、スイッチSW3をON状態とする。駆動トランジスタTr10のゲート端子には容量素子19が、ドレイン端子には有機発光素子9が、またソース端子にはGNDが接続されている。

【0062】

以下に回路動作の説明を示す。

【0063】

しきい値プログラム期間においては、実施例1とほぼ同様の動作になる。但し、図12に示すように、ノード18の電位は、容量素子20に蓄えられる。この期間、有機EL素子は発光していない。

【0064】

次に、発光素子駆動期間においては、まず図13に示すように、スイッチSW2をON状態、スイッチSW4をOFF状態とすることで、容量素子19の端子が、データドライバからの信号線とは遮断され、代わりに容量素子20と接続されている。

【0065】

次にスイッチSW2がOFF状態となり、容量素子20の電荷を容量素子19に移動する。

【0066】

駆動トランジスタTr10のゲート端子は、容量素子19により、 $V_{data} + V_{th}$ に保持される。同時にトランジスタ10のドレイン端子は、有機EL素子のカソードに、ソース端子はGNDに接続されている。

【0067】

ここでトランジスタ10のドレイン電流 I_{ds} は、実施例1と同様に、 $I_{ds} = (V_{data})^2 \cdot \dots \cdot (2)$ で表される。

【0068】

これによって、駆動トランジスタTr10から有機EL素子9へ供給される電流は、駆動トランジスタのしきい値 V_{th} から独立した値となり、 V_{th} の変化の影響をほとんど受けることがない。

【0069】

本実施例においては、画素内のスイッチの数を、実施例1の6つの場合に比べて、一つ削減できる。

【0070】

さらに、実施例2と同様、スイッチSW6も削減した場合、画素内のスイッチ4つで動作が可能になる。

【0071】

上述した各実施例のAM型有機EL表示装置は情報表示装置を構成できる。この情報表示装置は携帯電話、携帯コンピュータ、スチルカメラもしくはビデオカメラ等のカメラ、もしくはそれらの各機能の複数を実現する装置に用いられる。

【0072】

10

20

30

40

50

以下本発明の好適な実施例として、上述した実施例 1 に記載の A M 型有機 E L 表示装置を用いたデジタルカメラについて説明する。

【 0 0 7 3 】

図 1 4 はデジタルスチルカメラの一例のブロック図である。図中、1 2 9 はシステム全体、1 2 3 は被写体を撮像する撮影部、1 2 4 は映像信号処理回路（映像信号処理部となる）、1 2 5 は表示パネル、1 2 6 はメモリ、1 2 7 は C P U、1 2 8 は操作部を示す。撮影部 1 2 3 で撮影した映像または、メモリ 1 2 6 に記録された映像を、映像信号処理回路 1 2 4 で信号処理し、表示パネル 1 2 5 で見ることができる。C P U 1 2 7 では、操作部 1 2 8 からの入力によって、撮影部 1 2 3、メモリ 1 2 6、映像信号処理回路 1 2 4 などを制御して、状況に適した撮影、記録、再生、表示を行う。

10

【図面の簡単な説明】

【 0 0 7 4 】

【図 1】本発明の駆動回路の一実施形態の構成及びその動作を示す図である。

【図 2】閾値補正回路を画素回路列ごとに設けた構成を示す図である。

【図 3】本発明の駆動回路の第 1 実施例となる、A M 型有機 E L 表示装置の画素回路と閾値補正回路の構成を示す図である。

【図 4】実施例 1 の画素回路の動作を示すタイミングチャートである。

【図 5】実施例 1 の A M 型有機 E L 表示装置の全体の概略的構成を示す図である。

【図 6】データドライバと閾値補正回路部とを示す図である。

【図 7】D / A 変換回路、閾値補正回路部及び画素回路列を示す図である。

20

【図 8】しきい値プログラム期間での画素回路部と閾値補正回路との回路構成を示す図である。

【図 9】発光素子と接続している領域の回路構成を示す図である。

【図 1 0】本発明における発光表示装置の駆動回路の第 5 の実施例を示す図である。

【図 1 1】第 5 実施例のタイミングチャートを示す図である。

【図 1 2】しきい値プログラム期間での画素回路部と閾値補正回路との回路構成を示す図である。

【図 1 3】発光素子駆動期間での画素回路部と閾値補正回路との回路構成を示す図である。

。

【図 1 4】デジタルスチルカメラの一例のブロック図である。

30

【図 1 5】アクティブマトリックス型有機 E L 表示装置の画素回路の配置を示す図である。

。

【符号の説明】

【 0 0 7 5 】

S W 1 , S W 2 , S W 3 , S W 4 , S W 5 , S W 6 スイッチトランジスタ

A M P 7 , A M P 8 オペアンプ

9 発光素子

1 0 駆動トランジスタ

1 1 1 画素内の領域

1 2 電流源

40

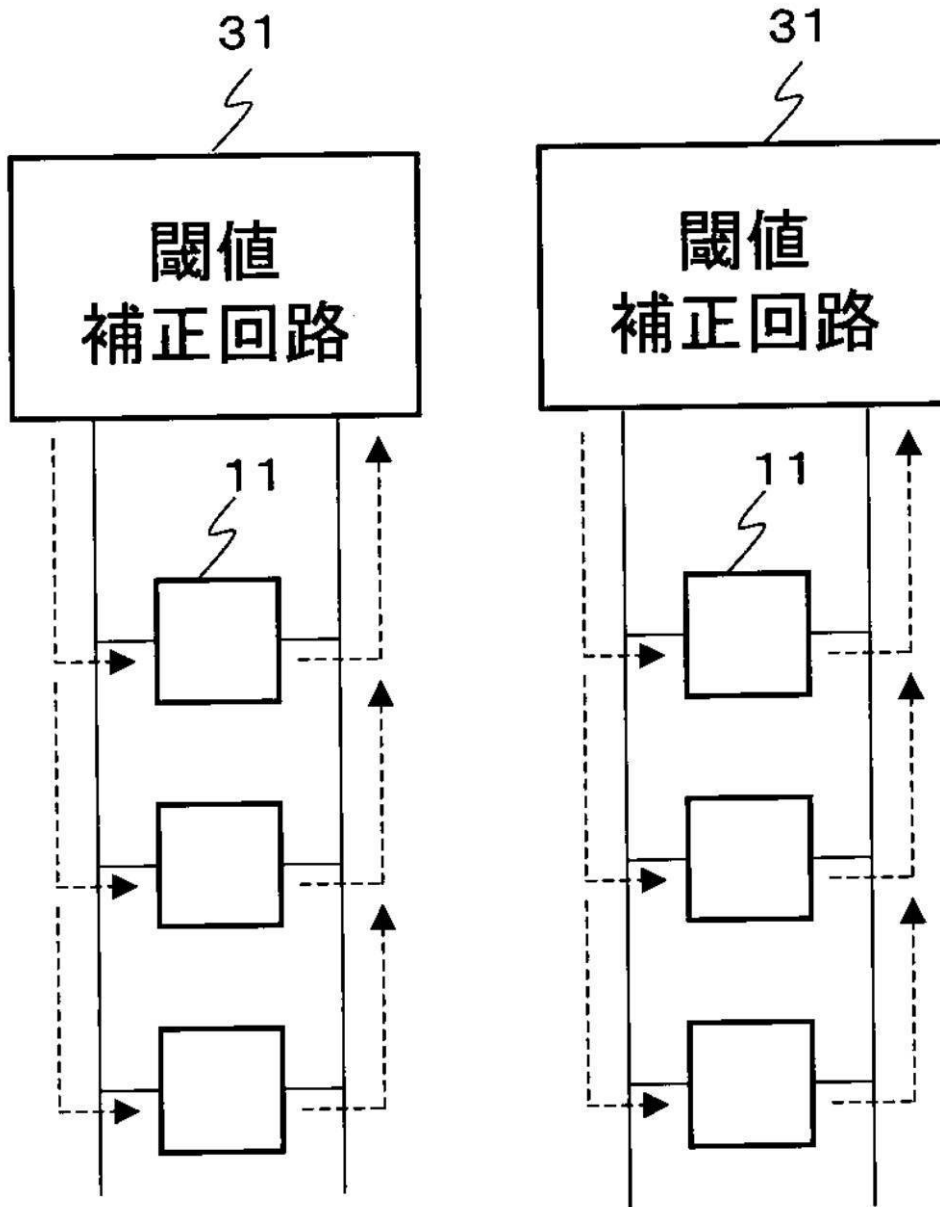
1 3 基準電位

R 1 4 , R 1 5 抵抗素子

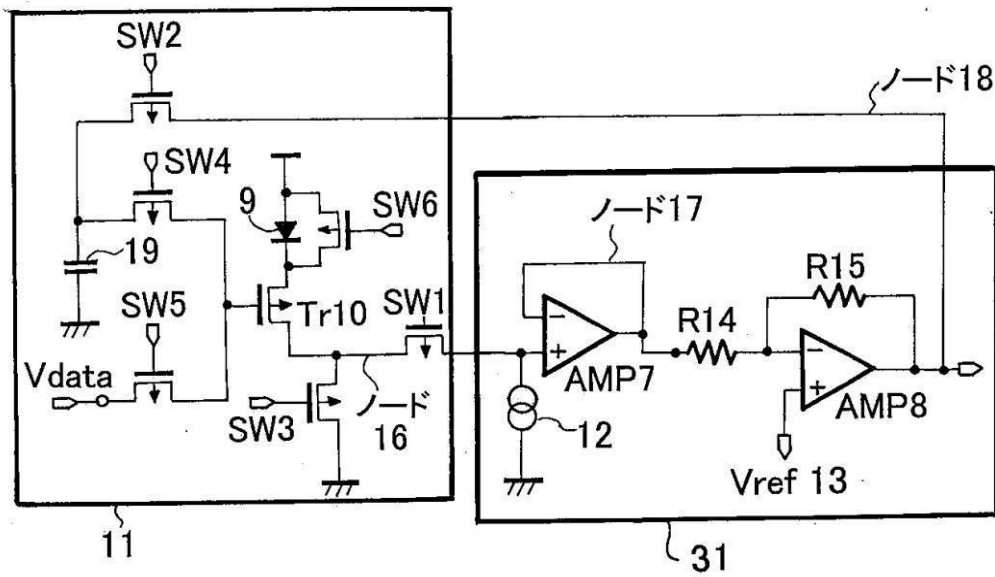
1 9 , 2 0 容量素子

The diagram illustrates the internal structure of a pixel circuit. A dashed rectangle represents the pixel circuit (画素回路). Inside it, a solid rectangle represents the pixel driving circuit (画素駆動回路). The driving circuit is connected to a data line (データ線 DL) and a scanning line (走査線 SL). A light-emitting element (発光素子), represented by a diode symbol, is connected to the driving circuit and a common line (not explicitly labeled but implied by the connection).

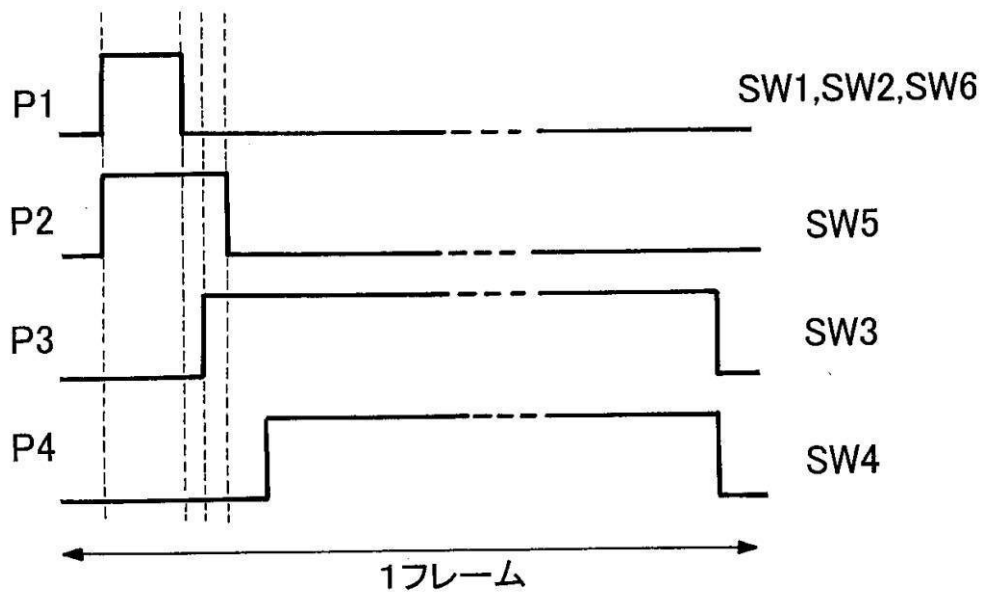
【図 2】



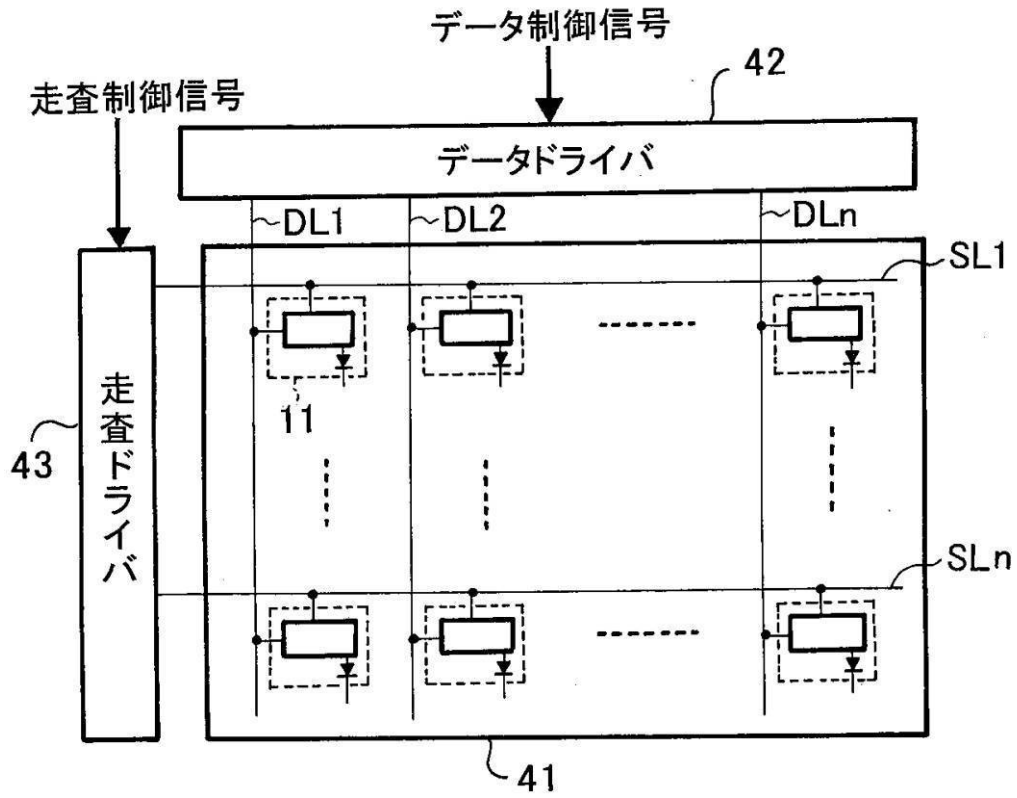
【図3】



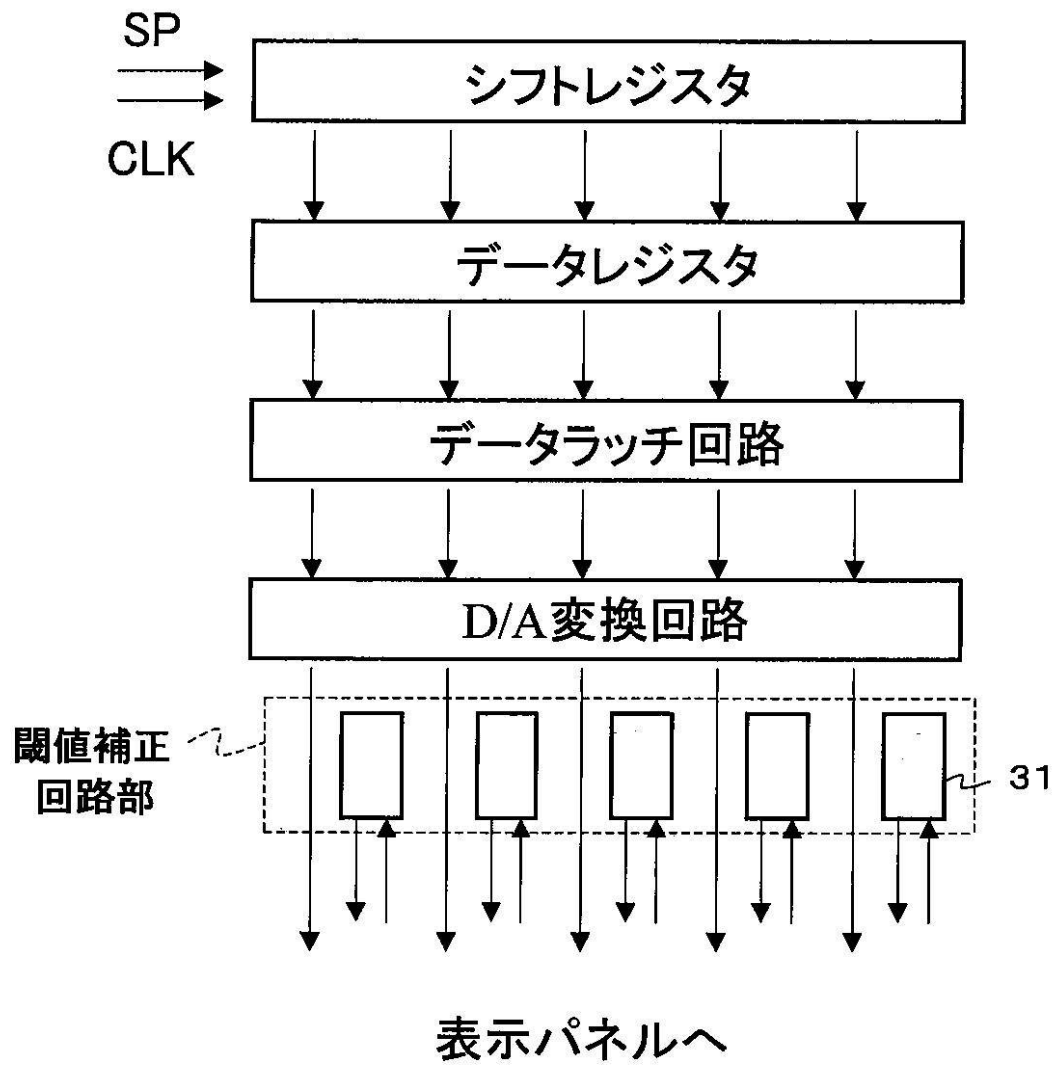
【図4】



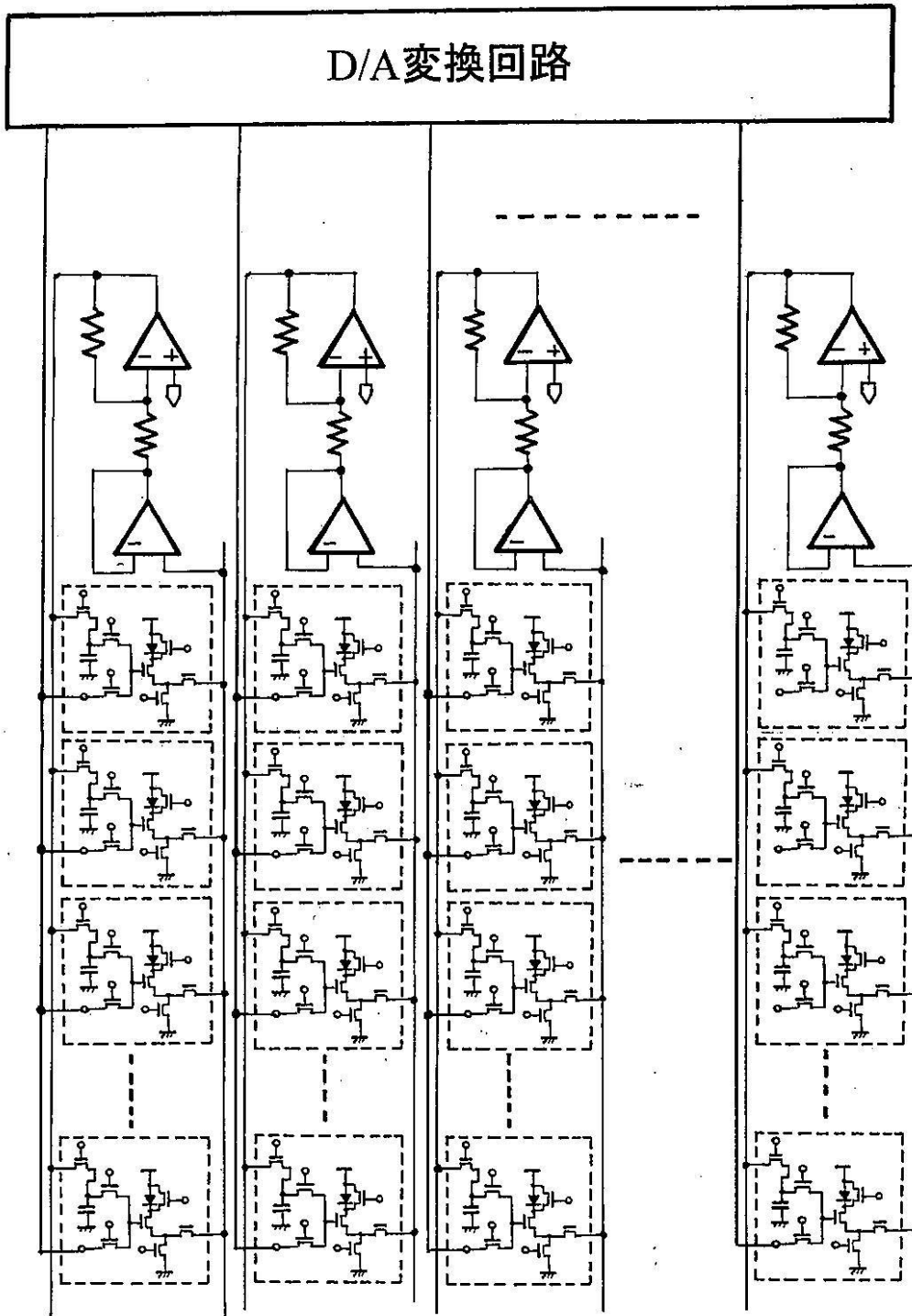
【図5】



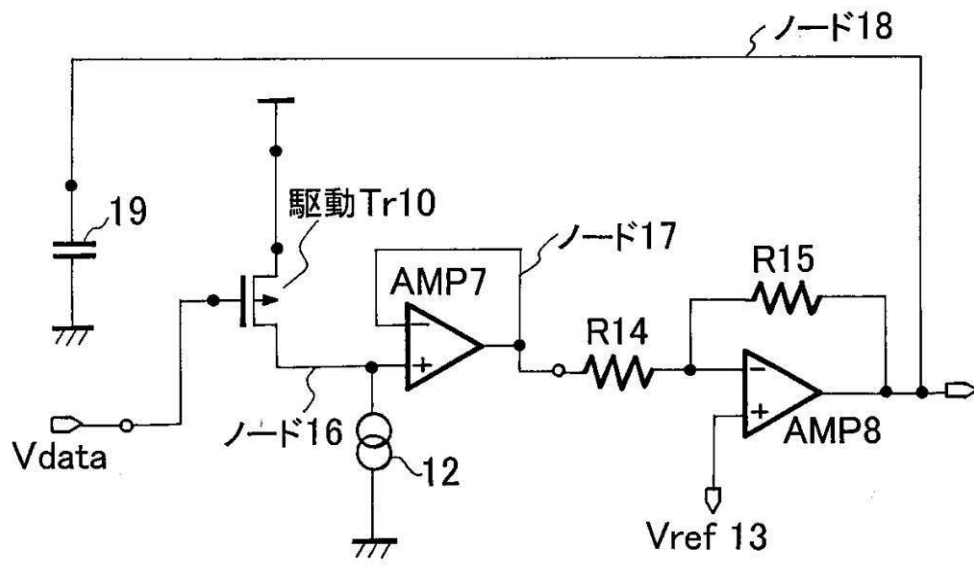
【図 6】



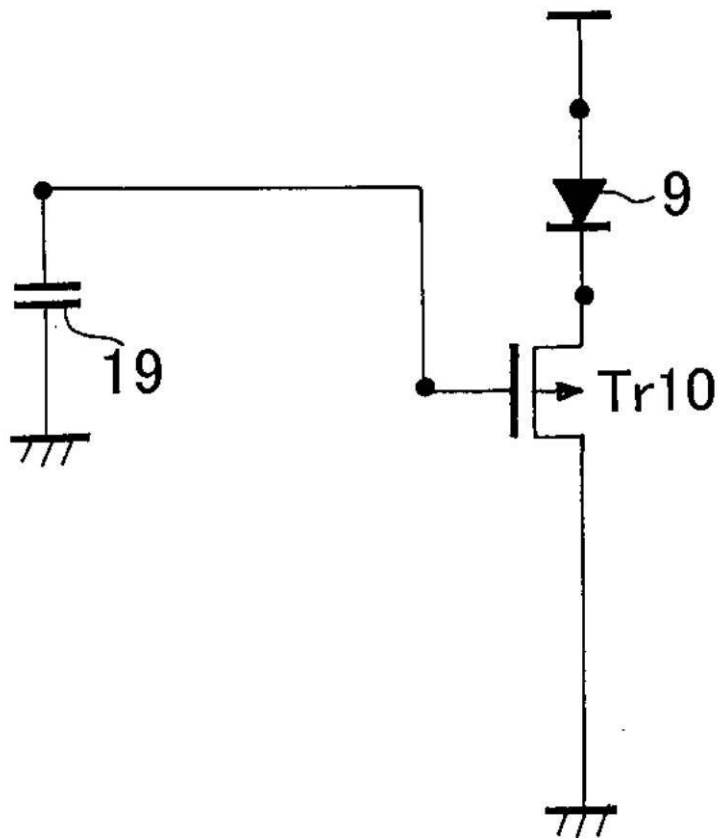
【図 7】



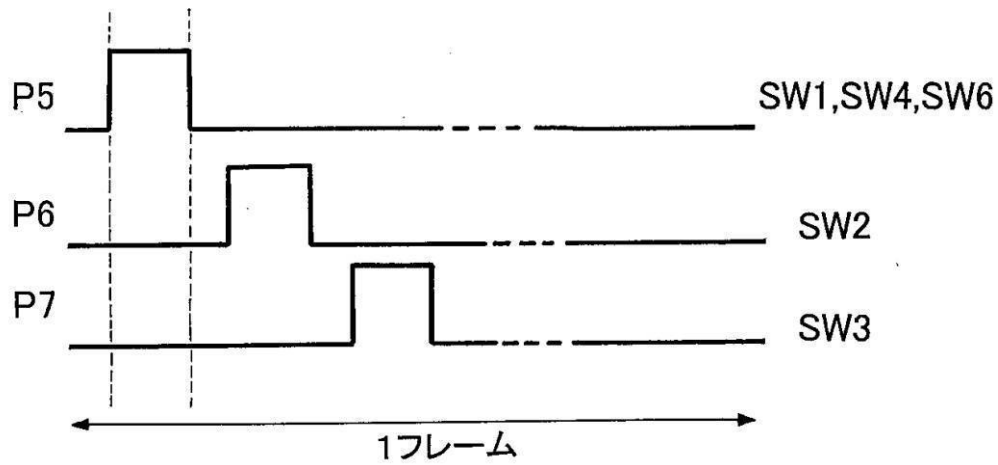
【図8】



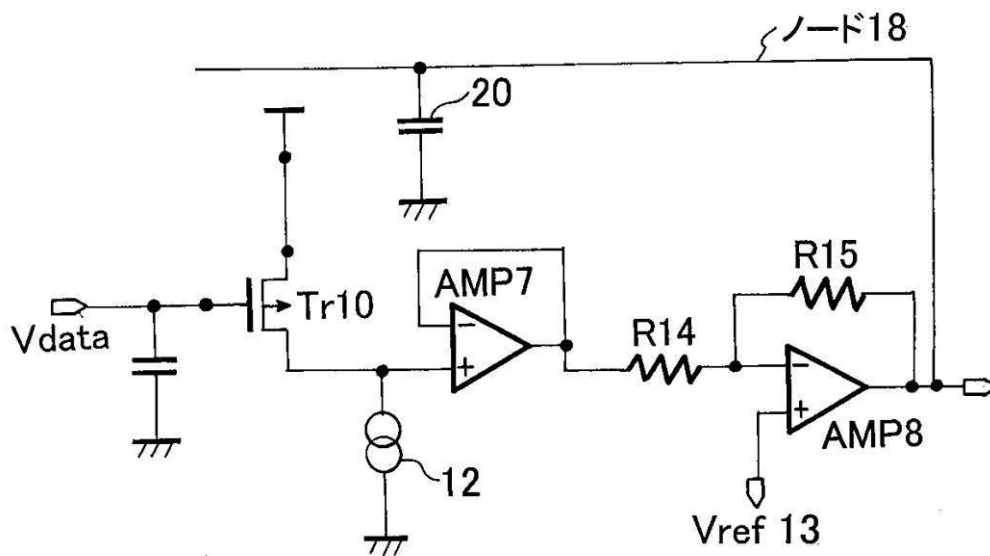
【図9】



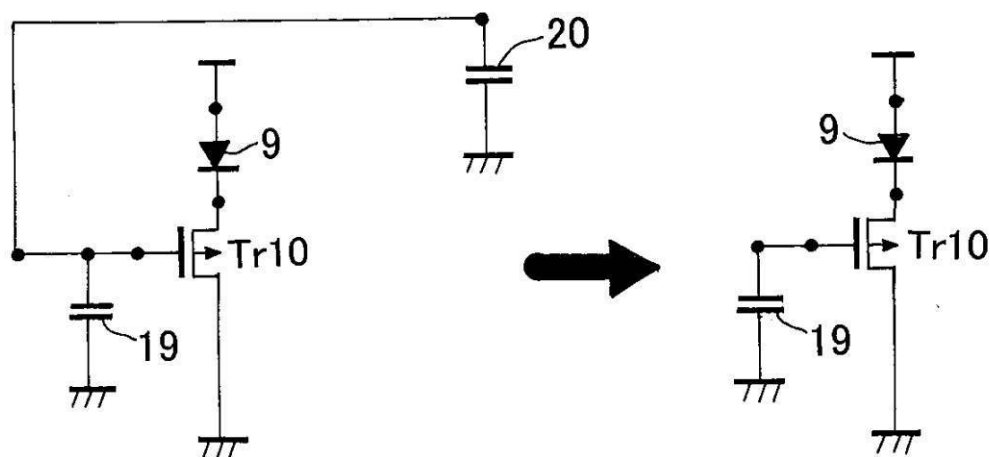
【図11】



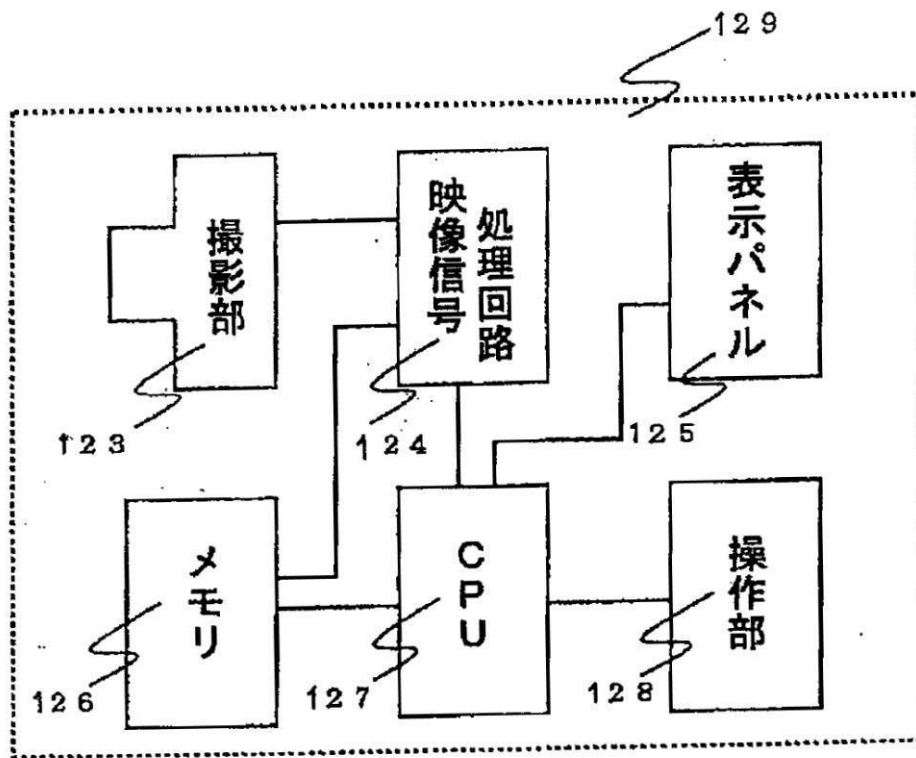
【図12】



【図13】



【図 14】



フロントページの続き

(51)Int.Cl. F I

G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 9 1 G
H 0 5 B	33/14	A

(74)代理人 100134393
弁理士 木村 克彦

(74)代理人 100174230
弁理士 田中 尚文

(72)発明者 清水 久恵
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 安部 勝美
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 武田 悟

(56)参考文献 特開2005-321433(JP,A)
特開2004-252110(JP,A)
特表2007-506145(JP,A)
特開2003-280588(JP,A)
国際公開第2005/029456(WO,A1)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0