



República Federativa do Brasil
Ministério da Indústria, Comércio Exterior
e Serviços
Instituto Nacional da Propriedade Industrial

(11) PI 9810757-7 B1

(22) Data do Depósito: 19/06/1998

(45) Data de Concessão: 16/08/2016



(54) Título: CANCELAMENTO DE INTERFERÊNCIA DE POLARIZAÇÃO OPOSTA EM
COMUNICAÇÃO POR SATÉLITE

(51) Int.Cl.: H04B 1/12; H04B 7/185

(30) Prioridade Unionista: 30/06/1997 US 60/051.265

(73) Titular(es): THOMSON CONSUMER ELECTRONICS, INC

(72) Inventor(es): PAUL GOTHARD KNUTSON, KUMAR RAMASWAMY, DAVID LOWELL MCNEELY

"CANCELAMENTO DE INTERFERÊNCIA DE POLARIZAÇÃO
OPOSTA EM COMUNICAÇÃO POR SATÉLITE"

CAMPO DA INVENÇÃO

A presente invenção relaciona-se com um sistema
5 para cancelar a interferência em um canal de transmissão
polarizado causada por um canal de frequência adjacente
ou sobreposto de polarização oposta.

FUNDAMENTO DA INVENÇÃO

Nos sistemas de transmissão por satélite, uma
10 pluralidade de transceptores no satélite são sintonizados
para transmitir uma pluralidade correspondente de respec-
tivas frequências portadoras dispostas em uma banda de
frequências. A fim de minimizar a interferência entre os
transceptores, cada transceptor transmite em uma antena
15 que é polarizada. Em um sistema de satélite, como por
exemplo, o sistema de satélite direto (DSS), os transcep-
tores transmitem portadoras em frequências que são mutua-
mente diferentes daquelas de todos os outros transcepto-
res. Cada transceptor transmite através de uma antena
20 que é circularmente polarizada. Os transceptores trans-
mitindo portadores adjacentes em frequência são polari-
zados de forma oposta. Por exemplo, se um transceptor
transmite em uma frequência portadora e transmite através
de uma antena circularmente polarizada direita (RHCP), en-
25 tão, o transceptor que transmite na próxima frequência
portadora adjacente é circularmente polarizada esquerda
(LHCP). Em outro sistema de satélite, dois transceptores
transmitem em uma única frequência. Um transceptor

transmite em uma antena RHCP e o segundo transceptor transmite em uma antena LHCP.

Em uma implementação ideal, utilizando uma antena de recepção de fase profissional, podem ser alcançadas 5 taxas de rejeição de polarização oposta de 30dB. Em uma implementação utilizando uma antena de recepção de fase consumidora, a rejeição de polarização opostas cai para 20dB. Além disso, as antenas configuradas para receber 10 separadamente os sinais polarizados opostos são otimizadas para performance em uma única frequência, geralmente no centro da banda das frequências e portanto, operam menos do que otimamente através de uma faixa de frequências. Em adição, as condições atmosféricas podem deslocar a polarização dos sinais, adicionalmente degradando a 15 performance do sistema.

Os sistemas de satélite atuais utilizam as técnicas de modulação e de codificação e ajuste do rendimento de tal maneira a estarem aptos a funcionar de forma aceitável sob as condições presentes no sistema de transmissão, como descrito acima. Por exemplo, os sistemas 20 DSS utilizam o chaveamento de deslocamento de fase quaternária (QPSK) para modular os componentes portadores em fase e de quadratura com dados codificados em uma taxa de símbolo predeterminada, de uma maneira conhecida. Entretanto, é sempre desejável aumentar o rendimento em um 25 sistema de comunicações. O rendimento aumentado pode ser utilizado para aumentar o número de canais que podem ser transmitidos através do satélite e/ou para transmitir in-

formação extra nos canais existentes para proporcionar recursos adicionais tal como imagens de definição mais elevada. É adicionalmente desejável em um sistema de transmissão consumidor, tal como o sistema DSS, aumentar o rendimento para novos receptores incorporando novos recursos, ao mesmo tempo que retendo a compatibilidade para trás com os receptores consumidores existentes.

Para aumentar o rendimento, é necessário aumentar a rejeição de sinais opostamente polarizados de frequência adjacente ou de sobreposição além do nível de 20dB. Entretanto, não é possível fazer isto por aumentar a entrada de força do transceptor ou por aperfeiçoar a performance das antenas que transmitem no satélite, ou por aperfeiçoar a performance das antenas de recepção, o que aumentaria de forma não aceitável o custo da antena para o consumidor, nem por aumentar a saída de força dos transceptores no satélite.

BREVE SUMÁRIO DA INVENÇÃO

De acordo com os princípios da presente invenção, um sistema para receber uma pluralidade de canais de difusão transmitidos com polarizações diferentes inclui um primeiro demodulador para demodular um primeiro canal possuindo uma primeira polarização para produzir um primeiro sinal de canal demodulado e um segundo demodulador para demodular um segundo canal possuindo uma segunda polarização, opostamente polarizado com relação a primeira polarização, para produzir um segundo sinal de canal demodulado. Uma rede de cancelamento de interferência

adaptativa, acoplada aos primeiro e segundo demoduladores, cancela a interferência derivada do segundo canal no primeiro sinal de canal demodulado para produzir um sinal recebido.

5 Por utilizar técnicas de cancelamento de interferência adaptativas eletrônicas para cancelar a interferência dos canais de difusão polarizados opostamente de frequência adjacente o se sobrepondo, a rejeição desses canais pode ser aumentada de forma suficiente de modo que
10 o rendimento do canal desejado possa ser aumentado. Por exemplo, a modulação de amplitude de quadratura hierárquica (QAM) do portador transmitido pode ser utilizada para aumentar a taxa de bits do canal, ao mesmo tempo que mantendo a compatibilidade anterior. Especificamente, ao
15 invés da modulação QPSK, a 16QAM hierárquica ou a 64QAM podem ser utilizada para dobrar ou triplicar o número de bits de dados transportados em cada símbolo transmitido. Os receptores QPSK atuais podem receber o sinal QPSK de primeiro nível transmitido em tal canal, ao mesmo tempo
20 que novos receptores, com receptores QAM hierárquicos, podem receber o sinal QAM completo, posto que a interferência de polarização oposta dos canais adjacentes em frequência é suficientemente reduzida utilizando o sistema de acordo com a presente invenção.

25 BREVE DESCRIÇÃO DO DESENHO

No desenho:

A Fig. 1 é um diagrama de blocos de um sistema de transmissão de acordo com a presente invenção;

As Figs. 2 e 3 são diagramas de espectro ilustrando o layout espectral de dois sistemas de transmissão diferentes;

As Figs. 4 e 5 são diagramas de blocos mais detalhados das partes do sistema de recepção ilustrado na Fig. 1;

A Fig. 6 é um diagrama de blocos de um combinador adaptativo que pode ser utilizado no sistema de transmissão ilustrado na Fig. 1; e

10 A Fig. 7 é um diagrama de blocos de um filtro FIR adaptativo que pode ser utilizado no combinador adaptativo ilustrado na Fig. 6.b

DESCRIÇÃO DETALHADA DA INVENÇÃO

A Fig. 1 é um diagrama de blocos de um sistema
15 de transmissão de acordo com a presente invenção. Na Fig. 1, um terminal de entrada 5 está acoplado com um grupo de fontes (não apresentadas) de sinais de canal para serem transmitidos. Por exemplo, cada uma das fontes de sinal de canal pode produzir um sinal de televi-
20 são, incluindo um componente de áudio e de vídeo, entre outras coisas. O terminal de entrada 5 está acoplado com um terminal de entrada de um transmissor 10. O transmissor 10 opera de uma maneira conhecida para compactar e codificar cada um dos sinais de canal, modular os mesmos
25 em sinais portadores RF, então transmitir os portadores modulados para um satélite 20 via uma antena transmissora 12. O satélite 20 recebe os sinais de canal e retransmite os mesmos em transceptores separados. Os transcepto-

res estão sintonizados em frequências diferentes e estão acoplados as respectivas antenas polarizadas no satélite 20.

As Figs. 2 e 3 são diagramas de espectro ilustrando o layout espectral de dois sistemas de transmissão diferentes. As Figs. 2 e 3, as frequências portadoras são ilustradas por setas junto ao eixo de frequência e as bandas laterais, transportando a informação do sinal de canal, são ilustradas como trapezóides ao redor da frequência portadora. O eixo de frequência superior ilustra os sinais de canal transmitidos por uma antena RHCP e o eixo de frequência inferior ilustra os sinais de canal transmitidos por uma antena LHCP.

Na Fig. 2, ilustrando o espectro de frequência DSS, um primeiro transceptor que transmite um primeiro canal, está sintonizado com uma primeira frequência $Xp1$ e está acoplado com uma antena RHCP. Um segundo transceptor que transmite um segundo canal, está sintonizado com uma segunda frequência $Xp2$ adjacente a primeira frequência $Xp1$ e está acoplado com uma antena LHCP. Um terceiro transceptor que transmite um terceiro canal, está sintonizado com uma terceira frequência $Xp3$ adjacente a segunda frequência $Xp2$ e está acoplado com uma antena RHCP, e daí por diante. Como ilustrado, pode existir alguma sobreposição de bandas laterais dos portadores adjacentes em frequência, mas os portadores não estão se sobrepondo em frequência. Os portadores que estão adjacentes em

freqüência são transmitidos por antenas que estão opostamente polarizadas.

Na Fig. 3, um primeiro transceptor transmite um primeiro canal e está sintonizado com uma freqüência Xp_1 e um segundo transceptor transmite um segundo canal e está sintonizado com uma freqüência Xp_2 que é a mesma freqüência que Xp_1 . O primeiro transceptor está acoplado com uma antena RHCP e o segundo transceptor está acoplado com uma antena LHCP. Um terceiro transceptor transmite um terceiro canal e está sintonizado com uma terceira freqüência Xp_3 e um quarto transceptor transmite um quarto canal e está sintonizado com uma freqüência Xp_4 que é a mesma freqüência que Xp_3 e daí por diante. Este sistema inclui portadores que estão co-localizados, mas transmitidos em antenas polarizadas opostamente.

O satélite 20 transmite o espectro ilustrado em uma das Figs. 2 ou 3 para um sistema de recepção 15 via uma antena de recepção 32. A antena de recepção 32 inclui uma parte RHCP como LHCP e está acoplada a um receptor 30. O receptor 30 possui um primeiro terminal de saída acoplado a um primeiro demodulador 42 e um segundo terminal de saída acoplado a um segundo demodulador 44. Um terminal de saída do primeiro demodulador 42 está acoplado com um primeiro terminal de entrada de um circuito de cancelamento de interferência 50 e um terminal de saída do segundo demodulador 44 está acoplado com um segundo terminal de entrada do circuito de cancelamento de interferência 50.

Um terminal de saída do circuito de cancelamento de interferência 50 está acoplado com um terminal de entrada de um demodulador de canal 60. Um terminal de saída do demodulador de canal 60 produz o sinal de canal recebido e está acoplado com o circuitamento de utilização (não apresentado). O circuitamento de utilização, por exemplo, pode incluir o circuitamento para extrair o sinal de televisão do sinal de canal recebido, produzir uma imagem representando o componente de vídeo do sinal de televisão em um dispositivo de exibição e o som representando o componente de áudio do sinal de televisão em um alto-falante.

Durante a operação, o transmissor 10 transmite a pluralidade de canais de difusão através de um satélite 20 ligado a um entre vários receptores 15. Os sistemas de transmissão DSS atuais utilizam as técnicas de modulação QPSK que operam satisfatoriamente com antenas de recepção de fase consumidoras 32. Entretanto, para receber sinais modulados QAM de alta ordem, portando mais informação, satisfatoriamente, a interferência dos canais de frequência adjacentes deve ser suprimida, como descrito acima. O receptor 30, sob controle do usuário, seleciona um portador portando um canal desejado. O portador selecionado é extraído e adicionalmente processado. Por exemplo, em um sistema DSS, este portador é processado para extrair o programa de televisão sendo transmitido no canal transportador pelo portador e para exibir o programa em um receptor de televisão.

De acordo com a presente invenção, a interferência a partir de canais adjacentes é suprimida eletronicamente no receptor 15. Referindo-se primeiro ao espectro ilustrado na Fig. 3, possuindo portadores co-localizados transmitidos em antenas opostamente polarizadas, o primeiro demodulador 42 é sintonizado com a frequência e a com a polarização da antena portando o canal selecionado, por exemplo, Xp3, ao mesmo tempo que o segundo demodulador 44 é sintonizado com a mesma frequência, mas recebe seu sinal a partir da antena opostamente polarizada, por exemplo, Xp4.

O canal demodulado selecionado Xp3 do primeiro demodulador 42 e o canal demodulado opostamente polarizado Xp4 do segundo demodulador 44 são processados no circuito de cancelamento de interferência 50. O circuito de cancelamento de interferência 50 deriva um componente de interferência no canal demodulado selecionado Xp3 do canal demodulado opostamente polarizado Xp4 e suprime este componente de interferência no canal demodulado selecionado de uma maneira a ser descrita em mais detalhes abaixo.

Referindo-se agora ao espectro DSS ilustrado na Fig. 2, no qual os portadores adjacentes não estão se sobrepondo em frequência, é necessário derivar o componente de interferência em um canal demodulado selecionado a partir dos dois sinais de frequência adjacentes. Ou seja, o primeiro demodulador 42 é sintonizado com a frequência e com a polarização da antena correspondente

transportando o canal selecionado, por exemplo, Xp3. O segundo demodulador 44 é sintonizado com uma das duas frequências adjacentes e com sua polarização de antena correspondente transportando um primeiro canal adjacente, por exemplo Xp2. Nesta disposição, entretanto, um terceiro demodulador 46, ilustrado em linhas pontilhadas na Fig. 1, está acoplado entre o receptor 30 e o circuito de cancelamento de interferência 50 da mesma maneira que o segundo demodulador 44. O terceiro demodulador 46 é sintonizado com a outra das duas frequências adjacentes e com sua respectiva polarização da antena transportando um segundo canal adjacente, por exemplo Xp4.

O canal demodulado selecionado a partir do primeiro demodulador 42 e os dois canais demodulados opostamente polarizados de frequência adjacente do segundo demodulador 44 e do terceiro demodulador 46 são processados no circuito de cancelamento de interferência 50. O circuito de cancelamento de interferência 50 deriva um componente de interferência no canal demodulado selecionado a partir dos dois canais demodulados opostamente polarizados e suprime o componente de interferência do canal demodulado selecionado de uma maneira também a ser descrita em mais detalhes abaixo.

Os com conhecimento na técnica irão entender que pode ser necessário processar canais adjacentes adicionais no circuito de cancelamento de interferência 50 a fim de suprimir de forma suficiente a interferência do canal polarizado oposto de modo que técnicas de modulação

QAM de ordem mais elevada podem ser utilizadas. Continuando com o exemplo acima com relação a Fig. 2, demoduladores adicionais, acoplados entre o receptor 30 e o circuito de cancelamento de interferência 50 podem ser sintonizados com próximos canais adjacentes em frequência, por exemplo, Xp1 e Xp5. O circuito de cancelamento de interferência 50 processa o canal selecionado Xp3 e todos os canais adjacentes Xp1, Xp2, Xp4 e Xp5 para derivar o componente de interferência e suprime o componente de interferência no canal selecionado Xp3. No exemplo da Fig. 3, o circuito de cancelamento de interferência 50 processa o canal selecionado Xp3 e o canal co-localizado mas opostamente polarizado Xp4 para derivar o componente de interferência e suprime o componente de interferência no canal selecionado Xp3.

Em ambas as disposições, o sinal produzido pelo circuito de cancelamento de interferência 50 é o canal selecionado com a interferência de polarização oposta cancelada. Este sinal é então demodulado pelo demodulador de canal 60 para produzir o sinal do canal. O sinal do canal é então adicionalmente processado pelo circuito de utilização (não apresentado) da maneira descrita acima.

Os com conhecimento na técnica irão entender que o demodulador de canal 60 pode ser incorporado no demodulador 42 e não em um elemento separado, como ilustrado na Fig. 1. Alternativamente, o demodulador 42 pode ser incorporado no demodulador de canal 60 e não como um ele-

mento separado. Neste caso, a saída do receptor 30 é acoplada diretamente ao circuito de cancelamento de interferência 50.

As Figs. 4 e 5 são diagramas de blocos mais detalhados de partes do sistema de recepção ilustrado na Fig. 1. A Fig. 4 ilustra em mais detalhes um sistema DSS (Fig. 2) de acordo com a presente invenção. Na Fig. 4, os elementos que são os mesmos que aqueles ilustrados na Fig. 1 são designados pelo mesmo número de referência e não serão descritos em mais detalhes abaixo. Na Fig. 4, uma antena de recepção 32 inclui as partes RHCP e LHCP e está disposta para receber a pluralidade de canais transmitidos pelo satélite 20 (da Fig. 1). A antena de recepção 32 está acoplada aos respectivos terminais de entrada de um primeiro sintonizador 34, de um segundo sintonizador 35 e de um terceiro sintonizador 36, todos dentro do receptor 30 (da Fig. 1). Um terminal de saída do segundo sintonizador 35 está acoplado com um terminal de entrada de um primeiro demodulador 44; e um terminal de saída do terceiro sintonizador 36 está acoplado com um terminal de entrada de um segundo demodulador 46.

Um terminal de saída do primeiro sintonizador 34 está acoplado com um terminal de entrada de um atraso 570. Um terminal de saída do atraso 570 está acoplado com um primeiro terminal de entrada de um combinador adaptativo 552. Um terminal de saída do primeiro demodulador 44 está acoplado com um terminal de entrada de um primeiro decodificador 542. Um terminal de saída do pri-

meiro decodificador 542 está acoplado com um terminal de entrada de um primeiro codificador 546. Um terminal de saída do primeiro codificador 546 está acoplado com um primeiro terminal de entrada de um primeiro misturador 548. Um terminal de saída de um primeiro oscilador numericamente controlador (NCO) 550 está acoplado com um segundo terminal de entrada do primeiro misturado. Um terminal de saída do primeiro misturado está acoplado com um segundo terminal de entrada do combinador adaptativo 552.

Um terminal de saída do segundo demodulador 46 está acoplado com um terminal de entrada de um segundo decodificador 562. Um terminal de saída do segundo decodificador 562 está acoplado com um terminal de entrada de um segundo codificador 566. Um terminal de saída do segundo codificador 566 está acoplado com um primeiro terminal de entrada de um segundo misturador 568. Um terminal de saída de um segundo NCO 570 está acoplado com um segundo terminal de entrada do segundo misturador 568. Um terminal de saída do segundo misturador 568 está acoplado com um terceiro terminal de entrada do combinador adaptativo 552. Um terminal de saída do combinador adaptativo 552 está acoplado com um terminal de entrada de um demodulador/decodificador QAM hierárquico 60. Um terminal de saída do demodulador/decodificador QAM hierárquico 60 gera os dados de canal decodificados e está acoplado com o circuitamento de utilização (não apresentado) como descrito acima.

Na codificação QAM hierárquica conhecida, um primeiro nível de codificação é representado por um código QPSK onde o quadrante no qual o sinal recebido situa-se proporciona os primeiros dois bits do símbolo transmitido (isto é, um dos quatro quadrantes possíveis). Isto corresponde a decodificação feita em um receptor DSS padrão. Um sinal QPSK ideal representando os primeiros dois bits recebidos é então recriado e subtraído do sinal recebido para gerar um sinal de diferença representando um sinal de codificação de segundo nível 6dB abaixo em potência do sinal. O mesmo processamento é repetido no sinal de codificação de segundo nível, isto é, detectar o quadrante no qual o sinal de codificação de segundo nível, também representado por uma codificação QPSK, situa-se para determinar mais dois bits no símbolo e subtrair um sinal ideal recriado representando aqueles dois bits para gerar um sinal representando um sinal de codificação de terceiro nível 12 dB abaixo em potência do sinal e daí por diante, até que todos os níveis do sinal QAM hierárquico sejam decodificados.

Durante a operação, o sintonizador 34 produz o sinal de canal selecionado, enquanto os sintonizadores 35 e 36 proporcionam os sinais de canal opostamente polarizados de frequência adjacente. Os decodificadores 542 e 562 podem ser decodificadores Viterbi conhecidos e proporcionam uma função de decodificação QAM de primeiro nível de uma maneira conhecida. Pelo motivo do sinal de 20dB para a razão de ruído proporcionado pelas antenas de

fase consumidoras (como descrito acima) ser suficiente para precisamente decodificar os sinais QAM correntes, a decodificação de primeiro nível proporcionada pelos decodificadores 542 e 562 será relativamente precisa. Na
5 verdade, pode ser possível utilizar decisões incondicionais para os decodificadores 542 e 562 ao invés dos decodificadores Viterbi. Os codificadores 546 e 566 reproduzem os sinais QPSK ideais representando os sinais decodificados a partir dos decodificadores 542 e 562, respecti-
10 vamente. O misturador 548 e o NCO 550 e o misturador 568 e o NCO 570 operam para remodular os sinais de canal adjacentes para a frequência do sinal selecionado em Xp3.

Os sinais QPSK ideais remodulados a partir dos canais de frequência adjacente dos misturados 548 e 5868,
15 respectivamente e o canal desejado modulado atrasado do sintonizador 34 são processados no combinador adaptativo 552. O circuito de atraso 570 é proporcionado para compensar os retardos de processamento através dos decodificadores 542 e 562, dos codificadores 546 e 566 e dos mis-
20 turadores 548 e 568, respectivamente e proporciona os três sinais para o combinador adaptativo alinhados no tempo. O combinador adaptativo 552 analisa os sinais dos misturados 548 e 568, respectivamente e estima o componente de interferência de cada um desse canais presente
25 no canal desejado do atraso 570 de uma maneira a ser descrita em mais detalhes abaixo. Estes componentes de interferência são subtraídos do sinal de canal desejado para gerar um sinal de canal desejado, no qual a interfe-

rência de polarização oposta foi suprimida, no terminal de saída do combinador adaptativo 552. Por suprimir a interferência de polarização oposta, a proporção de sinal para ruído do sinal de canal desejado é de forma suficiente elevada de modo que a modulação QAM hierárquica pode ser demodulada e codificada com sucesso e decodificada no demodulador/decodificador QAM hierárquico 60.

A Fig. 5 ilustra em mais detalhes um sistema portador co-localizado (Fig. 3) de acordo com a presente invenção. Na Fig. 5, uma antena de recepção 32 está acoplada com os respectivos terminais de entrada de um primeiro sintonizador 33 e de um segundo sintonizador 34. Um terminal de saída do primeiro sintonizador 33 está acoplado com um terminal de entrada de um primeiro demodulador 42. Um terminal de saída do primeiro demodulador 42 está acoplado com os respectivos terminais de entrada de um primeiro decodificador 502 e de um primeiro circuito de atraso 504. Um terminal de saída do primeiro decodificador 502 está acoplado com um terminal de entrada de um primeiro codificador 506. Um primeiro terminal de saída do primeiro codificador 506 está acoplado com um primeiro terminal de entrada de um primeiro combinador adaptativo 508. Um terminal de saída do primeiro circuito de atraso 504 está acoplado com um segundo terminal de entrada do primeiro combinador adaptativo 508.

Um terminal de saída do segundo sintonizador 34 está acoplado com um terminal de entrada de um segundo demodulador 44. Um terminal de saída do segundo demodu-

lador 44 está acoplado com os respectivos terminais de entrada de um segundo decodificador 522 e de um segundo circuito de atraso 524. Um terminal de saída do segundo decodificador 522 está acoplado com um terminal de entrada de um segundo codificador 526. Um primeiro terminal de saída do segundo codificador 526 está acoplado com um primeiro terminal de entrada de um segundo combinador adaptativo 510. Um terminal de saída do segundo circuito de atraso 524 está acoplado com um segundo terminal de entrada do combinador adaptativo 510. Um segundo terminal de saída do primeiro codificador 506 está acoplado com um terceiro terminal de entrada do segundo combinador adaptativo 510 e um segundo terminal de saída do segundo codificador 526 está acoplado com um terceiro terminal de entrada do primeiro combinador adaptativo 508.

Um terminal de saída do primeiro combinador adaptativo 508 está acoplado com os respectivos terminais de entrada de um terceiro decodificador 512 e de um terceiro circuito de atraso 514. Um terminal de saída do terceiro decodificador 512 está acoplado com um terminal de entrada de um terceiro codificador 516. Um terminal de saída do terceiro codificador 516 está acoplado com um primeiro terminal de entrada de um terceiro combinador adaptativo 518. Um terminal de saída do terceiro circuito de atraso 514 está acoplado com um primeiro terminal de entrada de um multiplexador (MUX) 520. Um terminal de saída do multiplexador 520 está acoplado com um segundo

terminal de entrada do terceiro combinador adaptativo 518.

Um terminal de saída do segundo combinador adaptativo 510 está acoplado com os respectivos terminais de entrada de um quarto decodificador 532 e de um quarto circuito de atraso 534. Um terminal de saída do quarto decodificador está acoplado com um terminal de entrada de um quarto codificador 536. Um terminal de saída do quarto codificador 536 está acoplado com um terceiro terminal de entrada do terceiro combinador adaptativo 518. Um terminal de saída do quarto circuito de atraso 534 está acoplado com um segundo terminal de entrada do multiplexador 520. Um terminal de saída do terceiro combinador adaptativo 518 está acoplado com um terminal de entrada de um demodulador/decodificador QAM hierárquico 60. Um terminal de saída do demodulador/decodificador QAM hierárquico 60 produz os dados do canal decodificados e está acoplado ao circuitamento de utilização (não apresentado) como descrito acima.

Durante a operação, o sistema da Fig. 5 executa uma decodificação QAM hierárquica de dois níveis do sinal de canal desejado. Os sintonizadores 33 e 34 são sintonizados na mesma frequência, mas acoplados a partes RHCP e LHCP da antena 32, respectivamente. O sinal recebido a partir do sintonizador 33 é demodulado pelo demodulador 42 e o sinal recebido a partir do sintonizador 34 é demodulado pelo demodulador 44.

O sinal do demodulador 42 é decodificado QPSK pelo decodificador 502. Como na Fig. 4, pelo motivo da proporção sinal para ruído do sinal ser suficiente, ou um decodificador Viterbi ou um decodificador de decisão incondicional podem ser utilizados. O decodificador 502 produz um sinal de dois bits que representa o resultado da decodificação a nível externo do sinal QAM hierárquico recebido pelo sintonizador 33. Este sinal é combinado com os resultados da decodificação de outros níveis deste sinal QAM hierárquico e a combinação, representando o símbolo recebido, é fornecida para o circuitamento de utilização (não apresentado). O codificador 506 então produz um sinal QPSK ideal representando os dois bits decodificados do sinal recebido. Este sinal QPSK ideal é fornecido para o primeiro combinador adaptativo 508. O sinal recebido do demodulador 42 também é fornecido para o primeiro combinador adaptativo através do circuito de atraso 504, que introduz um atraso apropriado para compensar o processamento do decodificador 502 e do codificador 506.

Simultaneamente, o decodificador 522 decodifica QPSK o outro sinal recebido do demodulador 44, novamente produzindo um sinal de dois bits representando o resultado da decodificação a nível externo do sinal QAM hierárquico recebido pelo sintonizador 34. Este sinal é combinado com os resultados da decodificação de outros níveis deste sinal QAM hierárquico recebido pelo sintonizador 34 e a combinação, representando o símbolo recebido, forne-

cida para o circuitamento de utilização. Um sinal QPSK ideal representando estes dois bits é produzido pelo codificador 526. Este sinal também é fornecido para o primeiro combinador adaptativo 508.

5 A fim de completar a decodificação QAM hierárquica a nível externo, o primeiro combinador adaptativo 508 subtrai o sinal QPSK ideal do codificador 506 do sinal recebido do atraso 504, produzindo um sinal contendo o segundo nível da codificação QAM hierárquica, de uma
10 maneira conhecida. O primeiro combinador adaptativo 508 também analisa o sinal QPSK ideal do canal opostamente polarizado co-localizado do codificador 526 e estima o componente de interferência deste sinal presente no sinal recebido do circuito de atraso 504. O primeiro combina-
15 dor adaptativo 508 então subtrai este componente de interferência do sinal recebido do atraso 504 para produzir um sinal no qual a interferência de polarização oposta do outro sinal recebido foi suprimida e contendo o sinal QAM hierárquico de segundo nível. O segundo combinador adap-
20 tativo 510, de forma similar produz um sinal no qual a interferência de polarização oposta do outro sinal recebido foi suprimida e contendo o sinal QAM de segundo nível.

O multiplexador 520 seleciona um dos sinal QAM
25 hierárquicos de segundo nível com a interferência cancelada ou do primeiro combinador adaptativo 508 (através do circuito de atraso 514) ou do segundo combinador adaptativo 510 (através do circuito de atraso 534). Uma deco-

dificação QAM de segundo nível é executada no primeiro sinal recebido pelo terceiro decodificador 512, do terceiro codificador 516, do quarto decodificador 532, do quarto codificador 536 e do terceiro combinador adaptativo 518, da mesma maneira descrita acima para a decodificação QAM de primeiro nível. Ou seja, o sinal codificado QAM hierárquico de segundo nível selecionado é decodificado por seu decodificador associado (512 ou 532) para produzir dois bits adicionais representando a decodificação de segundo nível do sinal QAM hierárquico do símbolo recebido. Esses bits são combinados com os dois bits resultantes da decodificação QAM hierárquica de nível externo e com os bits resultantes da decodificação do outro nível, como descrito acima. Então, um sinal QPSK ideal representando esses dois bits é produzido pelo codificador associado (516 ou 536). O sinal ideal do codificador associado é subtraído do sinal codificado QAM de segundo nível selecionado para produzir um sinal codificador QAM de terceiro nível. Simultaneamente, o sinal ideal do outro codificador é analisado para determinar o componente de interferência de polarização oposta deste sinal no sinal selecionado. Este componente de interferência é subtraído do sinal QAM hierárquico de segundo nível selecionado para produzir um sinal QAM hierárquico de terceiro nível com interferência cancelada no terminal de saída do terceiro combinador adaptativo 518. Níveis adicionais da decodificação QAM hierárquica podem ser executados de uma

maneira similar a esta descrita acima pelo demodulador/decodificador QAM hierárquico 60.

A Fig. 5 foi descrita para uso em um sistema codificado QAM hierárquico. Entretanto, a mesma técnica de cancelamento de interferência pode ser utilizada em um sistema codificado QAM padrão (significando não hierárquico). Em tal sistema, uma decodificação incondicional da constelação de nível externo é requerida porque a constelação completa é requerida para decodificar o sinal no demodulador/decodificador QAM 60. Além disso, não é possível subtrair um sinal QAM hierárquico de nível externo do sinal QAM recebido para produzir um sinal QAM de segundo nível ou subtrair um sinal QAM de segundo nível do sinal QAM recebido para formar um sinal QAM de terceiro nível, etc.

Portanto, não existe a necessidade de acoplar o codificador 506 com o primeiro combinador adaptativo 508 ou o codificador 526 com o segundo combinador adaptativo 510. Por conseqüência, as linhas de sinal 507 e 527 serão omitidas em tal sistema. Os sinais, nos respectivos terminais de saída do primeiro e do segundo combinadores adaptativos 508 e 510, neste caso, irão incluir a constelação QAM completa. Um sinal representando a interferência de polaridade oposta é produzido pela conexão em série do decodificador incondicional (502, 522) e do codificador (506, 526) acoplados com o demodulador (42, 44) processando o sinal recebido opostamente polarizado. Este sinal de interferência de polaridade oposta é cancelado.

lado a partir do sinal selecionado no combinador adaptativo (508, 510) acoplado ao demodulador (42, 44) processando o sinal selecionado.

Nesta disposição, os combinadores adaptativos 508 e 510 irão incluir somente dois terminais de entrada: um para o sinal recebido e um para o sinal representando a interferência de polarização oposta do sinal opostamente polarizado co-localizado. Pelas mesmas razões, o combinador adaptativo 518 será responsivo a somente dois dos três sinais de entrada. Um do multiplexador 520, representando o sinal selecionado e um segundo a partir do codificador (516 ou 536) produzindo um sinal representando o sinal opostamente polarizado.

Por exemplo, em uma modalidade, os decodificadores 502 e 522 poderiam ser decodificadores incondicionais para decodificar quatro símbolos QAM e os decodificadores 512 e 532 poderiam ser decodificadores incondicionais para decodificar 16 símbolos QAM. Alternativamente, os decodificadores 502 e 522 poderiam ser decodificadores incondicionais para decodificar 16 símbolos QAM, se a interferência for limitada e o SNR for suficiente. Nesta modalidade, o números de estágios pode ser reduzido.

Os combinadores adaptativos ilustrados na Fig. 4 como o elemento 552 e na Fig. 5 como os elementos 508, 510 e 518 são todos construídos de forma similar. Uma disposição exemplo do combinador adaptativo 552 é ilustrada na Fig. 6. Na Fig. 6, um sinal selecionado (por exemplo, do circuito de atraso 570 na Fig. 4) está aco-

plado com um terminal de entrada de um circuito de atraso 106. O circuito de atraso 106 pode estar integrado com os circuitos de atraso ilustrados nas Figs. 4 e 5 dentro de um único circuito de atraso possuindo um atraso apropriado. Um terminal de saída do circuito de atraso 106 está acoplado com um primeiro terminal de entrada positivo de um somador 108. Um sinal recodificado está acoplado com um terminal de entrada de um primeiro filtro FIR adaptativo 102 e um segundo sinal recodificado está acoplado com um terminal de entrada de um segundo filtro FIR adaptativo 104.

Por exemplo, na Fig. 4, o primeiro sinal recodificado é derivado do misturador 548; enquanto o segundo sinal remodulado é derivado a partir do misturador 568. Na Fig. 5, referindo-se ao combinador adaptativo 508, o primeiro sinal remodulado é derivado a partir do sinal selecionado e é produzido pelo primeiro codificador 506, enquanto o segundo sinal remodulado é derivado do sinal de canal opostamente polarizado co-localizado e é produzido pelo segundo codificador 526.

Um terminal de saída do primeiro filtro FIR adaptativo 102 está acoplado a um segundo terminal de entrada negativo do somador 108 e um terminal de saída do segundo filtro FIR adaptativo 104 está acoplado com um terceiro terminal de entrada negativo do somador 108. Os sinais do primeiro e do segundo filtros FIR adaptativos 102 e 104 são subtraídos do sinal selecionado retardado do circuito de atraso 106. Um terminal de saída do soma-

dor 108 produz o sinal selecionado no qual a interferência de polarização oposta foi suprimida e está acoplado aos respectivos terminais de entrada de controle dos primeiro e do segundo filtros FIR adaptativos.

5 Durante a operação, cada filtro FIR adaptativo gera um sinal representando o componente de interferência representado pelo sinal opostamente polarizado acoplado ao seu terminal de entrada, em resposta a um sinal de controle fornecido para seu terminal de entrada de con-
10 trole, todos de uma maneira conhecida. O sinal de controle é derivado do sinal de canal com interferência suprimida produzido pelo somador 108.

A Fig. 7 é um diagrama de blocos de um filtro FIR adaptativo que pode ser utilizado no combinador adap-
15 tativo ilustrado na Fig. 6. Na Fig. 7, um terminal de entrada 205 está acoplado para receber um sinal de canal remodulado como ilustrado na Fig. 6. O terminal de entrada 205 está acoplado com os respectivos primeiros terminais de entrada de um primeiro multiplicador 202, de um
20 segundo multiplicador 204 e de um terceiro multiplicador 206 e com um terminal de entrada de um primeiro circuito de atraso 208. Um terminal de saída do primeiro circuito de atraso 208 está acoplado com um terminal de entrada de um segundo circuito de atraso 210 e com um primeiro ter-
25 minal de entrada de um quarto multiplicador 212. Um terminal de saída do quarto multiplicador 212 está acoplado com um primeiro terminal de entrada de um primeiro somador 214. Um terminal de saída do primeiro somador 214

está acoplado com um terminal de entrada de um terceiro circuito de atraso 216. Um terminal de saída do terceiro circuito de atraso 216 está acoplado com um segundo terminal de entrada do terceiro multiplicador 206 e com um
5 segundo terminal de entrada do primeiro somador 214.

Um terminal de saída do segundo circuito de atraso 210 está acoplado com um terminal de entrada de um quarto circuito de atraso 218 e com um primeiro terminal de entrada de um quinto multiplicador 220. Um terminal
10 de saída do quinto multiplicador 220 está acoplado com um primeiro terminal de entrada de um segundo somador 222. Um terminal de saída do segundo somador 222 está acoplado com um terminal de entrada de um quinto circuito de atraso 224. Um terminal de saída do quinto circuito de atra-
15 so 224 está acoplado com um segundo terminal de entrada do segundo multiplicador 204 e com um segundo terminal de entrada do segundo somador 222.

Um terminal de saída do quarto circuito de atraso 218 está acoplado com um primeiro terminal de entrada
20 de um sexto multiplicador 226. Um terminal de saída do sexto multiplicador 226 está acoplado com um primeiro terminal de entrada de um terceiro somador 228. Um terminal de saída do terceiro somador 228 está acoplado com um terminal de entrada de um sexto circuito de atraso
25 230. Um terminal de saída do sexto circuito de atraso 230 está acoplado com um segundo terminal de entrada do primeiro multiplicador 202 e com um segundo terminal de entrada do terceiro somador 228.

Um terminal de saída do primeiro multiplicador 202 está acoplado com um terminal de entrada de um sétimo circuito de atraso 232. Um terminal de saída do sétimo circuito de atraso está acoplado com um primeiro terminal de entrada de um quarto somador 234. Um terminal de saída do segundo multiplicador 204 está acoplado com um segundo terminal de entrada do quarto somador 234. Um terminal de saída do quarto somador 234 está acoplado com um terminal de entrada do um oitavo circuito de atraso 236. Um terminal de saída do oitavo circuito de atraso 236 está acoplado com um primeiro terminal de entrada de um quinto somador 238. Um terminal de saída do terceiro multiplicador 206 está acoplado com um segundo terminal de entrada do quinto somador 238. Um terminal de saída do quinto somador 238 está acoplado com um terminal de entrada de um nono circuito de atraso 240. Um terminal de saída do nono circuito de atraso 240 produz o sinal de saída filtrado e por exemplo, está acoplado com o somador 108 do combinador adaptativo 552 ilustrado na Fig. 6.

Um terminal de entrada 215 está acoplado para receber um sinal de erro ε , por exemplo a partir da saída do somador 108 do combinador adaptativo 552 ilustrado na Fig. 6. O terminal de saída 215 está acoplado com um primeiro terminal de entrada de um sétimo multiplicador 242. Uma fonte (não apresentada) de um sinal constante μ está acoplada com um segundo terminal de entrada do sétimo multiplicador 242. Um terminal de saída do sétimo multiplicador 242 está acoplada aos respectivos segundos

terminais de entrada do quarto multiplicador 212, do quinto multiplicador 220 e do sexto multiplicador 226.b

O filtro FIR da Fig. 7 é uma disposição conhecida de uma forma transposta de um filtro adaptativo de quadro menos significativo (LMS) e opera de uma maneira conhecida. Um filtro FIR LMS em forma direta também pode ser utilizado no combinador adaptativo 552 ilustrado na Fig. 6. O filtro FIR LMS ilustrado na Fig. 7 opera de maneira conhecida para minimizar o sinal de erro ϵ . Em 5
10 adição, filtros FIR recursivos de menores quadrados (RLS), também de projeto e operação conhecidos, podem ser utilizados ao invés do filtro FIR LMS ilustrado. Filtros de forma direta também irão proporcionar uma performance aceitável.

REIVINDICAÇÕES

1. Sistema para receber uma pluralidade de canais de difusão, os ditos canais de difusão sendo transmitidos possuindo polarizações diferentes, **CARACTERIZADO**

5 por compreender:

um primeiro demodulador (42) para demodular um primeiro canal possuindo uma primeira polarização para produzir um primeiro sinal de canal demodulado;

um segundo demodulador (44) para demodular um
10 segundo canal possuindo uma segunda polarização oposta a primeira polarização para produzir um segundo sinal de canal demodulado; e

uma rede de cancelamento de interferência adaptativa (50), acoplada aos primeiro e segundo demoduladores, para cancelar a interferência em um dos ditos primeiro e segundo sinais de canal demodulado por meio de um
15 decodificador (502, 522) para gerar dado de símbolo decodificado a partir do outro dos ditos sinais de canal demodulado e um codificador (506, 526) para recodificar o
20 dito dado de símbolo derivado a partir do dado de símbolo decodificado para gerar um sinal ideal para uso no cancelamento de interferência de um sinal recebido.

2. Sistema, de acordo com a reivindicação 1, **CARACTERIZADO** pelo fato de que:

25 a pluralidade de canais de difusão são transmitidos nas respectivas frequências em um bloco de frequências no qual dois canais são difundidos em cada frequência opostamente polarizada com relação uma a outra; e

o primeiro e o segundo canais são transmitidos na mesma frequência.

3. Sistema, de acordo com a reivindicação 2, **CARACTERIZADO** pelo fato de que cada canal de difusão é codificado para compreender símbolos seqüenciais e a rede de cancelamento de interferência adaptativa (50) compreende:

um decodificador (502, 522), acoplado ao segundo demodulador (44), para gerar um sinal representando os símbolos seqüenciais decodificados no segundo canal;

um codificador (506, 526), acoplado ao decodificador, para gerar um sinal ideal representando os símbolos seqüenciais decodificados no segundo canal; e

um combinador adaptativo, acoplado ao primeiro demodulador (42) e ao codificador (506, 526), para estimar um componente de interferência a partir do sinal ideal representando o segundo canal no primeiro canal e cancelando o componente de interferência do primeiro canal.

4. Sistema, de acordo com a reivindicação 3, **CARACTERIZADO** pelo fato de que o combinador adaptativo compreende:

um filtro adaptativo acoplado ao codificador (506, 526) e responsivo a um sinal de controle; e

um somador, acoplado ao primeiro demodulador (42) e ao filtro adaptativo para gerar o sinal de controle.

5. Sistema, de acordo com a reivindicação 3, **CARACTERIZADO** por adicionalmente compreender um segundo

decodificador, acoplado ao primeiro demodulador (42), para gerar um sinal representando os sinais seqüenciais decodificados no primeiro canal.

6. Sistema, de acordo com a reivindicação 1,
5 **CARACTERIZADO** pelo fato de que:

a pluralidade de canais de difusão são transmitidos nas respectivas freqüências em um bloco de freqüências no qual os canais em freqüências diferentes são opostamente polarizados com relação um ao outro; e

10 o primeiro canal e o segundo canal são transmitidos em freqüências adjacentes.

7. Sistema, de acordo com a reivindicação 6,
CARACTERIZADO por adicionalmente compreender:

15 um terceiro demodulador (46) para demodular uma terceira freqüência de canal adjacente ao primeiro canal e possuindo a segunda polarização, opostamente polarizada com relação a primeira polarização, para produzir um terceiro sinal de canal demodulado; e

20 a rede de cancelamento de interferência adaptativa (50) adicionalmente acoplada ao terceiro demodulador (46), para cancelar a interferência no dito sinal de canal demodulado para produzir um sinal recebido, a dita interferência sendo derivada a partir dos ditos segundo e terceiro canais.

25 8. Sistema, de acordo com a reivindicação 7,
CARACTERIZADO pelo fato de que cada canal de difusão é codificado para compreender símbolos seqüenciais e a rede

de cancelamento de interferência adaptativa (50) compreende:

um primeiro decodificador (502, 522), acoplado ao segundo demodulador (44), para gerar um sinal representando os símbolos seqüenciais decodificados no segundo canal;

um primeiro codificador (506, 526), acoplado ao primeiro decodificador (502,522), para gerar um sinal ideal representando os símbolos seqüenciais decodificados no segundo canal;

um segundo decodificador (502, 522), acoplado ao terceiro demodulador (46), para gerar um sinal representando os símbolos seqüenciais decodificados no terceiro canal;

um segundo codificador (506, 526), acoplado ao segundo decodificador (502, 522), para gerar um sinal ideal representando os símbolos seqüenciais decodificados no terceiro canal; e

um combinador adaptativo (510), acoplado ao primeiro demodulador (42) e aos primeiro e segundo codificadores (506, 526), para estimar um componente de interferência a partir dos respectivos sinais ideais representando os segundo e terceiro canais no primeiro canal e cancelar o componente de interferência do primeiro canal.

9. Sistema, de acordo com a reivindicação 8, **CARACTERIZADO** pelo fato de que o combinador adaptativo (510) compreende:

um primeiro filtro adaptativo, acoplado ao primeiro codificador (506, 526) e responsivo a um sinal de controle;

5 um segundo filtro adaptativo, acoplado ao segundo codificador (506, 526) e responsivo ao sinal de controle; e

um somador, acoplado ao primeiro demodulador (42) e aos primeiro e segundo filtros adaptativos, para gerar o sinal de controle.

10 10. Sistema, de acordo com a reivindicação 8, **CARACTERIZADO** por adicionalmente compreender um terceiro decodificador (512, 532), acoplado ao primeiro demodulador (42), para gerar um sinal representando os sinais sequenciais decodificados no primeiro canal.

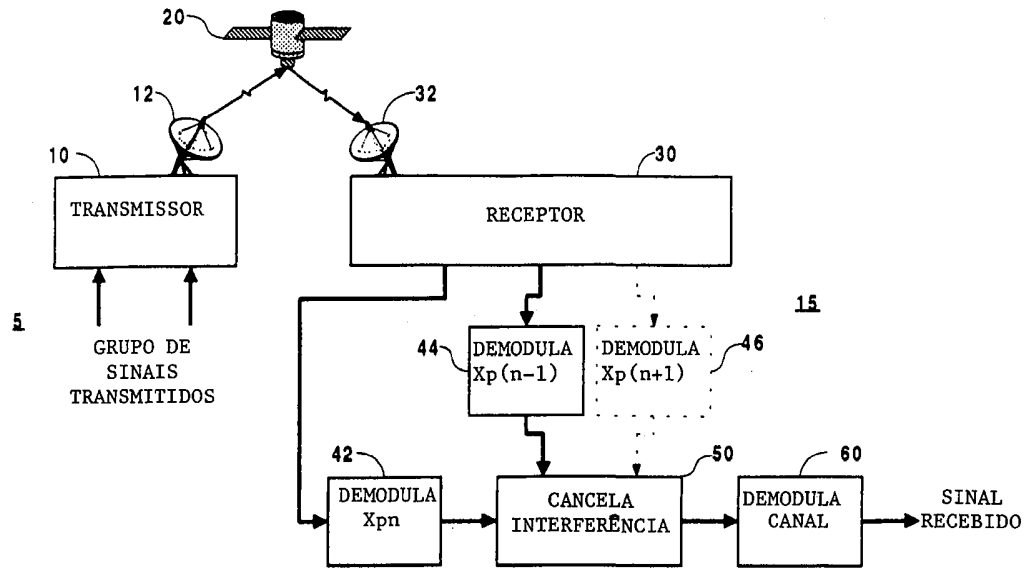


Fig. 1

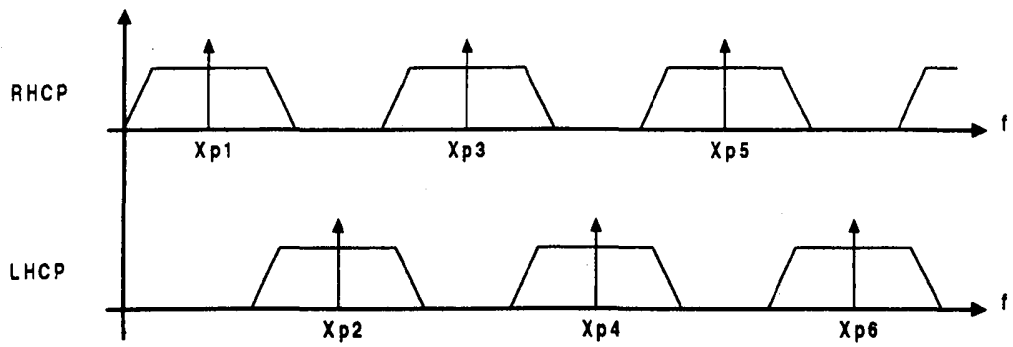


Fig. 2

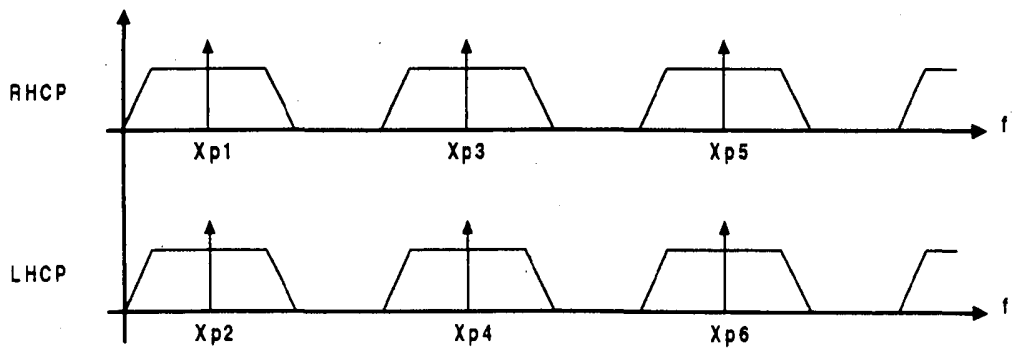


Fig. 3

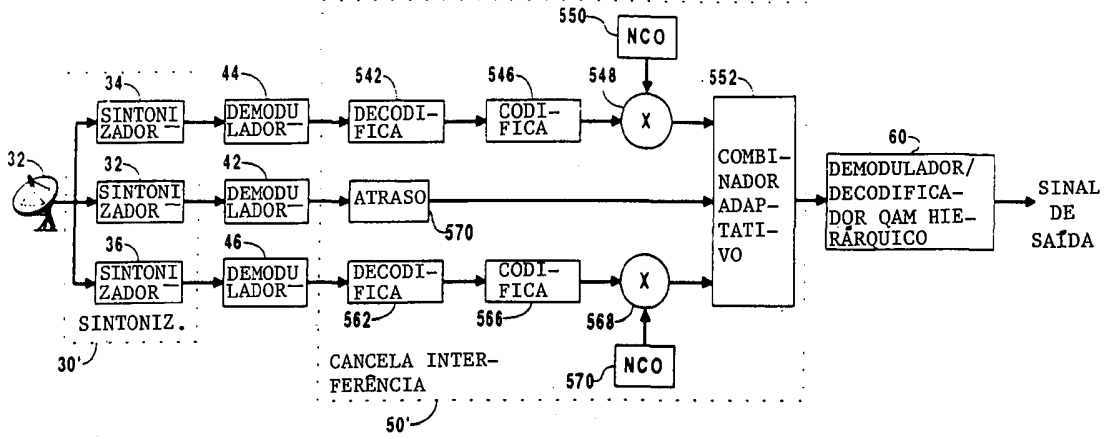


Fig. 4

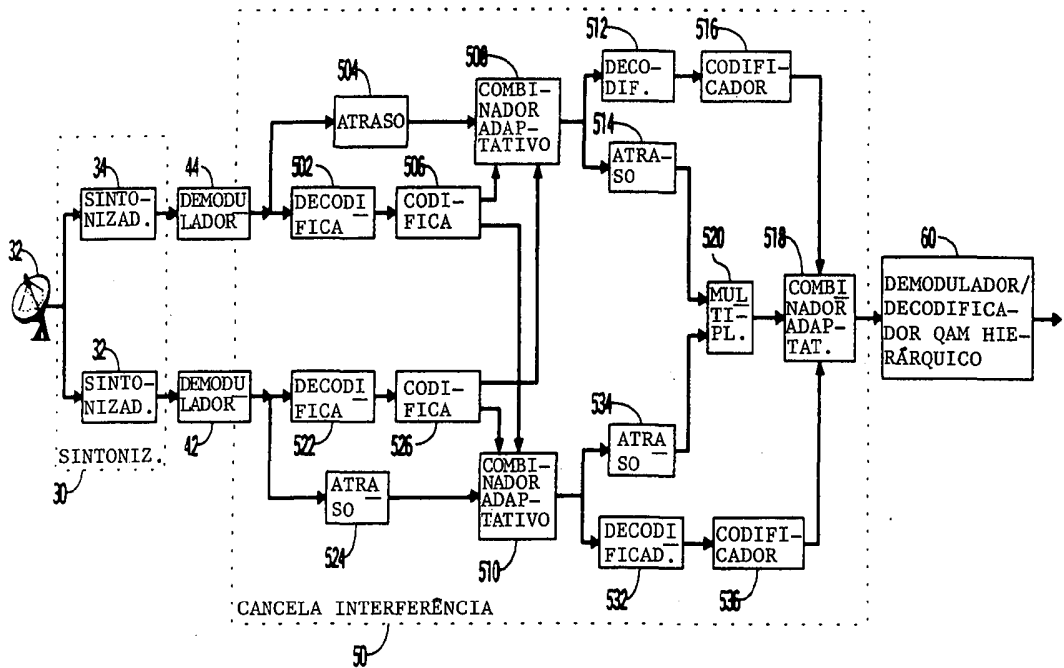


Fig. 5

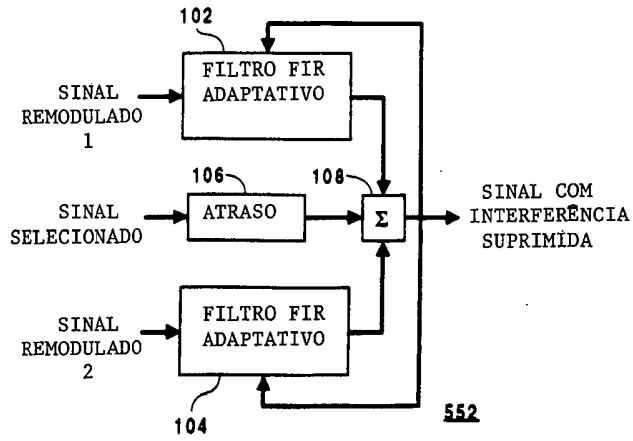


Fig. 6

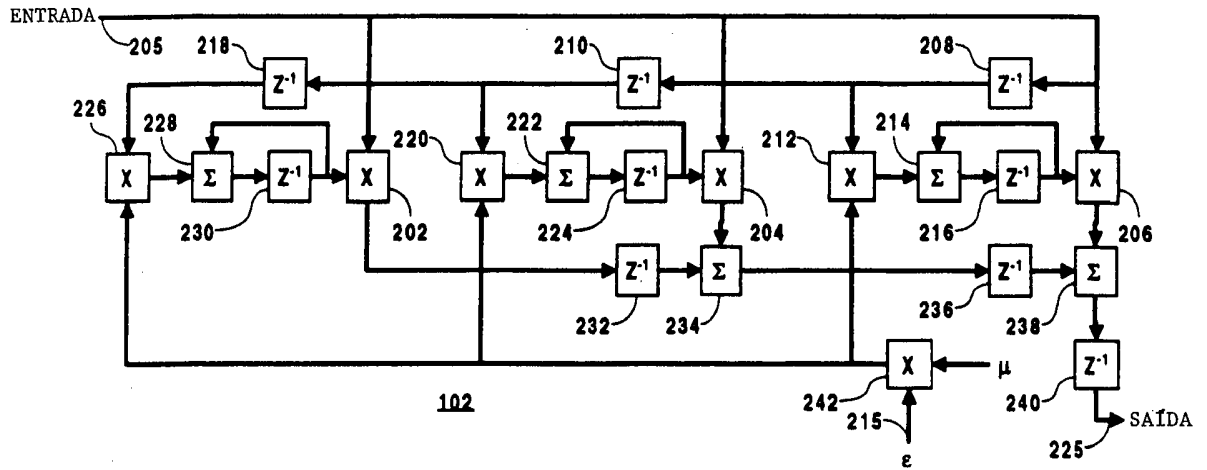


Fig. 7