



Patent dodatkowy
do patentu nr _____

Zgłoszono: 22.10.76 (P. 193214)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 24.04.78

Opis patentowy opublikowano: 31.01.1983

Int. Cl.²

H03K 21/30

G11C 7/00

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Andrzej Wojtych, Andrzej Kilian

Uprawniony z patentu: Instytut Łączności, Warszawa (Polska)

Sposób i układ ustawiania blokady elektronicznych układów cyfrowych

1

Przedmiotem wynalazku jest sposób i układ ustawiania i blokady elektronicznych układów cyfrowych przeznaczony do zabezpieczenia zarejestrowanych wyników pomiaru przed sfałszowaniem ich w przypadku zaniku napięcia zasilania lub spadku napięcia poniżej wartości zabezpieczającej poprawne działanie. Sposób i układ według wynalazku jest szczególnie przeznaczony do stosowania w konstrukcji sygnalizatorów i liczników elektromechanicznych pobudzanych przez elektroniczne układy logiczne.

Stan techniki. Znany jest sposób ustawiania stanów logicznych układów cyfrowych, w którym w momencie włączenia napięcia na układy cyfrowe generuje się impuls ustawiający układy logiczne urządzenia cyfrowego we właściwym stanie początkowym. Impuls taki uzyskuje się z tranzystora połączonego z włączanym napięciem zasilającym urządzenie cyfrowe, który to tranzystor jest sterowany z układu całkującego napięcie zasilające, włączonego na wejściu tranzystora.

Z publikacji D. W. Ricci, G. E. Nelson „Standard” instrument interface simplifies system design — „Electronics” Nov. 14, 1974 r. znanym jest sposób ustawiania żądanych stanów logicznych układów cyfrowych w momencie włączania napięcia zasilającego te układy, polegający na wytworzeniu impulsu ustawiającego przez układ progowy. Zaletą tego układu jest to, że zawsze generuje

2

jeden impuls o zboczu odznaczającym się dużą stromością.

Znane sposoby i układy nie zabezpieczają zachowania informacji uzyskanej w czasie pomiaru w przypadku spadku napięcia zasilającego poniżej wartości dopuszczalnej dla poprawnej pracy układów logicznych.

Istota wynalazku. Sposób ustawiania i blokady elektronicznych układów cyfrowych, w którym zespoły bistabilnych układów, zespół sterujący, zespoły liczników i sygnalizatorów tworzących elektroniczny układ cyfrowy są zasilane ze źródła napięcia poprzez stabilizator napięcia polega na tym, że wejściowe napięcie stabilizatora podaje się na progowy układ, którego wyjściowym napięciem steruje się inwerter zasilany jednocześnie napięciem wyjściowym stabilizatora, zaś sygnał wyjściowy wzmacniacza podaje się bezpośrednio na zespół bistabilnych układów celem ich właściwego ustawienia i jednocześnie sygnał wyjściowy wzmacniacza podaje się na wejściowe układy koniunkcji zespołów liczników i zespołów sygnalizatorów blokując te układy, jak również podaje się wymienione napięcie poprzez diodę na wejście „stop” sterującego zespołu.

Układ połączeń ustawiania i blokady elektronicznych układów cyfrowych zawierający progowy układ, ma wyjście progowego układu, połączonego z wejściem stabilizatora, połączone z wejściem sterującym inwertera, którego zasilające wejście jest

połączone z wyjściem stabilizatora, zaś wyjście wzmacniacza jest połączone z wejściami zespołu układów bistabilnych i jednocześnie z wejściami układów koniunkcji zespołów liczników i zespołów stabilizatorów oraz przez diodę z wejściem „stop” sterującego zespołu.

Objaśnienie rysunku. Wynalazek zostanie bliżej objaśniony w przykładzie wykonania za pomocą rysunku, który przedstawia schemat połączeń elektrycznych.

Przykład realizacji wynalazku. W sposobie według wynalazku wejściowe napięcie stabilizatora 1 napięcia podaje się na progowy układ 2. Wyjściowym napięciem progowego układu 2 steruje się inwerter 3, który jest zasilany napięciem wyjściowym stabilizatora 1. Sygnał wyjściowy inwertera 3 podaje się bezpośrednio na zespół 4 bistabilnych układów celem ich właściwego ustawienia oraz jednocześnie na wejściowe układy 5 i 6 koniunkcji zespołów 7 liczników i zespołów 8 sygnalizatorów, celem zablokowania tych układów. Jednocześnie wyjściowe napięcie inwertera 3 podaje się poprzez zaporowo włączoną diodę 9 na wejście „stop” sterującego zespołu 10.

Układ według wynalazku ma progowy układ 2 włączony na wejście stabilizatora 1. Wyjście progowego układu 2 jest połączone z wejściem inwertera 3, którego zasilające wejście jest połączone z wyjściem stabilizatora 1. Wyjście inwertera 3 jest połączone bezpośrednio z wejściami zespołu 4 układów bistabilnych i jednocześnie z wejściami układów 5 i 6 koniunkcji zespołów 7 liczników i zespołów 8 sygnalizatorów oraz poprzez diodę 9 z wejściem „stop” sterującego zespołu 10.

Działanie wynalazku ma następujący przebieg. W momencie załączenia napięcia zasilania, napięcie na wejściu stabilizatora 1 narasta od zera. Od momentu w którym napięcie wyjściowe progowego układu 2 osiągnie wartość wystarczającą doysterowania inwertera 3 napięcie wyjściowe tego inwertera utrzymywane jest na poziomie OV wskutek czego napięcie na układach 5 i 6 koniunkcji zespołów 7 liczników, zespołów 8 sygnalizatorów, za diodami 11 i 12 nie może przekroczyć napięcia przewodzenia tych diod. W następnym momencie napięcie wejściowe stabilizatora 1 osiąga taką wartość, że napięcie na wyjściu stabilizatora 1 utrzymywane jest na poziomie zapewniającym poprawną pracę zasilanych układów. W chwili gdy napięcie wejściowe stabilizatora 1 osiągnie wartość progową dla układu zaczyna przewodzić dioda 13 progowego układu 2 a tranzystor 14 tego układu jest wprowadzony w nasycenie co powoduje zatkanie inwertera 3, a tym samym podskok napięcia na jego wyjściu i odblokowanie wejść układów 7 liczników i układów 8 sygnalizatorów. Niski poziom napięcia wyjścio-

wego inwertera 3 w okresie czasu od początkowego momentu, gdy napięcie wejściowe stabilizatora 1 osiągnie wartość wystarczającą doysterowania inwertera 3 aż do momentu gdy omawiane napięcie wejściowe osiągnie wartość progową ustawia zespół 4 bistabilnych układów oraz przerzutniki sterującego zespołu 10 w wymaganym stanie początkowym i jednocześnie blokuje wejścia zespołu 7 liczników i zespołu 8 sygnalizatorów nie dopuszczając do pobudzenia ich przypadkowymi impulsami w trakcie ustawiania układów. Praca układów jest inicjowana sygnałem „START”.

Jeżeli napięcie wejściowe stabilizatora 1 spadnie poniżej wartości progowej tranzystor 14 progowego układu 2 przestaje przewodzić, zaczyna przewodzić tranzystor inwertera 3 sprowadzając napięcie wyjściowe tego układu do zera. Powoduje to zablokowanie wejść układu 7 liczników i układu 8 sygnalizatorów, nie pozwalając na zliczanie impulsów zakłócających, które mogłyby powstać w wyniku spadku napięcia na wejściu stabilizatora 1. Jednocześnie w tym samym czasie przerzutnik sterującego zespołu 10 i bistabilne układy zespołu 4 bistabilnych układów ustawiane są w stanie początkowym.

Zastrzeżenia patentowe

1. Sposób ustawiania i blokady elektronicznych układów cyfrowych w którym zespoły bistabilnych układów, zespół sterujący, zespoły liczników i sygnalizatorów tworzących elektroniczny układ cyfrowy są zasilane ze źródła napięcia poprzez stabilizator napięcia, **znamienny tym**, że wejściowe napięcie stabilizatora (1) podaje się na progowy układ (2) którego wyjściowym napięciem steruje się inwerter (3) zasilany jednocześnie napięciem wyjściowym stabilizatora (1), zaś sygnał wyjściowy inwertera (3) podaje się bezpośrednio na zespół (4) bistabilnych układów celem ich właściwego ustawienia i jednocześnie sygnał wyjściowy inwertera (3) podaje się na wejściowe układy (5 i 6) koniunkcji zespołów (7) liczników i zespołów (8) sygnalizatorów, blokując te układy, jak również podaje się wymienione napięcie przez diodę (9) na wejście „stop” sterującego zespołu (10).

2. Układ połączeń ustawiania i blokady elektronicznych układów cyfrowych zawierający progowy układ, **znamienny tym**, że wyjście progowego układu (2) połączonego z wejściem stabilizatora (1) jest połączone z wejściem sterującym inwertera (3) którego zasilające wejście jest połączone z wyjściem stabilizatora (1), zaś wyjście inwertera (3) jest połączone z wejściami zespołu (4) układów bistabilnych i jednocześnie z wejściami układów (5 i 6) koniunkcji zespołów (7) liczników i zespołów (8) sygnalizatorów oraz przez diodę (9) z wejściem „stop” sterującego zespołu (10).

