

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第5183814号
(P5183814)

(45) 発行日 平成25年4月17日(2013.4.17)

(24) 登録日 平成25年1月25日(2013.1.25)

(51) Int.Cl.		F I	
H03K 17/687	(2006.01)	H03K 17/687	G
H03K 17/00	(2006.01)	H03K 17/00	D
H03K 17/10	(2006.01)	H03K 17/10	
G01R 31/28	(2006.01)	G01R 31/28	

請求項の数 8 (全 14 頁)

(21) 出願番号	特願2012-145010 (P2012-145010)	(73) 特許権者	390005175
(22) 出願日	平成24年6月28日 (2012.6.28)		株式会社アドバンテスト
審査請求日	平成24年6月28日 (2012.6.28)		東京都練馬区旭町1丁目32番1号
早期審査対象出願		(74) 代理人	110000877
			龍華国際特許業務法人
		(72) 発明者	畑 善之
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内
		(72) 発明者	中西 慎
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内
		(72) 発明者	滝川 正彦
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内

最終頁に続く

(54) 【発明の名称】 スイッチ装置および試験装置

(57) 【特許請求の範囲】

【請求項1】

第1端子および第2端子の間に設けられたメインスイッチと、
前記第1端子、前記第2端子、および前記メインスイッチのゲートに接続され、前記メインスイッチをオンとする場合に、前記第1端子の電圧および前記第2端子の電圧のうち、大きい方または小さい方の電圧を前記メインスイッチのゲートに供給して、前記メインスイッチを流れる電流の方向によらず同一のゲートソース電圧を前記メインスイッチに供給するスイッチ制御部と、
を備えるスイッチ装置。

【請求項2】

前記スイッチ制御部は、前記メインスイッチをオンとする場合に、前記第1端子および前記第2端子の少なくとも一方からの電圧を基準とする前記ゲートソース電圧を前記メインスイッチのゲートに供給する請求項1に記載のスイッチ装置。

【請求項3】

第1端子および第2端子の間に設けられたメインスイッチと、
前記メインスイッチをオンとする場合に、前記第1端子の電圧および前記第2端子の電圧の間の中間電圧を前記メインスイッチのゲートに供給して、前記メインスイッチを流れる電流の方向によらず同一のゲートソース電圧を前記メインスイッチに供給するスイッチ制御部と、
を備えるスイッチ装置。

【請求項 4】

前記スイッチ制御部は、
 前記第 1 端子および前記第 2 端子の電圧を入力して前記ゲートソース電圧を生成するゲートソース電圧生成部と、
 前記メインスイッチをオンとする場合に、前記ゲートソース電圧生成部に対して前記第 1 端子および前記第 2 端子の電圧を入力し、前記メインスイッチをオフとする場合に、前記ゲートソース電圧生成部に対する前記第 1 端子および前記第 2 端子の電圧の入力を遮断するオン制御部と、
 を有する請求項 1 から 3 のいずれか一項に記載のスイッチ装置。

【請求項 5】

前記スイッチ制御部は、
 前記第 1 端子および前記第 2 端子の電圧を入力して前記ゲートソース電圧を生成するゲートソース電圧生成部と、
 前記メインスイッチをオンとする場合に、前記ゲートソース電圧生成部が出力した前記ゲートソース電圧を前記メインスイッチに供給し、前記メインスイッチをオフとする場合に、前記メインスイッチに対する前記ゲートソース電圧の供給を遮断するオン制御部と、
 を有する請求項 1 から 3 のいずれか一項に記載のスイッチ装置。

【請求項 6】

前記スイッチ制御部は、前記メインスイッチをオフとする場合に、前記メインスイッチをオフとするオフ電圧を前記メインスイッチのゲートに供給するオフ制御部を有する請求項 1 から 5 のいずれか一項に記載のスイッチ装置。

【請求項 7】

前記メインスイッチは、GaN 半導体スイッチである請求項 1 から 6 のいずれか一項に記載のスイッチ装置。

【請求項 8】

被試験デバイスを試験する試験装置であって、
 前記被試験デバイスとの間で信号を伝送して前記被試験デバイスを試験する試験部と、
 前記試験部と前記被試験デバイスとの間を電氣的に接続または切断する、請求項 1 から 7 のいずれか一項に記載のスイッチ装置と、
 を備える試験装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチ装置および試験装置に関する。

【背景技術】

【0002】

電気信号の通過および遮断を切り換えるスイッチ装置として、FET (Field Effect Transistor: 電界効果トランジスタ) 等の半導体スイッチを用いる場合があった (例えば、特許文献 1 参照)。

特許文献 1 特開平 6 - 244694

【発明の概要】

【発明が解決しようとする課題】

【0003】

しかしながら、このような半導体スイッチは、通過および遮断させる電気信号の電圧範囲が狭い。特に、電気信号を通過させている場合に、入力信号を正の電圧方向に大きくすると、ゲート電圧との差が大きくなって半導体スイッチは遮断するように動作し始める。同様に、電気信号を遮断させている場合に、入力信号を負の電圧方向に大きくすると、ゲート電圧との差が小さくなって半導体スイッチは通過するように動作し始める。このような電気信号の電圧範囲を拡大する目的で、当該電気信号の電圧に応じたオフセット電圧をゲート電極に印加すると、半導体スイッチを通過する電流の方向によって、ゲートソース

10

20

30

40

50

電圧が異なってしまふ。したがって、このような半導体スイッチは、通過および遮断させる電気信号の電圧範囲を拡大しつつ、オン抵抗を電流の方向によって対称な特性にすることが困難であった。

【課題を解決するための手段】

【0004】

本発明の第1の態様においては、第1端子および第2端子の間に設けられたメインスイッチと、メインスイッチをオンとする場合に、メインスイッチを流れる電流の方向によらず同一のゲートソース電圧をメインスイッチに供給するスイッチ制御部と、を備えるスイッチ装置を提供する。

【0005】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【0006】

【図1】本実施形態に係るスイッチ装置100の構成を示す。

【図2】FETのゲートソース間電圧 V_{GS} に対するドレイン電流 I_D の特性の例を示す。

【図3】本実施形態に係るスイッチ装置100の変形例を示す。

【図4】本実施形態に係る試験装置200の構成を被試験デバイス300と共に示す。

【発明を実施するための形態】

【0007】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0008】

図1は、本実施形態に係るスイッチ装置100の構成を示す。スイッチ装置100は、第1端子または第2端子に入力される入力信号に応じたゲート電圧を供給して、第1端子および第2端子間を電氣的に接続または切断する。スイッチ装置100は、メインスイッチ110と、制御信号送信部120と、スイッチ制御部130と、オフ電圧部140とを備える。

【0009】

メインスイッチ110は、第1端子および第2端子の間に設けられる。メインスイッチ110は、第1端子および第2端子の間にソースおよびドレインが接続され、第1端子または第2端子に入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなるFETを有する。メインスイッチ110は、複数のFETを有してよく、本例においては、1つのFETを有する例を説明する。

【0010】

メインスイッチ110は、NチャネルのFETであってよく、これに代えて、PチャネルのFETであってよい。また、メインスイッチ110は、一例として、デプレッション型のFETである。メインスイッチ110は、化合物半導体で形成されるFETであってよく、これに代えて、MOSFETであってよい。メインスイッチ110は、一例として、GaN半導体スイッチである。

【0011】

本実施例において、メインスイッチ110のソースは、第1端子に接続される側の端子および第2端子に接続される側のうち、キャリアが供給される方の端子として説明する。例えば、メインスイッチ110がNチャネルのFETの場合で、かつ、第1端子電圧が第2端子電圧よりも大きい場合、電流の流れる方向は第1端子から第2端子に向かい、FETにキャリア(電子)が供給される方向は第2端子側から第1端子側となる。したがって、この場合、FETの第2端子側の端子をソースとする。ここで、メインスイッチ110がNチャネルのFETの場合で、かつ、第1端子電圧が第2端子電圧よりも小さい場合は

10

20

30

40

50

、電流の流れる方向が逆向きになるので、F E Tの第1端子側の端子をソースとする。

【0012】

また、メインスイッチ110がPチャネルのF E Tの場合で、かつ、第1端子電圧が第2端子電圧よりも大きい場合、電流の流れる方向は第1端子から第2端子に向かい、F E Tにキャリア（正孔）が供給される方向は第1端子側から第2端子側となる。したがって、この場合、F E Tの第1端子側の端子をソースとする。ここで、メインスイッチ110がPチャネルのF E Tの場合で、かつ、第1端子電圧が第2端子電圧よりも小さい場合は、電流の流れる方向が逆向きになるので、F E Tの第2端子側の端子をソースとする。

【0013】

制御信号送信部120は、スイッチ制御部130に接続され、制御信号を送信して、メインスイッチ110のオンまたはオフを切り換える。一例として、制御信号送信部120は、メインスイッチ110をオンにする場合は、スイッチ制御部130にオン信号を送信し、メインスイッチ110をオフにする場合は、スイッチ制御部130にオフ信号を送信する。

10

【0014】

スイッチ制御部130は、メインスイッチ110のゲートに接続され、メインスイッチ110をオンとする場合に、メインスイッチ110を流れる電流の方向によらず同一のゲートソース電圧をメインスイッチに供給する。スイッチ制御部130は、第1端子および第2端子にそれぞれ接続され、第1端子および第2端子にそれぞれ印加される電圧に応じたゲートソース電圧をメインスイッチ110に供給する。

20

【0015】

ここで、スイッチ制御部130は、第1端子と第2端子との間の電位差の絶対値が等しい場合、第1端子と第2端子との間に流れる電流の方向によらず、同一のゲートソース電圧を供給する。例えば、スイッチ制御部130は、メインスイッチ110をオンとする場合に、第1端子および第2端子の少なくとも一方からの電圧を基準とするゲートソース電圧をメインスイッチ110のゲートに供給する。

【0016】

一例として、スイッチ制御部130は、メインスイッチ110をオンとする場合に、第1端子の電圧および第2端子の電圧のうち、大きい方または小さい方からの電圧をメインスイッチ110のゲートに供給する。スイッチ制御部130およびメインスイッチ110の動作については、後に詳細を説明する。スイッチ制御部130は、オン制御部132と、ゲートソース電圧生成部134と、オフ制御部136とを有する。

30

【0017】

オン制御部132は、制御信号送信部120、第1端子、および第2端子にそれぞれ接続され、制御信号送信部120から受信する制御信号に応じて、第1端子および第2端子をゲートソース電圧生成部134に接続または遮断する。例えば、オン制御部132は、制御信号送信部120からオン信号を受け取ってメインスイッチ110をオンとする場合に、ゲートソース電圧生成部134に対して第1端子および第2端子の電圧を入力する。

【0018】

また、オン制御部132は、制御信号送信部120からオフ信号を受け取ってメインスイッチをオフとする場合に、ゲートソース電圧生成部に対する第1端子および第2端子の電圧の入力を遮断する。オン制御部132は、一例として、制御信号に応じて導通および非導通を切り換える2以上のスイッチ回路を含む。

40

【0019】

ゲートソース電圧生成部134は、オン制御部132に接続され、第1端子および第2端子の電圧を入力してゲートソース電圧を生成する。ゲートソース電圧生成部134は、メインスイッチ110のゲートに接続され、第1端子および第2端子の電圧に応じて、メインスイッチ110をオンにするゲートソース電圧を生成し、当該ゲートソース電圧を当該ゲートに供給する。

【0020】

50

オフ制御部 136 は、メインスイッチ 110 のゲートおよびオフ電圧部 140 にそれぞれ接続され、メインスイッチ 110 をオフとする場合に、メインスイッチ 110 をオフとするオフ電圧をメインスイッチ 110 のゲートに供給する。オフ制御部 136 は、制御信号送信部 120 に接続され、制御信号送信部 120 からのオフ信号を受け取ったことに応じて、オフ電圧をメインスイッチ 110 のゲートに供給する。オフ制御部 136 は、一例として、制御信号に応じて、オフ電圧部 140 からメインスイッチ 110 のゲートまでの導通および非導通を切り換えるスイッチ回路を含む。

【0021】

オフ電圧部 140 は、メインスイッチ 110 のオフ電圧を出力する。オフ電圧部 140 は、メインスイッチ 110 に用いられる FET の種類と、第 1 端子および第 2 端子に印加される電圧の最小電圧値または最大電圧値とに応じて、予め定められた電圧を供給する。

10

【0022】

図 2 は、FET のゲートソース間電圧 V_{GS} に対するドレイン電流 I_D の特性の例を示す。FET は、一例として、図 2 の A から D に示すような特性を有する。

【0023】

図中の A は、ゲートソース間電圧が 0 でもドレイン電流が流れるノーマリオンの特性を有する、N チャネルのデプレッション型 FET の特性を示す。本例において、N チャネルのデプレッション型 FET は、ゲートソース間電圧が -6 V 以上の場合に完全にオンとなり、ゲートソース間電圧が -9 V 以下の場合に完全にオフとなる。

【0024】

図中の B は、ゲートソース間電圧が 0 ではドレイン電流が流れないノーマリオフの特性を有する、N チャネルのエンハンスメント型 FET の特性を示す。エンハンスメント型 FET は、デプレッション型 FET に比べてオンになるゲートソース間電圧が高くなる。

20

【0025】

図中の C は、ゲートソース間電圧が 0 でもドレイン電流が流れるノーマリオンの特性を有する、P チャネルのデプレッション型 FET の特性を示す。P チャネルの FET は、N チャネルの FET とは反対に、ゲートソース間電圧をマイナス方向に低減させることに応じて、ドレイン電流が増加する特性を有する。本例において、P チャネルのデプレッション型 FET は、ゲートソース間電圧が +6 V 以下の場合に完全にオンとなり、ゲートソース間電圧が +9 V 以上の場合に完全にオフとなる。

30

【0026】

図中の D は、ゲートソース間電圧が 0 ではドレイン電流が流れないノーマリオフの特性を有する、P チャネルのエンハンスメント型 FET の特性を示す。エンハンスメント型 FET は、デプレッション型 FET に比べてオンになるゲートソース間電圧の絶対値が高くなる。

【0027】

ここで、一例として、メインスイッチ 110 が図 2 の A に示す N チャネルのデプレッション型 FET を有する場合を説明する。この場合、オフ電圧部 140 は、第 1 端子および第 2 端子に印加される電圧の最小電圧値に応じて、予め定められた電圧を供給する。本例においては、第 1 端子および第 2 端子に印加される電圧の最小電圧値を 0 V として説明する。

40

【0028】

この場合、オフ電圧部 140 は、例えば、オフ電圧として -1.4 V の電圧を出力する。これによって、制御信号送信部 120 がメインスイッチ 110 をオフにすべく、オフ信号をスイッチ制御部 130 に送信すると、当該オフ信号に応じて、オフ制御部 136 は、オフ電圧をメインスイッチ 110 のゲートに供給する。また、当該オフ信号に応じて、オン制御部 132 は、第 1 端子および第 2 端子からゲートソース電圧生成部 134 までの電気的接続を遮断するので、ゲートソース電圧生成部 134 はゲートソース電圧を生成しない。

【0029】

50

したがって、メインスイッチ 110 のゲートに供給される電圧は、オフ電圧部 140 が出力するオフ電圧となる。ここで、第 1 端子および第 2 端子に印加される電圧の最小電圧値は 0 V なので、メインスイッチ 110 のゲートソース電圧は、- 14 V 以下となる。即ち、メインスイッチ 110 は、第 1 端子および第 2 端子に印加される電圧によらずオフになる。

【 0030 】

これに対して、制御信号送信部 120 がメインスイッチ 110 をオンにすべく、オン信号をスイッチ制御部 130 に送信すると、当該オン信号に応じてオフ制御部 136 は、オフ電圧部 140 からメインスイッチ 110 のゲートまでの電氣的接続を遮断する。また、当該オン信号に応じてオン制御部 132 は、第 1 端子および第 2 端子からゲートソース電圧生成部 134 までを電氣的に接続する。ゲートソース電圧生成部 134 は、第 1 端子および第 2 端子に応じたゲートソース電圧を生成する。

10

【 0031 】

ここで、ゲートソース電圧生成部 134 は、メインスイッチ 110 をオンとする場合に、第 1 端子および第 2 端子の少なくとも一方からの電圧を基準とするゲートソース電圧を生成する。例えば、ゲートソース電圧生成部 134 は、第 1 端子の電圧および第 2 端子の電圧のうち、大きい方または小さい方からの電圧を生成する。

【 0032 】

本例において、第 1 端子に + 6 V、第 2 端子に + 4 . 5 V が印加され、ゲートソース電圧生成部 134 が、第 1 端子の電圧および第 2 端子の電圧のうち、小さい方からの電圧を生成する場合を説明する。この場合、第 1 端子の電圧よりも第 2 端子の電圧の方が小さいので、ゲートソース電圧生成部 134 は、第 2 端子の + 4 . 5 V を生成してメインスイッチ 110 のゲートに供給する。すると、メインスイッチ 110 のソース電圧は、第 2 端子の + 4 . 5 V なので、ゲートソース電圧が 0 V になってメインスイッチ 110 は、オンになる。

20

【 0033 】

また、本例において、第 1 端子に + 6 V、第 2 端子に + 7 . 5 V が印加された場合を説明する。この場合、第 2 端子の電圧よりも第 1 端子の電圧の方が小さいので、ゲートソース電圧生成部 134 は、第 1 端子の + 6 V を生成してメインスイッチ 110 のゲートに供給する。すると、メインスイッチ 110 のソース電圧は、第 1 端子の + 6 V なので、ゲートソース電圧が 0 V になってメインスイッチ 110 は、オンになる。

30

【 0034 】

ここで、第 1 端子の電圧および第 2 端子の電圧のうち小さい方の電圧は、メインスイッチ 110 のソース電圧となる。したがって、ゲートソース電圧生成部 134 は、当該小さい方の電圧をゲート電圧として供給することで、メインスイッチ 110 を流れる電流の方向によらず、メインスイッチ 110 をオンにする一定のゲートソース電圧を供給することができる。

【 0035 】

このようなゲートソース電圧生成部 134 は、例えば、第 1 端子の電圧および第 2 端子の電圧のうち、第 1 端子の電圧が高い場合に第 2 端子の電圧を出力する回路を含む。この場合、ゲートソース電圧生成部 134 は、第 1 端子の電圧および第 2 端子の電圧のうち、第 2 端子の電圧が高い場合に第 1 端子の電圧を出力する回路を更に含む。

40

【 0036 】

次に、本例において、第 1 端子に + 6 V、第 2 端子に + 4 . 5 V が印加され、ゲートソース電圧生成部 134 が、第 1 端子の電圧および第 2 端子の電圧のうち、大きい方からの電圧を生成する場合を説明する。この場合、第 2 端子の電圧よりも第 1 端子の電圧の方が大きいので、ゲートソース電圧生成部 134 は、第 1 端子の + 6 V を生成してメインスイッチ 110 のゲートに供給する。すると、メインスイッチ 110 のソース電圧は、第 2 端子の + 4 . 5 V なので、ゲートソース電圧が + 1 . 5 V になってメインスイッチ 110 は、オンになる。

50

【 0 0 3 7 】

また、本例において、第 1 端子に + 6 V、第 2 端子に + 7 . 5 V が印加された場合を説明する。この場合、第 1 端子の電圧よりも第 2 端子の電圧の方が大きいので、ゲートソース電圧生成部 1 3 4 は、第 2 端子の + 7 . 5 V を生成してメインスイッチ 1 1 0 のゲートに供給する。すると、メインスイッチ 1 1 0 のソース電圧は、第 1 端子の + 6 V なので、ゲートソース電圧が + 1 . 5 V になってメインスイッチ 1 1 0 は、オンになる。

【 0 0 3 8 】

このように、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧のうち、大きい方または小さい方の電圧をゲート電圧として供給する。これによって、ゲートソース電圧生成部 1 3 4 は、第 1 端子と第 2 端子との間の電位差の絶対値が等しい場合、メインスイッチ 1 1 0 を流れる電流の方向によらず、メインスイッチ 1 1 0 をオンにする一定のゲートソース電圧を供給することができる。

10

【 0 0 3 9 】

このようなゲートソース電圧生成部 1 3 4 は、例えば、第 1 端子の電圧および第 2 端子の電圧のうち、第 2 端子の電圧が低い場合に第 1 端子の電圧を出力する回路を含む。この場合、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧のうち、第 1 端子の電圧が低い場合に第 2 端子の電圧を出力する回路を更に含む。

【 0 0 4 0 】

以上の本実施形態に係るスイッチ装置 1 0 0 において、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧のうち、大きい方または小さい方からの電圧を生成する例を説明した。これに代えて、ゲートソース電圧生成部 1 3 4 は、メインスイッチ 1 1 0 をオンとする場合に、第 1 端子の電圧および第 2 端子の電圧の間の中間電圧をメインスイッチ 1 1 0 のゲートに供給してもよい。

20

【 0 0 4 1 】

例えば、第 1 端子に + 6 V、第 2 端子に + 4 . 5 V が印加される場合を説明する。この場合、ゲートソース電圧生成部 1 3 4 は、中間電圧である + 5 . 2 5 V を生成してメインスイッチ 1 1 0 のゲートに供給する。すると、メインスイッチ 1 1 0 のソース電圧は、第 2 端子の + 4 . 5 V なので、ゲートソース電圧が + 0 . 7 5 V になってメインスイッチ 1 1 0 は、オンになる。

【 0 0 4 2 】

また、本例において、第 1 端子に + 6 V、第 2 端子に + 7 . 5 V が印加された場合を説明する。この場合、ゲートソース電圧生成部 1 3 4 は、中間電圧である + 6 . 7 5 V を生成してメインスイッチ 1 1 0 のゲートに供給する。すると、メインスイッチ 1 1 0 のソース電圧は、第 1 端子の + 6 V なので、ゲートソース電圧が + 0 . 7 5 V になってメインスイッチ 1 1 0 は、オンになる。

30

【 0 0 4 3 】

以上のように、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧の和を 1 / 2 にした中間電圧をメインスイッチ 1 1 0 のゲートに供給する。これによって、ゲートソース電圧生成部 1 3 4 は、第 1 端子と第 2 端子との間の電位差の絶対値が等しい場合、メインスイッチ 1 1 0 を流れる電流の方向によらず、メインスイッチ 1 1 0 をオンにする一定のゲートソース電圧を供給することができる。

40

【 0 0 4 4 】

このようなゲートソース電圧生成部 1 3 4 は、例えば、第 1 端子の電圧および第 2 端子の電圧差が 1 . 5 V 程度といった予め定められた電圧差の場合に、第 1 端子の電圧を出力する回路を含む。この場合、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧差が 1 . 5 V 程度といった予め定められた電圧差の場合に、第 2 端子の電圧を出力する回路を更に含む。

【 0 0 4 5 】

以上の本実施形態に係るスイッチ装置 1 0 0 において、メインスイッチ 1 1 0 は、N チャンネルのデプレッション型 F E T を有する例を説明した。これに代えて、メインスイッチ

50

110は、図2のCに示すPチャネルのデプレッション型FETを有してもよい。この場合、オフ電圧部140は、第1端子および第2端子に印加される電圧の最大電圧値に応じて、予め定められた電圧を供給する。本例においては、第1端子および第2端子に印加される電圧の最大電圧値を0Vとして説明する。

【0046】

この場合、オフ電圧部140は、例えば、オフ電圧として+14Vの電圧を出力する。これによって、制御信号送信部120がメインスイッチ110をオフにすべく、オフ信号をスイッチ制御部130に送信すると、当該オフ信号に応じて、オフ制御部136は、オフ電圧をメインスイッチ110のゲートに供給する。また、当該オフ信号に応じて、オン制御部132は、第1端子および第2端子からゲートソース電圧生成部134までの電氣的接続を遮断するので、ゲートソース電圧生成部134はゲートソース電圧を生成しない。

10

【0047】

したがって、メインスイッチ110のゲートに供給される電圧は、オフ電圧部140が出力するオフ電圧となる。ここで、第1端子および第2端子に印加される電圧の最大電圧値は0Vなので、メインスイッチ110のゲートソース電圧は、+14V以上となる。即ち、メインスイッチ110は、第1端子および第2端子に印加される電圧によらずオフになる。

【0048】

これに対して、制御信号送信部120がメインスイッチ110をオンにすべく、オン信号をスイッチ制御部130に送信すると、当該オン信号に応じてオフ制御部136は、オフ電圧部140からメインスイッチ110のゲートまでの電氣的接続を遮断する。また、当該オン信号に応じてオン制御部132は、第1端子および第2端子からゲートソース電圧生成部134までを電氣的に接続する。ゲートソース電圧生成部134は、第1端子および第2端子に応じたゲートソース電圧を生成する。

20

【0049】

本例においては、一例として、第1端子に-6V、第2端子に-4.5Vが印加され、ゲートソース電圧生成部134が、第1端子の電圧および第2端子の電圧のうち、小さい方からの電圧を生成する場合を説明する。この場合、第2端子の電圧よりも第1端子の電圧の方が小さいので、ゲートソース電圧生成部134は、第1端子の-6Vを生成してメインスイッチ110のゲートに供給する。すると、メインスイッチ110のソース電圧は、第2端子の-4.5Vなので、ゲートソース電圧が-1.5Vになってメインスイッチ110は、オンになる。

30

【0050】

また、本例において、第1端子に-6V、第2端子に-7.5Vが印加された場合を説明する。この場合、第1端子の電圧よりも第2端子の電圧の方が小さいので、ゲートソース電圧生成部134は、第2端子の-7.5Vを生成してメインスイッチ110のゲートに供給する。すると、メインスイッチ110のソース電圧は、第1端子の-6Vなので、ゲートソース電圧が-1.5Vになってメインスイッチ110は、オンになる。

【0051】

このようなゲートソース電圧生成部134は、例えば、第1端子の電圧および第2端子の電圧のうち、第2端子の電圧が高い場合に第1端子の電圧を出力する回路を含む。この場合、ゲートソース電圧生成部134は、第1端子の電圧および第2端子の電圧のうち、第1端子の電圧が高い場合に第2端子の電圧を出力する回路を更に含む。

40

【0052】

次に、本例において、第1端子に-6V、第2端子に-4.5Vが印加され、ゲートソース電圧生成部134が、第1端子の電圧および第2端子の電圧のうち、大きい方からの電圧を生成する場合を説明する。この場合、第1端子の電圧よりも第2端子の電圧の方が大きいので、ゲートソース電圧生成部134は、第2端子の-4.5Vを生成してメインスイッチ110のゲートに供給する。すると、メインスイッチ110のソース電圧は、第

50

2端子の - 4 . 5 Vなので、ゲートソース電圧が 0 V になってメインスイッチ 1 1 0 は、オンになる。

【 0 0 5 3 】

また、本例において、第 1 端子に - 6 V、第 2 端子に - 7 . 5 V が印加された場合を説明する。この場合、第 2 端子の電圧よりも第 1 端子の電圧の方が大きいので、ゲートソース電圧生成部 1 3 4 は、第 1 端子の - 6 V を生成してメインスイッチ 1 1 0 のゲートに供給する。すると、メインスイッチ 1 1 0 のソース電圧は、第 1 端子の - 6 V なので、ゲートソース電圧が 0 V になってメインスイッチ 1 1 0 は、オンになる。

【 0 0 5 4 】

このように、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧のうち、大きい方または小さい方の電圧をゲート電圧として供給する。これによって、ゲートソース電圧生成部 1 3 4 は、第 1 端子と第 2 端子との間の電位差の絶対値が等しい場合、メインスイッチ 1 1 0 を流れる電流の方向によらず、メインスイッチ 1 1 0 をオンにする一定のゲートソース電圧を供給することができる。

【 0 0 5 5 】

このようなゲートソース電圧生成部 1 3 4 は、例えば、第 1 端子の電圧および第 2 端子の電圧のうち、第 2 端子の電圧が低い場合に第 1 端子の電圧を出力する回路を含む。この場合、ゲートソース電圧生成部 1 3 4 は、第 1 端子の電圧および第 2 端子の電圧のうち、第 1 端子の電圧が低い場合に第 2 端子の電圧を出力する回路を更に含む。

【 0 0 5 6 】

以上のように、メインスイッチ 1 1 0 が P チャンネルのデプレッション型 F E T を有する場合も、スイッチ制御部 1 3 0 は、メインスイッチ 1 1 0 が N チャンネルのデプレッション型 F E T を有する場合と同様の動作を実行することで、メインスイッチ 1 1 0 のオンおよびオフを切り換えることができる。また、ゲートソース電圧生成部 1 3 4 が、第 1 端子の電圧および第 2 端子の電圧の間の中間電圧をメインスイッチ 1 1 0 のゲートに供給する場合においても、上述した動作と同様の動作を実行することで、メインスイッチ 1 1 0 のオンおよびオフを切り換えることができる。

【 0 0 5 7 】

以上の本実施形態に係るスイッチ装置 1 0 0 は、メインスイッチ 1 1 0 を通過および遮断させる電気信号の電圧に応じたゲートソース電圧を供給するので、当該電気信号の電圧範囲を拡大することができる。また、スイッチ装置 1 0 0 は、第 1 端子および第 2 端子の電圧に応じたゲートソース電圧をメインスイッチに供給するので、第 1 端子および第 2 端子に入力される電気信号の電圧範囲を拡大することができる。

【 0 0 5 8 】

ここで、例えば、メインスイッチ 1 1 0 が有する F E T を G a N 系 H E M T で形成することで、スイッチ装置 1 0 0 は、より高い電圧を扱うことができる。例えば、スイッチ装置 1 0 0 は、入力電圧範囲を数十 V にすることができる。また、スイッチ装置 1 0 0 は、第 1 端子および第 2 端子のいずれの入力信号に対しても、扱える電圧範囲を数十 V に拡大することができる。

【 0 0 5 9 】

ここで、F E T は、図 2 で説明したように、ゲートソース電圧に応じてソースドレイン間に流れる電流が変化する特性を有するので、ゲートソース電圧に応じてオン抵抗が変化する。スイッチ装置 1 0 0 は、第 1 端子と第 2 端子との間の電位差の絶対値が等しい場合、メインスイッチを流れる電流の方向によらず同一のゲートソース電圧をメインスイッチに供給することができる。即ち、第 1 端子と第 2 端子との間の電位差の絶対値が等しい場合、スイッチ装置 1 0 0 は、メインスイッチを流れる電流の方向によらず、メインスイッチ 1 1 0 が有する F E T のオン抵抗を等しくさせることができる。

【 0 0 6 0 】

図 3 は、本実施形態に係るスイッチ装置 1 0 0 の変形例を示す。本変形例のスイッチ装置 1 0 0 において、図 1 に示された本実施形態に係るスイッチ装置 1 0 0 の動作と略同一

10

20

30

40

50

のものには同一の符号を付け、説明を省略する。

【 0 0 6 1 】

本変形例のゲートソース電圧生成部 1 3 4 は、第 1 端子および第 2 端子に接続され、第 1 端子および第 2 端子の電圧を入力してゲートソース電圧を生成する。本変形例のゲートソース電圧生成部 1 3 4 がゲートソース電圧を生成する動作は、以上の本実施例で説明した動作と略同一なのでここでは省略する。ゲートソース電圧生成部 1 3 4 は、オン制御部 1 3 2 に接続され、生成したゲートソース電圧をオン制御部 1 3 2 に出力する。

【 0 0 6 2 】

本変形例のオン制御部 1 3 2 は、メインスイッチ 1 1 0 のゲートに接続され、メインスイッチ 1 1 0 をオンとする場合に、ゲートソース電圧生成部 1 3 4 が出力したゲートソース電圧をメインスイッチ 1 1 0 に供給する。また、オン制御部 1 3 2 は、メインスイッチ 1 1 0 をオフとする場合に、メインスイッチ 1 1 0 に対するゲートソース電圧の供給を遮断する。オン制御部 1 3 2 は、制御信号送信部 1 2 0 に接続され、制御信号送信部 1 2 0 からの制御信号に応じて、ゲートソース電圧の供給および遮断を切り換える。

【 0 0 6 3 】

以上の本変形例のスイッチ装置 1 0 0 は、スイッチ制御部 1 3 0 が有するオン制御部 1 3 2 と、ゲートソース電圧生成部 1 3 4 との接続関係が、図 1 で説明したスイッチ装置 1 0 0 と異なる。しかしながら、本変形例のスイッチ制御部 1 3 0 は、入力される電気信号および出力する電気信号が図 1 で説明したスイッチ制御部 1 3 0 と略同一であり、制御信号に応じた動作も略同一である。

【 0 0 6 4 】

したがって、本変形例のスイッチ装置 1 0 0 は、図 1 および図 2 で説明した動作と略同一に動作することができる。即ち、本変形例のスイッチ装置 1 0 0 は、第 1 端子と第 2 端子との間の電位差の絶対値が等しい場合、メインスイッチを流れる電流の方向によらず同一のゲートソース電圧をメインスイッチに供給することができる。

【 0 0 6 5 】

ここで、図 1 の実施形態のオン制御部 1 3 2 は、第 1 端子および第 2 端子の電圧が入力され、ゲートソース電圧生成部 1 3 4 に当該 2 つの電圧の供給および遮断を切り換えるので、一例として、2 以上のスイッチ回路で構成することができる。

【 0 0 6 6 】

ここで、本変形例のゲートソース電圧生成部 1 3 4 は、第 1 端子および第 2 端子の電圧が入力されてゲートソース電圧を出力するので、一例として、2 入力 1 出力の回路で構成することができる。したがって、オン制御部 1 3 2 は、制御信号に応じて、ゲートソース電圧の供給および遮断を切り換えるので、1 以上のスイッチ回路で構成することができ、図 1 の実施形態に比べてスイッチ回路の最小構成を簡略化することができる。

【 0 0 6 7 】

以上の本実施形態のスイッチ装置 1 0 0 において、オン制御部 1 3 2、ゲートソース電圧生成部 1 3 4、およびオフ制御部 1 3 6 は、一例として、スイッチ回路等を含んで構成される。この場合、スイッチ回路は、例えば、Nチャネルのデプレッション型 F E T、Nチャネルのエンハンス型 F E T、Pチャネルのデプレッション型 F E T、および/または Pチャネルのエンハンス型 F E T を含む。

【 0 0 6 8 】

図 4 は、本実施形態に係る試験装置 2 0 0 の構成を被試験デバイス 3 0 0 と共に示す。試験装置 2 0 0 は、アナログ回路、デジタル回路、メモリ、およびシステム・オン・チップ (S O C) 等の被試験デバイス 3 0 0 を試験する。試験装置 2 0 0 は、被試験デバイス 3 0 0 を試験するための試験パターンに基づく試験信号を被試験デバイス 3 0 0 に入力して、試験信号に応じて被試験デバイス 3 0 0 が出力する出力信号に基づいて被試験デバイス 3 0 0 の良否を判定する。試験装置 2 0 0 は、被試験デバイスとの間で信号を授受する試験部 2 0 2 と、スイッチ装置 1 0 0 と、スイッチ制御部 2 5 0 とを備える。

【 0 0 6 9 】

10

20

30

40

50

試験部 202 は、試験信号発生部 210 と、ドライバ 220 と、コンパレータ 230 と、判定部 240 とを備える。試験信号発生部 210 は、被試験デバイス 300 を試験するための試験信号を発生させて、ドライバ 220 に出力する。また、試験信号発生部 210 は、発生させた試験信号に対応する期待値を発生させて判定部 240 に出力する。

【0070】

ドライバ 220 は、試験信号発生部 210 から発生された試験信号を被試験デバイス 300 へと供給する。コンパレータ 230 は、試験信号が供給されたことに応じて被試験デバイス 300 から出力された応答信号の論理値を取得する。判定部 240 は、コンパレータ 230 により取得された論理値と期待値とを比較して、被試験デバイス 300 の良否を判定する。

10

【0071】

スイッチ装置 100 は、ドライバ 220 と被試験デバイス 300 との間に設けられる。スイッチ装置 100 は、スイッチ制御部 250 から供給される制御信号の電圧に応じて、ドライバ 220 と被試験デバイス 300 との間を導通または切断する。スイッチ制御部 250 は、試験信号発生部 210 による試験時においてスイッチ装置 100 を導通状態として、試験信号発生部 210 による試験時以外においてスイッチ装置 100 を切断状態とする。

【0072】

スイッチ制御部 250 は、例えば、制御信号をスイッチ装置 100 が備える制御信号送信部 120 に送信する。この場合、制御信号送信部 120 は受信した制御信号に応じて、メインスイッチ 110 をオンおよびオフを切り換える制御信号をスイッチ制御部 130 に送信する。これに代えて、スイッチ制御部 250 は、スイッチ装置 100 が備える制御信号送信部 120 の動作を実行してもよい。この場合、スイッチ制御部 250 は、メインスイッチ 110 をオンおよびオフを切り換える制御信号をスイッチ制御部 130 に直接送信する。

20

【0073】

以上の本実施例における試験装置 200 は、小型、長寿命、かつ信頼性の高い FET で構成され、入力電圧範囲を拡大させたスイッチ装置 100 を用いて試験を実行することができる。また、試験装置 200 は、試験部 202 から被試験デバイス 300 へ試験信号を送信する場合と、被試験デバイス 300 から試験部 202 へ応答信号を受信する場合とで、電気信号を伝送する方向が反転しても、同一の振幅電圧に対して同一のオン抵抗となるスイッチ装置 100 を用いて試験を実行することができる。

30

【0074】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0075】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

40

【符号の説明】

【0076】

100 スwitch装置、110 メインスイッチ、120 制御信号送信部、130 スイッチ制御部、132 オン制御部、134 ゲートソース電圧生成部、136 オフ制御部、140 オフ電圧部、200 試験装置、202 試験部、210 試験信号発生部、220 ドライバ、230 コンパレータ、240 判定部、250 スイッチ制御

50

部、300 被試験デバイス

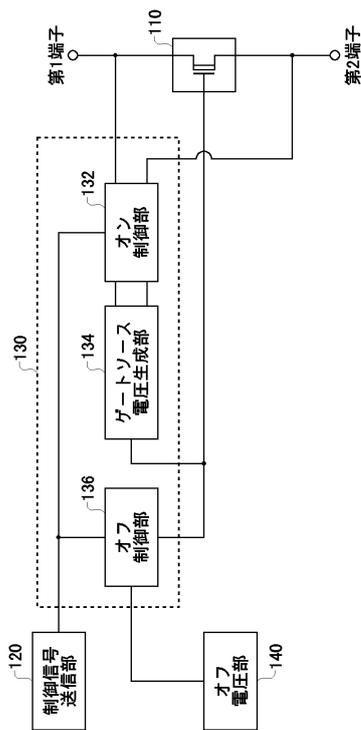
【要約】

【課題】入力電圧範囲の大きな半導体スイッチ装置を提供する。

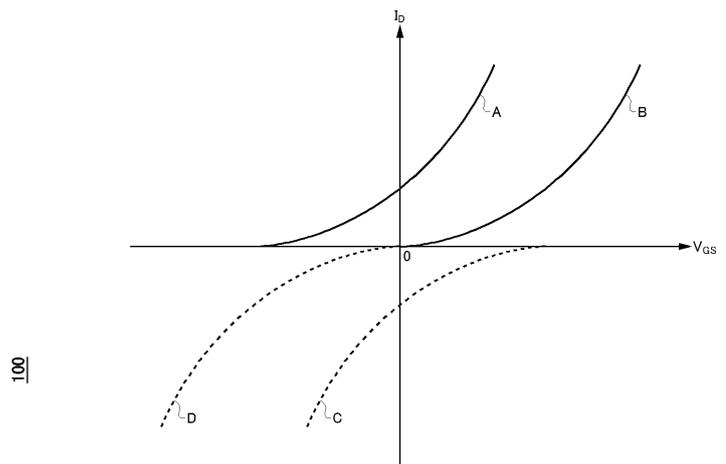
【解決手段】第1端子および第2端子の間に設けられたメインスイッチと、メインスイッチをオンとする場合に、メインスイッチを流れる電流の方向によらず同一のゲートソース電圧をメインスイッチに供給するスイッチ制御部とを備え、スイッチ制御部は、メインスイッチをオンとする場合に、第1端子および第2端子の少なくとも一方からの電圧を基準とするゲートソース電圧をメインスイッチのゲートに供給するスイッチ装置を提供する。

【選択図】図1

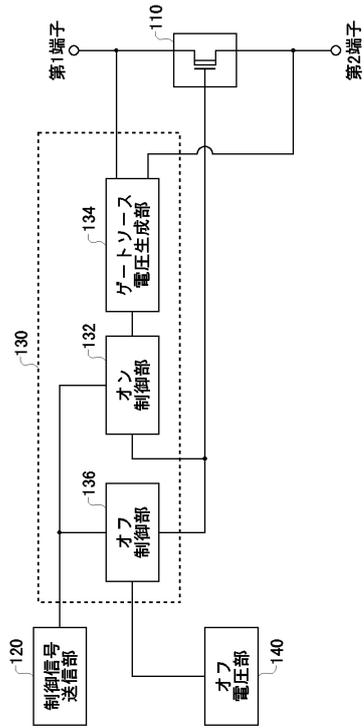
【図1】



【図2】

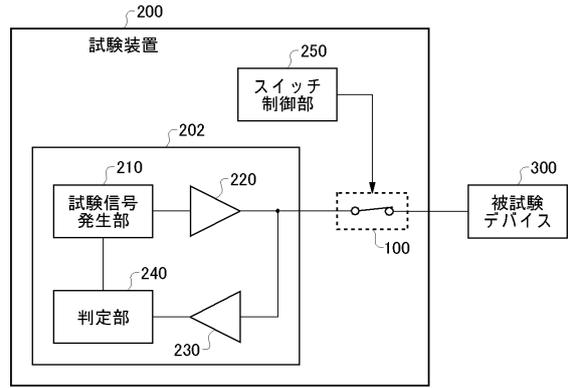


【図3】



100

【図4】



フロントページの続き

審査官 栗栖 正和

- (56)参考文献 特開2009-124667(JP,A)
国際公開第2007/043482(WO,A1)
特開平04-273716(JP,A)
国際公開第2004/114508(WO,A1)
特開2009-159222(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H03K 17/00 - 17/70
G01R 31/28