



(12) 实用新型专利

(10) 授权公告号 CN 203039068 U

(45) 授权公告日 2013. 07. 03

(21) 申请号 201220669251. 5

(22) 申请日 2012. 12. 07

(73) 专利权人 深圳市大富科技股份有限公司  
地址 518104 广东省深圳市宝安区沙井街道  
蚝乡路沙井工业公司第三工业区 A1、  
A2、A3 的 101 及 2 层、A4  
专利权人 安徽省大富机电技术有限公司

(72) 发明人 窦兴 李贤祥

(51) Int. Cl.

H01P 3/08 (2006. 01)

H01P 1/203 (2006. 01)

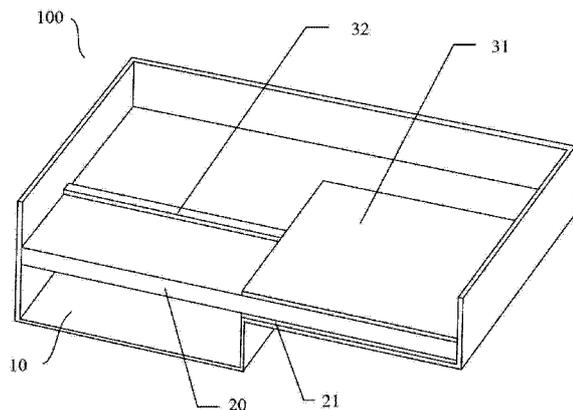
权利要求书1页 说明书3页 附图4页

(54) 实用新型名称

一种阶梯阻抗线装置及滤波器

(57) 摘要

本实用新型涉及一种阶梯阻抗线装置及滤波器,阶梯阻抗线装置包括:腔体以及设置于腔体内的 PCB 基板,PCB 基板上设置有高低阻抗线,腔体的底壁呈台阶状,与低阻抗线对应的 PCB 基板与腔体底壁贴合,与高阻抗线对应的 PCB 基板悬空于腔体内。借此,本实用新型能实现较大阻抗比,同时又便于加工实现。



1. 一种阶梯阻抗线装置,其特征在于,包括:腔体以及设置于所述腔体内的 PCB 基板,所述 PCB 基板上设置有高低阻抗线,所述腔体的底壁呈台阶状,与所述低阻抗线对应的 PCB 基板与所述腔体底壁贴合,与所述高阻抗线对应的 PCB 基板悬空于所述腔体内。

2. 根据权利要求 1 所述的阶梯阻抗线装置,其特征在于,所述高阻抗线与所述低阻抗线相互连接,且所述高阻抗线的宽度小于所述低阻抗线的宽度,所述高低阻抗线呈阶梯形。

3. 根据权利要求 1 所述的阶梯阻抗线装置,其特征在于,所述高阻抗线与所述低阻抗线一体成型。

4. 根据权利要求 1 所述的阶梯阻抗线装置,其特征在于,与所述低阻抗线对应的 PCB 基板设有与所述腔体的底壁贴合的 PCB 接地层。

5. 根据权利要求 1 所述的阶梯阻抗线装置,其特征在于,所述高阻抗线以及所述低阻抗线为微带线。

6. 一种滤波器,包括阶梯阻抗线装置,以及与所述阶梯阻抗线装置连接的输入/输出端口,其特征在于,所述阶梯阻抗线装置包括:腔体以及设置于所述腔体内的 PCB 基板,所述 PCB 基板上设置有高低阻抗线,与所述低阻抗线对应的 PCB 基板与所述腔体底壁贴合,与所述高阻抗线对应的 PCB 基板悬空于所述腔体内。

7. 根据权利要求 6 所述的滤波器,其特征在于,所述高阻抗线与所述低阻抗线相互连接,且所述高阻抗线的宽度小于所述低阻抗线的宽度,所述高低阻抗线呈阶梯形。

8. 根据权利要求 6 所述的滤波器,其特征在于,所述高阻抗线与所述低阻抗线一体成型。

9. 根据权利要求 6 所述的滤波器,其特征在于,与所述低阻抗线对应的 PCB 基板设有与所述腔体的底壁贴合的 PCB 接地层。

10. 根据权利要求 6 所述的滤波器,其特征在于,所述高阻抗线以及所述低阻抗线为微带线。

## 一种阶梯阻抗线装置及滤波器

### 技术领域

[0001] 本实用新型涉及一种通信器件,更具体地说,涉及一种阶梯阻抗线装置及滤波器。

### 背景技术

[0002] 现有构成滤波器的高低阻抗线装置一般包括两种结构:

[0003] 一、微带线阶梯阻抗线,如图 1 和图 2 所示,在同一块印制板材上,采用两段不同宽度的微带线串联形成阶梯阻抗线。其缺点在于,微带线阶梯阻抗线的低阻抗线很容易实现,而高阻部分很难实现。要想实现大的阻抗比,一个办法是将高阻部分的微带线设计的很细,否则很难实现大的阻抗比,然而由于 PCB 受加工工艺限制和实际使用时要承受功率等原因,不可能将微带线做的太细;另一个办法就是将低阻抗部分的微带线做的很宽,但由于受到产品尺寸限制,也不可能实现,因此微带线阶梯阻抗线不能实现较大的阻抗比。

[0004] 二、悬置线阶梯阻抗线,如图 3 和图 4 所示,在同一块印制板材上,采用两段不同宽度的悬置微带线串联形成阶梯阻抗线,与图 1 中结构不同的是,图 1 中的设置有微带线阶梯阻抗线的 PCB 板与腔体底壁贴合,而图 3 中的悬置线阶梯阻抗线,设置有悬置微带线的 PCB 板与腔体底壁不贴合,该 PCB 板悬空在腔体中。悬置线阶梯阻抗线和微带线阶梯阻抗线的情况正好相反,悬置线的高阻抗线很容易实现,低阻抗线较难实现。要想实现大的阻抗比,一个办法是把高阻抗线做的更细些,这同样受到 PCB 加工工艺的可实现性和使用时承受功率等因素的影响,不可能将悬置线做的太细;另一个办法是将低阻抗线部分的悬置线做的很宽,这受到产品尺寸的限制,实际应用中也不可能实现。

[0005] 综上所述,现有阶梯阻抗线装置及滤波器在实际使用中存在缺点,所以有必要进行改进。

### 实用新型内容

[0006] 本实用新型要解决的技术问题在于,针对现有技术的上述缺陷,提供一种阶梯阻抗线装置及滤波器,其能实现较大阻抗比,同时又便于加工实现。

[0007] 本实用新型解决其技术问题所采用的技术方案是,提供一种阶梯阻抗线装置,包括:腔体以及设置于所述腔体内的 PCB 基板,所述 PCB 基板上设置有高低阻抗线,与所述低阻抗线对应的 PCB 基板与所述腔体底壁贴合,与所述高阻抗线对应的 PCB 基板悬空于所述腔体内。

[0008] 根据本实用新型的阶梯阻抗线装置,所述高阻抗线与所述低阻抗线相互连接,且所述高阻抗线的宽度小于所述低阻抗线的宽度,所述高低阻抗线呈阶梯形。

[0009] 根据本实用新型的阶梯阻抗线装置,所述高阻抗线与所述低阻抗线一体成型。

[0010] 根据本实用新型的阶梯阻抗线装置,与所述低阻抗线对应的 PCB 基板设有与所述腔体的底壁贴合的 PCB 接地层。

[0011] 根据本实用新型的阶梯阻抗线装置,所述高阻抗线以及所述低阻抗线为微带线。

[0012] 本实用新型相应提供一种滤波器,包括阶梯阻抗线装置,以及与所述阶梯阻抗线

装置连接的输入 / 输出端口,所述阶梯阻抗线装置包括:腔体以及设置于所述腔体内的 PCB 基板,所述 PCB 基板上设置有高低阻抗线,与所述低阻抗线对应的 PCB 基板与所述腔体底壁贴合,与所述高阻抗线对应的 PCB 基板悬空于所述腔体内。

[0013] 根据本实用新型的滤波器,所述高阻抗线与所述低阻抗线相互连接,且所述高阻抗线的宽度小于所述低阻抗线的宽度,所述高低阻抗线呈阶梯形。

[0014] 根据本实用新型的滤波器,所述高阻抗线与所述低阻抗线一体成型。

[0015] 根据本实用新型的滤波器,与所述低阻抗线对应的 PCB 基板设有与所述腔体的底壁贴合的 PCB 接地层。

[0016] 根据本实用新型的滤波器,所述高阻抗线以及所述低阻抗线为微带线。

[0017] 本实用新型通过将阶梯阻抗线结构的高阻抗部分做成悬置线,低阻抗部分做成微带线,充分发挥悬置线容易实现高阻抗和微带线容易实现低阻抗的特点,将二者做在同一块 PCB 上,很好的实现了较大阻抗比的阶梯阻抗结构,阶梯阻抗结构在悬置线类滤波器中有较好的应用,而本发明在传统的结构上进一步提高了阻抗比,使阶梯阻抗结构尺寸减小,同时所需的线长会相应的减小,这样由线长带来的高次模谐波频率会变得更远,对所需频率的设计影响进一步减小。借此,本实用新型能实现较大阻抗比,同时又便于加工实现。

#### 附图说明

[0018] 下面将结合附图及实施例对本实用新型作进一步说明

[0019] 图 1 是现有一种高低阻抗线装置的立体结构图;

[0020] 图 2 是图 1 中高低阻抗线装置的剖视图;

[0021] 图 3 是现有另一种高低阻抗线装置的立体结构图;

[0022] 图 4 是图 3 中高低阻抗线装置的剖视图;

[0023] 图 5 是本实用新型高低阻抗线装置的立体结构图;

[0024] 图 6 是本实用新型高低阻抗线装置的一种视角的立体剖解图;

[0025] 图 7 是本实用新型高低阻抗线装置的剖视图。

#### 具体实施方式

[0026] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅是本实用新型的一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0027] 如图 5、图 6 所示,本实用新型提供一种阶梯阻抗线装置 100,用于高通、低通、带通或带阻滤波器中。阶梯阻抗线装置 100 包括:腔体 10 以及设置于腔体 10 内的 PCB 基板 20, PCB 基板 20 上设置有高低阻抗线 30,该腔体 10 的底壁呈台阶状,与低阻抗线 31 对应的 PCB 基板 20 与腔体 10 底壁贴合,与高阻抗线 32 对应的 PCB 基板 20 悬空于腔体 10 内。

[0028] 本实用新型通过将阶梯阻抗线结构的高阻抗部分做成悬置线,低阻抗部分做成微带线,充分发挥悬置线容易实现高阻抗和微带线容易实现低阻抗的特点,将二者做在同一块 PCB 上,很好的实现了较大阻抗比的阶梯阻抗结构,阶梯阻抗结构在悬置线类滤波器中有较好的应用,而本发明在传统的结构上进一步提高了阻抗比,使阶梯阻抗结构尺寸减小,

同时所需的线长会相应的减小,这样由线长带来的高次模谐波频率会变得更远,对所需频率的设计影响进一步减小。借此,本实用新型能实现较大阻抗比,同时又便于加工实现。

[0029] 如图 5 所示,高阻抗线 32 与低阻抗线 31 相互连接,且高阻抗线 32 的宽度小于低阻抗线 31 的宽度,高低阻抗线 30 呈梯形。高阻抗线 32 与低阻抗线 31 一体成型。与低阻抗线 31 对应的 PCB 基板 20 设有与腔体 10 的底壁贴合的 PCB 接地层 21。高阻抗线 32 以及低阻抗线 31 为微带线,优选的,高阻抗线 32 以及低阻抗线 31 也可为金属线。

[0030] 综上所述,本实用新型通过将阶梯阻抗线结构的高阻抗部分做成悬置线,低阻抗部分做成微带线,充分发挥悬置线容易实现高阻抗和微带线容易实现低阻抗的特点,将二者做在同一块 PCB 上,很好的实现了较大阻抗比的阶梯阻抗结构,阶梯阻抗结构在悬置线类滤波器中有较好的应用,而本发明在传统的结构上进一步提高了阻抗比,使阶梯阻抗结构尺寸减小,同时所需的线长会相应的减小,这样由线长带来的高次模谐波频率会变得更远,对所需频率的设计影响进一步减小。借此,本实用新型能实现较大阻抗比,同时又便于加工实现。

[0031] 以上实施例只为说明本实用新型的技术构思及特点,其目的在于让熟悉此项技术的人士能够了解本实用新型的内容并据此实施,并不能限制本实用新型的保护范围。凡跟本实用新型权利要求范围所做的均等变化与修饰,均应属于本实用新型权利要求的涵盖范围。

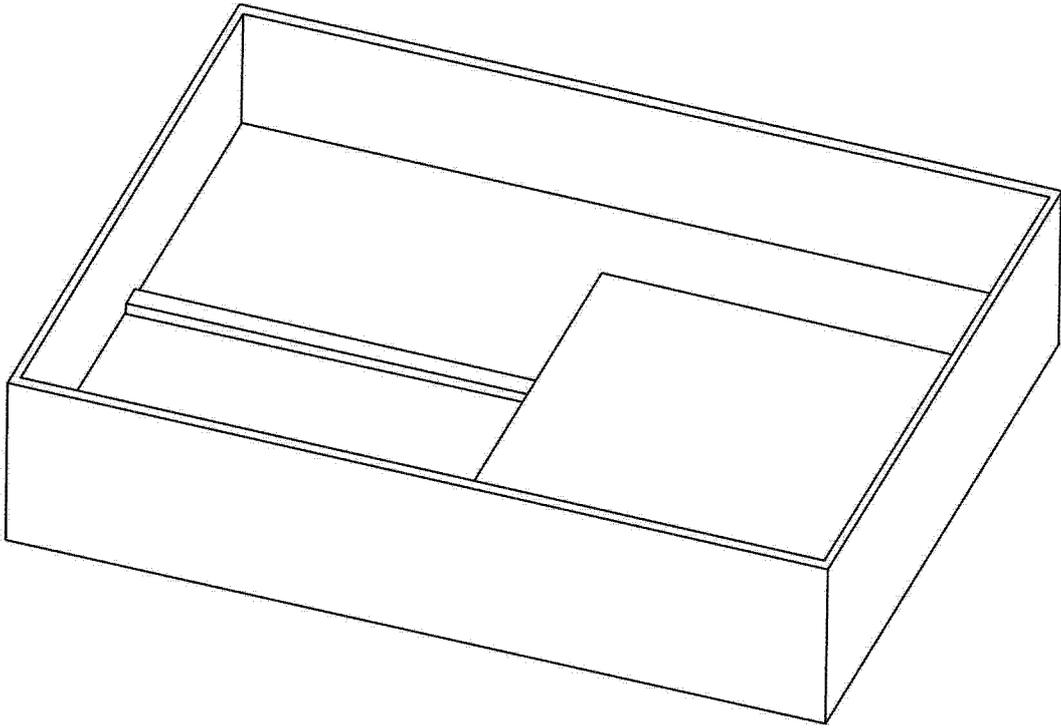


图 1

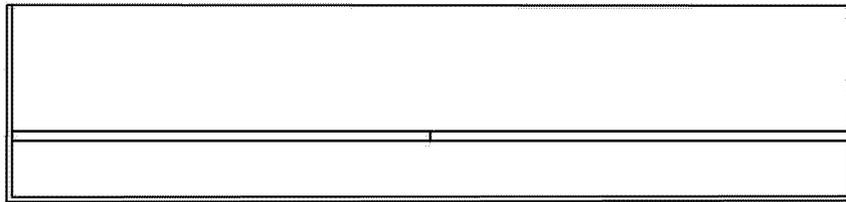


图 2

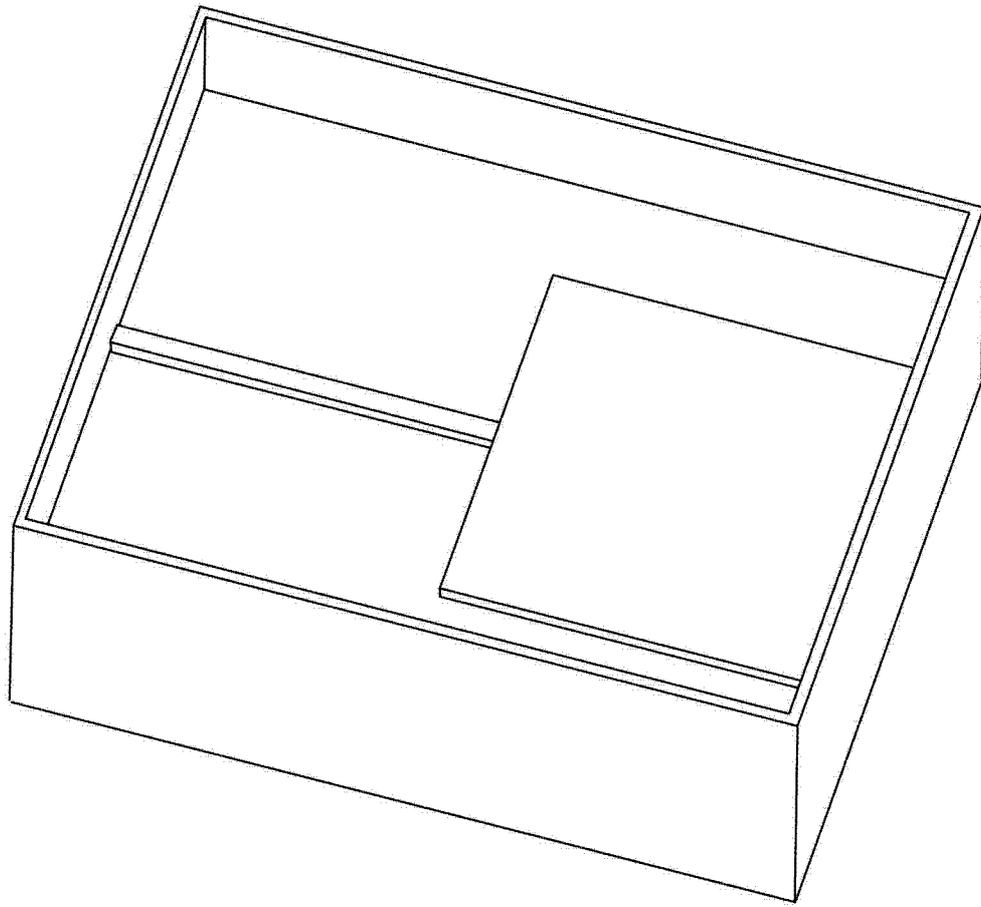


图 3

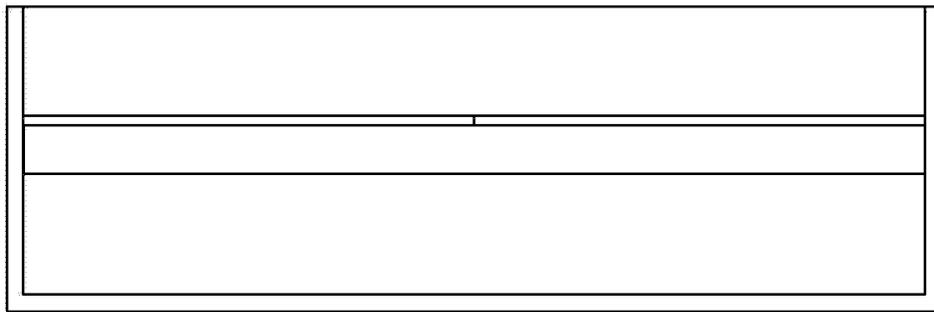


图 4

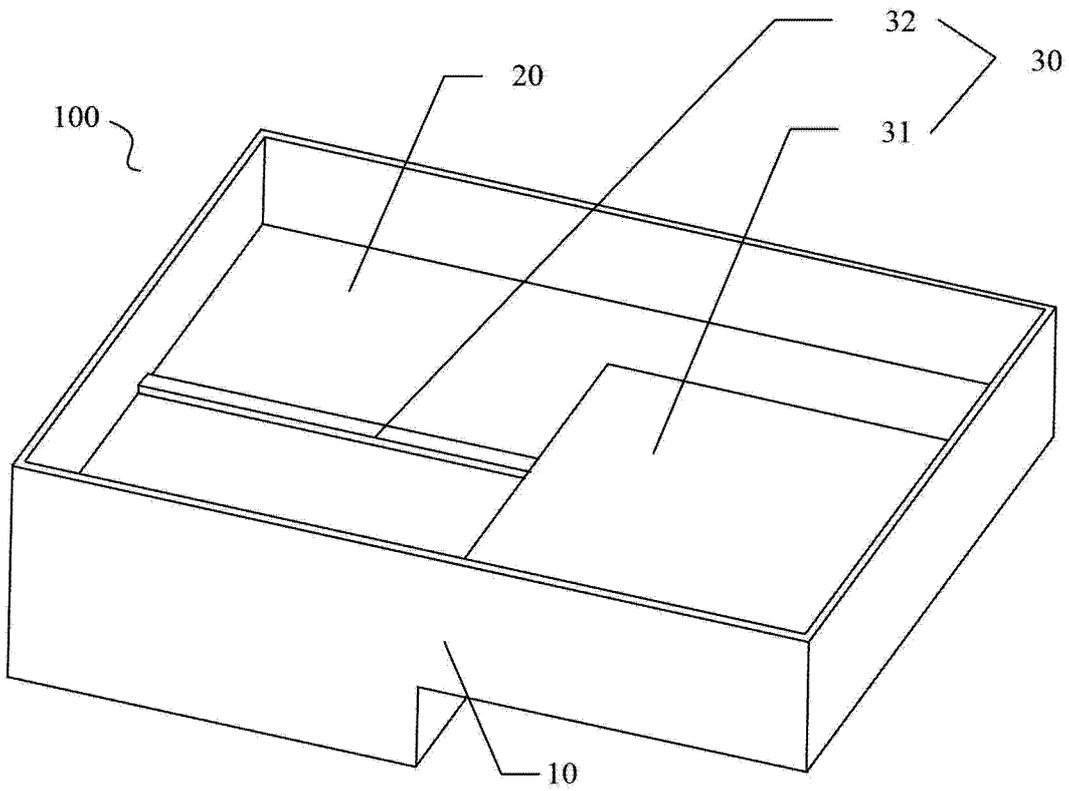


图 5

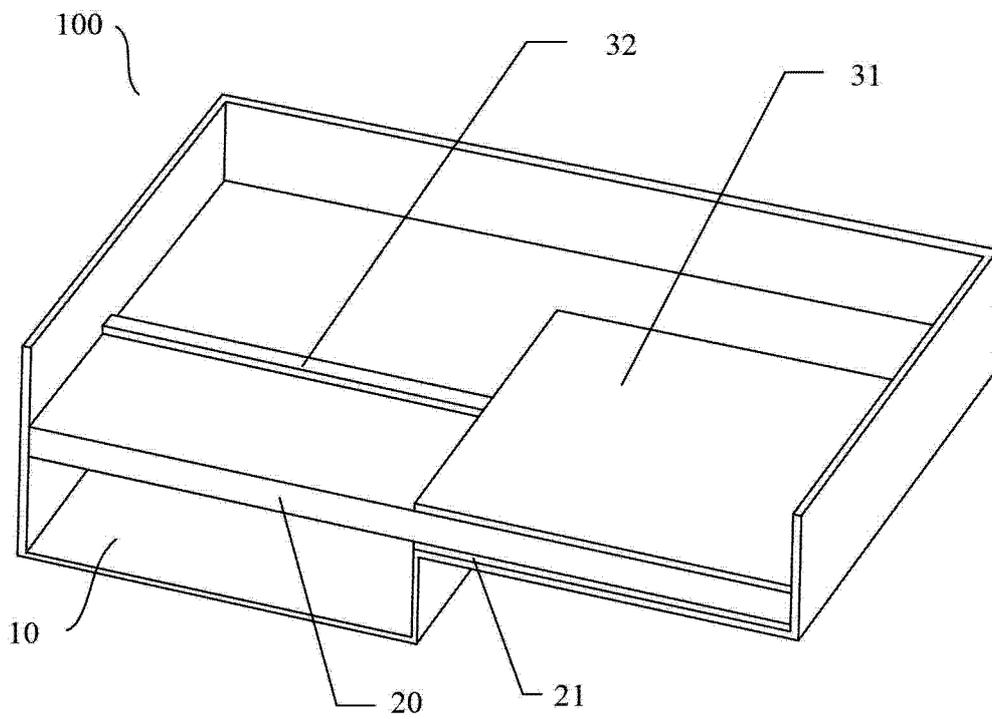


图 6

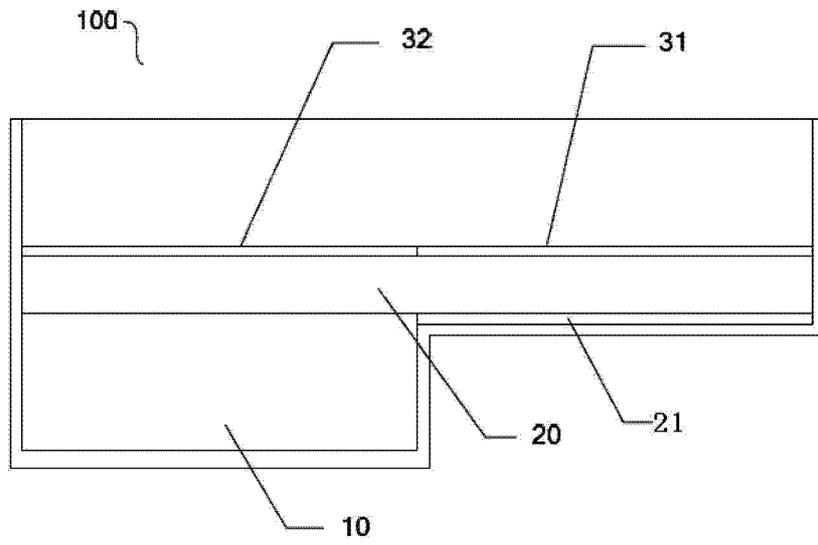


图 7