

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
2. März 2006 (02.03.2006)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2006/021483 A2

(51) Internationale Patentklassifikation:
Nicht klassifiziert

(21) Internationales Aktenzeichen: PCT/EP2005/053779

(22) Internationales Anmeldedatum:
3. August 2005 (03.08.2005)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2004 040 505.0 20. August 2004 (20.08.2004) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von
US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-
Martin-Str. 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): HALIK, Marcus
[DE/DE]; Am Wolfsmantel 12, 91058 Erlangen (DE).
DEHM, Christine [DE/DE]; Geiersberg 15, 90403 Nürn-
berg (DE). KLAUK, Hagen [DE/DE]; Täublingstr. 39,
91058 Erlangen (DE). ZSCHIESCHANG, Ute [DE/DE];

Täublingstr. 39, 91058 Erlangen (DE). SCHMID, Günter
[DE/DE]; Lange Strasse 13, 91334 Hemhofen (DE).

(74) Anwalt: KOTTMANN, Dieter; MÜLLER HOFFMANN
& PARTNER, Innere Wiener Str. 17, 81667 München
(DE).

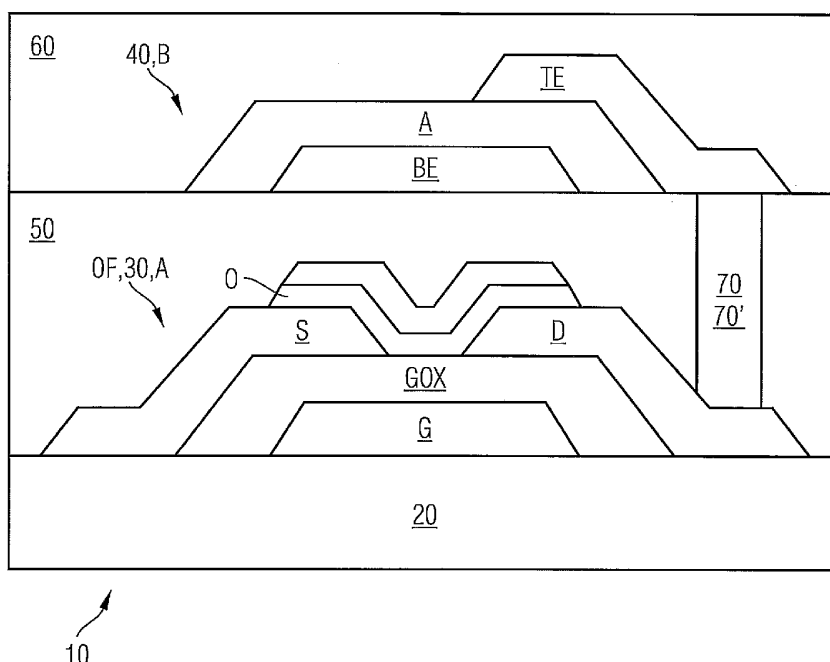
(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,
CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,
KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA,
MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ,
OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL,
SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG,
ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU,
TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK,

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR CIRCUIT ARRANGEMENT AND METHOD FOR THE PRODUCTION THEREOF

(54) Bezeichnung: HALBLEITERSCHALTUNGSANORDNUNG UND VERFAHREN ZU DEREN HERSTELLUNG



(57) Abstract: The invention relates to a semiconductor circuit arrangement (10) and to a method for the production thereof, in which a protective material region (50) made of poly(para-xylene) is formed for the material separation of a first circuit region (30) and a second circuit region (40).

[Fortsetzung auf der nächsten Seite]

WO 2006/021483 A2



EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC,
NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG,
CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Ab-
kürzungen wird auf die Erklärungen ("Guidance Notes on Co-
des and Abbreviations") am Anfang jeder regulären Ausgabe der
PCT-Gazette verwiesen.*

Veröffentlicht:

— *ohne internationalen Recherchenbericht und erneut zu ver-
öffentlichen nach Erhalt des Berichts*

(57) Zusammenfassung: Vorgeschlagen werden eine Halbleiterschaltungsanordnung (10) sowie ein Verfahren zu deren Herstel-
lung, bei welchem zur materiellen Trennung eines ersten Schaltungsbereichs (30) und eines zweiten Schaltungsbereichs (40) ein
Schutzmaterialbereich (50) aus Poly(para-xylen) ausgebildet ist bzw. wird.

-1-

Beschreibung

Halbleiterschaltungsanordnung und Verfahren zu deren Herstellung

5

Die vorliegende Erfindung betrifft eine Halbleiterschaltungsanordnung sowie ein Verfahren zu deren Herstellung.

10

Die Erfindung betrifft insbesondere auch eine Methode zur Integration organischer Feldeffekttransistoren mit anderen elektrischen Bauelementen.

15

Bei der Weiterentwicklung moderner Halbleiterschaltungstechnologien wird vermehrt auf eine Kombination von Schaltungsbereichen mit unterschiedlichen Basistechnologien zurückgegriffen. Oft ist es z. B. wünschenswert, Schaltungsbereiche auf der Grundlage gängiger Halbleitermaterialien, wie z. B. Silizium oder Germanium, mit Schaltungsbereichen auf der Grundlage neuartiger Materialkombinationen miteinander zu kombinieren, z. B. mit Schaltungsbereichen auf der Grundlage so genannter organischer Halbleiterbauelemente.

20

25

Bei derartigen Halbleiterschaltungsanordnungen, bei welchen unterschiedliche Schaltungstechnologien miteinander kombiniert werden, und insbesondere bei deren Herstellung können Probleme auftreten, wenn z. B. die unterschiedlichen Schaltungsbereiche auf der Grundlage sehr unterschiedlicher Materialkombinationen entsprechend auch unterschiedlichen Prozessbedingungen ausgesetzt werden müssen, die in Bezug auf benachbarte Schaltungsbereiche mit anderen Materialien schädlich sind.

30

35

Der Erfindung liegt die Aufgabe zugrunde, eine Halbleiterschaltungsanordnung sowie ein Verfahren zu deren Herstellung zu schaffen, bei welchen bei der Herstellung und/oder beim Betrieb die wechselseitigen schädlichen Einflüsse unter-

schiedlicher Schaltungsbereiche der Halbleiterschaltungsanordnung reduziert oder verhindert werden können.

5 Gelöst wird die Aufgabe bei einer Halbleiterschaltungsanordnung erfindungsgemäß mit den kennzeichnenden Merkmalen des unabhängigen Patentanspruchs 1. Ferner wird die Aufgabe gelöst bei einem Verfahren zum Herstellen einer Halbleiterschaltungsanordnung erfindungsgemäß mit den kennzeichnenden Merkmalen des unabhängigen Patentanspruchs 11. Vorteilhafte
10 Weiterbildungen der erfindungsgemäßen Halbleiterschaltungsanordnung und des erfindungsgemäßen Verfahrens zum Herstellen einer Halbleiterschaltungsanordnung sind jeweils Gegenstand der abhängigen Unteransprüche.

15 Bei der erfindungsgemäßen Halbleiterschaltungsanordnung ist es vorgesehen, dass ein erster Schaltungsbereich und ein zweiter Schaltungsbereich ausgebildet sind, dass der erste Schaltungsbereich mit oder aus einem oder mehreren organischen Halbleiterbauelementen ausgebildet ist, dass ein
20 Schutzmaterialbereich ausgebildet ist, dass durch den Schutzmaterialbereich der erste Schaltungsbereich und der zweite Schaltungsbereich räumlich und materiell voneinander getrennt ausgebildet sind und dass der Schutzmaterialbereich aus oder mit einem Parylen oder einem Poly(para-xylen) ausgebildet
25 ist.

Es ist somit eine Kernidee der vorliegenden Erfindung, dass zumindest einer der Schaltungsbereiche mit oder aus einem oder mehreren organischen Halbleiterbauelementen ausgebildet
30 ist und dass ein zur räumlichen und materiellen Trennung der Schaltungsbereiche vorgesehener Schutzmaterialbereich aus oder mit einem Parylen ausgebildet ist.

Die organischen Halbleiterbauelemente sind insbesondere Dioden und/oder Feldeffekttransistoren auf der Grundlage organischer Halbleitermaterialien.
35

Es ist bevorzugt, dass der erste Schaltungsbereich und/oder der zweite Schaltungsbereich auf einem gemeinsamen Substrat oder auf der Grundlage eines gemeinsamen Substrats mit einem Oberflächenbereich ausgebildet sind.

5

Dabei wird insbesondere bevorzugt, dass der erste Schaltungsbereich im Wesentlichen direkt auf dem Oberflächenbereich des Substrats ausgebildet ist.

10 Alternativ oder zusätzlich kann es vorgesehen sein, dass der zweite Schaltungsbereich im Wesentlichen direkt auf dem Oberflächenbereich des Substrats ausgebildet ist.

Bei einer anderen Ausführungsform ist es vorgesehen, dass der
15 Schutzmaterialbereich als Einbettungsbereich für den ersten Schaltungsbereich ausgebildet ist und dass durch den Schutzmaterialbereich der erste Schaltungsbereich eingebettet ausgebildet ist.

20 Bei einer anderen alternativen oder zusätzlichen Ausführungsform ist es vorgesehen, dass der Schutzmaterialbereich als Einbettungsbereich für den zweiten Schaltungsbereich ausgebildet ist und dass durch den Schutzmaterialbereich der zweite Schaltungsbereich eingebettet ausgebildet ist.

25

Der erste Schaltungsbereich und der zweite Schaltungsbereich können auch stapelartig übereinander liegend ausgebildet sein.

30 In vorteilhafter Weise kann auch als alternative oder zusätzliche Maßnahme ein Verkapselungsbereich ausgebildet sein zur Einbettung oder Verkapselung der Halbleiterschaltungsanordnung.

35 Zur elektrischen Verbindung des ersten Schaltungsbereichs und des zweiten Schaltungsbereichs miteinander können eine Durchkontaktierung oder eine Mehrzahl Durchkontaktierungen ausge-

bildet sein, insbesondere in den Schutzmaterialbereich durchdringender Art und Weise.

Der Schutzmaterialbereich kann als Schicht mit einer Stärke
5 von etwa 100 nm oder darüber ausgebildet sein, vorzugsweise mit einer Stärke von etwa 200 nm oder darüber und/oder bis zu einer Stärke von etwa 2 µm oder darunter.

Erfindungsgemäß wird auch ein Verfahren zum Herstellen einer
10 Halbleiterschaltungsanordnung bereit gestellt, bei welchem ein erster Schaltungsbereich und ein zweiter Schaltungsbereich ausgebildet werden, bei welchem der erste Schaltungsbereich mit oder aus einem oder mehreren organischen Halbleiterbauelementen ausgebildet wird, bei welchem ein Schutzma-
15 terialbereich ausgebildet wird, bei welchem durch den Schutzmaterialbereich der erste Schaltungsbereich und der zweite Schaltungsbereich räumlich und materiell voneinander getrennt ausgebildet werden und bei welchem der Schutzmaterialbereich aus oder mit einem Parylen oder einem Poly(para-xylen) ausge-
20 bildet wird.

Denkbar ist auch eine Vorgehen, bei welchem zusätzlich oder alternativ der erste Schaltungsbereich und/oder der zweite Schaltungsbereich auf einem gemeinsamen Substrat oder auf der
25 Grundlage eines gemeinsamen Substrats mit einem Oberflächenbereich ausgebildet werden.

Dabei ist es auch denkbar, dass der erste Schaltungsbereich im Wesentlichen direkt auf dem Oberflächenbereich des Sub-
30 strats ausgebildet wird.

Alternativ oder zusätzlich kann es vorgesehen sein, dass der zweite Schaltungsbereich im Wesentlichen direkt auf dem Oberflächenbereich des Substrats ausgebildet wird.

35 Bei einer anderen alternativen oder zusätzlichen Ausführungsform des erfindungsgemäßen Verfahrens ist es vorgesehen, dass

der Schutzmaterialbereich als Einbettungsbereich für den ersten Schaltungsbereich ausgebildet wird und dass durch den Schutzmaterialbereich der erste Schaltungsbereich eingebettet ausgebildet wird.

5

Bei einer anderen alternativen oder zusätzlichen Ausführungsform des erfindungsgemäßen Verfahrens ist es vorgesehen, dass der Schutzmaterialbereich als Einbettungsbereich für den zweiten Schaltungsbereich ausgebildet wird und dass durch den Schutzmaterialbereich der zweite Schaltungsbereich eingebettet ausgebildet wird.

Alternativ oder zusätzlich können der erste Schaltungsbereich und der zweite Schaltungsbereich auch stapelartig übereinander liegend ausgebildet werden.

Es ist auch denkbar, dass ein Verkapselungsbereich ausgebildet wird zur Einbettung oder Verkapselung der Halbleiterschaltungsanordnung.

20

Zur elektrischen Verbindung des ersten Schaltungsbereichs und des zweiten Schaltungsbereichs miteinander können eine Durchkontaktierung oder eine Mehrzahl Durchkontaktierungen ausgebildet werden, insbesondere in den Schutzmaterialbereich durchdringender Art und Weise.

Der Schutzmaterialbereich kann als Schicht mit einer Stärke von etwa 100 nm oder darüber ausgebildet werden, vorzugsweise mit einer Stärke von etwa 200 nm oder darüber und/oder bis zu einer Stärke von etwa 2 µm oder darunter.

Es ist denkbar, dass ein Schutzmaterialbereich aus einem Paräylen im Rahmen eines Verdampfungs-Pyrolyse-Polymerisationsverfahrens ausgebildet oder abgeschieden wird.

Es ist auch eine Ausführungsform des Verfahrens von Vorteil, bei welcher das Substrat auf Raumtemperatur gehalten wird, insbesondere während des Ausbildens des Schutzmaterialbe-

reichs und/oder während des Ausbildens des Verkapselungs-materialbereichs.

Es ist auch eine andere Ausführungsform des Verfahrens vorge-
5 sehen, bei welcher zur Ausbildung der Durchkontaktierungen mittels Fotolithografie mittels einer Ätzmaske, insbesondere aus Fotolack, Ausnehmungen für die auszubildenden Durchkon-
taktierungen im Schutzmaterialbereich ausgebildet werden und
bei welcher dann die gebildeten Ausnehmungen im Schutzmate-
10 rialbereich mit einem leitfähigen Durchkontaktierungsmaterial gefüllt werden, insbesondere unter Verwendung von Metallen und/oder leitfähigen Polymeren.

Diese und weitere Aspekte der vorliegenden Erfindung werden
15 nachfolgend weiter erläutert:

Die Erfindung betrifft insbesondere eine Methode zur Integra-
tion organischer Feldeffekttransistoren mit anderen elektrischen Bauelementen.

20 Als potentielle Produkte basierend auf organischen Feldefekt-Transistoren (OFET) und Schaltungen eignen sich sowohl "reine" Schaltungsprodukte wie z.B. "radio frequency identification tags" RF-ID Transponder als auch "Kombiprodukte" bei
25 denen organische Schaltungen oder Transistoren in Kombination mit anderen Funktionselementen (Dioden, Leuchtdioden, Photodioden, Speicherzellen etc.) eine Funktionseinheit ergeben. Dabei übernehmen die organischen Transistoren meist die Steuer- und Auswertefunktion der anderen Bauelemente, wobei eine
30 Integration der verschiedenen Bauelemente mit den OFETs zu einem Device notwendig ist.

Problematisch bei der Integration ist oft die Empfindlichkeit
sowohl der OFETs als auch der anderen Funktionselemente ge-
35 genüber Prozessierungsschritten (Verwendung von organischen Lösungsmitteln, wässrigen Ätzlösungen, etc.) der jeweils anderen Technologie, bzw. die generelle Empfindlichkeit eines

der Funktionselemente gegenüber Umwelteinflüssen (Feuchtigkeit, Luftsauerstoff, etc.). Hierbei sind besonders die Empfindlichkeit organischer Halbleiterschichten (z.B. Pentacen, Polythiophen, Oligothiophen, Cu-Phthalocyanin etc.) gegenüber
5 o. g. Einwirkungen zu nennen. Ebenso sind verschiedene Elektrodenmaterialien (Al, Ca, Mg etc.) empfindlich gegenüber Kontaminationen.

Bei der Herstellung von Kombibau-elementen muss daher gewährleistet sein, dass die Integration zum einen mit einem technologisch vertretbaren Aufwand erfolgt und die Funktionseigenschaften der Einzelfunktionen uneingeschränkt erhalten bleiben bzw. sich durch den Gesamtprozess ggf. verbessern lassen.

15 Ziel der Erfindung ist die Beschreibung einer Methode zur Integration verschiedener Funktionselemente mit OFETs zu Kombibau-elementen, wobei der erfindungsgemäße Schritt in der Einführung einer geeigneten strukturierbaren Zwischenschicht (Isolationsschicht) besteht, welche die einzelnen Funktionselemente voneinander trennt, ohne diese in ihrer Funktion zu beeinflussen, jedoch eine Kontaktierung untereinander ermöglicht. Diese Zwischenschicht besteht aus Parylen, welches
20 sich durch hervorragende Barriereigenschaften gegenüber Wasser, Luftfeuchtigkeit, organischen Lösungsmitteln und Gasen auszeichnet und durch ein Plasmapyrolyseverfahren abgeschieden wird.

Die Möglichkeiten, organische Halbleiterschichten mit einer Schutzschicht zu versehen, durch die die Halbleiterschichten vor Umwelteinflüssen, insbesondere vor Feuchtigkeit, geschützt werden, sind limitiert. Grund hierfür ist die Empfindlichkeit der Halbleiterschichten gegenüber organischen Lösungsmitteln, aus denen entsprechende polymeren Schutzschichten abgeschieden werden könnten, sowie die Empfindlichkeit der Halbleiterschichten gegenüber thermischer Beanspruchung, wie sie bei der Abscheidung hochwertiger anorganischer

Schutzschichten aus der Gasphase (z. B. Siliziumoxid, Siliziumnitrid, Aluminiumoxid) notwendigerweise auftritt.

Lediglich eine Variante zum Aufbringen einer polymeren Schutzschicht auf einen organischen Halbleiter ist bisher beschrieben. Dieses System wurde ursprünglich entwickelt und wird verwendet, um organische Halbleiterschichten zu strukturieren, d. h. Einzeltransistoren in integrierten Schaltungen voneinander zu isolieren, um Leckströme zwischen den Transistoren zu vermeiden [1]. Diese photostrukturierbare Polymerformulierung beruht auf dem System Polyvinylalkohol / Ammoniumdichromat (PVA / ADC) und wird aus neutraler wässriger Lösung appliziert. Die meisten organischen Halbleiter tolerieren dieses wässrige System dank ihres starken hydrophoben Charakters, d. h. die organischen Transistoren bleiben nach der Behandlung funktionstüchtig, im Gegensatz zur Behandlung mit organischen Lösungsmitteln [2]. Man beobachtet jedoch sofort nach der Behandlung mit diesem System die gleichen Effekte (Verschiebung der Schwellspannung, Verschlechterung des Unterschwellenanstiegs ("subthreshold swing"), Verringerung des Ein-/Ausschaltverhältnisses und Vergrößerung der Hysteresis der Transistoren) wie sie unter Einwirkung von Feuchtigkeit eines vergleichbaren, unbehandelten Substrates im Laufe der Zeit auftreten.

Die Verwendung von Parylen oder Parylenen als Schutzschicht in Verbindung mit klassischen Halbleiterbauelementen (circuit boards, ICs, etc.) ist bekannt, jedoch nicht in Zusammenhang mit einer direkten Integration in Bauelemente bzw. für Anwendungen in oder mit OFET-Bauelementen.

Eine Methode oder ein Verfahren zum Schutz einer organischen Halbleiterschichten und zur Integration zu Kombibauelementen, unter Erhalt der ursprünglichen Transistoreigenschaften, ist nach unserem Kenntnisstand bisher nicht bekannt.

Aufgrund der genannten Problematik der Empfindlichkeit vieler organischer funktioneller Materialien und anorganischer Elektrodenmaterialien gegenüber Lösungsmitteln etc. ist das Aufbringen einer geeigneten Schutzschicht schwierig. Die lösungsmittelfreie Abscheidung einer Polymerschicht gelingt mittels Pyrolyse und Polymerisation in der Gasphase von Di-
5 para-xylen zu Poly(para-xylen) (Fig. 1 - [3]). Poly(para-xylene oder auch Parylen ist ein exzellentes Barrierematerial gegenüber Wasser, organischen Lösungsmitteln und diversen Gasen. Die Deposition auf der Substratoberfläche erfolgt bei
10 Zimmertemperatur. Die realisierbaren Schichtdicken auf dem Substrat reichen von etwa 100 nm bis mehrere Mikrometer, wobei die gewünschten Barriereigenschaften ab einer Schichtdicke von etwa 200 nm gegeben sind

15 Prinzipiell eignen sich vier Integrationsschemata zur Realisierung solcher Kombibaulemente, siehe Fig. 2a bis 2d, wobei in allen Fällen sichergestellt werden muss, dass die Einzel-
funktionen 30, A und 40, B zwar voreinander isoliert (Vermeidung von störenden Wechselwirkungen) aber dennoch in elektrischem Kontakt stehen müssen (d. h. sie durch Vias miteinander
20 verbunden sein müssen).

Bei Varianten gemäß Fig. 2a, 2b und 2d sind die jeweiligen
25 Einzelfunktionen 30, A und 40, B übereinander gestapelt, wobei sie im Falle der Fig. 2a und 2b durch eine Isolations-
schicht 50 und im Falle der Fig. 2c durch das Substrat 20 voneinander isoliert sind und jeweils durch entsprechende Vias 70 miteinander verschaltet werden. Bei den Varianten gemäß
30 Fig. 2a und 2b ist eine erfindungsgemäße Schutzschicht 50 zur Integration notwendig. Dieser Aufbau (Stack) stellt die technologisch sinnvollste Möglichkeit dar, da eine Prozessierung
"Lage für Lage" erfolgen kann und keine Maskierung von Teil-
bereichen des Substrates und z. B. von 30, A während der Pro-
35 zessierung von 40, B notwendig ist. Dies wäre bei Variante
gemäß Fig. 2c notwendig. Des Weiteren stellen die Varianten

gemäß den Fig. 2a und 2b die jeweils flächenoptimierten Anordnungen im Vergleich zu Variante der Fig. 2c dar.

Variante gemäß Fig. 2d verlangt zwar nicht zwingend den Ein-
satz einer solchen Schutzschicht 50 wie bei der Variante ge-
mäß Fig. 2c, da die räumliche Trennung der Einzelfunktionen
30, A und 40, B durch die Anordnung oberhalb und unterhalb
des Substrats 20 erfolgt. Nachteilig bei Variante gemäß Fig.
2d ist die schwierige Realisierung der Kontaktierung 70 (De-
finition und Füllen von Kontaktlöchern) aufgrund der relati-
ven Dicke der meisten Substrate (> 10 mm).

Eine finale Schutzschicht 60 zum Schutz vor Umwelteinflüssen
(Verkapselung) ist jedoch in allen Ausführungsvarianten der
Fig. 2a - 2d hilfreich

In Fig. 3 ist eine detaillierte und schematische Darstellung
eines Ergebnisses der erfindungsgemäßen Methode gezeigt. Nach
der Herstellung der OFETs als 30, A, OF auf einem beliebigen
Substrat 20 z. B. gemäß [4] wird die erfindungsgemäße Schutz-
schicht 50 aus Parylen auf der Substratoberfläche 20a abge-
schieden. Dabei erfolgt eine "Versiegelung" der Oberfläche
20a gegenüber negativ wirkenden Kontaminationen. Neben der
Schutzwirkung der Parylenschicht ist diese gleichzeitig Sub-
strat für die darauf zu prozessierenden Funktionselemente 40,
B. Bevor diese hergestellt werden, kann eine Kontaktierung 70
auf eine Metalllage der OFET-Strukturen erfolgen, indem eine
Durchkontaktierung fotolithographisch definiert wird, durch
einen Ätzprozess geöffnet wird und mit einem Metall oder
leitfähigem Polymer gefüllt wird. Optional kann eine ab-
schließende Versiegelung des Kombibauelementes mit dem glei-
chen Parylenprozess erfolgen, um ggf. auch das obenliegende
Funktionselement vor Kontaminationen zu schützen.

Eine Kernidee der Erfindung ist die Schaffung einer Methode
zur Integration von organischen und anorganischen Bauelemen-
ten mit organischen Feldeffekttransistoren. Dabei werden die

Einzelkomponenten unter Nutzung von Parylen als Zwischenschicht angeordnet, wobei Parylen als Schutzschicht für das untere Bauelement und isolierendes Substrat für das obere Bauelement fungiert.

5

Die Herstellung des unteren Bauelementes (OFET) auf einem beliebigen Substrat erfolgt z. B. gemäß der Literatur [4,5].

10

Anschließend wird die erfindungsgemäße Parylenschicht (Parylen N, Parylen C, Parylen D) in einer entsprechenden Verdampfungs-Pyrolyse-Polymerisationsanlage abgeschieden. Vorteilhafte Schichtdicken der Parylenschutzschicht sind dabei > 200 nm und < 2 mm. Das Substrat wird während der Abscheidung des Parylens auf Raumtemperatur temperiert.

15

Die Herstellung von Vias in der Parylenschutzschicht erfolgt durch Definition der Viastrukturen mittels Photolithographie, anschließenden Plasmaätzen der Parylenschicht (wobei der Photolack als Ätzmaske fungiert) und Auffüllen der Vias mit leitfähigen Materialien (Metalle - Verdampfen, Sputtern; leitfähige Polymere - PDOT:PSS, PANI-). Dabei kann das Auffüllen der Vias vor oder nach dem Entfernen der Photolackätzmaske erfolgen.

20

25

Abschließend wird das nächste Funktionselement (Diode etc.) auf der Parylenoberfläche prozessiert. Eine Parylenversiegelungsschicht kann optional nach dem oben beschriebenen Prozess in Schichtdicken > 200 nm bis < 10 mm erfolgen.

30

Diese und weitere Aspekte der vorliegenden Erfindung werden nachfolgend anhand der beigefügten Figuren erläutert, welche exemplarisch Ausführungsformen der Erfindung zeigen:

35

Fig. 1 ist eine schematische Darstellung des so genannten Parylenprozesses, also eines Herstellungsverfahrens für Parylen.

Fig. 2a bis 2d sind geschnittene Querschnittsansichten verschiedener Ausführungsformen von Halbleiterschaltungsanordnungen gemäß der Erfindung bzw. aus dem Stand der Technik.

5

Fig. 3 zeigt eine besonders bevorzugte Ausführungsform einer erfindungsgemäßen Halbleiterschaltungsanordnung.

10 Nachfolgend werden strukturell und/oder funktionell ähnliche oder äquivalente Strukturen oder Verfahrensschritte mit denselben Bezugszeichen bezeichnet. Nicht in jedem Fall ihres Auftretens wird eine Detailbeschreibung der strukturellen Elemente oder Verfahrensschritte wiederholt.

15

Fig. 1 zeigt in schematischer Form einen Parylenprozess auf der Grundlage einer Verdampfung, einer Pyrolyse sowie einer nachfolgenden Abscheidung.

20 Die Fig. 2a bis 2d sind geschnittene Seitenansichten, welche in schematischer Form erfindungsgemäße Halbleiterschaltungsanordnungen 10 (Fig. 2a und Fig. 2b) bzw. Halbleiterschaltungsanordnungen 10' aus dem Stand der Technik (Fig. 2c und Fig. 2d) erläutern.

25

Sämtlichen Ausführungsformen aus den Fig. 2a bis 2d liegt jeweils ein Substrat 20 mit einem Oberflächenbereich 20a oder einer Oberseite 20a sowie einer Unterseite 20b zugrunde. Ferner sind ein erster Schaltungsbereich 30, A mit oder aus einem oder mehreren organischen Halbleiterbauelementen sowie ein zweiter Schaltungsbereich 40, B vorgesehen. Der zweite Schaltungsbereich 40, B kann dieselbe Technologie betreffen, wie sie beim ersten Schaltungsbereich 30, A verwendet wird.

30

Es kann sich bei der dem zweiten Schaltungsbereich 40, B

35

zugrunde liegenden Technologie auch um eine andere Technologie handeln, z. B. um eine konventionelle Silizium- oder Germaniumtechnologie. Für eine elektrische Kontaktierung des

ersten Schaltungsbereichs 30, A mit dem zweiten Schaltungsbe-
reich 40, B ist jeweils eine Durchkontaktierung 70 oder ein
Via 70 aus einem Durchkontaktierungsmaterial 70' vorgesehen.
Gegebenenfalls können auch mehrere derartige Durchkontaktie-
5 rungen 70 ausgebildet sein.

Bei der herkömmlichen Schaltungsanordnung 10' aus dem Stand
der Technik gemäß der Fig. 2c sind der erste Schaltungsbe-
reich 30, A und der zweite Schaltungsbereich 40, B auf der
10 Oberfläche 20a des gemeinsamen Substrats 20 ausgebildet. Der
erste Schaltungsbereich 30, A und der zweite Schaltungsbe-
reich 40, B sind voneinander auf dem Oberflächenbereich 20a
des Substrats 20 lateral beabstandet, wobei zwischen ihnen
ausschließlich die Kontaktierung 70 aus dem Kontaktierungsma-
15 terial 70' vorgesehen ist. Bei dieser herkömmlichen Anordnung
haben die Prozessbedingungen für einen der Schaltungsbereiche
30, A oder 40, B jeweils auch direkt Zugriff auf den räumli-
chen Bereich für den anderen Schaltungsbereich 40, B bzw. 30,
A, so dass bei der Anordnung der Fig. 2c die gegenseitige
20 Einflussnahme und insbesondere die schädlichen Wirkungen, die
wechselseitig auftreten können, hier nicht verhindert werden.

Bei der Ausführungsform für eine herkömmliche Halbleiter-
schaltungsanordnung 10' gemäß der Fig. 2d ist der erste
25 Schaltungsbereich 30, A auf der Unterseite 20b des gemeinsa-
men Substrats 20 vorgesehen, wogegen der zweite Schaltungsbe-
reich 40, B auf der Oberseite 20a des gemeinsamen Substrats
20 ausgebildet ist. Die Durchkontaktierung 70 aus dem Kontak-
tierungsmaterial 70' durchmisst die Stärke des Substrats 20,
30 um den ersten Schaltungsbereich 30, A mit dem zweiten Schal-
tungsbereich 40, B durch das Substrat 20 hindurch elektrisch
zu kontaktieren. Zwar bietet die Ausführungsform der herkömm-
lichen Halbleiterschaltungsanordnung 10' gemäß der Fig. 2d
einen gewissen Schutz, weil der erste Schaltungsbereich 30, A
35 auch materiell vom zweiten Schaltungsbereich 40, B getrennt
ist. Jedoch ist in vielen Fällen diese materielle Trennung

der den Schaltungsbereichen 30, A und 40, B zugeordneten Halbräume nicht ausreichend.

Abhilfe schaffen dadurch erfindungsgemäß die Ausführungsformen, die in den Fig. 2a und 2b dargestellt sind. Bei der Ausführungsform der Fig. 2a ist auf dem Substrat 20 auf dessen Oberfläche 20a der erste Schaltungsbereich 30, A mit oder auf einem oder mehreren organischen Halbleiterbauelementen ausgebildet. Der erste Schaltungsbereich 30, A ist in einem vorgesehenen Schutzmaterialbereich 50 aus einem Schutzmaterial 50' mit einem Oberflächenbereich 50a eingebettet. Der zweite Schaltungsbereich 40, B ist direkt auf dem Oberflächenbereich 50a des Schutzmaterialbereichs 50 ausgebildet, so dass eine räumliche und materielle Trennung des ersten Schaltungsbereichs 30, A vom zweiten Schaltungsbereich 40, B vorliegt, wobei die materielle Trennung in Form des Schutzmaterialbereichs 50 aus oder mit einem Parylen ausgebildet ist. Der erste Schaltungsbereich 30, A und der zweite Schaltungsbereich 40, B sind über eine Durchkontaktierung 70 aus einem Kontaktierungsmaterial 70' miteinander elektrisch kontaktiert, wobei es jedoch nicht zu einer direkten materiellen Kontaktierung zwischen dem ersten Schaltungsbereich 30, A und dem zweiten Schaltungsbereich 40, B kommt.

Die Ausführungsform der Fig. 2b unterscheidet sich von der Ausführungsform für die erfindungsgemäße Halbleiterschaltungsanordnung 10 der Fig. 2a ausschließlich dadurch, dass bei der Fig. 2b der zweite Schaltungsbereich 40, B im Schutzmaterialbereich 50 aus oder mit einem Parylen eingebettet ist, wogegen der erste Schaltungsbereich 30, A mit oder aus einem oder mehreren organischen Halbleiterbauelementen auf dem Oberflächenbereich 50a des Schutzmaterialbereichs 50 ausgebildet und angeordnet ist.

Die Fig. 3 zeigt in geschnittener Seitenansicht in schematischer Form eine andere Ausführungsform für eine erfindungsgemäße Halbleiterschaltungsanordnung 10. Auch hier liegt ein

Substrat 20 mit einem Oberflächenbereich 20a zugrunde. Der erste Schaltungsbereich 30, A wird hier von einem einzelnen organischen Feldeffekttransistor OF gebildet. Dieser organische Feldeffekttransistor OF liegt direkt auf dem Oberflächenbereich 20a des Substrats auf und ist in den vorgesehenen Schutzmaterialbereich 50 aus oder mit einem Parylen eingebettet. Der organische Feldeffekttransistor OF wird gebildet von einer Gateelektrode G, einem Gateisolationsbereich GOX sowie Source- und Drainbereichen S bzw. D. Als Material für den Kanalbereich ist ein organisches Halbleitermaterial O vorgesehen. Auf dem Oberflächenbereich 50a des Schutzmaterialbereichs 50 ist die zweite Schaltungsanordnung 40, B vorgesehen, die hier durch eine Topoelektrode TE, eine Bottomoelektrode BE und eine dazwischen vorgesehene aktive Schicht A angedeutet ist. Eine elektrische Kontaktierung zwischen dem organischen Feldeffekttransistor OF und dem zweiten Schaltungsbereich 40, B wird durch die Durchkontaktierung 70 aus dem Durchkontaktierungsmaterial 70' realisiert.

Zitierte Literatur

- [1] C. D. Sheraw, L. Zhou, J. R. Huang, D. J. Gundlach, T. N. Jackson, M. G. Kane, I. G. Hill, M. S. Hammond, J. Campi,
5 B. K. Greening, J. Francl, and J. West, "Organic thin-film transistor-driven polymer-dispersed liquid crystal displays on flexible polymeric substrates," Appl. Phys. Lett., vol. 80, p. 1088 (2002).
- 10 [2] D. J. Gundlach, T. N. Jackson, D. G. Schlom, and S. F. Nelson "Solvent-induced phase transition in thermally evaporated pentacene films," Appl. Phys. Lett., p. 3302 (1999).
- 15 [3] http://www.paratronix.com/apps/process_us.asp.
- [4] H. Klauk, M. Halik, U. Zschieschang, F. Eder, G. Schmid, and C. Dehm, "Pentacene organic transistors and ring oscillators on glass and on flexible polymeric substrates,"
20 Appl. Phys. Lett., vol. 82, p. 4175 (2003).
- [5] M. Halik, H. Klauk, U. Zschieschang, G. Schmid, W. Radlik, W. Weber "Polymer gate dielectrics and conducting polymer contacts for high-performance organic thin film transistors" - Adv. Mater. 14 (2002) 1717 - 1722.
25

-17-

Bezugszeichenliste

10	erfindungsgemäße Halbleiterschaltungsanordnung
10'	herkömmliche Halbleiterschaltungsanordnung
20	Substrat
20a	Oberflächenbereich, Oberseite
20b	Unterseite
30	erster Schaltungsbereich
30a	Oberflächenbereich
40	zweiter Schaltungsbereich
40a	Oberflächenbereich
50	Schutzmaterialbereich (insbesondere mit oder aus einem Parylen)
50a	Oberflächenbereich
60	Einkapselungsbereich, Versiegelungsbereich
70	Durchkontaktierung, Via
70'	Kontaktierungsmaterial
A	aktive Schicht
A	erster Schaltungsbereich
B	zweiter Schaltungsbereich
BE	Bottomelektrode
D	Drainbereich
G	Gatelektrode
GOX	Gateisolationsbereich
O	organisches Halbleitermaterial
OF	organischer Feldeffekttransistor
S	Sourcebereich
TE	Topelektrode

Patentansprüche

1. Halbleiterschaltungsanordnung,
 - bei welcher ein erster Schaltungsbereich (30) und ein zwei-
5 ter Schaltungsbereich (40) ausgebildet sind,
 - bei welcher der erste Schaltungsbereich (30) mit oder aus
einem oder mehreren organischen Halbleiterbauelementen aus-
gebildet ist,
 - bei welcher ein Schutzmaterialbereich (50) ausgebildet ist,
 - 10 - bei welcher durch den Schutzmaterialbereich (50) der erste
Schaltungsbereich (30) und der zweite Schaltungsbereich
(40) räumlich und materiell voneinander getrennt ausgebil-
det sind und
 - bei welcher der Schutzmaterialbereich (50) aus oder mit Pa-
15 rylen oder Poly(para-xylene) ausgebildet ist.
2. Halbleiterschaltungsanordnung nach Anspruch 1,
bei welcher der erste Schaltungsbereich (30) und/oder der
zweite Schaltungsbereich (40) auf einem gemeinsamen Substrat
20 (20) oder auf der Grundlage eines gemeinsamen Substrats (20)
mit einem Oberflächenbereich (20a) ausgebildet sind.
3. Halbleiterschaltungsanordnung nach einem der vorangehen-
den Ansprüche,
25 bei welcher der erste Schaltungsbereich (30) im Wesentlichen
direkt auf dem Oberflächenbereich (20a) des Substrats (20)
ausgebildet ist.
4. Halbleiterschaltungsanordnung nach einem der vorangehen-
30 den Ansprüche,
bei welcher der zweite Schaltungsbereich (40) im Wesentlichen
direkt auf dem Oberflächenbereich (20a) des Substrats (20)
ausgebildet ist.
- 35 5. Halbleiterschaltungsanordnung nach einem der vorangehen-
den Ansprüche,

- bei welcher der Schutzmaterialbereich (50) als Einbettungsbereich für den ersten Schaltungsbereich (30) ausgebildet ist und
- bei welcher durch den Schutzmaterialbereich (50) der erste Schaltungsbereich (30) eingebettet ausgebildet ist.

6. Halbleiterschaltungsanordnung nach einem der vorangehenden Ansprüche,

- bei welcher der Schutzmaterialbereich (50) als Einbettungsbereich für den zweiten Schaltungsbereich (40) ausgebildet ist und
- bei welcher durch den Schutzmaterialbereich (50) der zweite Schaltungsbereich (40) eingebettet ausgebildet ist.

7. Halbleiterschaltungsanordnung nach einem der vorangehenden Ansprüche,

bei welcher der erste Schaltungsbereich (30) und der zweite Schaltungsbereich (40) stapelartig übereinander liegend ausgebildet sind.

8. Halbleiterschaltungsanordnung nach einem der vorangehenden Ansprüche,

bei welcher ein Verkapselungsbereich (60) ausgebildet ist zur Einbettung oder Verkapselung der Halbleiterschaltungsanordnung.

9. Halbleiterschaltungsanordnung nach einem der vorangehenden Ansprüche,

bei welcher zur elektrischen Verbindung des ersten Schaltungsbereichs (30) und des zweiten Schaltungsbereichs (40) miteinander eine Durchkontaktierung (70) oder eine Mehrzahl Durchkontaktierungen (70) ausgebildet ist oder sind, insbesondere in den Schutzmaterialbereich (50) durchdringender Art und Weise.

10. Halbleiterschaltungsanordnung nach einem der vorangehenden Ansprüche,

-20-

bei welcher der Schutzmaterialbereich (50) als Schicht mit einer Stärke von etwa 100 nm oder darüber ausgebildet ist, vorzugsweise mit einer Stärke von etwa 200 nm oder darüber und/oder bis zu einer Stärke von etwa 2 µm oder darunter.

5

11. Verfahren zum Herstellen einer Halbleiterschaltungsanordnung,

- bei welchem ein erster Schaltungsbereich (30) und ein zweiter Schaltungsbereich (40) ausgebildet werden,
- 10 - bei welchem der erste Schaltungsbereich (30) mit oder aus einem oder mehreren organischen Halbleiterbauelementen ausgebildet wird,
- bei welchem ein Schutzmaterialbereich (50) ausgebildet wird,
- 15 - bei welchem durch den Schutzmaterialbereich (50) der erste Schaltungsbereich (30) und der zweite Schaltungsbereich (40) räumlich und materiell voneinander getrennt ausgebildet werden und
- bei welchem der Schutzmaterialbereich (50) aus oder mit Pa-
20 rylen oder Poly(para-xylene) ausgebildet wird.

12. Verfahren nach Anspruch 11,

- bei welchem der erste Schaltungsbereich (30) und/oder der zweite Schaltungsbereich (40) auf einem gemeinsamen Substrat
25 (20) oder auf der Grundlage eines gemeinsamen Substrats (20) mit einem Oberflächenbereich (20a) ausgebildet werden.

13. Verfahren nach einem der vorangehenden Ansprüche 11 oder 12,

- 30 bei welchem der erste Schaltungsbereich (30) im Wesentlichen direkt auf dem Oberflächenbereich (20a) des Substrats (20) ausgebildet wird.

14. Verfahren nach einem der vorangehenden Ansprüche 11 bis
35 13,

bei welchem der zweite Schaltungsbereich (40) im Wesentlichen direkt auf dem Oberflächenbereich (20a) des Substrats (20) ausgebildet wird.

- 5 15. Verfahren nach einem der vorangehenden Ansprüche 11 bis 14,
- bei welcher der Schutzmaterialbereich (50) als Einbettungsbereich für den ersten Schaltungsbereich (30) ausgebildet wird und
10 - bei welcher durch den Schutzmaterialbereich (50) der erste Schaltungsbereich (30) eingebettet ausgebildet wird.
16. Verfahren nach einem der vorangehenden Ansprüche 11 bis 15,
15 - bei welcher der Schutzmaterialbereich (50) als Einbettungsbereich für den zweiten Schaltungsbereich (40) ausgebildet wird und
- bei welcher durch den Schutzmaterialbereich (50) der zweite Schaltungsbereich (40) eingebettet ausgebildet wird.
- 20 17. Verfahren nach einem der vorangehenden Ansprüche 11 bis 16,
bei welchem der erste Schaltungsbereich (30) und der zweite Schaltungsbereich (40) stapelartig übereinander liegend ausgebildet werden.
25
18. Verfahren nach einem der vorangehenden Ansprüche 11 bis 17,
bei welchem ein Verkapselungsmaterialbereich (60) ausgebildet
30 wird zur Einbettung oder Verkapselung der Halbleiterschaltungsanordnung.
19. Verfahren nach einem der vorangehenden Ansprüche 11 bis 18,
35 bei welchem zur elektrischen Verbindung des ersten Schaltungsbereichs (30) und des zweiten Schaltungsbereichs (40) miteinander eine Durchkontaktierung oder eine Mehrzahl Durch-

kontaktierungen (70) ausgebildet wird oder werden, insbesondere in den Schutzmaterialbereich (50) durchdringende Art und Weise.

- 5 20. Verfahren nach einem der vorangehenden Ansprüche 11 bis 19,
bei welchem der Schutzmaterialbereich (50) als Schicht mit einer Stärke von etwa 100 nm oder darüber ausgebildet wird, vorzugsweise mit einer Stärke von etwa 200 nm oder darüber
10 und/oder bis zu einer Stärke von etwa 2 µm oder darunter.
21. Verfahren nach einem der vorangehenden Ansprüche 11 bis 20,
bei welchem ein Schutzmaterialbereich (50) aus Parylen im
15 Rahmen eines Verdampfungs-Pyrolyse-Polymerisationsverfahrens ausgebildet oder abgeschieden wird.
22. Verfahren nach einem der vorangehenden Ansprüche 11 bis 21,
20 bei welchem das Substrat (20) auf Raumtemperatur gehalten wird, insbesondere während des Ausbildens des Schutzmaterialbereichs (50) und/oder während des Ausbildens des Verkapselungsmaterialbereichs (60).
- 25 23. Verfahren nach einem der vorangehenden Ansprüche 11 bis 22,
- bei welchem zur Ausbildung der Durchkontaktierungen (70) mittels Fotolithografie mittels einer Ätzmaske, insbesondere aus Fotolack, Ausnehmungen (52) für die auszubildenden
30 Durchkontaktierungen (70) im Schutzmaterialbereich (50) ausgebildet werden und
- bei welchem dann die gebildeten Ausnehmungen (52) im Schutzmaterialbereich (50) mit einem leitfähigen Durchkontaktierungsmaterial (70') gefüllt werden, insbesondere unter
35 Verwendung von Metallen und/oder leitfähigen Polymeren.

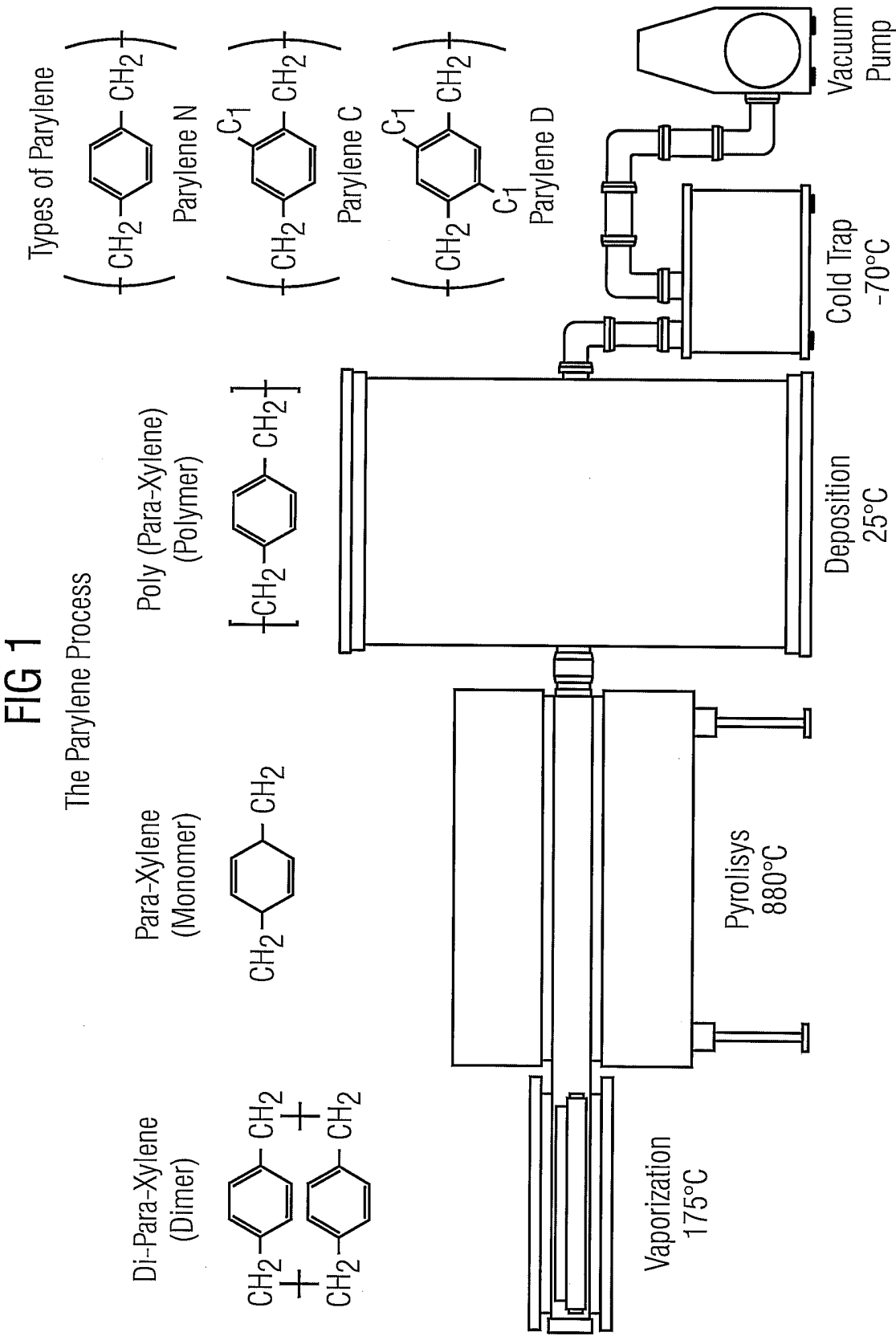


FIG 2A

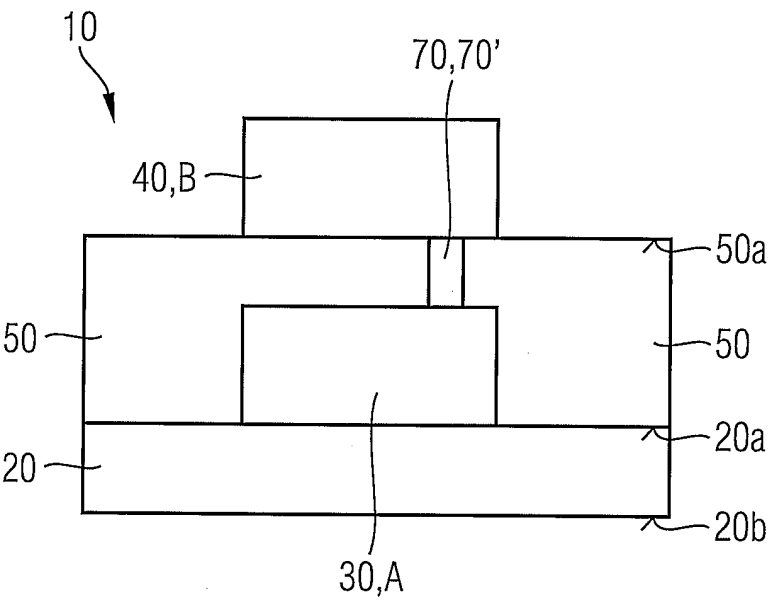
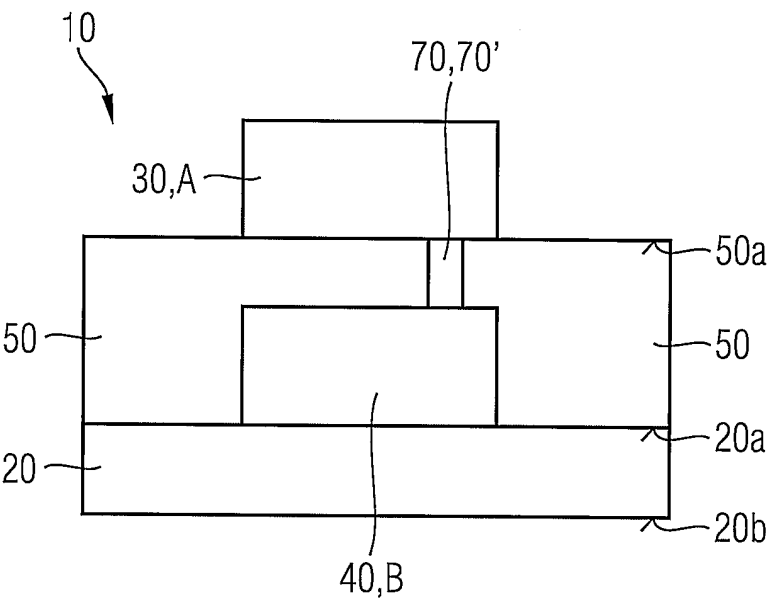


FIG 2B



3/4

FIG 2C

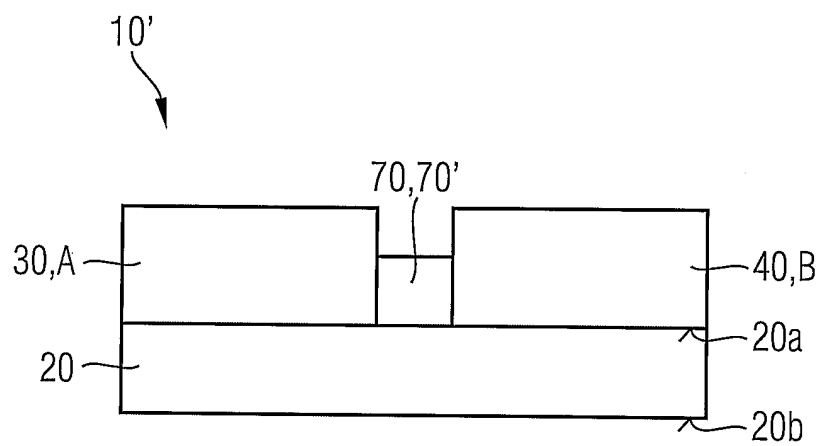


FIG 2D

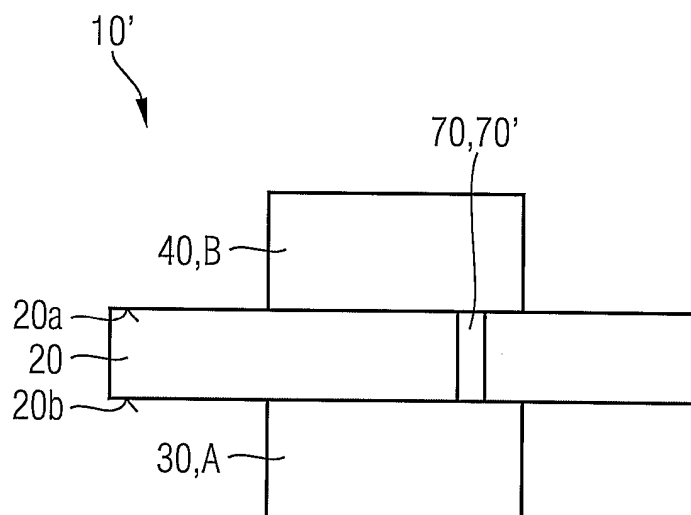


FIG 3

