

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2012-118341

(P2012-118341A)

(43) 公開日 平成24年6月21日 (2012.6.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09F 9/30 (2006.01)	G09F 9/30 310	2H090
G09F 9/00 (2006.01)	G09F 9/30 330Z	2H092
G02F 1/1368 (2006.01)	G09F 9/30 338	2H190
G02F 1/167 (2006.01)	G09F 9/00 346Z	2K101
G02F 1/17 (2006.01)	G09F 9/00 347Z	5C094
審査請求 未請求 請求項の数 17 O L (全 36 頁) 最終頁に続く		

(21) 出願番号	特願2010-268710 (P2010-268710)	(71) 出願人	000002369
(22) 出願日	平成22年12月1日 (2010.12.1)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100140774
			弁理士 大浪 一徳
		(72) 発明者	佐藤 尚
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム (参考)	2H090 JB03 JC11
			2H092 GA46 GA60 JA26 JB54 JB57
			JB69 KA09 MA04 MA10 NA25
			PA01 PA06 QA08 QA15
			2H190 JB03 JC11
			最終頁に続く

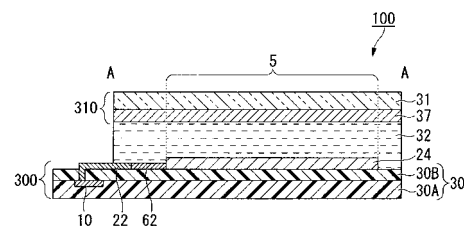
(54) 【発明の名称】 薄膜トランジスタ形成用基板、半導体装置、電気装置

(57) 【要約】

【課題】 薄くて軽いフレキシブル性を有するものであって、表示装置の薄厚化および狭額縁化などによる小型化や軽量化、さらには高牢性（高信頼性）を実現することのできる薄膜トランジスタ形成用基板、半導体装置、電気装置を提供する。

【解決手段】 本発明の薄膜トランジスタ形成用基板は、フレキシブル性又は伸縮性を有する基板と、基板内に埋め込まれた少なくとも1つの電子部品と、を備えることを特徴とする。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

フレキシブル性又は伸縮性を有する基板本体と、
前記基板内に埋め込まれた少なくとも 1 つの電子部品と、を備える
ことを特徴とする薄膜トランジスタ形成用基板。

【請求項 2】

複数の前記電子部品どうしの配置間隔が、各 IC の 1 辺長さの 1 倍以上、好ましくは前記 1 辺の 3 倍以上となっている
ことを特徴とする請求項 1 に記載の薄膜トランジスタ形成用基板。

【請求項 3】

前記電子部品が少なくとも IC、コンデンサ、抵抗、インダクタを 1 種類以上含んで構成されることを特徴とする請求項 1 から 2 いずれか一項に記載の薄膜トランジスタ形成用基板。

【請求項 4】

前記基板が複数の基材を積層したものからなり、
前記複数の基材のいずれか一つまたは連続する複数の基材内に前記電子部品が埋め込まれている、あるいは、複数の前記電子部品がそれぞれ異なる一つまたは連続する複数の前記基材内に埋め込まれている
ことを特徴とする請求項 1 から 3 のいずれか一項に記載の薄膜トランジスタ形成用基板。

【請求項 5】

複数の前記埋込配線がそれぞれ異なる前記基材どうしの間に配置され、
互いに接続される一方の埋込配線と他方の埋込配線とが、これらの間に存在する複数の前記基材に設けられた、断面積の異なる複数のコンタクトホールを介して接続されている
ことを特徴とする請求項 1 から 4 のいずれか一項に記載の薄膜トランジスタ形成用基板。

【請求項 6】

フレキシブル性又は伸縮性を有する基板と、
前記基板上に形成された半導体素子と、を備え、
前記基板が請求項 1 から 5 のいずれか一項に記載の薄膜トランジスタ形成用基板からなることを特徴とする半導体装置。

【請求項 7】

前記半導体素子が能動素子である
ことを特徴とする請求項 6 に記載の半導体装置。

【請求項 8】

フレキシブル性又は伸縮性を有する素子基板と、
前記素子基板に対して対向配置されたフレキシブル性又は伸縮性を有する対向基板と、
前記素子基板および前記対向基板との間に配置された機能素子と、
前記素子基板に設けられる複数の第 1 電極と、
前記対向基板に設けられる第 2 電極と、
前記機能素子を駆動するための駆動回路と、を備え、
前記素子基板が請求項 6 または 7 に記載の半導体装置からなり、
前記電子部品が前記駆動回路に接続されている
ことを特徴とする電気装置。

【請求項 9】

前記機能素子が、複数の画素が配列されてなる表示部を有した表示素子である
ことを特徴とする請求項 8 に記載の電気装置。

【請求項 10】

少なくとも一つの前記電子部品が前記機能素子と平面視で重なるようにして設けられている
ことを特徴とする請求項 8 または 9 に記載の電気装置。

【請求項 11】

前記半導体素子形成基板の前記機能素子とは反対側の面に前記電子部品と接続される外部接続電極が設けられている

ことを特徴とする請求項 8 から 10 のいずれか一項に記載の電気装置。

【請求項 12】

前記外部接続電極が前記機能素子と平面視で重なるようにして設けられていることを特徴とする請求項 11 に記載の電気装置。

【請求項 13】

前記対向基板の少なくとも一部が前記素子基板の前記機能素子とは反対側の面上に延出されており、この延出部と前記外部接続電極とが上下導通部を介して接続されていることを特徴とする請求項 11 または 12 に記載の電気装置。

10

【請求項 14】

前記機能素子と前記電子部品とが接続配線を介して接続されており、

前記電子部品として、通信制御手段となる通信回路および前記通信回路に接続された通信手段であるアンテナを設け、当該アンテナが前記接続配線と同層に設けられていることを特徴とする請求項 8 から 13 のいずれか一項に記載の電気装置。

【請求項 15】

前記電子部品として電源手段である電池を設け、

前記電池が前記素子基板の前記機能素子とは反対側の面に設けられていることを特徴とする請求項 8 から 14 のいずれか一項に記載の電気装置。

【請求項 16】

前記素子基板に前記電子部品を収容する凹部と、
前記凹部を封止する蓋部と、を備えることを特徴とする請求項 15 に記載の電気装置。

20

【請求項 17】

前記素子基板が前記機能素子に対する耐湿性を有したものであることを特徴とする請求項 8 から 16 のいずれか一項に記載の電気装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ形成用基板、半導体装置、電気装置に関するものである。

30

【背景技術】

【0002】

近年、液晶装置、有機 EL 表示装置、電気泳動表示装置等のフラットパネルディスプレイ (FPD) の一般的な構成は、特許文献 1、2 に記載されており、リジッドなガラス基板からなる素子基板上に TFT のアクティブマトリクスが形成され、この素子基板に、駆動回路が実装されたフレキシブル基板 (以下、FPC とも言う) が接続されている。

【0003】

図 37 (a) に示す構造では、素子基板 600 の 3 辺に、走査線駆動回路 61、データ線駆動回路 62 および共通電源回路 64 をそれぞれ実装する 3 つのフレキシブル基板 601 が接続されており、これら各フレキシブル基板 601 を素子基板 600 の裏面側に折り曲げて使用するのが通常である。しかしながら、装置の厚みが増す、フレキシブル基板 601 を接続するための額縁エリアが必要になる、といった課題が存在する。一般に、額縁の広さは 3 ~ 5 mm 程度である。

40

【0004】

また、額縁エリアを小さくするために液晶装置などでは、内蔵ドライバを備えた構成が実用化されている。図 37 (b) に示すように、表示部 5 を駆動させるための走査線駆動回路 61、データ線駆動回路 62 および共通電源回路 64 が、素子基板 600 を構成する基板 600A 表面に内蔵ドライバが形成されている。このような基板 600A の一辺には上記した内蔵ドライバを駆動するための外部回路基板 202 がフレキシブル基板 601 を介して接続されている。

50

【0005】

内蔵ドライバを構成するTFTとして低温ポリシリコン(LTPS)TFTを用いたとしても、移動度が $100\text{m}^2/\text{V}\cdot\text{sec}$ の素子であることから、内蔵ドライバを埋め込むためには表示エリアの各辺に数mm程度のデッドスペースが必要となる。

さらに、図37(a)、(b)では基板600の少なくとも一辺には接続基板201、601を介して外部回路基板202が接続されており、これら各フレキシブル基板601を素子基板600の裏面側に折り曲げて使用するため、上述したようにこれが装置の厚み、重さ等を削減することに関して弊害となっている。さらに、外部回路基板202はリジッドであるため、FPDの3辺まではフレキシブルにする事ができるが、4辺全てをフレキシブルとすることができない。

10

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2007-249231号公報

【特許文献2】特許4366743号公報

【特許文献3】特開2006-508406号公報

【特許文献4】特表2004-518994号公報

【特許文献5】特許3551194号公報

【特許文献6】特許4189887号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0007】

まだ実用化されてはいないが、SUFTLA(Surface Free Technology by Laser Ablation)(登録商標)と呼ばれる転写プロセスやEPLAR技術(レーザリリースによるプラスチック上のエレクトロニクスの実装技術:Electronics on Plastic by Laser Release)には、次のような課題がある。

【0008】

現在は、ガラス基板のように剛性の高い素子基板に圧着させることによってフレキシブル基板を接続している。このような実装を、可撓性を有する素子基板に対して行おうとすると、フレキシブル基板601を接続した直後や使用中にも接続不良が生じて断線などの欠陥が多発することになり、信頼性の点で課題がある。

30

【0009】

特許文献3では、金属箔基板として絶縁性ポリマーをコアとしたフレキシブル性を有する基板を用いているが、上記額縁の課題を解決するものではない。

【0010】

また、特許文献4、5では素子基板の表面に駆動回路が実装されているが、取り扱いを考えるとICの接続信頼性等、実用上の課題が存在する。このような基板の最表面にICが接続されてはいるものの、駆動回路上に直接薄膜の有機ELを形成しており、駆動回路の接続信頼性を改善するものではなく、また、堅牢性の点で課題がある。また、特許文献6では、ICが基板の裏面側に露出した状態で実装されていたり、ICがリジッドな熱拡散器で覆われていたり、フレキシブル性に課題がある。

40

以上のように、フレキシブルな表示ディスプレイを実現するには、フレキシブルな素子基板を考案することが課題となっている。

【課題を解決するための手段】

【0011】

本発明は、上記従来技術の問題点に鑑み成されたものであって、薄くて軽いフレキシブル性を有するものであって、薄厚化および狭額縁化などによる小型化や軽量化、さらには高牢性(高信頼性)を実現することのできる薄膜トランジスタ形成用基板、半導体装置、電気装置を提供することを目的の一つとしている。

50

【0012】

本発明の薄膜トランジスタ形成用基板は、フレキシブル性又は伸縮性を有する基板と、前記基板内に埋め込まれた少なくとも1つの電子部品と、を備えることを特徴とする。

【0013】

これによれば、フレキシブル性を有する基板内に電子部品が埋め込まれているので、薄膜トランジスタ形成用基板を湾曲させて使用した場合にも電子部品を良好に保持することが可能になり、柔軟性および堅牢性に優れたものとなる。

【0014】

また、複数の前記電子部品どうしの配置間隔が、各ICの1辺長さの1倍以上、好ましくは前記1辺の3倍以上となっている構成としてもよい。

これによれば、IC（電子部品）同士の配置間隔を各ICの1辺長さの1倍以上とすることによって、これらICによって薄膜トランジスタ形成用基板の湾曲が阻害されることが防止される。これにより、薄膜トランジスタ形成用基板を、例えば文房具の下敷きのように緩やかに湾曲させて使用することが可能になるので、汎用性が高まる。

【0015】

また、前記電子部品が少なくともIC、コンデンサ、抵抗、インダクタを1種類以上含んで構成される構成としてもよい。

【0016】

また、前記基板が複数の基材を積層したものからなり、前記複数の基材のいずれか一つまたは連続する複数の基材内に前記電子部品が埋め込まれている、あるいは、複数の前記電子部品がそれぞれ異なるまたは連続する複数の前記基材内に埋め込まれている構成としてもよい。

これによれば、各電子部品を異なる基材内に埋め込むことによって、それぞれを平面視で重ならせるようにして配置することが可能となる。または、電子部品が1層の基材より厚いときは複数の基材に渡って電子部品を保持しても良い。これにより、当該薄膜トランジスタ形成用基板を用いて構成される装置の小型化を実現できるようになる。

【0017】

また、複数の前記埋込配線がそれぞれ異なる前記基材どうしの間に配置され、互いに接続される一方の埋込配線と他方の埋込配線とが、これらの間に存在する複数の前記基材に設けられた、断面積の異なる複数のコンタクトホールを介して接続されている構成としてもよい。

これによれば、複数の基材を介して埋込配線同士を接続する場合に、断面積の異なる複数のコンタクトホールを介して接続させることにより、複数の基材を貫く1つのコンタクトホールを介して接続させる構成よりも、接続不良を防止し得る。

【0018】

本発明の半導体装置は、フレキシブル性又は伸縮性を有する基板と、前記基板上に形成された半導体素子と、を備え、前記基板が先に記載の薄膜トランジスタ形成用基板からなることを特徴とする。

【0019】

これによれば、半導体装置を湾曲させて使用した場合にも電子部品を基板内に良好に保持することが可能になる。これにより、柔軟性および堅牢性に優れた半導体装置が得られる。

【0020】

また、前記半導体素子が能動素子である構成としても良い。

これによれば、半導体素子が能動素子であることから、画素回路を構成することができるので表示装置の素子基板として用いることが可能である。

【0021】

本発明の電気装置は、フレキシブル性又は伸縮性を有する素子基板と、前記素子基板に対して対向配置されたフレキシブル性又は伸縮性を有する対向基板と、前記素子基板および前記対向基板との間に配置された機能素子と、前記素子基板に設けられる複数の第1電

10

20

30

40

50

極と、前記対向基板に設けられる第2電極と、前記機能素子を駆動するための駆動回路と、を備え、前記素子基板が先に記載の半導体装置からなり、前記電子部品が前記駆動回路に接続されていることを特徴とする。

【0022】

これによれば、基板内に電子部品が埋め込まれているので、従来用いていた外部回路接続用のリジットな基板が不要になる。これにより、柔軟性および堅牢性に優れた電気装置が得られる。また、電気装置を湾曲させて使用した場合にも電子部品を基板内に良好に保持することが可能になる。

【0023】

また、前記電子部品がICまたはコンデンサ、抵抗、インダクタを含んで構成されており、複数の前記ICの配置間隔が、隣接する電子部品の方向の隣接する電子部品の長い方の寸法の1倍以上、好ましくは前記1辺の3倍以上となっている構成としてもよい。

これによれば、電子部品(IC)同士の配置間隔を各ICの1辺長さの1倍以上とすることによって、電気装置を、例えば文房具の下敷きのように緩やかに湾曲させて使用することが可能になる。また、上記配置間隔を各ICの1辺長さの3倍以上とすることによって、よりフレキシブル性を高めることができる。

【0024】

また、前記機能素子が、複数の画素からなる表示部を有する表示素子である構成としてもよい。

これによれば、従来のように外部回路を実装するための接続基板を素子基板に対して設ける必要がなくなるので、紙のように薄くて軽い柔軟性に富んだ表示装置を実現できる。また、表示装置全体としての薄厚化、狭額縁化などによる小型化や軽量化、さらには高堅牢性を実現することができるので、表示装置(電気装置)としての汎用性が広がる。

【0025】

また、少なくとも一つの前記電子部品が前記機能素子と平面視で重なるようにして設けられている構成としてもよい。

これによれば、電気装置の小型化が可能になる。表示装置として用いる場合、平面視で機能素子と重なるようにして電子部品を配置させることにより、表示エリアを拡大できると共に狭額縁化を実現することができる。

【0026】

また、前記半導体素子形成基板の前記駆動回路層とは反対側の面に前記電子部品と接続される外部接続電極が設けられている構成としてもよい。

これによれば、装置全体の小型化および薄厚化を実現できる。また、表示装置として用いられる場合、素子基板の表面上に、外部接続電極を形成するための領域を確保する必要がなくなるので、表示エリアを広くすることができるとともに狭額縁化も可能となる。

【0027】

また、前記外部接続電極が前記機能素子と平面視で重なるようにして設けられている構成としてもよい。

これによれば、装置の小型化を実現できる。また、表示装置として用いられる場合、素子基板の表面上に外部接続電極を形成するための領域を確保する必要がなくなるので、表示エリアを広くすることができるとともに狭額縁化が可能になる。

【0028】

また、前記対向電極の少なくとも一部が前記素子基板の前記機能素子とは反対側の面上に延出されており、この延出部と前記外部接続電極とが上下導通部を介して接続されている構成としてもよい。

これによれば、上下導通部を介して対向基板側に所定の電圧が印加されるようになっている。素子基板の表面に上下導通部を設けなくて済むので、素子基板上に機能素子の配置スペースの他に上下導通部の形成スペースを確保する必要がなくなる。これにより、例えば表示装置として用いられる場合、表示エリアを広く確保することができ、狭額縁化が可能となる。

10

20

30

40

50

【0029】

また、前記機能素子と前記電子部品とが接続配線を介して接続されており、前記電子部品として、通信制御手段となる通信回路および前記通信回路に接続された通信手段であるアンテナを設け、前記アンテナが前記接続配線と同層に設けられている構成としてもよい。

これによれば、アンテナと接続配線とを同時に形成することができるので製造が容易になる。

【0030】

また、前記電子部品として電源手段である電池を設け、前記電池が前記素子基板の前記機能素子とは反対側の面側に設けられている構成としてもよい。

これによれば、電子部品として電源手段である電池が、素子基板の裏面（機能素子が設けられている面とは反対の面）側に設けられているので、充電寿命が短くなった場合にも交換を容易に行える。

【0031】

また、前記素子基板に前記電子部品を収容する凹部と、前記凹部を封止する蓋部と、を備える構成としてもよい。

これによれば、素子基板から突出させることなく電子部品を確実に保持することができるとともに、蓋部によって電子部品が収容された凹部を封止することによって、電子部品の脱落をより防止することができる。

【0032】

また、素子基板が前記機能素子に対する耐湿性を有したものである構成としてもよい。

これによれば、機能素子に対する耐湿性を高めることができるので、リーク電流が増加して消費電力が増えてしまうことを防止することができる。これにより、良好な表示を長期的に行えるようになり、信頼性が高まる。

【図面の簡単な説明】

【0033】

【図1】電気装置を構成する第1実施形態の素子基板の構成を示す平面図。

【図2】電気装置の概略構成を示す断面図。

【図3】1画素における等価回路図。

【図4】素子基板の要部を拡大して示す平面図。

【図5】素子基板の要部を拡大して示す断面図。

【図6】上記した素子基板を備えた電気装置の一実施形態である電気泳動表示装置の概略構成を示す部分断面図。

【図7】電気光学装置のフレキシブル性を得るための電子部品の大きさとその配置例を示す概念図。

【図8】電気光学装置を構成する第2実施形態の素子基板を中心に示す概略構成断面図。

【図9】電気光学装置を構成する第3実施形態の素子基板を中心に示す概略構成断面図。

【図10】電気光学装置を構成する第4実施形態の素子基板の構成を示す平面図。

【図11】第4実施形態における電気光学装置の概略構成を示す断面図。

【図12】電気光学装置を構成する第5実施形態の素子基板の構成を示す平面図。

【図13】第5実施形態における電気光学装置の概略構成を示す断面図。

【図14】電気光学装置を構成する第6実施形態の素子基板の概略構成を示す断面図。

【図15】電気光学装置を構成する第7実施形態の素子基板の概略構成を示す断面図。

【図16】第8実施形態の素子基板を用いた電気泳動表示装置の概略構成を示す部分断面図。

【図17】（a）～（d）は、素子基板の裏面側における上下導通部の配置例を示す平面図。

【図18】電気光学装置を構成する第9実施形態の素子基板の概略構成を示す断面図。

【図19】電気光学装置の概略構成を示す断面図。

【図20】図18における素子基板の要部（エリアE）を拡大して示す図。

10

20

30

40

50

【図 2 1】図 2 0 における F－F 断面図。

【図 2 2】上記した第 9 実施形態の素子基板を電気泳動表示装置に適用した場合を示す部分断面図。

【図 2 3】上記した第 9 実施形態の素子基板を液晶表示装置に適用した場合を示す部分断面図。

【図 2 4】第 1 0 実施形態における素子基板の概略構成を示す平面図。

【図 2 5】第 1 0 実施形態における素子基板を備えた電気泳動表示装置の部分断面図。

【図 2 6】電気光学装置を構成する第 1 1 実施形態の素子基板の概略構成を示す部分断面図。

【図 2 7】電気光学装置を構成する第 1 2 実施形態の素子基板の概略構成を示す部分断面図。 10

【図 2 8】(a) は、電気光学装置を構成する第 1 3 実施形態の素子基板の概略構成を示す平面図、(b) は (a) の F－F 線に沿う断面図。

【図 2 9】素子基板の構成を詳細に示す部分断面図。

【図 3 0】BGTG 構造の薄膜トランジスタの製造方法を示す工程図。

【図 3 1】電気光学装置を構成する第 1 5 実施形態の素子基板の概略構成を示す平面。

【図 3 2】図 3 2 の J－J 線に沿う断面図。

【図 3 3】(a) は、電気光学装置を構成する素子基板の変形例を示す平面図であって、(b)、(c) は、表示部の形状の例を示す平面図。

【図 3 4】大型の電気光学装置の概略構成を示す平面図。 20

【図 3 5】図 3 6 はロボットの指先に感圧センサーが設けられた例を示す図。

【図 3 6】図 3 7 は感圧センサーの構成を示す断面図。

【図 3 7】従来における電気光学装置（素子基板）の構成を示す平面図。

【発明を実施するための形態】

【0034】

以下、本発明の実施形態につき、図面を参照して説明する。なお、以下の説明に用いる各図面では、各部材を認識可能な大きさとするため、各部材の縮尺を適宜変更している。

【0035】

(第 1 実施形態)

図 1 は、電気装置を構成する第 1 実施形態の素子基板の構成を示す平面図である。図 2 は、電気装置の概略構成を示す断面図である。 30

図 1 および図 2 に示すように、本実施形態の電気光学装置（電気装置）100 は、ともにフレキシブル性を有した素子基板（半導体装置）300 および対向基板 310 と、これらの間に挟持される電気光学素子（機能素子）32 とを備えて構成されている。

素子基板 300 は第 1 基板（薄膜トランジスタ形成用基板）30 とその上に形成された駆動回路層 24 からなる。第 1 基板 30 は積層された一対の基材 30A、30B と基材 30A の基材 30B 側に埋め込まれた複数の電子部品 10 から主に構成されている。駆動回路層 24 は電気光学素子 32 を駆動する画素 40 毎に設けられた制御トランジスタ TRc とそれを駆動する走査線駆動回路 61、データ線駆動回路 62、共通電源回路 64 から主に構成されている。電子部品 10 と駆動回路層 24 内の各回路や薄膜トランジスタを接続 40

ここで、駆動回路層 24 内の各回路は駆動トランジスタ TRs を用いて第 1 基板 30 上に作りこまれた、所謂内蔵ドライバである。しかしこれらの構成はこれに限らず電子部品（IC）からなる駆動ドライバ 51 を第 1 基板 30 中に埋め込んだ構成としてもよい。例えば第 9 実施形態において説明される。

【0036】

図 1、2 において、素子基板 300 と対向基板 310 とが重なる領域には複数の画素 40 がマトリクス状に配列された表示部 5 が形成されている。表示部 5 の周辺、すなわち対向基板 310 よりも外側に張り出した素子基板 300 上には、走査線駆動回路 61、データ線駆動回路 62 及び共通電源回路 64 が配置されているとともに、コントローラ（制御 50

部、制御回路) 63を含む複数の電子部品10が内蔵されている。

【0037】

表示部5には走査線駆動回路61から延びる複数の走査線66と、データ線駆動回路62から延びる複数のデータ線68とが形成されており、これらの交差位置に対応して画素40が設けられている。また、共通電源回路64から表示部5へ複数の電源線50が延びている。電源線50は各行の走査線66に対応して設けられており、対応する行の画素40と接続されている。共通電源回路64は各々の電源線50に対して個別に電位を入力することが可能に構成されている。電源線50は保持容量線として機能することが出来る。

【0038】

走査線駆動回路61は、m本の走査線66(Y1、Y2、…、Ym)を介して各々の画素40に接続されており、コントローラ63の制御のもと、1行目からm行目までの走査線66を順次選択し、画素40ごとに設けられた制御トランジスタTRc(図2参照)のオンタイミングを規定する選択信号を、選択した走査線66を介して供給する。

【0039】

データ線駆動回路62は、n本のデータ線68(X1、X2、…、Xn)を介して各々の画素40に接続されており、コントローラ63の制御のもと、画素40の各々に対応する画素データを規定する画像信号を画素40に供給する。共通電源回路64は、コントローラ63の制御のもと、当該回路に接続された電源線50の各々に供給すべき各種信号を生成する。

【0040】

図3は、1画素における等価回路図である。

画素40には、制御トランジスタ(半導体素子)TRcと、保持容量Csと、画素電極(第1電極)35と、電気光学素子(機能素子)32と、対向電極37とが設けられている。また画素40には、走査線66と、データ線68と、電源線50とが接続されている。制御トランジスタTRcは、N-MOS(Negative Metal Oxide Semiconductor)トランジスタである。

【0041】

なお、画素40を構成する薄膜トランジスタは、それらと同等の機能を有する他の種類のスイッチング素子と置き換えてもよい。例えば、N-MOSトランジスタに代えてP-MOSトランジスタを用いてもよい。

【0042】

画素40において、制御トランジスタTRcのゲートに走査線66が接続され、ソースにはデータ線68が接続されている。制御トランジスタTRcのドレインは、保持容量Csの一方の電極と画素電極35とに接続されている。保持容量Csの他方の電極は図示略の容量線、又は電源線50(図1)と接続されている。そして、画素電極35と対向電極37との間に電気光学素子32が挟持されている。

【0043】

制御トランジスタTRcは画素40への画像信号の入力を制御するスイッチング素子であり、制御トランジスタTRcを介して供給される画像信号電圧が保持容量Csに保持される。そして、保持容量Csの電圧に応じた電流で電気光学素子32を駆動する。

【0044】

図4は、素子基板の要部を拡大して示す平面図である。

図4に示すように、素子基板300を構成する第1基板30内には複数の電子部品10(図1)が埋め込まれている。第1基板30内に埋め込まれている電子部品10は、表示制御手段としてのコントローラ63、電源手段となる電池2、通信制御手段となる通信回路3、通信回路3に接続された通信手段であるアンテナ4、表示データの記憶手段となるSRAMからなるメモリー7、無接点充電の充電手段であるコイル6、コイルが接続され電源制御手段(電源制御手段)である充電制御回路9、および表示データの演算機能を有する演算手段となる演算回路8である。これら、コントローラ63、メモリー7、通信回路3、演算回路8、および充電制御回路9はそれぞれ電池2に接続されている。

【0045】

コントローラ63には、上記した走査線駆動回路61、データ線駆動回路62及び共通電源回路64がそれぞれ接続されている。このコントローラ63は、上位装置から供給される画像データや同期信号に基づき、電気光学装置（電気装置）100を総合的に制御する。

【0046】

ここで、コイル6は充電制御回路9の側方の領域に小さく形成されているが、表示部5の周囲であってさらに各駆動回路61、62の周囲を取り囲むような広い領域（素子基板300の周縁部）に形成しても良い。

【0047】

後に詳細を記述するが、ICは通常のもの（一般に、 1.0×10 mm角程度）よりも小さいもの（本実施形態では、例えば1 mm角）を用いている。また、IC（電子部品10）どうしは各ICにおける1辺の長さよりも広い間隔で配置されており、フレキシブル基板（FPC）からなる第1基板30及び第2基板31を湾曲させた際に、これら複数の電子部品10によって湾曲が妨げられることがないように構成されている。

【0048】

次に、電子部品の埋め込み等に関する説明を詳述する。

また、第1基板30内に埋め込む電子部品10の構成および部品は上記に限らないことを付記しておく。ここで、本実施形態では電子部品10を表示部5の周囲に埋め込むこととしたがこれに限られたものではなく、例えば、その一部や全てを、表示部5内や走査線駆動回路61、データ線駆動回路62及び共通電源回路64の下方に埋め込むようにしてもよい。

【0049】

ここで特に重要なのは、従来外付けされていた回路素子を第1基板30内に埋め込むことにより、電気光学装置（電気機器）100の周囲の4辺全てがフレキシブル性を有する電気光学装置100を実現できることである。従来技術のサフトラやEplarのように、1つの基材からなる素子基板300上に薄膜トランジスタを作成する方法では、表示部5の周囲に外部回路を別途設ける必要がある。その場合、外部回路はリジット基板上に実装されているため、フレキシブル性を有するのは3辺のみである。

【0050】

本実施形態のように、4辺全てのフレキシブル性を実現することによって、初めて、紙のような柔軟性を有する電気光学装置100を実現することができる。さらに、第1基板30中に複数の電子部品10を埋め込むので、従来、素子基板の表面に電子部品10を実装するために用いていた外部回路接続用の基板が不要になる。これにより、素子基板300の軽量化および薄板化を実現することができる。

【0051】

図5は、素子基板の要部を拡大して示す断面図である。

図5に示すように、素子基板300を構成する第1基板30は、ポリイミドからなる一対の基材30A、30Bが積層されてなり、下層側の基材30A側に複数の電子部品10が埋め込まれている。ここで基材30A、30Bの厚さは $50 \mu\text{m}$ であるが、これに限らない。

基材30Aの表面には、電子部品10の外部接続端子10aが露出しているとともに電子部品10どうしを接続する $5 \mu\text{m}$ のCuからなる接続配線22が設けられている。そして、複数の電子部品10（図5中においては一つのみ図示してある）、これらの外部接続端子10aと、電子部品10どうしを接続する接続配線22と、を覆うようにして、基材30A上に基材30Bが積層されている。この基材30B上には、画素40ごとに設けられた制御トランジスタTRcと、走査線駆動回路61、データ線駆動回路62および共通電源回路64を構成する駆動トランジスタTRsとが設けられている。

【0052】

具体的には、基材30Bの表面上には、制御トランジスタTRcおよび駆動トランジス

10

20

30

40

50

タ T R s に対応する各ゲート電極 4 1 e (走査線 6 6) と、保持容量線 6 9 と、上記した各駆動回路 6 1, 6 2, 6 4 と電子部品 1 0 とを接続する接続配線 2 3 と、が形成されている。これら接続配線 2 3、ゲート電極 4 1 e (走査線 6 6) 及び保持容量線 6 9 は、厚さ 3 0 0 n m の C u からなる。ここで、接続配線 2 3 とコンタクトホール H 1 とは、コンタクトホール H 1 の断面積よりも大きい面積で基材 3 0 B の表面上に形成された接続端子 1 2 の表面全体を接続配線 2 3 が覆うことによって互いに接続されている。ここで、コンタクトホール H 1 は接続端子 1 2 の一部分 (形成材料) が基材 3 0 B 内に埋め込まれることによって構成される。このような接続状態により、素子基板 3 0 0 が湾曲された場合にも接続配線 2 3 と電子部品 1 0 との接続状態を良好に維持することができる。

【0053】

10

そして、接続配線 2 3、ゲート電極 4 1 e (走査線 6 6) 及び保持容量線 6 9 を覆うようにして基材 3 0 B の表面全体には、厚さ 4 0 0 n m のポリイミドからなるゲート絶縁膜 4 1 b が設けられている。ゲート絶縁膜 4 1 b 上には、制御トランジスタ T R c および駆動トランジスタ T R s を構成する、厚さ 5 0 n m のペンタセンからなる半導体層 4 1 a が設けられ、その周縁部に乗り上げるようにして、C u ペーストからなる厚さ 3 0 0 n m のソース電極 4 1 c 及びドレイン電極 4 1 d が設けられている。

【0054】

そして、ゲート絶縁膜 4 1 b の表面全体を覆うようにして、アクリルからなる 1 μ m 厚さの保護膜 4 2 が設けられ、その表面上にはカーボンペーストからなる画素電極 3 5 が形成されている。この画素電極 3 5 は、保護膜 4 2 の厚さ方向を貫通するコンタクトホール H 2 を介して下方の制御トランジスタ T R c のドレイン電極 4 1 d と接続されている。画素電極 3 5 の保護膜上の厚さは 0. 2 μ m である。

20

駆動トランジスタ T R s は上記制御トランジスタ T R c と同様に形成される。画素電極を具備していないが、それを駆動トランジスタ T R s 間の配線に用いても良い。

このようにして、本実施形態の素子基板 3 0 0 が構成されている。

【0055】

ここで、上記した制御トランジスタ T R c および駆動トランジスタ T R s は、材料の塗布および焼成を繰り返し行うことにより作成した。一般に、シリコン系や酸化物 T F T では、プラズマ C V D やスパッタ法を用いて作成する。この方法では、プラズマの生成により基板が強く帯電する。本実施形態では、複数の電子部品 1 0 が埋め込まれた第 1 基板 3 0 上に制御トランジスタ T R c および駆動トランジスタ T R s を作成するため、第 1 基板 3 0 をプラズマに晒すことによって電子部品 1 0 が静電破壊してしまう。特に、電子部品 1 0 の表面に外部接続端子 1 0 a が露出していることから、この外部接続端子 1 0 a を介して内部に静電気が侵入して破壊されてしまう。このため、プラズマを用いない手法で T F T を作成することが望ましい。

30

その手法の 1 つとして、印刷やインクジェット法を用いて材料を塗布および焼成を組み合わせた方法や、蒸着あるいはゾルゲル法を用いた方法が挙げられる。

【0056】

また、有機 T F T の半導体材料は酸化物 T F T と異なって光を吸収することが知られている。このため、第 1 基板 3 0 は非透明基板であることが望ましい。ただ、原理的にはプラズマを用いても作成可能であり、アモルファスシリコン T F T、低温ポリシリコン T F T、a - I G Z O のような酸化物 T F T を作成しても良い。第 1 基板 3 0 上に設ける T F T としては有機 T F T が好適である。

40

また、本実施形態においては、T F T 構造としてボトムゲート／トップコンタクトの例を示したが、その他の構成も可能である。例えばボトムゲート／ボトムコンタクト、トップゲート／トップコンタクト、トップゲート／ボトムコンタクトとしてもよい。

【0057】

ここで特に重要なのは、電子部品 1 0 を素子基板 (第 1 基板 3 0) 3 0 0 中に埋め込むことにより、図 1 に示すような 4 辺全てがフレキシブル性を有する電気光学装置 1 0 0 を実現できることである。従来技術の S U F T L A (登録商標) 技術や E P L a R 技術のよ

50

うに、単一のフレキシブル基材からなる素子基板上にTFTを作成する方法では、複数の電子部品を図37(a)、(b)のように表示エリアの周囲エリアに別基板を用いて別途設ける必要がある。複数の電子部品はリジッドな回路基板上に実装され、この回路基板が素子基板に接続されている。このため素子基板の4辺のうち、フレキシブル性を有するのは3辺のみである。

【0058】

本実施形態の素子基板300のように、複数の電子部品10を第1基板30内に内蔵することで、素子基板300の4辺の全てがフレキシブル性を有することになり、初めて紙のような柔軟性の高い電気光学装置100を実現することができる。また、従来、電子部品を実装するために用いていたリジッドな回路基板も不要になるので、電気光学装置100の軽量化および薄型化も実現することができる。

また、フレキシブル性を有する電気光学装置100は屈曲を繰り返しながら使用されたり、曲げた状態で物体表面に固定されて使用される。このとき、電子部品10と接続配線の接続信頼性が重要となる。電子部品10を第1基板(薄膜トランジスタ形成用基板)30中に埋め込むことにより実現できるが、これについては後述する。

【0059】

また、各電子部品10を表示部5と平面視で重なるようにして配置しても良い。これにより、装置全体を小型化することができるとともに狭額縁化に伴う表示エリアの拡大が可能となる。

【0060】

図6は、上記した素子基板を備えた電気光学装置の一実施形態である電気泳動表示装置の概略構成を示す部分断面図である。

図6に示すように、電気泳動表示装置(電気装置)101は、素子基板300と対向基板310との間に、電気光学素子(表示素子)32として用いられる電気泳動素子32Aを挟持した構成を備えている。電気光学素子32の周囲にはアクリルからなるシール材65でシールしてある。電気光学素子(電気泳動素子)32は、複数のマイクロカプセル20を配列してなる。そして、マイクロカプセル20内に保持され、互いに異なる極性に帯電した白と黒の粒子が、画素電極35と対向電極37との間に印加される電圧に基づいて移動することにより表示が行われる。ここで電気光学素子(電気泳動素子)32としてマイクロカプセル以外の仕切りや仕切りを用いない電気泳動素子32Aや着色した粒子を用いた電気泳動素子32Aを用いても良い。また、液晶やエレクトロクロミック材料のような他の電気光学素子を用いても良い。

【0061】

本実施形態では、素子基板300及び対向基板310を構成する第1基板30及び第2基板31の材料として、フレキシブル性を有するポリイミド材料が用いることが可能である。第2基板31は視認側の基板になるため透明である事が必要である。このため透明ポリイミド材料または他の透明材料を用いる。

【0062】

一般的に、フレキシブル性を有する材料は有機材料であり、リジッドな無機材料よりも熱膨張係数が約1桁程度大きく、熱伝導係数が1桁程度小さい。このため、素子基板が発熱すると熱が溜まりやすく基板が伸びる。このため、電気光学装置に反りが発生する。さらに、この状態で電気光学装置を湾曲させて使用すると、別の不具合も発生する。例えば、電子部品と接続配線との接続不良や各種配線の断線等である。

【0063】

従来の構成では、例えば、エレクトロルミネッセンスを用いた電気光学装置では、発熱が大きいため熱拡散器を具備した無機材料からなる基板を用いている。この点で、フレキシブル性または有機材料を主体とした材料を用いた素子基板には、発熱が少ない電気光学材料を用いることが好ましい。発熱が少ない材料とは、表示を行っているときに電流や電圧をなるべく流さない材料である。最も好適なのは、メモリー性を有する材料を用いた電気光学装置であり、一度電圧を印加するとその後に電圧を印加しなくても表示を保持する

ことが可能である。具体的には、電気泳動材料、エレクトロクロミック材料である。この次に好適なのは電流ではなく電圧の印加で駆動する材料を用いるものであり、液晶材料やエレクトロウェットिंगが挙げられる。

一方、最も好ましくないのは電流で駆動するもので、エレクトロルミネッセンスである。

【0064】

メモリー性を有しない材料の場合には、IC自体にSRAMのようなメモリー機能を画素毎に設け、実質的なメモリー効果を付与することができる。

液晶材料を用いた場合は、電気泳動材料（メモリー性を有する材料）を用いた場合に比べて上記以外にも課題が発生する。一般的に、液晶装置では偏光板を用いるために明るさが半分になる。これを解消するためには、ゲストホスト液晶、PDLC（高分子分散型液晶）、PNLC（高分子ネットワーク型液晶）等、偏光板を使わない材料が好適である。

【0065】

上記した第1実施形態において用いた材料はそれに限るものではない。

素子基板300を構成する第1基板30と第2基板31に用いる材料は、フレキシブル性を有するポリエステルや他の有機、無機材料を用いてもよい。また、フレキシブル性を有しないものであれば、紙フェノール、紙エポキシ、ガラスコンポジット、ガラスエポキシ、薄ガラス、テフロン（登録商標）、セラミックス、それらのコンポジット材料や他の有機、無機材料を用いても良い。

例えば基材30Aのような最外層の基材をシリコン等のモールド材とする構成としても良い。

【0066】

また、素子基板300や対向基板310に用いる材料としては伸縮性を有する材料であってもよい。これにより伸縮含めたフレキシブル性を実現できる。例えばアクリル等の柔らかい有機材料、それらをコーティングした不織布、織布、またはゴム等であっても構わない。伸縮性を有すると、電気光学装置を服等の布のように変形の大きい材料や複雑な表面形状の上にも隙間無く貼るように設置するだけでなく、変形させて使用するときの剥がれを少なくする事ができる。

また、第1基板30を構成する基材の数も上記に限らない。

また、TFTに用いる材料も上記に限らない。

また、画素電極35、対向電極37、走査線66、データ線68、および接続配線22、23等に用いる材料としては、Cuペースト以外の他の金属ペースト、金属、カーボンナノチューブ等の導電性材料、無機導電性材料、有機導電性材料、透明電極、導電性ペーストを用いても良い。

【0067】

図7は、電気光学装置のフレキシブル性を得るための電子部品（IC）の大きさとその配置例を示す概念図である。

電気光学装置100（電気泳動表示装置101）をどれくらい湾曲させることができるかは、素子基板300の材料自体のフレキシブル性、および第1基板30内に埋め込まれた複数の電子部品（IC）10の大きさや配置間隔に関係している。

図7に示すように、素子基板300を構成する第1基板30内には複数の電子部品（IC）10が埋め込まれており、X方向にMX1、MX2、…MXn個、Y方向にMY1、MY2、…MYn個の電子部品（IC）10が整列配置されている。ここでは、X方向およびY方向で隣り合う電子部品（IC）10どうしの配置間隔が、隣り合う電子部品10どうしを結ぶ方向における各電子部品（IC）10の一辺の長さの5倍以上に設定されている。具体的に、電子部品（IC）10の一辺は2mmであるため、隣り合う電子部品（IC）10どうしの間の距離は10mm以上となっている。

例えば、図4に示したコントローラ63（10）とX方向で隣り合うメモリー7（10）との距離、コントローラ63（10）とY方向で隣り合う電池2（10）との距離は、隣接する部品の隣接する方向に水平な各々一辺の内、長い方の寸法の5倍以上となってい

る。ここで用いた電池は5mm×5mmの小さいものである。

【0068】

このような間隔で多数の電子部品（IC）10を配置することにより、素子基板300に対して、第1基板30の構成材料（ポリイミド材料）が本来有しているフレキシブル性とほぼ同等のフレキシブル性を付与することができる。素子基板300に対して第1基板30の材料と同等のフレキシブル性を持たせるためには、電子部品（IC）10どうしの配置間隔を、電子部品（IC）10の一辺の少なくとも3倍以上にする必要がある。この場合も、隣り合う各電子部品（IC）10を結ぶ方向に平行な電部品（IC）10の各辺のうち長い方の長さの3倍以上としている。

【0069】

また、目安としては、電子部品（IC）10どうしの配置間隔を電子部品（IC）10の一辺の1倍以上にすることで、例えば文房具の下敷きのように、素子基板300を緩やかに湾曲させることが可能となる。この状態では、電子部品（IC）10自体が湾曲しないため小さな曲率半径を付与することはできないが、素子基板300に対してフレキシブル性を付与することは可能である。

また、隣り合う各電子部品（IC）10を最短距離で結ぶ方向から傾けて電子部品（IC）10の辺を配置する時は隣り合う部品の各辺の最大長さの1倍または3倍以上の距離を設ける。

【0070】

また、電子部品（IC）10の一辺の長さは5mm以下、できれば3mm以下が好ましく、さらには1mm以下がさらに好ましい。小さい電子部品（IC）10の方が素子基板300を湾曲させたときに割れにくく、堅牢性も高めることができる。素子基板300を湾曲させた際に電子部品（IC）10にかかるストレスも小さくなる。これにより、電子部品（IC）10の割れが防止されるとともに、第1基板30と電子部品（IC）10との接着状態や、電子部品（IC）10の接続端子（不図示）とこれらを接続する接続配線（不図示）との接続状態を確保することができる。

また、一般の電池のように数cm角の大きな電子部品に関しては上記の限りではない。5mm×5mmより大きい部品または1cm×1cmより大きい部品はそれ自体にフレキシブル性を付与する事が望ましい。

【0071】

ここで、素子基板300内における電子部品（IC）10の内蔵位置、つまり素子基板300の厚さ方向における電子部品（IC）10の位置は特に規定はしない。第1基板30を構成する基材30A側に全ての電子部品（IC）10を配置してもいいし、基材30B側に全ての電子部品（IC）10を配置してもいいし、基材30Aおよび基材30Bのそれぞれに複数ずつ電子部品（IC）10を配置しても良い。また、第1基板30を構成する基材の数は2つに限らず、全ての電子部品（IC）10が別の基材にそれぞれ設けられていてもよい。

電子部品10が1層の基材より厚いときは連続する複数の基材中に設置しても良い。

3層以上の基材を有する素子基板300とし、平面視において同一場所に、すなわち断面図では基材を挟んで積層するようにICを設けても良い。

【0072】

また、研磨等により電子部品（IC）10の厚みを例えば20μm以下にまで薄くすることで、素子基板300と同等のフレキシブル性を持つ事が知られているが、その時も電子部品（IC）10は多少なりとも弾性を有し、フレキシブル性を悪化させる。そのため上記の条件を用いる事が好適となる。

なお、上記では表示素子駆動用の電子部品（IC）10を例に挙げて説明したが、各種のIC（他の電子部品（IC）10）や、コンデンサ、抵抗、スイッチ及びインダクタ等のリジットな電子部品10においても同様である。

また、上記方法により電子部品10と接続配線22との接続信頼性も向上する。それは第1基板30中に保持させることにより、電子部品10全体を基材で包んでいるため、折

10

20

30

40

50

り曲げ時に接続部が剥がれにくい。さらに、図 7 に示すような電子部品 10 間の距離を設けることにより、折り曲げ時に電子部品 10 にかかるストレスも小さくなるからである。さらには電子部品 10 の剥落も防止できる。

【0073】

(第 2 実施形態)

図 8 は、電気光学装置を構成する第 2 実施形態の素子基板を中心に示す概略構成断面図である。

図 8 に示すように、第 2 実施形態は、電源手段としてフレキシブルなシート型電池（電子部品）16 が第 1 基板 30（素子基板 301）内に埋め込まれている点において先の実施形態と異なっている。

シート型電池 16 は、基材 30A の表面 30a（基材 30B 側の面）側に埋め込まれており、当該シート型電池 16 の表面が基材 30A の表面 30a と面方向で一致している。シート型電池 16 の裏面側には外部接続端子 11 が設けられている。この外部接続端子 11 には、基材 30A の厚さ方向を貫通するコンタクトホール H3 を介して、基材 30A の裏面 30b 上に設けられた外部接続電極 14 が接続されている。この外部接続電極 14 を外部の充電機器と接続してシート型電池 16 を充電する。外部接続電極 14 は第 1 基板 30 の裏面 30b よりも突出した状態で設けられるため、Cu 以外の材料、例えばステンレスのような耐摩耗性に優れる材料を用いることが好適である。シート型電池 16 としては 2 次電池が用いられるが、ポリマー等の有機材料を用いたものや無機材料を用いたものも適用可能である。

【0074】

ここでは、シート型電池 16 の裏面側に外部接続電極 14 が設けられているが、素子基板 301 の表面側に設けてもよい。この場合は、パソコン等に設けられる USB のような外部電子機器との接続端子を設けてもよい。

【0075】

(第 3 実施形態)

図 9 は、電気光学装置を構成する第 3 実施形態の素子基板を中心に示す概略構成断面図である。

図 9 に示すように、第 3 実施形態の素子基板 302 は、外部接続電極 14 が第 1 基板 30 の内部に埋め込まれて構成されている点において、先の実施形態と異なっている。

素子基板 302 を構成する第 1 基板 30 は 3 つの基材 30A ~ 30C から構成され、基材 30A の基材 30B 側とは反対側の面（裏面 30b）側に基材 30C が設けられている。基材 30A の裏面 30b に設けられた外部接続電極 14 は基材 30C 内に埋め込まれた状態になるとともに、基材 30C に設けられた貫通孔 13 からその一部が露出した状態とされる。外部接続電極 14 の周縁部分は基材 30C によって覆われているため、基材 30A の裏面 30b から外部接続電極 14 が剥離してしまうことが防止される構成となっている。なお、外部接続電極 14 の埋め込み構造はこれ以外であっても良い。

図 9 で外部接続電極 14 は表示部 5 の外側に設けたが、表示部 5 内に設けても良い。

【0076】

(第 4 実施形態)

図 10 は、電気光学装置を構成する第 4 実施形態の素子基板の構成を示す平面図である。図 11 は、第 4 実施形態における電気光学装置の概略構成を示す断面図である。

本実施形態においては、外部通信するための通信手段であるループアンテナ（電子部品）25 が素子基板 303 の各辺に沿って周回するコイルによって構成されている点において先の実施形態と異なっている。

ループアンテナ 25 を構成するコイルは、第 1 基板 30 上またはその中に形成される各種配線と同様の材料である Cu を用いてこれら配線と同時に形成されたもので、各種配線のいずれかと同一層とされている。表示部 5 の周囲となる第 1 基板 30 の周縁領域において、第 1 基板 30 の各辺に沿って配線をコイル状に周回させることによってループアンテナ 25 が構成されている。このループアンテナ 25 は、通信制御手段を行う通信回路 3 に

接続されている。

【0077】

なお、素子基板303におけるループアンテナ25の位置はこれに限られたものではない。例えば、多層構造とされた第1基板30の異なる層（基材間）に配線をそれぞれ形成し、これら配線同士を多層間接続することでアンテナを構成しても良い。これにより、所謂RF-ID（Radio Frequency Identification：電波による固体識別）動作や、外部ネットワークとの無線通信、非接触給電も行うことができる。また、表示部5と平面視で重なるように配置してもよい。

【0078】

また、上記では、表示部5の周囲（非表示領域）にループアンテナ25を形成した構造を示したが、表示部5内や走査線駆動回路61、データ線駆動回路62、および共通電源回路64等の下方に少なくともその一部が存在するように設置しても良い。なお、ループアンテナ25の形状はコイル状ではなく、直線や曲線、あるいはその他の形状であっても構わない。

【0079】

（第5実施形態）

図12は、電気光学装置を構成する第5実施形態の素子基板の構成を示す平面図であり、図13は、第5実施形態における電気光学装置の概略構成を示す断面図である。

図12及び図13に示すように、本実施形態は電磁誘導型の電源手段を用いてシート型電池（電子部品）16を充電する構成となっている。素子基板304には、その周縁を周回するようにして形成された、上記電源手段としての非接触充電用のコイル28が埋め込まれている。このコイル28は電源制御手段である電源回路29に接続され、さらに電源回路29が2次電池であるシート型電池16に接続されている。

【0080】

なお、本実施形態では、電源手段として電磁誘導に用いるコイル28を第1基板30内に埋め込んだが、電波受信型、あるいは共鳴型に対応する電源手段および電源制御手段を埋め込んだ構成としても良い。この実施形態のコイルは第4実施形態のアンテナと同様に形成、配置する事が出来る。

【0081】

（第6実施形態）

図14は、電気光学装置を構成する第6実施形態の素子基板の概略構成を示す断面図である。

図14に示すように、本実施形態では素子基板305の裏面305b側にシート型電池16が外付けされている。このシート型電池16は、素子基板300の裏面305b（基材30Aの裏面）上に形成された外部接続電極14と、当該外部接続電極14にコンタクトホールH3を介して接続された外部接続端子11とを介して、素子基板305（基材30A）内に埋め込まれた充電制御回路26に接続されている。

本実施形態では、シート型電池16が充電制御回路26と平面視で重なるようにして配置されているので、装置の小型化を実現できる。

【0082】

（第7実施形態）

図15は、電気光学装置を構成する第7実施形態の素子基板の概略構成を示す断面図である。

先に記載した第6実施形態の構成では、素子基板306の裏面306b側にシート型電池16が接続された構成のため、このシート型電池16の厚み分だけ外部に突出して装置の厚みが増すことになる。これを防止するために、本実施形態では、図15に示すように、素子基板306の裏面306b（基材30Aの裏面30b）にシート型電池16を収容可能な電池収容凹部（凹部）17（座ぐり）を設けてもよい。この電池収容凹部17内にシート型電池16を収容することによって、シート型電池16が素子基板306の外部に突出することによる厚みの増加を防止できる。

【0083】

また、この電池收容凹部17を覆う蓋部18を設けることによって、電池收容凹部17内に收容されたシート型電池16の脱落を防止することができる。また、基材30A内にシート型電池16を埋め込むことによって、シート型電池16全体が第1基板30に固定されることになるので、シート型電池16側の外部接続電極15と充電制御回路26側の外部接続端子11との接続状態が安定して信頼性が向上する。また、充電寿命の短くなったシート型電池16の交換も容易に行うことができる。

【0084】

なお、上記した蓋部18の表面が素子基板306の裏面306b（基材30Aの裏面30b）と一致するように、蓋部18を埋め込むための凹部を設けてもよい。これにより、素子基板306の裏面306bから蓋部18が突出することのない構成となる。また、シート型電池16に限らず、素子基板306の外部に突出してしまう部品を埋め込むための凹部を基材に設けて、この凹部を蓋部により封止する構成とすることも可能である。

【0085】

（第8実施形態）

図16は、第8実施形態の素子基板を用いた電気泳動表示装置の概略構成を示す部分断面図である。

本実施形態の電気泳動表示装置102は、素子基板307と電気泳動素子（電気光学素子32）を介して対向配置される対向基板310の周縁部の少なくとも一部が素子基板307の裏面307b側に回り込むようにして構成されている点において先の実施形態と異なっている。

【0086】

図16に示すように、本実施形態の素子基板307を構成する第1基板30は5つの基材30A～30Eが積層されてなる。この第1基板30内に埋め込まれる走査線66、データ線68（不図示）保持容量線69、複数の電子部品10および接続配線22は、それぞれが異なる層に埋め込まれ、これらを表示部5内で平面視で重ならせて配置させることによって、狭額縁化および装置の小型化が可能になっている。

【0087】

第1基板30の表面30aには、複数のデータ線68がストライプ状に配列されているとともに、制御トランジスタTRcのゲート電極41eが画素40ごとに設けられている。ゲート電極41eには第1基板30内に埋め込まれた走査線66が接続され、走査線66にはそのさらに下層側に設けられた駆動ドライバ51（10）に接続されている。駆動ドライバ51は、走査線66の選択タイミングや印加電圧の大きさ等を制御する。また、データ線68にはデータ線68用の駆動ドライバ52（図示せず）が接続されている。駆動ドライバ51、52はコントローラ63に接続されている。コントローラ63の他の外部接続端子10aは外部接続電極14に接続されており、この端子にコントローラ63から対向電極37に印加する電圧が出力されている。

実際には、この外部接続電極14が表示部5と平面視で重なる位置に配置される。

【0088】

また、対向基板310は、上記実施形態と同様にPETのようなフレキシブル性を有する第2基板31を備えており、その一面側にカーボンナノチューブからなる対向電極37が形成されている。本実施形態においては第2基板31と対向電極37の周縁部における少なくとも一部が素子基板307の裏面307b（第1基板30の裏面30b）側に延出されている。

【0089】

ここで、対向電極37の延出部37Aおよび第2基板31の延出部31Aは、少なくとも素子基板300の裏面300b上に設けられた外部接続端子11と対向しており、この外部接続端子11と対向電極37の延出部37Aとの間に配置された導電材料からなる上下導通部33を介して双方が電氣的に接続されている。これにより、対向電極37に所定の電位が入力される構成となっている。

10

20

30

40

50

【0090】

なお、素子基板307の構成は上記したものに限らず、他の実施形態の構成も採用することができる。

【0091】

また、対向基板310（第2基板31及び対向電極37）の4辺全てを素子基板307の裏面307b側にまで延出させた構成としてもいいし、部分的に延出させるようにしても良い。

さらに、上下導通部33としては銀ペーストが用いられるが、これに限らない。また、電圧印加手段として、IC以外に電池や他の電源を用いてもよい。

【0092】

素子基板307の表面307a側に上下導通部33を形成する場合、この上下導通部33を形成するための形成領域が必要になるため、表示エリアを一部削減したり額縁を広くしたりする必要がある。

本実施形態の構成によれば、素子基板307上に上下導通部33を形成するための形成領域が不要になるため、表示エリアを広く確保することができるとともに狭額縁化が可能となる。

【0093】

図17（a）～（d）は、素子基板の裏面側における上下導通部の配置例を示す平面図である。

例えば、図17（a）に示すように、対向基板310の対向する2つの長辺310cを素子基板307の裏面307b側へと延設させるようにしても良い。この場合、各延出部31A（37A）と素子基板307との間には複数の上下導通部33が直線状に配列されている。あるいは、図17（b）に示すように、各延出部31A（37A）と素子基板307との間に、素子基板307の長辺に沿って伸びる線状の上下導通部33が設けられていてもよい。

【0094】

また、図17（c）に示すように、対向基板310の4辺全てを素子基板307の裏面307b側へと延設させ、これら4つの延出部31A（37A）と素子基板307との間に複数の上下導通部33が配置されている。これら複数の上下導通部33は、素子基板307の各辺に沿ってその周縁部に配置されている。

【0095】

また、図17（d）に示すように、対向基板310の対向する2つの長辺310cの一部を素子基板307の裏面307b側へと延設させるようにしても良い。ここでは、対向基板310の各長辺310cに2つずつ延出部31A（37A）を設け、これら4つの延出部31A（37A）のそれぞれと素子基板307との間に上下導通部33が配置されている。

なお、対向基板310の一部を素子基板307の裏面307b側へと延設し、その延出部31A（37A）と素子基板307との間に上下導通部33を配置する構成は上記したものに限らない。

【0096】

（第9実施形態）

図18は、電気光学装置を構成する第9実施形態の素子基板の概略構成を示す断面図、図19は、電気光学装置の概略構成を示す断面図である。

図18及び図19に示すように、本実施形態においては、駆動ドライバ51、52からなる走査線駆動回路61及びデータ線駆動回路62が素子基板308を構成する第1基板30の内部に埋め込まれている。

具体的に、走査線駆動回路61及びデータ線駆動回路62は、非表示エリアにおけるポリイミド材料からなる第1基板30内に埋め込まれており、それぞれが備える電子部品（IC）10からなる複数の駆動ドライバ51、52が、CuからなるコンタクトホールHを介して走査線66あるいはデータ線68に接続されている。

10

20

30

40

50

【0097】

このような素子基板308上には、電気光学素子32を介して対向基板310が対向配置されている。この対向基板310は、厚さ0.5mmのPET基板からなる第2基板31上に、厚さ140nmのITOからなる対向電極37が形成されてなる。

【0098】

本実施形態の電気光学装置（電気装置）103は、素子基板308の一辺にFPCからなる接続基板201を介して外部回路基板202が接続されている。外部回路基板202には電源、コントローラ63等の回路が含まれている。そして、外部回路基板202からの信号電圧が接続基板201を介して、走査線駆動回路61及びデータ線駆動回路62を構成する各駆動ドライバ51, 52に供給され、電気光学装置（電気装置）103を駆動させる。

10

ここで接続基板201、外部回路基板202を接続したが、必要な電子部品を第1基板30中に埋め込んでも良い。それにより図1に示したように接続基板201、外部回路基板202を用いない構成としても良い。

【0099】

本実施形態においても、走査線駆動回路61及びデータ線駆動回路62を構成する駆動ドライバ51, 52の一辺は小さいほうが好ましく、例えば一辺が1mmである。さらに、各駆動ドライバ51, 52どうしの配置間隔も当該駆動ドライバ51, 52の一辺の長さよりも広く設定されていることから、電気光学装置103を湾曲させた際にも駆動ドライバ51, 52が邪魔にならない。

20

【0100】

本実施形態の構成によれば、走査線駆動回路61およびデータ線駆動回路62が第1基板30の表面に実装されているのではなく、第1基板30の内部に埋め込まれた状態で保持されていることから、曲げや落下等に対して堅牢性を有することとなり、各駆動ドライバ51, 52と走査線66あるいはデータ線68との接続不良や駆動ドライバ51, 52に割れが生じることが防止される。

【0101】

さらに、本実施形態では、キャリア移動度が小さく（単結晶Siの数分の1以下）且つパターンルールが荒い（単結晶Siの10倍以上）TFTではなく、単結晶の半導体からなるICを用いている。このため、表示エリア外（非表示エリア）に駆動ドライバ51, 52を配置してもその実装面積は小さく、電気光学装置103としての額縁を小さくすることができる。

30

【0102】

次に、上記した本実施形態の素子基板308の構成をより詳細に説明する。

図20は、図18における素子基板の要部（エリアE）を拡大して示す図であり、図21は、図20におけるF-F断面図である。

【0103】

上述したが、図20に示すように本実施形態では、画素電極35及び制御トランジスタTRcを含む駆動回路層24が表示部5に対応する第1基板30の表面上の所定エリアに形成されているとともに、画素制御手段としての走査線駆動回路61及びデータ線駆動回路62が表示部5の周囲（非表示エリア）における第1基板30の内部に埋め込まれている。走査線駆動回路61は複数の駆動ドライバ51を備えてなる。各駆動ドライバ51は、その表面に設けられた外部接続端子51aに繋がる走査線接続配線66A（接続配線23）を介して表示部5から引き出された走査線66に接続されている。さらに、保持容量接続配線69A（接続配線23）を介して第1基板30上に設けられた全ての保持容量線69に接続されている。データ線駆動回路62は複数の駆動ドライバ52を備えている。各駆動ドライバ52は、その表面に設けられた外部接続端子52aに繋がるデータ線接続配線68Aを介して表示部5から引き出されたデータ線68（接続配線23）に接続されている。

40

【0104】

50

図 2 1 に示すように、素子基板 3 0 8 は、5 つの基材 3 0 A ~ 3 0 E が積層されてなる第 1 基板 3 0 を有する。第 1 基板 3 0 における最も下層に位置する基材 3 0 A の表面（基材 3 0 B 側の面）には走査線駆動回路 6 1 を構成する複数の駆動ドライバ 5 1（データ線駆動回路 6 2 を構成する複数の駆動ドライバ 5 2）が埋め込まれている。駆動ドライバ 5 1 の表面に露出する外部接続端子 5 1 a には、基材 3 0 B の表面に設けられた走査線接続配線 6 6 A がコンタクトホール H 1 を介して接続されている。

【0105】

基材 3 0 B 上には走査線接続配線 6 6 A を覆うようにして基材 3 0 C が積層されており、この基材 3 0 C の表面上に保持容量接続配線 6 9 A が形成されている。そして、基材 3 0 C の上に積層される基材 3 0 D の表面には保持容量接続配線 6 9 B が形成され、基材 3 0 C, 3 0 D を貫通するコンタクトホール H 2 を介して走査線接続配線 6 6 A と走査線接続端子 6 6 B とが接続されている。ここで、走査線接続端子 6 6 B は、コンタクトホール H 2 の平面視における面積よりも大きい面積で形成されていることが望ましい。

【0106】

また、走査線接続端子 6 6 B には、基材 3 0 E 上の駆動回路層 2 4 から引き出された走査線 6 6 がコンタクトホール H 3 を介して接続されている。上記した走査線接続端子 6 6 B の形成面積をコンタクトホール H 2 の平面視における面積よりも大きく設定したため、コンタクトホール H 3 をコンタクトホール H 2 よりも太い寸法で形成することが可能となる。これにより、素子基板 3 0 8 が湾曲された場合にも、コンタクトホール H 3 と走査線接続端子 6 6 B との接触状態が良好なものとなる。

【0107】

第 1 基板 3 0 の表面に設けられた走査線 6 6 を第 1 基板 3 0 の下方に埋め込まれた走査線接続配線 6 6 A に接続させる際に、複数の基材 3 0 A ~ 3 0 E を貫く 1 つのコンタクトホールを介して接続しようとする、素子基板 3 0 8 を湾曲させて使用する場合に接続不良が生じてしまうおそれがある。これに対し、本実施形態のように、走査線接続端子 6 6 B を介して複数のコンタクトホール H 2, H 3 を接続させるとともに、上層側のコンタクトホール H 3 の太さを太くするなど、コンタクトホール H 2, H 3 同士の接続面積を増やすことによってこれらの接続状態を良好に維持することが可能である。また、走査線接続端子 6 6 B の形成面積を各コンタクトホール H 2, H 3 の平面視における面積（所謂、太さ）よりも大きくしておくことにより、走査線 6 6 と走査線接続配線 6 6 A（駆動ドライバ 5 1）との接続不良をさらに防止し得る。

【0108】

第 1 基板 3 0（基材 3 0 E）上には、走査線 6 6 以外にゲート電極 4 1 e と保持容量線 6 9 とが形成され、これら走査線 6 6、ゲート電極 4 1 e 及び保持容量線 6 9 を覆うようにして第 1 基板 3 0 の表面全体にゲート絶縁膜 4 1 b が形成されている。ゲート絶縁膜 4 1 b 上には、制御トランジスタ T R c を構成する半導体層 4 1 a が設けられ、その周縁部に乗り上げるようにしてソース電極 4 1 c 及びドレイン電極 4 1 d が設けられている。そして、ゲート絶縁膜 4 1 b の表面全体を覆うようにして保護膜 4 2 が設けられ、その表面上に画素電極 3 5 が設けられている。この画素電極 3 5 は、保護膜 4 2 に形成されたコンタクトホール H 4 を介して制御トランジスタ T R c のドレイン電極 4 1 d と接続されている。

このようにして、ポリイミドからなる 5 つの基材 3 0 A ~ 3 0 E から構成される第 1 基板 3 0 内に走査線駆動回路 6 1 およびデータ線駆動回路 6 2 が埋め込まれた素子基板 3 0 8 が構成されている。

【0109】

本実施形態の素子基板 3 0 8 では、コンタクトホール H 1 が走査線接続配線 6 6 A の一部分によって構成され、コンタクトホール H 2 が走査線接続端子 6 6 B の一部分によって構成され、コンタクトホール H 3 が走査線 6 6 の一部分によって構成され、さらにコンタクトホール H 4 が画素電極 3 5 の一部分によって構成されている。このため、素子基板 3 0 8 を湾曲させた場合にも、各コンタクトホール H 1 ~ H 4 介して接続する配線や端子同

士の接続部分に接続不良が発生しにくい。なお、保持容量線 69、共通電位線（対向電極 37 等に電圧を印加する配線：図示せず）等も同様である。

【0110】

図 22 は、上記した第 9 本実施形態の素子基板を電気泳動表示装置に適用した場合を示す部分断面図である。

図 22 に示す電気泳動表示装置（電気装置）104 は、上記した素子基板 308 と対向基板 310 の間に電気泳動素子 32A を挟持してなる。このように、電気光学材料として電気泳動材料を用いてもよい。電気泳動素子 32A は、複数のマイクロカプセル 20 が配列されてなる。そして、各マイクロカプセル 20 内に保持され、互いに異なる極性に帯電した白黒の粒子が、画素電極 35 と対向電極 37 との間に印加される電圧に基づいて移動することにより表示が行われる。

10

【0111】

図 23 は、上記した第 9 実施形態の素子基板を液晶表示装置に適用した場合を示す部分断面図である。

図 23 に示す液晶表示装置（電気装置）105 は、上記した素子基板 308 と対向基板 310 との間に液晶素子 32B が挟持されてなる。このように、電気光学材料として液晶材料を用いてもよい。液晶としては、ゲストホスト液晶、PDLC（高分子分散型液晶）、PNLC（高分子ネットワーク型液晶）のようにセルギャップ d の影響の少ないものが好ましい。一般に、液晶はセルギャップ d と屈折率の異方性 Δn との積 $\Delta n \cdot d$ により光学設計を行っている。フレキシブル基板を採用した場合には、液晶表示装置を湾曲させた際にセルギャップが変化するので、液晶表示装置を筒状に丸めたりすると表示の色やコントラストがシフトすることがある。このため、上記した液晶材料を用いることが望ましいが、それ以外の液晶材料であっても構わない。

20

ここで、液晶材料を用いる場合、それ自体がメモリー性を有していないため、SRAM のような揮発性メモリーを各画素に設けることが望ましい。

また、図 23 では図示していないが、液晶表示装置 105 を構成する場合は偏光板が必要になる。これに対して上記した電気泳動表示装置 104 の場合は偏光板が不要なため明るい表示が可能である。

【0112】

なお、液晶材料の代わりに、エレクトロルミネッセンス、エレクトロクロミック、エレクトロウェットティング等を用いても構わない。

30

【0113】

上記した各実施形態では、素子基板 300～308 を構成する第 1 基板 30 の材料としてフレキシブル性を有するポリイミド材料を用いている。フレキシブル性を有する材料は一般的に有機材料であり、熱膨張係数がリジッドな無機材料よりも 1 桁大きく、熱伝導係数が 1 桁小さい。このため、素子基板（第 1 基板）が発熱すると熱が蓄積されて基板が伸び、電気光学装置に反りが生じてしまう。

【0114】

さらに、素子基板に反りが生じている状態で電気光学装置を湾曲させたりして使用すると、IC と接続配線との接続不良や接続配線の断線など、別の不具合も発生する。従来、エレクトロルミネッセンスを用いた電気光学装置では、素子基板の発熱対策として熱拡散器を具備した無機基板を用いている。この点で、フレキシブル性又は有機材料を主体とした材料を用いた素子基板には発熱が少なくなる電気光学材料を用いることが望ましい。発熱が少ない材料とは、表示を行っているときに電流や電圧をなるべく流さない材料である。その中でも最も好適な材料はメモリー性を有する材料である。具体的には、電気泳動材料、エレクトロクロミック材料であり、これら材料を用いた電気装置は、一度電圧を印加すれば無印加状態にしても表示を保持することができる。その次に好適なのは電圧で駆動する材料であり、液晶やエレクトロウェットティングである。最も適していない材料は、電流で駆動するエレクトロルミネッセンスである。

40

【0115】

50

(第10実施形態)

次に、電気光学装置を構成する第10実施形態の素子基板の概略構成について述べる。

図24は、第10実施形態における素子基板の概略構成を示す平面図であり、図25は、第10実施形態における素子基板を備えた電気泳動表示装置の部分断面図である。

図24に示すように、本実施形態の素子基板309では、走査線駆動回路61及びデータ線駆動回路62が表示エリア（表示部5）に対応する第1基板30の内部に配置されている。具体的には、図25に示すように、画素電極35に接続される制御トランジスタTRcの下方に位置する第1基板30の内部に埋め込まれている。

【0116】

これにより、電気泳動表示装置（電気装置）106の表示エリア（表示部5：図24）の周囲には走査線66及びデータ線68等と接続配線との接続部分のみが存在することになる。このため、上記各実施形態における電気光学装置の額縁よりも狭くすることができ、具体的には0.1mm以下の額縁幅を実現することができた。

なお、走査線駆動回路61およびデータ線駆動回路62を構成する全ての駆動ドライバ51、52ではなく、一部の駆動ドライバ51、52のみを表示エリアの第1基板30内に埋め込むようにしてもよい。第9実施形態同様に接続基板201、外部回路基板202に用いている電子部品10を第1基板30中に埋め込んでも良い。

【0117】

ここで、液晶材料、電気泳動材料、エレクトロルミネッセンス材料、およびエレクトロクロミック材料等は、湿度により特性が変化することが知られている。例えば、湿度が材料中に多く含まれてしまうと、リーク電流が増加して消費電力が増えてしまう。これを防止するために耐湿構造にすることが重要となる。

以下に、耐湿構造とした素子基板の構成について述べる。

【0118】

(第11実施形態)

図26は、電気光学装置を構成する第11実施形態の素子基板の概略構成を示す部分断面図である。

図26に示すように、本実施形態の素子基板311にはガラスからなる耐湿性基板78が設けられている。この耐湿性基板78は、厚さ20μmにまで薄厚化したガラス基板からなるもので、第1基板30の裏面30b（基材30Aの裏面）上に貼り合わされている。このように、少なくとも素子基板311の裏面側に耐湿性基板78を設けることによって、電気光学素子に対する耐湿性を高めることができるので、湿度等の侵入によって、リーク電流が増加して消費電力が増えてしまうのを防止することができる。これにより、良好な表示を長期的に行えるようになり、信頼性が高まる。

ここで、耐湿性基板78は上記した各実施形態の素子基板にも適用できる。

なお、この耐湿性基板78を対向基板310の外側面に設けてもよい。この場合、視認側となるので透明性を有していることが必要である。

【0119】

(第12実施形態)

図27は、電気光学装置を構成する第12実施形態の素子基板の概略構成を示す部分断面図である。

図27に示すように、本実施形態の素子基板312には、第1基板30の表面30aに窒化シリコンからなる耐湿層79が設けられている。この耐湿層79は、シリコンを含む有機物を塗布及び焼成することにより成膜される。ここでは、第1基板30の表面30aに耐湿層79を設けたが、これに限らず、第1基板30を構成する基材30A～30E同士の間にも設けてもよい。また、複数の基板間に設けてもよい。また、シリコン酸化物のような他の無機材料や有機材料を用いても構わない。さらに、第1基板30の材料自体に耐湿性を付与してもよい。また、対向基板310側にも耐湿層79を設けてもよい。

このように、素子基板312内に耐湿層79を設けて電気光学素子32に対する防湿性を高めた構成とすることで、リーク電流やV_{th}シフトに伴う消費電量の増加を防止する

10

20

30

40

50

ことができる。

【0120】

(第13実施形態)

図28(a)は、電気光学装置を構成する第13実施形態の素子基板の概略構成を示す平面図であり、図28(b)は(a)のF-F線に沿う断面図である。図29は、素子基板の構成を詳細に示す部分断面図である。

【0121】

図28および図29に示すように、本実施形態の素子基板312では、複数のドライバIC81、82からなる走査線駆動回路61およびデータ線駆動回路62と、複数の電子部品10とが第1基板30の内部に埋め込まれている。走査線駆動回路61は複数のドライバIC81を備えてなり、データ線駆動回路62は複数のドライバIC82(図28)を備えてなる。ドライバIC81には、その表面に露出する外部接続端子81aに繋がる走査線接続配線66Aおよび走査線接続端子66Bを介して第1基板30上に形成された走査線66に接続されている。また、ドライバIC82(図28)には、その表面に露出する外部接続端子(不図示)に繋がるデータ線接続配線68A(図28)を介してデータ線68が接続されている。

【0122】

(薄膜トランジスタの製造方法)

図30(a)~(d)は、BGTG構造の薄膜トランジスタの多層基板を用いた特殊な製造方法を示す工程図である。

基板上に薄膜トランジスタを形成する場合、通常、基板側から薄膜トランジスタの各構成要素を順次成膜することによって形成していくが、これに限らず、例えば、図30(a)に示すように、基板86の表面86a上にまずゲート電極41eを形成する。その後、図30(b)に示すように、ゲート電極41eを覆うようにして基板86上にゲート絶縁膜41bを設け、このゲート絶縁膜41b上におけるゲート電極41eと対向する所定位置に半導体層41aをパターン形成する。

【0123】

一方、図30(c)に示すように、他の基板87には、裏面87b側にソース電極41cおよびドレイン電極41dを形成するとともに表面87a側に画素電極35を形成する。この場合、基板87の裏面87b側にソース電極41c及びドレイン電極41dを形成する。その後、表面87a側から厚さ方向を貫通する貫通孔88を形成し、該貫通孔88内に画素電極材料の一部を入り込ませるようにして表面87a上に画素電極35を形成する。このようにして形成されたコンタクトホールHを介して、表面87a側の画素電極35が裏面87b側のドレイン電極41dと接続される。

【0124】

次に、図30(d)に示すように、ゲート電極41e、ゲート絶縁膜41bおよび半導体層41aを備えた基板86の表面86a側と、ソース電極41c、ドレイン電極41d及び画素電極35を備えた基板87の裏面87b側とを対向させた状態で、これら基板86と基板87とを圧着させることにより貼り合わせる。このようにして薄膜トランジスタTRを構成しても良い。このように構成した薄膜トランジスタを本実施形態に用いても良い。

【0125】

(制御トランジスタTRcの他の構成)

図31は、電気光学装置を構成する制御トランジスタTRcの概略構成を示す平面図、図33は、図31のJ-J線に沿う断面図である。なお、図31、32では1画素の構成について示している。

先の各実施形態においては画素ごとに画素電極と制御トランジスタとが一つずつ設けられた構成となっているが、図31及び図32に示すように、1つの画素40内に島状の画素電極35が複数具備された構成であっても良い。図31及び図32には図示されていないが、3つの基材30A~30Cからなる第1基板30内には画素制御回路が埋め込まれ

10

20

30

40

50

ている。この第1基板30上には画素ごとに設けられた制御トランジスタTRcを覆うようにして第1保護膜42Aと第2保護膜42Bとがこの順で積層されている。第1保護膜42Aおよび第2保護膜42Bは、それぞれ厚さ1 μ mの感光性アクリル材料からなる。第2保護膜42B上には、画素ごとに反射層45が設けられている。この反射層45は、厚さ200nmでAgペーストを用いて形成されたもので、画素領域の略全体の面積を占める大きさを有している。反射層45を備えた構成とすることで、対向基板310側から入射した外光が反射されて明るい画像が得られるようになる。

【0126】

また、遮光膜としても機能する反射層45を制御トランジスタTRc上に配置することによって、制御トランジスタTRc（チャネル領域）にリーク光（外光）が入射するのを阻止することができる。これにより、制御トランジスタの光リーク電流による画像に対する影響を抑えられるので、良好な画像表示が可能となる。

【0127】

画素ごとに配置された複数の反射層45を覆うようにして、第2保護膜42Bの表面全体に、平坦化膜としても機能する保護膜43が設けられている。そして、この保護膜43上には画素ごとに平面視円形状を呈する島状の画素電極35が複数配置されている。

【0128】

各画素電極35は、反射層材料の一部および画素電極材料の一部により構成されたコンタクトホールHを介して、下層側に設けられた接続電極44に接続されている。この接続電極44は、制御トランジスタTRcのドレイン電極41dに接続されるとともにドレイン電極41dと同一工程にて形成されたもので、櫛歯形状を呈しており、走査線66に沿って延在する幹部441と当該幹部441によって連結された複数の枝部442とを有してなる。このように、1画素内の複数の画素電極35は、この接続電極44によって相互に接続されて同時に駆動されるようになっている。

【0129】

このような素子基板300上には電気泳動素子（電気光学素子32）を介して対向電極37を具備した対向基板310が配置されている。電気泳動素子（電気光学素子32）は、分散媒21と分散媒21中に保持された複数の帯電粒子27とから構成されている。電気泳動素子（電気光学素子32）としては、分散媒21と分散媒21中に保持された複数の粒子27とを有するマイクロカプセルを多数配列してなるものを用いている。また、マイクロカプセル以外の仕切りや仕切りのない電気泳動素子を用いても良い。

【0130】

（素子基板の実施例）

図33（a）は、電気光学装置を構成する素子基板の変形例を示す平面図であって、（b）、（c）は、表示部の形状の例を示す平面図である。

先の実施形態においては、1つの表示部を備えた素子基板について述べたが、図34（a）に示すように、一つの素子基板に複数（図33（a）では2つ）の表示部5A、5Bを備えるようにしても良い。

素子基板を構成する第1基板30の内部には、表示部5A、5Bと平面視で重なる領域に画素制御回路としてのドライバIC89がそれぞれ埋め込まれており、各表示部5A、5Bに設けられた制御トランジスタTRcを動かしている。

【0131】

また、表示部5内にドライバIC89を備える構成とすることにより、表示部5の平面視における形状を自由に設定することが可能となる。例えば、矩形状だけでなく、図33（b）、（c）に示すように平面視三角形状（多角形状）や平面視円形状（楕円形状）にすることもできる。さらに、画素電極35の大きさや配置位置も自由にレイアウトすることができるので、電気光学装置の設計自由度が高まる。これにより、湾曲形状の電気光学装置や、平面視における形状が矩形以外の電気光学装置を容易に実現することができる。

従来のガラスのようなリジッドな基板だと円や多角形等の複雑な形状に第1基板30、第2基板31を加工することは容易で無かった。しかしフレキシブル基板であるため任意

10

20

30

40

50

の形状に、はさみ等で切ることにより容易に加工できる。さらに第1基板30と第2基板31が伸縮性を有する基材で作られていると、電気光学装置も伸縮性を有し、伸縮性を有する他の基材や複雑な形状の基材にも隙間無く貼り付けるように設置する事ができる。これで任意の場所、形状のものに電気光学装置の機能を付与する事ができる。

【0132】

(大型の電気光学装置の構成例)

図34は、大型の電気光学装置の概略構成を示す平面図である。なお、対向基板および電気光学素子の図示は省略してある。

図35に示す表示パネルは、上記した第10実施形態の素子基板の構成を採用している。この電気光学装置(電気装置)108は、1つの基板91上に複数の表示部5からなる表示エリア55を有する素子基板90を備えている。各表示部5に対応する基板91の内部には、走査線駆動回路61およびデータ線駆動回路62等を含む画素駆動用回路が埋め込まれている。

基板91上には表示エリア55を構成する複数の表示部5が2行3列で配置され、それぞれが独立して駆動される構成になっている。このため、表示エリア55を複数のブロックに分けてそれぞれのブロックを独立に駆動できる。大型の電気泳動表装置を構成する場合、配線に対してかかる容量や抵抗が大きくなり、時定数が大きくなったり消費電力が増加したりする。また、画像の書き換え時間が増大するという課題も生じる。複数の表示部5を具備することで表示エリア55を複数に分割した構造にすることにより、配線に対してかかる容量や抵抗を小さくなり時定数も小さくなる。また、表示エリア55における必要なブロック(表示部)のみを書き換えればいいので、消費電力も小さくできる。さらに、複数のブロックにおいて同時に画像の書き換えを行えば、書き換えに要する時間も短縮することができる。

ここにおいても接続基板201、外部回路基板202に用いられる電子部品10を第1基板30に埋め込んで、それらを省略しても良い。外部との信号や電源等の入出力は素子基板91の裏面側に設けた電極(図示せず)で行なっても良い。

【0133】

(他の電気装置への応用)

次に、上記した各実施形態の素子基板を備えた電気装置を他の装置へ応用した例を示す。

図35及び図36は、ロボットの人工皮膚として感圧センサーを用いた例であって、図36はロボットの指先に感圧センサーが設けられた例を示す図、図36は感圧センサーの構成を示す断面図である。

図35及び図36に示すように、ロボットの指先74に設けられた感圧センサー(電気装置)70は複数の検出画素71を備えて構成されている。検出画素71は、上記各実施形態のいずれかの素子基板を用いて構成することが可能である。

検出画素71は、第1基板30および当該第1基板30上に設けられた駆動回路層24を有してなる素子基板92と、第2基板31上に対向電極37を有する対向基板310と、これら素子基板92および対向基板310間に配置される圧電素子77と、を備える。

【0134】

検出エリア96内の第1基板30上には、検出電極97及び制御トランジスタTRCを具備する検出回路98が配置されている。また、検出エリア96内における第1基板30の内部には、検出回路98を構成するための配線等が埋め込まれている。また、非検出エリア95には駆動回路99やシール材65が設けられている。走査線66は駆動回路99を介して駆動IC76に接続されている。駆動IC76の制御により駆動回路99は動作する。

一方、対向基板310は、第2基板31と、第2基板31の内面(圧電素子77と対向する面)に設けられたカーボンナノチューブからなる対向電極37とを備えて構成されている。ここで、第2基板31は厚さ0.2mmのPETからなる。

【0135】

そして、これら素子基板 9 2 と対向基板 3 1 0 との間に、厚さ 1 μ m のトリフルオロエチレンとフッ化ビニリデンの共重合体からなる圧電素子 7 7 が挟持されている。トリフルオロエチレンとフッ化ビニリデンの共重合体は有機材料であり、素子基板 9 2 と同様に湾曲させることが可能である。また、素子基板 9 2 および対向基板 3 1 0 の周縁部どうしの間には、圧電素子 7 7 を取り囲むようにして区画形成されたシール材 6 5 が配置されている。

【0136】

このような検出画素 7 1 を多数備えてなる感圧センサー 7 0 は、各検出画素 7 1 に対して圧力がかかったときに対向電極 3 7 と画素電極 3 5 との間に電圧が誘起され、この電圧変化を検出することによって、ロボットの指先 7 4 が物体に触れたか否かが判断される。

10

【0137】

ここで、素子基板 9 2 としては、上記した各実施形態のうちいずれかを用いることが可能である。特に駆動回路 9 9 や駆動 IC 7 6 その他の電子部品 1 0 を検出エリア内に配置し、非検出エリアを小さくする事が望ましい。

さらに本実施形態において、感圧センサーの検出信号や駆動入力信号等の入出力は第 1 基板 3 0 の裏面に設けた外部接続電極 1 4, 1 5 (図示せず)を用いて行なっている。このため図 3 6 (a) のように用いた時も感圧センサー 7 0 のほぼ全面を検出エリア 9 6 として用いる事ができ、検出エリアを広げる事ができる。さらに第 1 基板 3 0 と第 2 基板 3 1 をゴムのように伸縮性の有る材料で構成すると手のひらのような複雑な形状の面にも、すき間なく張り合わせる事ができる。さらに弾性を有するため、人の手で触った時に、人間の体のような自然な感覚を実現できる。

20

なお、圧電材料、導電膜 3 6、及び保護層 3 8 は上記に限らない他の有機材料、無機材料を用いることができる。電圧材料の代わりに焦電材料を用いれば二次元温度センサーを構成することができ、光電変換材料を用いれば二次元光センサーや X 線センサーを構成することができる。また、電流値の変化を検出する構成としても良い。また、これ以外の電気機器への応用も可能である。

【0138】

以上、添付図面を参照しながら本発明に係る好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

30

【0139】

上記した各実施形態では、駆動回路層以外の素子を第 1 基板 3 0 内に埋め込むことにより、素子基板の 4 辺、つまり電気装置の 4 辺全てをフレキシブルにすることができる。これにより、紙のように薄くて軽い柔軟性に富んだ電気装置であって、装置全体の薄厚化、狭額縁化などによる小型化や軽量化、さらには高堅牢性(高信頼性)を実現することができる。これにより、電気装置の汎用性が広がる。

【0140】

以上の実施例においてカプセル型の電気泳動材料を用いたがこれに限らない。隔壁型のような仕切りが存在するものでも良いし、仕切りが存在しないものでも良い。また、異なる極性に帯電した白黒の 2 粒子以外の粒子構成でも構わない。

40

外部接続電極 1 4, 1 5 や蓋を含めた外部接続を行なう部分の形状や位置、材料等は上記に限らない。

また、適用できる電気光学材料は電気泳動材料に限らない。例えば液晶、EL、エレクトロウェットティング、MEMS等を用いることもできる。

また、電子部品を表示エリアの外側に設置しても良いし、表示エリアの下方に埋め込むことによって、額縁が極力小さくなるようにした構成としても良い。

【符号の説明】

【0141】

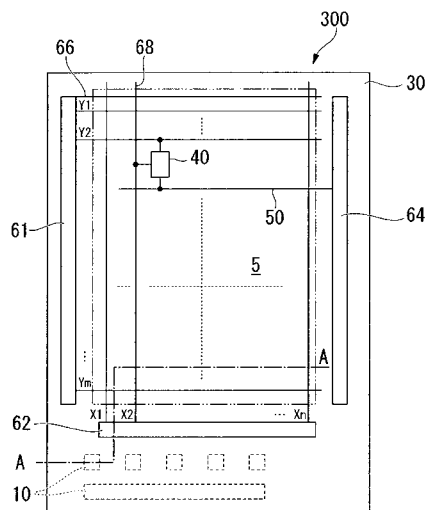
2…電池、3…通信回路、4…アンテナ、5, 5A, 5B…表示部、10…電子部品、1

50

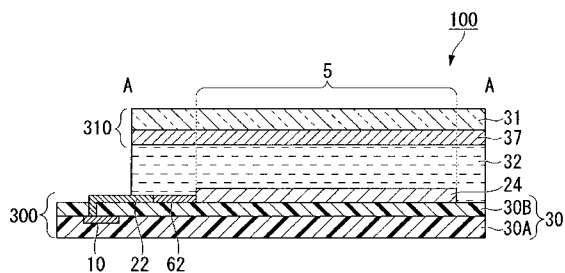
0 a, 11, 51 a, 52 a, 81 a…外部接続端子、12…接続端子、19…IC、22, 23…接続配線、30…第1基板、30A, 30B, 30C, 30D…基材、31…第2基板、31A, 37A…延出部、32…電気光学素子（機能素子）、32…電気光学素子（表示素子）、33…上下導通部、35…画素電極、37…対向電極、40…画素、感圧センサー（電気装置）70、71…検出画素、41a…半導体層、41c…ソース電極、41d…ドレイン電極、86, 87, 91, 600A…基板、90, 92, 300, 301, 302, 303, 304, 305, 306, 307, 308, 309, 311, 312, 320…素子基板（半導体装置）、100, 104, 106…電気泳動表示装置（電気装置）、100, 103, 107, 108…電気光学装置（電気装置）、105…液晶表示装置（電気装置）、310…対向基板、TRc…制御トランジスタ（半導体素子）

10

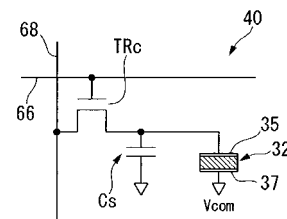
【図1】



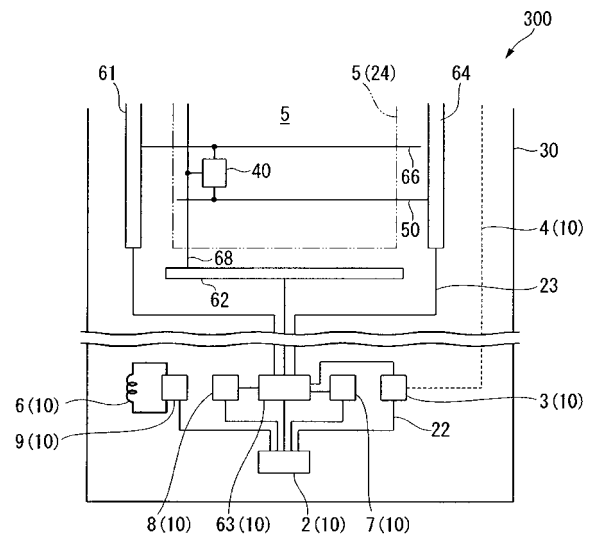
【図2】



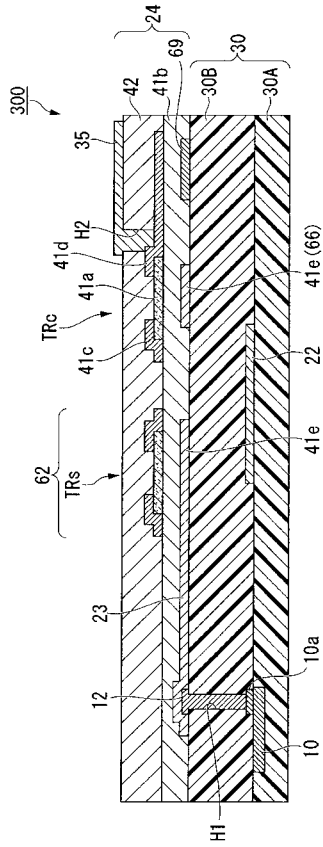
【図3】



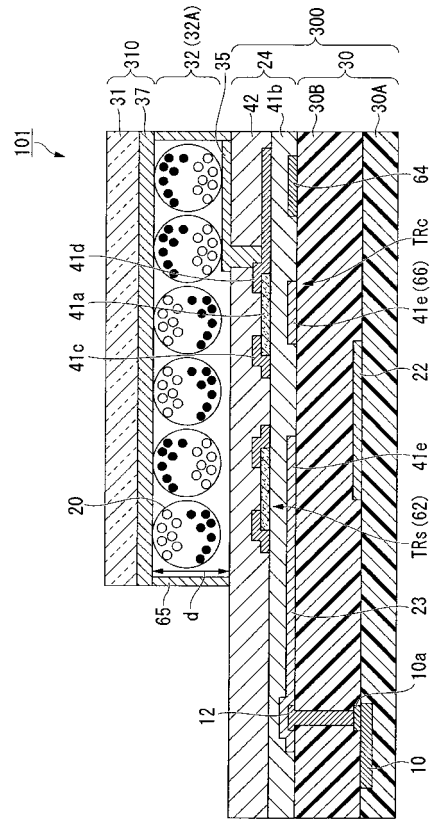
【図4】



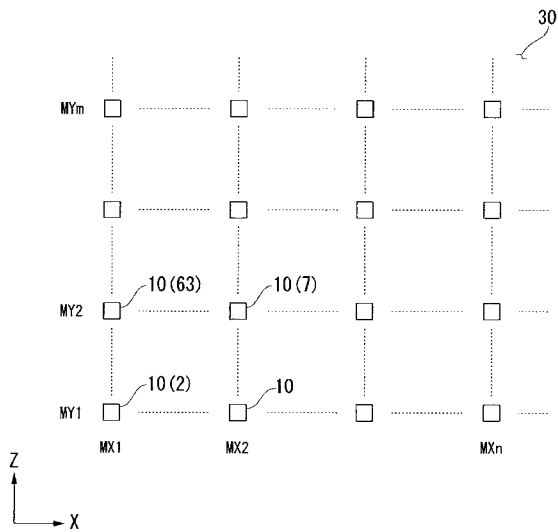
【図 5】



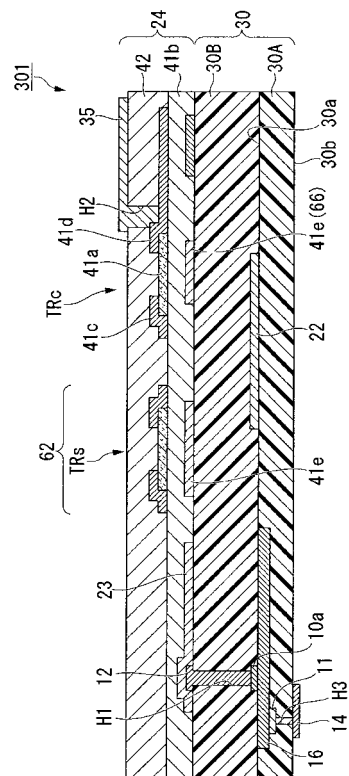
【 図 6 】



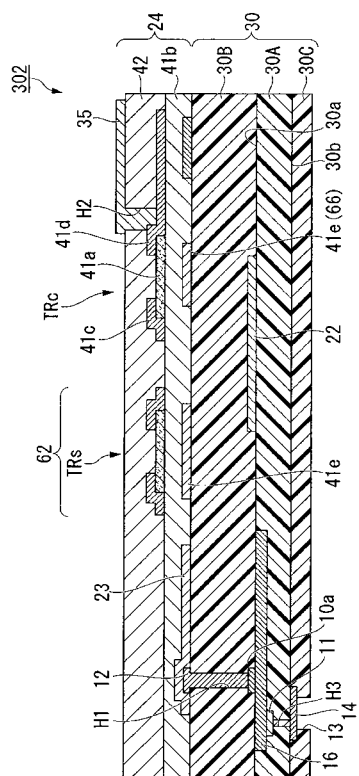
【圖 7】



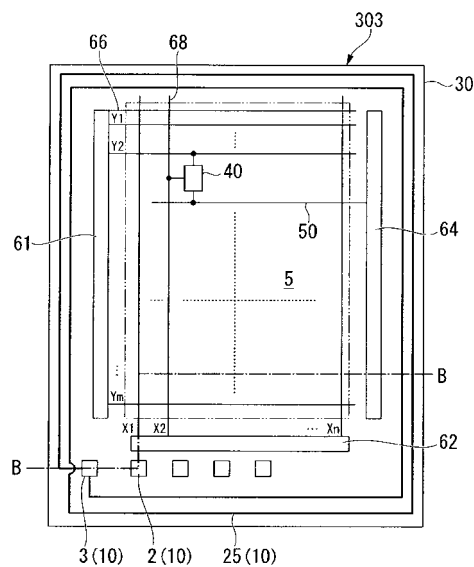
【图 8】



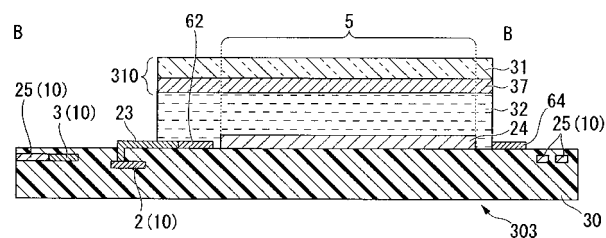
【图 9】



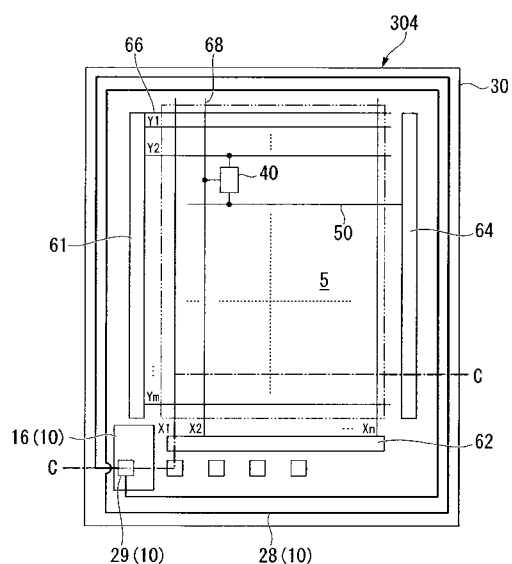
【図 10】



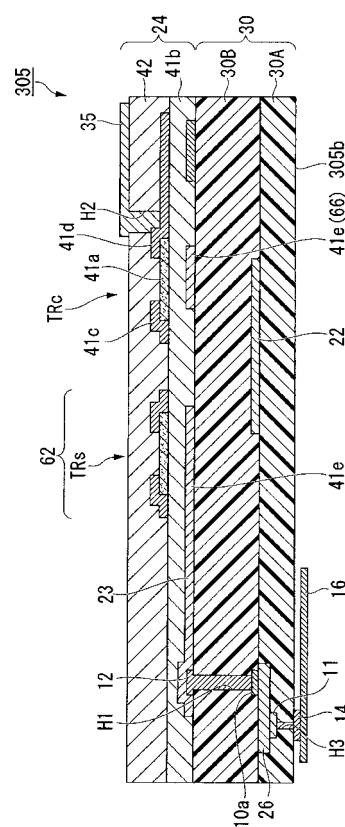
【 図 1 1 】



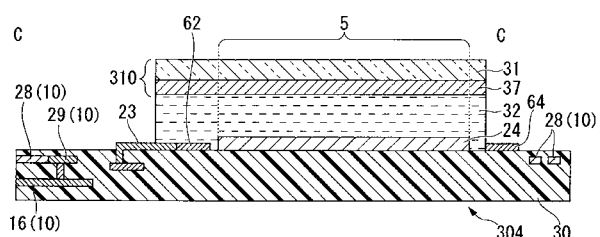
【图 1 2】



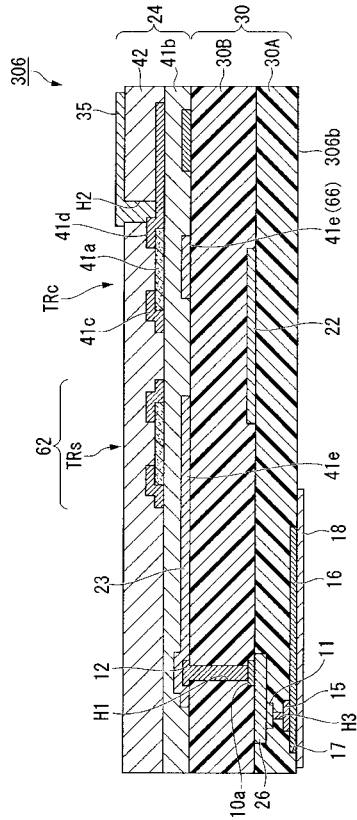
【図 14】



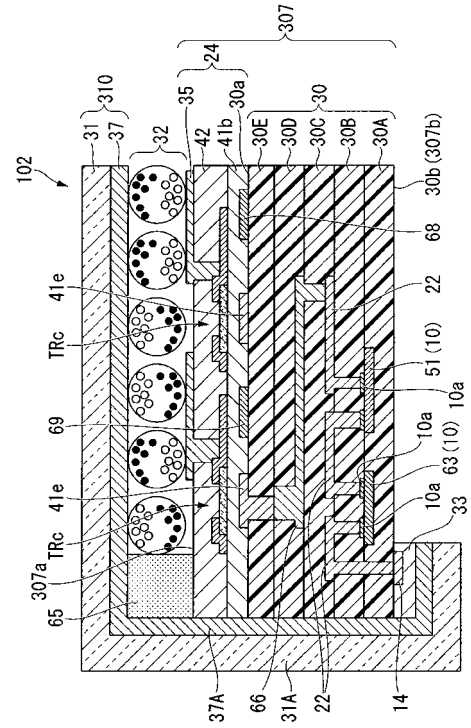
【图 13】



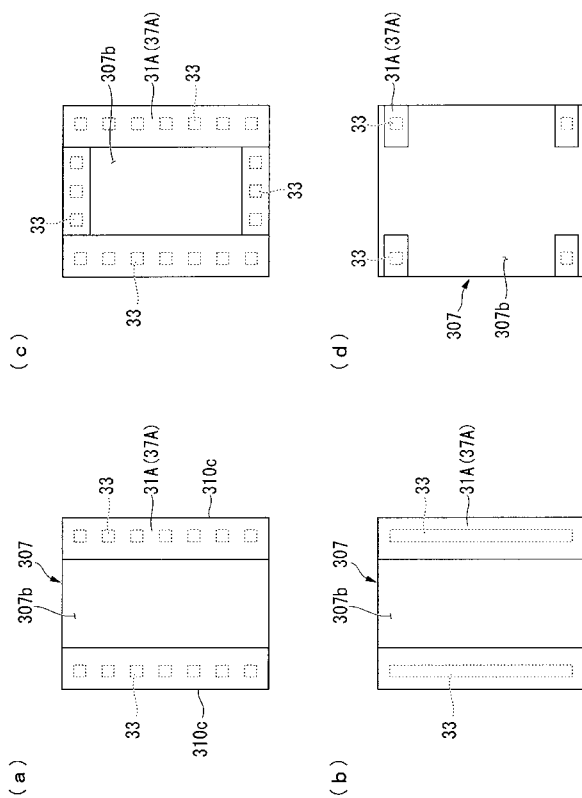
【 図 1 5 】



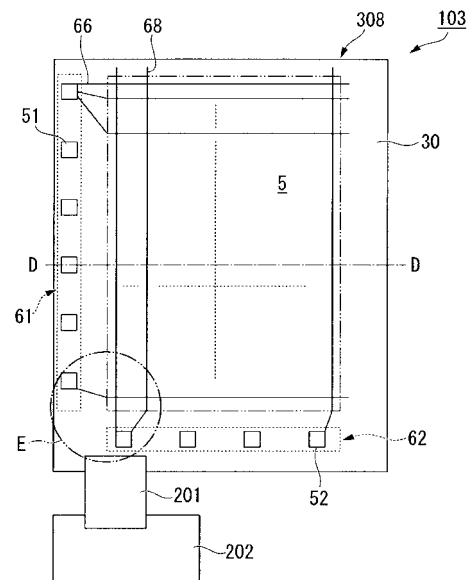
【 図 1 6 】



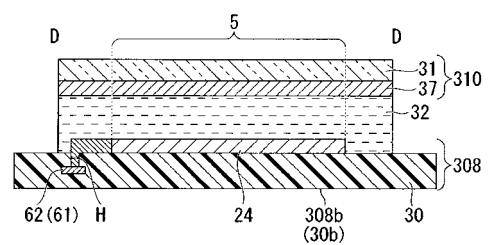
【図 17】



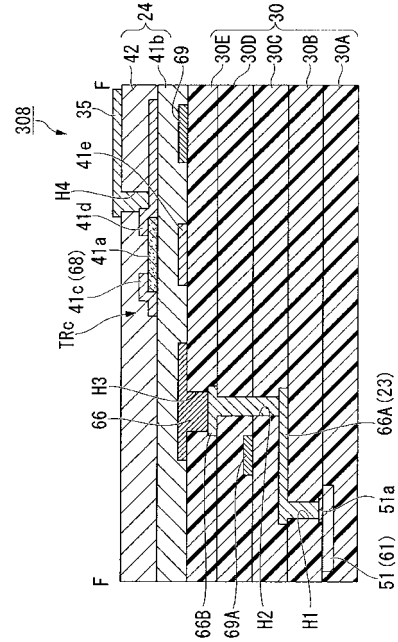
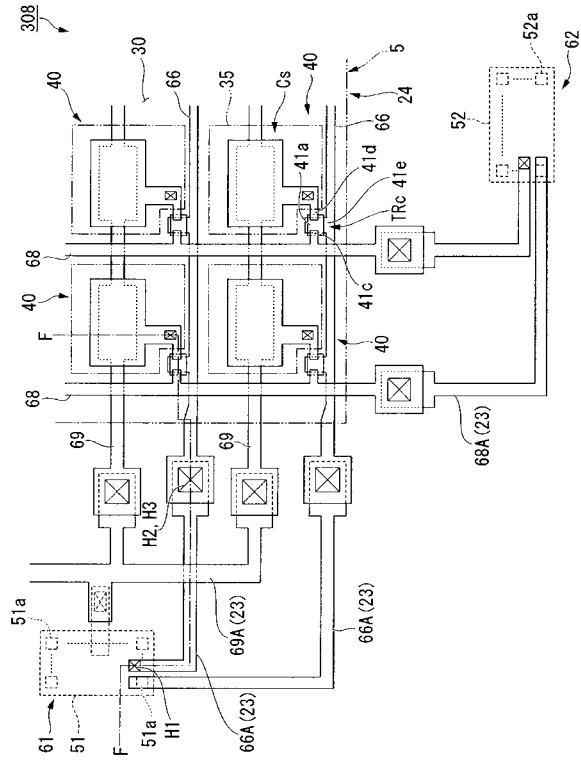
【 図 1 8 】



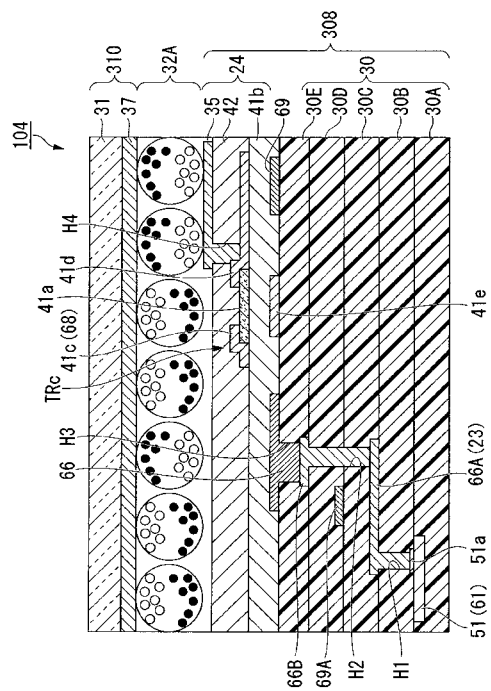
【图 19】



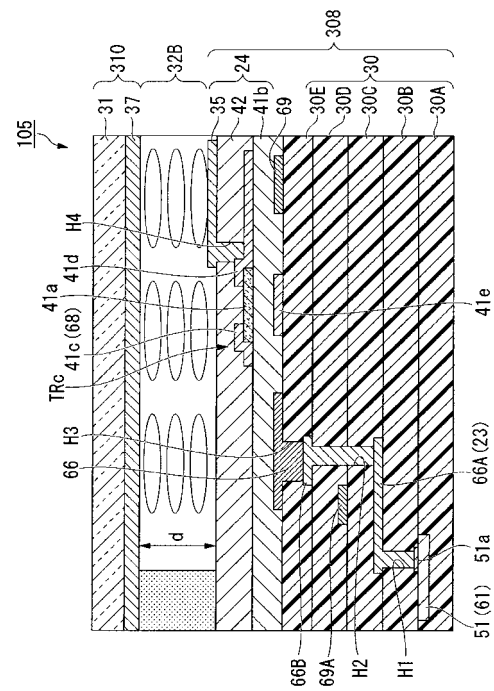
【図 2 1】



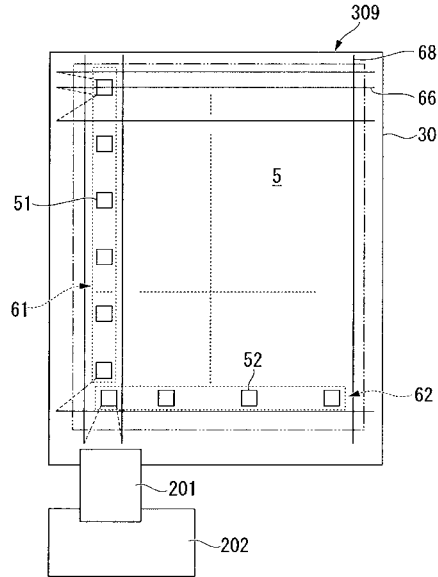
【図 2 2】



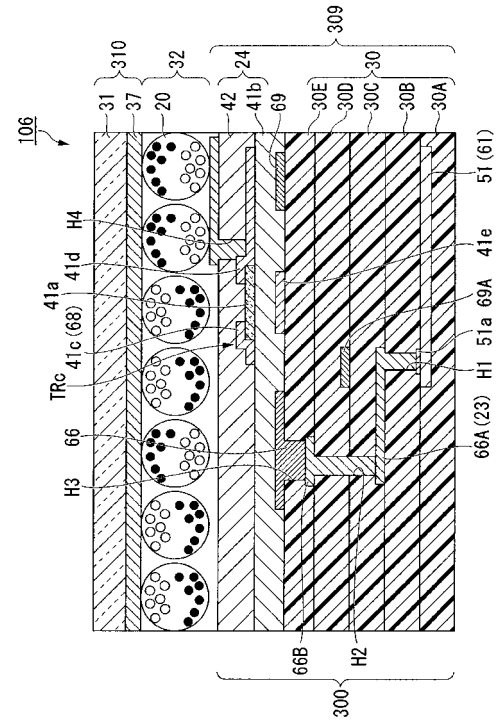
【图 2 3】



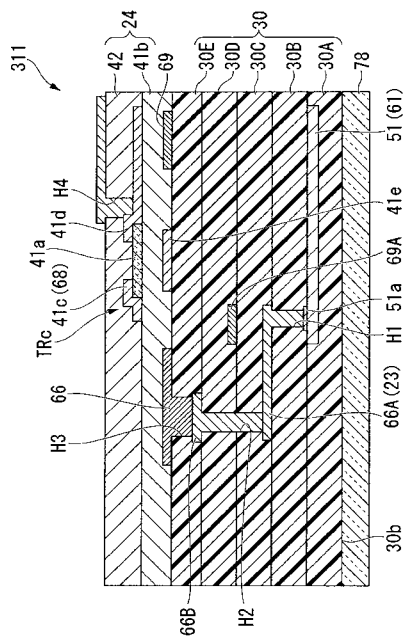
【图 2 4】



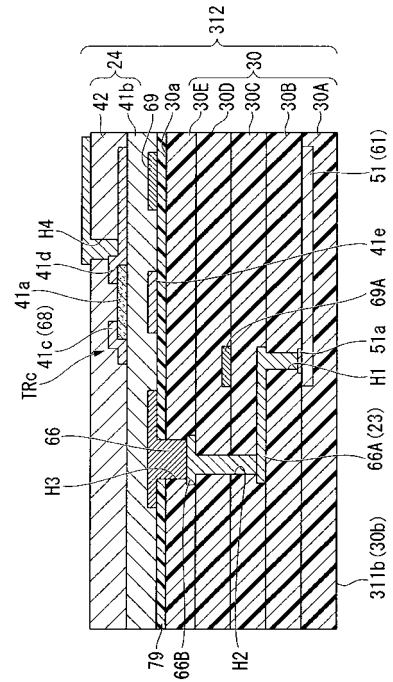
【図 25】



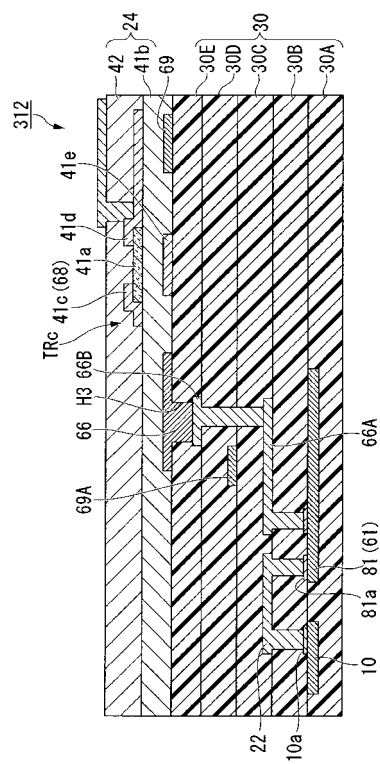
【图 2 6】



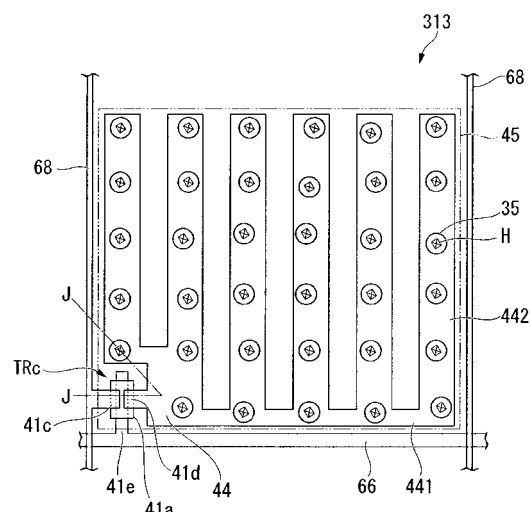
【图 2 7】



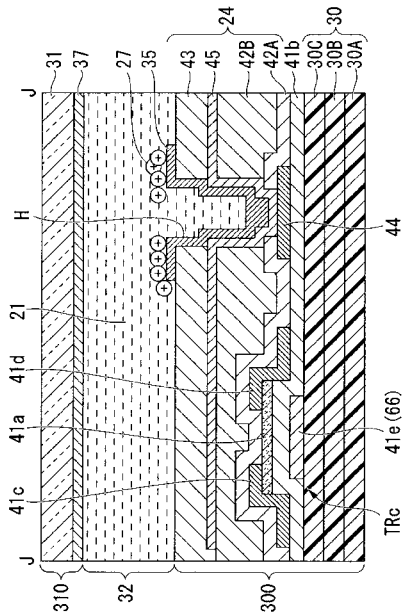
【図 29】



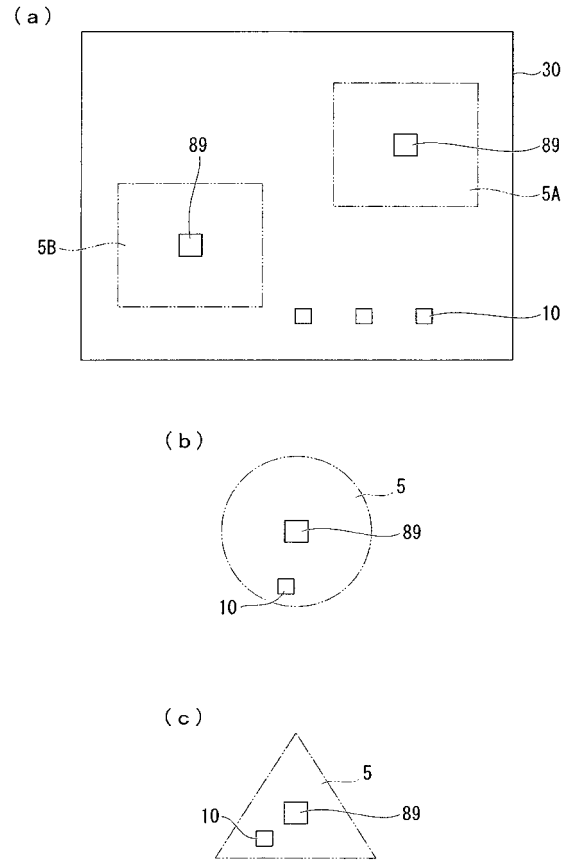
【図 3 1】



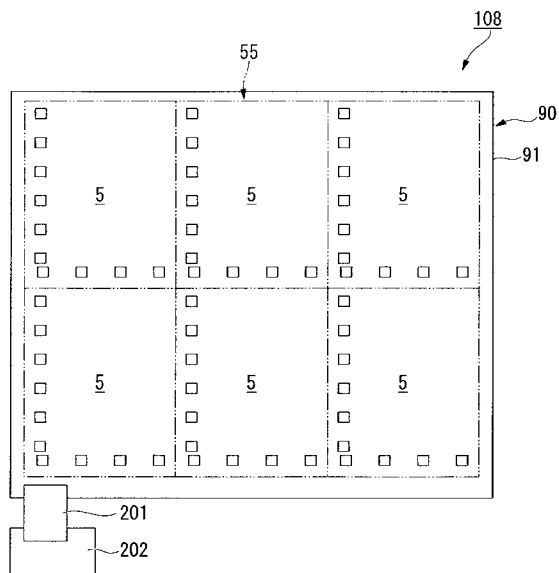
【図 3 2】



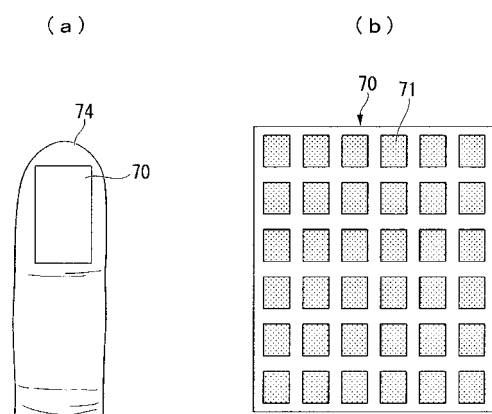
【図 3 3】



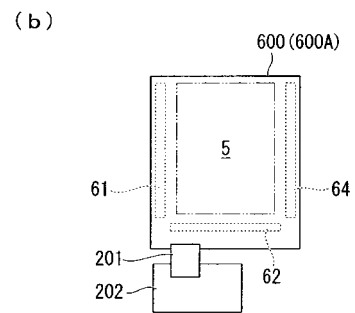
【図 3 4】



【図 3 5】



【 図 3 7 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
G 0 2 F 1/1333 (2006.01)	G 0 2 F 1/1368	5 G 4 3 5
	G 0 2 F 1/167	
	G 0 2 F 1/17	
	G 0 2 F 1/1333 5 0 0	

F ターム (参考)	2K101	AA04	BA02	BB43	BC02	BD04	BD61	BE32	EB01	EC08	EC10
		EC62	EC72	ED13	EE02	EJ02					
	5C094	AA15	AA31	BA03	BA27	BA43	BA52	BA75	CA19	DA06	DA09
		DA12	DB01	DB02	EB01	FA02	FB12				
	5G435	AA14	AA18	BB11	BB12	BB13	CC09	EE31	EE40	EE49	HH12