

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第2部門第4区分
 【発行日】平成27年7月30日(2015.7.30)

【公開番号】特開2014-58130(P2014-58130A)
 【公開日】平成26年4月3日(2014.4.3)
 【年通号数】公開・登録公報2014-017
 【出願番号】特願2012-205033(P2012-205033)
 【国際特許分類】

B 4 1 J 2/05 (2006.01)

B 4 1 J 2/16 (2006.01)

【F I】

B 4 1 J 3/04 1 0 3 B

B 4 1 J 3/04 1 0 3 H

【手続補正書】

【提出日】平成27年6月11日(2015.6.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

記録剤を加熱するための電気熱変換素子と、
 前記電気熱変換素子を駆動するための第1のDMOSトランジスタと、
 アンチヒューズ素子を構成するMOS構造と、
前記MOS構造に接続され、前記MOS構造のゲート絶縁膜を絶縁破壊するように構成された第2のDMOSトランジスタと、を備える、
 ことを特徴とする記録ヘッド用基板。

【請求項2】

前記第1のDMOSトランジスタと、前記第2のDMOSトランジスタと、前記MOS構造とは、ゲート絶縁膜の膜厚が互いに等しい、
 ことを特徴とする請求項1に記載の記録ヘッド用基板。

【請求項3】

前記第1のDMOSトランジスタと、前記第2のDMOSトランジスタとは、そのチャネル領域が形成される不純物領域の深さと不純物濃度とが相互に等しい、
 ことを特徴とする請求項1又は2に記載の記録ヘッド用基板。

【請求項4】

前記アンチヒューズ素子と並列に接続された抵抗素子をさらに備える、
 ことを特徴とする請求項1乃至3のいずれか1項に記載の記録ヘッド用基板。

【請求項5】

前記第2のDMOSトランジスタにおける拡散領域であって前記MOS構造に接続された拡散領域と、前記第2のDMOSトランジスタが配された基板との間にリーク電流が生じる
 ことを特徴とする請求項4に記載の記録ヘッド用基板。

【請求項6】

前記抵抗素子の抵抗値は、前記第2のDMOSトランジスタのオン抵抗の抵抗値より大きい
 ことを特徴とする請求項4又は5に記載の記録ヘッド用基板。

【請求項 7】

前記 MOS 構造と電源電圧を供給する電源ラインとの間に接続された第 2 の抵抗素子をさらに備える

ことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 8】

前記第 2 の DMOS トランジスタを駆動する駆動部をさらに備える

ことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 9】

前記駆動部は、インバータを含み、

前記インバータの出力は、前記第 2 の DMOS トランジスタのゲートに接続される

ことを特徴とする請求項 8 に記載の記録ヘッド用基板。

【請求項 10】

前記駆動部は、少なくとも 1 つの MOS トランジスタを含む

ことを特徴とする請求項 8 又は 9 に記載の記録ヘッド用基板。

【請求項 11】

前記アンチヒューズ素子はメモリを構成する

ことを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 12】

前記アンチヒューズ素子は、1 回だけプログラム可能なメモリを構成する

ことを特徴とする請求項 11 に記載の記録ヘッド用基板。

【請求項 13】

前記 MOS 構造の前記ゲート絶縁膜を絶縁破壊することによって前記アンチヒューズ素子に情報を書き込む

ことを特徴とする請求項 11 又は 12 に記載の記録ヘッド用基板。

【請求項 14】

前記 MOS 構造の前記ゲート絶縁膜を絶縁破壊するために用いられる第 1 の電圧を供給する第 1 の電源ラインを含み、

前記第 2 の DMOS トランジスタは、前記第 2 の DMOS トランジスタが導通状態のときに前記 MOS 構造に前記第 1 の電圧を供給する

ことを特徴とする請求項 1 乃至 13 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 15】

前記第 1 の電圧は、前記 MOS 構造のブレイクダウン電圧より大きい

ことを特徴とする請求項 14 に記載の記録ヘッド用基板。

【請求項 16】

前記駆動部は、前記第 1 の電圧より小さい第 2 の電圧で動作する

ことを特徴とする請求項 14 又は 15 に記載の記録ヘッド用基板。

【請求項 17】

前記 MOS 構造の前記ゲート絶縁膜の厚さは、前記第 1 の電圧が前記 MOS 構造に供給されたときに前記ゲート絶縁膜が破壊され、且つ、前記第 1 の電圧より小さい電圧であった前記 MOS 構造に記録された情報を読み出すための電圧が前記 MOS 構造に供給されたときに前記ゲート絶縁膜が破壊されないように、設定される

ことを特徴とする請求項 14 乃至 16 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 18】

前記 MOS 構造の前記ゲート絶縁膜の厚さは、7.5 nm から 18 nm の範囲である

ことを特徴とする請求項 1 乃至 17 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 19】

記録剤を加熱するための電気熱変換素子と、

前記電気熱変換素子を駆動するための第 1 の DMOS トランジスタと、

アンチヒューズ素子を構成する MOS 構造と、

前記 MOS 構造のゲート絶縁膜を絶縁破壊するために用いられる第 1 の電圧を供給する

第 1 の電源ラインと、

前記 M O S 構造に接続され、導通状態のときに前記 M O S 構造に前記第 1 の電圧を供給することで前記 M O S 構造のゲート絶縁膜を絶縁破壊するように構成された第 2 の D M O S トランジスタと、

前記第 2 の D M O S トランジスタを前記導通状態に制御するための駆動部と、を備えることを特徴とする記録ヘッド用基板。

【請求項 2 0】

記録剤を加熱するための電気熱変換素子と、

前記電気熱変換素子を駆動するための第 1 の D M O S トランジスタと、

第 1 の電圧を供給する第 1 の電源ラインと、

第 2 の電圧を供給する第 2 の電源ラインと、

第 1 のノードおよび第 2 のノードを含むアンチヒューズ素子を構成する M O S 構造と、ソースおよびドレインを含む第 2 の D M O S トランジスタと、を備え、

前記第 1 の電源ラインは、前記アンチヒューズ素子の前記第 1 のノードに接続され、

前記第 2 の D M O S トランジスタの前記ソースおよび前記ドレインの一方は、前記アンチヒューズ素子の前記第 2 のノードに接続され、

前記第 2 の D M O S トランジスタの前記ソースおよび前記ドレインの他方は、前記第 2 の電源ラインに接続され、

前記第 2 の D M O S トランジスタは、導通状態のときに前記 M O S 構造のゲート絶縁膜を絶縁破壊するように構成され、

前記第 2 の D M O S トランジスタが前記導通状態のときに、前記アンチヒューズ素子の前記第 1 のノードと前記第 2 のノードとの間に、前記 M O S 構造の前記ゲート絶縁膜を破壊する電圧が印加されるように、前記第 1 の電圧と前記第 2 の電圧とが設定される

ことを特徴とする記録ヘッド用基板。

【請求項 2 1】

記録剤を加熱するための電気熱変換素子と、

前記電気熱変換素子を駆動するための第 1 のトランジスタと、

アンチヒューズ素子を構成する M O S 構造と、

前記 M O S 構造に接続され、前記 M O S 構造のゲート絶縁膜を絶縁破壊するように構成された第 2 のトランジスタと、

少なくとも 1 つの M O S トランジスタを含み、前記第 2 のトランジスタを駆動する駆動部と、を備え

前記第 1 のトランジスタの耐圧および前記第 2 のトランジスタの耐圧は、前記少なくとも 1 つの M O S トランジスタの耐圧より高い

ことを特徴とする記録ヘッド用基板。

【請求項 2 2】

記録剤を加熱するための電気熱変換素子と、

前記電気熱変換素子を駆動するための第 1 のトランジスタと、

第 1 の電圧を供給する第 1 の電源ラインと、

第 2 の電圧を供給する第 2 の電源ラインと、

第 1 のノードおよび第 2 のノードを含むアンチヒューズ素子を構成する M O S 構造と、ソースおよびドレインを含む第 2 のトランジスタと、

少なくとも 1 つの M O S トランジスタを含み、前記第 2 のトランジスタを駆動する駆動部と、を備え

前記第 1 のトランジスタの耐圧および前記第 2 のトランジスタの耐圧は、前記少なくとも 1 つの M O S トランジスタの耐圧より高く、

前記第 1 の電源ラインは、前記アンチヒューズ素子の前記第 1 のノードに接続され、

前記第 2 のトランジスタの前記ソースおよび前記ドレインの一方は、前記アンチヒューズ素子の前記第 2 のノードに接続され、

前記第 2 のトランジスタの前記ソースおよび前記ドレインの他方は、前記第 2 の電源ラ

インに接続され、

前記第 2 のトランジスタは、導通状態のときに前記 M O S 構造のゲート絶縁膜を絶縁破壊するように構成され、

前記第 2 のトランジスタが前記導通状態のときに、前記アンチヒューズ素子の前記第 1 のノードと前記第 2 のノードとの間に、前記 M O S 構造の前記ゲート絶縁膜を破壊する電圧が印加されるように、前記第 1 の電圧と前記第 2 の電圧とが設定される

ことを特徴とする記録ヘッド用基板。

【請求項 2 3】

記録剤を加熱するための電気熱変換素子と、

前記電気熱変換素子を駆動するための第 1 のトランジスタと、

アンチヒューズ素子を構成する M O S 構造と、

前記 M O S 構造に接続され、前記 M O S 構造のゲート絶縁膜を絶縁破壊するように構成された第 2 のトランジスタと、を備え、

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、それぞれ、素子分離部の上に延在したゲート電極を有する

ことを特徴とする記録ヘッド用基板。

【請求項 2 4】

記録剤を加熱するための電気熱変換素子と、

前記電気熱変換素子を駆動するための第 1 のトランジスタと、

第 1 の電圧を供給する第 1 の電源ラインと、

第 2 の電圧を供給する第 2 の電源ラインと、

第 1 のノードおよび第 2 のノードを含むアンチヒューズ素子を構成する M O S 構造と、

ソースおよびドレインを含む第 2 のトランジスタと、を備え、

前記第 1 の電源ラインは、前記アンチヒューズ素子の前記第 1 のノードに接続され、

前記第 2 のトランジスタの前記ソースおよび前記ドレインの一方は、前記アンチヒューズ素子の前記第 2 のノードに接続され、

前記第 2 のトランジスタの前記ソースおよび前記ドレインの他方は、前記第 2 の電源ラインに接続され、

前記第 2 のトランジスタは、導通状態のときに前記 M O S 構造のゲート絶縁膜を絶縁破壊するように構成され、

前記第 2 のトランジスタが前記導通状態のときに、前記アンチヒューズ素子の前記第 1 のノードと前記第 2 のノードとの間に、前記 M O S 構造の前記ゲート絶縁膜を破壊する電圧が印加されるように、前記第 1 の電圧と前記第 2 の電圧とが設定され、

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、それぞれ、素子分離部の上に延在したゲート電極を有する

ことを特徴とする記録ヘッド用基板。

【請求項 2 5】

前記素子分離部は、L O C O S 構造または S T I 構造を有する

ことを特徴とする請求項 2 3 又は 2 4 に記載の記録ヘッド用基板。

【請求項 2 6】

前記第 1 のトランジスタおよび前記第 2 のトランジスタは、それぞれ、ドレインを構成する第 1 導電型の第 1 の拡散領域と、ソースを構成する第 1 導電型の第 2 の拡散領域と、前記第 1 の拡散領域と隣り合って配される第 1 導電型の第 1 のウェル領域と、前記第 2 の拡散領域と隣り合って配される第 2 導電型の第 2 のウェル領域とを含み、

前記ゲート電極の一部は、前記第 2 のウェル領域の上に配される

ことを特徴とする請求項 2 3 乃至 2 5 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 2 7】

前記第 1 のトランジスタと、前記第 2 のトランジスタと、前記 M O S 構造とは、ゲート絶縁膜の膜厚が互いに等しい、

ことを特徴とする請求項 2 1 乃至 2 6 のいずれか 1 項に記載の記録ヘッド用基板。

【請求項 28】

前記第1のトランジスタと、前記第2のトランジスタとは、そのチャンネル領域が形成される不純物領域の深さと不純物濃度とが相互に等しい、
ことを特徴とする請求項 21乃至27のいずれか1項に記載の記録ヘッド用基板。

【請求項 29】

前記アンチヒューズ素子と並列に接続された抵抗素子をさらに備える、
ことを特徴とする請求項 21乃至28のいずれか1項に記載の記録ヘッド用基板。

【請求項 30】

前記第2のトランジスタにおける拡散領域であって前記MOS構造に接続された拡散領域と、前記第2のトランジスタが配された基板との間にリーク電流が生じる
ことを特徴とする請求項 29に記載の記録ヘッド用基板。

【請求項 31】

前記抵抗素子の抵抗値は、前記第2のトランジスタのオン抵抗の抵抗値より大きい
ことを特徴とする請求項 29又は30に記載の記録ヘッド用基板。

【請求項 32】

電源電圧を供給する電源ラインと前記MOS構造との間に接続された第2の抵抗素子をさらに備える
ことを特徴とする請求項 21乃至31のいずれか1項に記載の記録ヘッド用基板。

【請求項 33】

前記第2のトランジスタを駆動する駆動部をさらに備える
ことを特徴とする請求項 23乃至26のいずれか1項に記載の記録ヘッド用基板。

【請求項 34】

前記駆動部は、インバータを含み、
前記インバータの出力は、前記第2のトランジスタのゲートに接続される
ことを特徴とする請求項 33に記載の記録ヘッド用基板。

【請求項 35】

前記駆動部は、少なくとも1つのMOSトランジスタを含む
ことを特徴とする請求項 33又は34に記載の記録ヘッド用基板。

【請求項 36】

前記アンチヒューズ素子はメモリを構成する
ことを特徴とする請求項 21乃至35のいずれか1項に記載の記録ヘッド用基板。

【請求項 37】

前記アンチヒューズ素子は、1回だけプログラム可能なメモリを構成する
ことを特徴とする請求項 36に記載の記録ヘッド用基板。

【請求項 38】

前記MOS構造のゲート絶縁膜を絶縁破壊することによって前記アンチヒューズ素子に情報を書き込む
ことを特徴とする請求項 36又は37に記載の記録ヘッド用基板。

【請求項 39】

前記MOS構造の前記ゲート絶縁膜を絶縁破壊するために用いられる第1の電圧を供給する第1の電源ラインを含み、
前記第2のトランジスタは、前記第2のトランジスタが導通状態のときに前記MOS構造に前記第1の電圧を供給する
ことを特徴とする請求項 21又は23に記載の記録ヘッド用基板。

【請求項 40】

記録剤を加熱するための電気熱変換素子と、
前記電気熱変換素子を駆動するための第1のトランジスタと、
アンチヒューズ素子を構成するMOS構造と、
前記MOS構造に接続された第2のトランジスタと、
少なくとも1つのMOSトランジスタを含み、前記第2のトランジスタを駆動する駆動

部と、を備え

前記第1のトランジスタの耐圧および前記第2のトランジスタの耐圧は、前記少なくとも1つのMOSトランジスタの耐圧より高く、

前記MOS構造のゲート絶縁膜が絶縁破壊されたことを特徴とする記録ヘッド用基板。

【請求項41】

請求項1乃至40のいずれか1項に記載の記録ヘッド用基板と、
前記記録ヘッド用基板における前記電気熱変換素子の其々の駆動に応じて記録剤を吐出する複数のノズルと、を有する、
ことを特徴とする記録ヘッド。

【請求項42】

請求項41に記載の記録ヘッドと、
前記記録ヘッドの前記複数のノズルに記録剤を供給する記録剤容器と、
外部から入力された記録データを処理した結果を前記記録ヘッドに出力する信号処理部と、を備える
ことを特徴とする記録装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

本発明の一つの側面は記録ヘッド用基板にかかり、前記記録ヘッド用基板は、記録剤を加熱するための電気熱変換素子と、前記電気熱変換素子を駆動するための第1のDMOSトランジスタと、アンチヒューズ素子を構成するMOS構造と、前記MOS構造に接続され、前記MOS構造のゲート絶縁膜を絶縁破壊するように構成された第2のDMOSトランジスタと、を備えることを特徴とする。