

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月3日(03.09.2020)



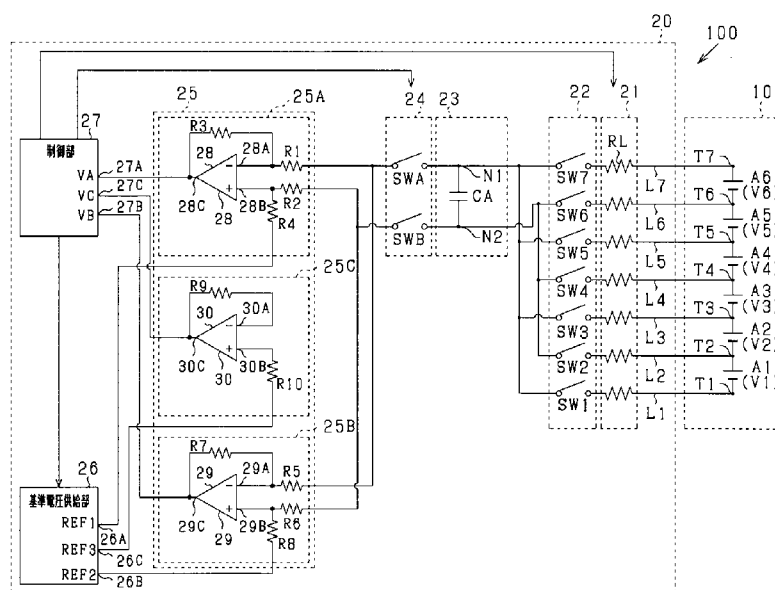
(10) 国際公開番号

WO 2020/175499 A1

- (51) 国際特許分類:
G01R 19/00 (2006.01) *G01R 31/396* (2019.01)
H02J 7/10 (2006.01) *G01R 31/52* (2020.01)
- (21) 国際出願番号: PCT/JP2020/007545
- (22) 国際出願日: 2020年2月25日(25.02.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-036809 2019年2月28日(28.02.2019) JP
- (71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 溝口 朝道 (MIZOGUCHI, Tomomichi); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 山田 強 (YAMADA, Tsuyoshi); 〒4500002 愛知県名古屋市中村区名駅三丁目13番24号 第一はせ川ビル6階 あいぎ特許事務所 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: VOLTAGE DETECTION DEVICE

(54) 発明の名称: 電圧検出装置



26 Reference voltage supplying unit
27 Control unit

(57) Abstract: A voltage detection device (20) of a battery pack (10) comprises: a capacitor (CA, CAA, CAB); a first differential voltage detection circuit (25A); a second differential voltage detection circuit (25B); a reference voltage supplying unit (26) that supplies a first reference voltage to the first differential voltage detection circuit from a first output terminal (26A), and supplies a second reference voltage to the second differential voltage detection circuit from a second output terminal (26B); a failure determination unit (27) for determining a failure of the first and second differential volt-

[続葉有]

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

age detection circuits on the basis of a first voltage input to a first input terminal (27A) and a second voltage input to a second input terminal (27B); and a voltage output circuit (25C) to which is supplied a third reference voltage from a third output terminal (26C) disposed between the first output terminal and the second output terminal, and which outputs a third voltage to a third input terminal (27C) disposed between the first input terminal and the second input terminal. The third reference voltage is set to a different voltage than the first and second reference voltages, and the third voltage is set to a different voltage than the first and second voltages.

(57) 要約：組電池（10）の電圧検出装置（20）であって、キャパシタ（CA, CAA, CAB）と、第1差動電圧検出回路（25A）と、第2差動電圧検出回路（25B）と、第1出力端子（26A）から第1差動電圧検出回路に第1基準電圧を供給し、第2出力端子（26B）から第2差動電圧検出回路に第2基準電圧を供給する基準電圧供給部（26）と、第1入力端子（27A）に入力される第1電圧及び第2入力端子（27B）に入力される第2電圧に基づいて第1、第2差動電圧検出回路の故障を判定する故障判定部（27）と、第1出力端子と第2出力端子の間の第3出力端子（26C）から第3基準電圧が供給され、第1入力端子と第2入力端子の間の第3入力端子（27C）に第3電圧を出力する電圧出力回路（25C）と、を備える。第3基準電圧は第1、第2基準電圧と異なる電圧に設定され、第3電圧は第1、第2電圧と異なる電圧に設定されている。

明 細 書

発明の名称：電圧検出装置

関連出願の相互参照

[0001] 本出願は、2019年2月28日に出願された日本出願番号2019-036809号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、複数の電池セルの直列接続体を有する組電池に適用される電圧検出装置に関する。

背景技術

[0003] この種の電圧検出装置としては、例えば下記特許文献1に見られるように、シングルライニングキャパシタ方式の電圧検出装置が知られている。この電圧検出装置では、1つのキャパシタと、電圧検出回路としての差動電圧検出回路を備えており、複数の電池セルが分割されることにより構成された各検出ブロックの電圧を、キャパシタに充電し、キャパシタの電圧を差動電圧検出回路により検出する。

[0004] 電圧検出装置としては、差動電圧検出回路の故障を判定するために、2つの差動電圧検出回路を備える2重系の電圧検出装置も知られている。2重系の電圧検出装置では、各差動電圧検出回路を用いてキャパシタの電圧をそれぞれ検出し、検出されたキャパシタの電圧に差が生じている場合に、差動電圧検出回路が故障していると判定する。

先行技術文献

特許文献

[0005] 特許文献1：特開2016-48174号公報

発明の概要

[0006] しかし、2重系の電圧検出装置において差動電圧検出回路間に短絡が生じると、検出されるキャパシタの電圧が等しくなることがあり、この場合に差動電圧検出回路の故障を判定できない。2つの差動電圧検出回路間に短絡が

生じた場合でも差動電圧検出部の故障を判定するために、例えば3つの差動電圧検出回路を備える3重系の電圧検出装置を採用することも考えられる。しかし、この場合、電圧検出装置の構成や制御が複雑化し、高コストや故障判定速度の低下を招く。2重系の電圧検出装置において、差動電圧検出回路の短絡故障を適切に判定できる技術が望まれている。

[0007] 本開示は、上記課題を解決するためになされたものであり、その目的は、差動電圧検出回路の短絡故障を適切に判定できる電圧検出装置を提供することにある。

[0008] 上記課題を解決するための第1の手段は、複数の電池セルの直列接続体を有する組電池に適用される電圧検出装置であって、複数の前記電池セルが分割されることにより複数の検出ブロックが構成され、キャパシタと、各前記検出ブロックを前記キャパシタに並列接続し、各前記検出ブロックと前記キャパシタとの間を開閉する入力側スイッチと、前記キャパシタの電圧を検出し、前記キャパシタの電圧に応じた第1電圧を出力する第1差動電圧検出回路と、前記キャパシタの電圧を検出し、前記キャパシタの電圧に応じた第2電圧を出力する第2差動電圧検出回路と、前記キャパシタと、前記第1差動電圧検出回路及び前記第2差動電圧検出回路との間を開閉する出力側スイッチと、複数の出力端子を有し、前記複数の出力端子のうち第1出力端子から前記第1差動電圧検出回路に第1基準電圧を供給し、第2出力端子から前記第2差動電圧検出回路に第2基準電圧を供給する基準電圧供給部と、複数の入力端子を有し、前記複数の入力端子のうち第1入力端子に前記第1電圧が入力され、第2入力端子に前記第2電圧が入力され、前記第1電圧及び前記第2電圧に基づいて前記第1差動電圧検出回路又は前記第2差動電圧検出回路の故障を判定する故障判定部と、前記複数の出力端子のうち前記基準電圧供給部において前記第1出力端子と前記第2出力端子との間に位置する第3出力端子から第3基準電圧が供給され、前記複数の入力端子のうち前記故障判定部において前記第1入力端子と前記第2入力端子との間に位置する第3入力端子に第3電圧を出力する電圧出力回路と、を備え、前記第3基準電圧

は、前記第1基準電圧及び前記第2基準電圧それぞれと異なる電圧に設定されており、前記第3電圧は、前記第1電圧及び前記第2電圧それぞれと異なる電圧に設定されている。

[0009] 上記構成によれば、第3出力端子が第1出力端子と第2出力端子との間に位置しているため、第1出力端子と第2出力端子との短絡の発生を好適に抑制できる。また、第3入力端子が第1入力端子と第2入力端子との間に位置しており、第1入力端子と第2入力端子との短絡の発生を好適に抑制できる。

[0010] その一方、例えば第1出力端子と第3出力端子とが短絡することがあるが、第1基準電圧と第3基準電圧とは異なる電圧に設定されている。そのため、例えば第1出力端子と第3出力端子とが短絡した場合、第1基準電圧が変化し、これにより第1電圧が変化する。この場合、第2出力端子は短絡していないため、第2電圧は変化しない。つまり、第1電圧及び第2電圧のうち、一方の電圧のみが変化する。そのため、第1電圧及び第2電圧に基づいて第1差動電圧検出回路の故障を適切に判定できる。なお、第2出力端子と第3出力端子との短絡、第1入力端子又は第2入力端子と第3入力端子との短絡も同様である。

[0011] 第2の手段では、前記電圧出力回路は、ボルテージフォロア回路である。

[0012] 差動電圧検出回路とボルテージフォロア回路とは、入力インピータンスが略等しく、且つ出力インピータンスが略等しい。上記構成によれば、例えば第1出力端子と第3出力端子とが短絡した場合には、第1基準電圧が、非短絡状態における第1基準電圧と第3基準電圧との中間電圧に変化する。そのため、例えば非短絡状態における第1基準電圧と第3基準電圧との電圧差が大きい場合には、第1基準電圧の変化量を大きくすることができ、第1差動電圧検出回路の故障を好適に判定できる。

[0013] 第3の手段では、前記第1差動電圧検出回路及び前記第2差動電圧検出回路は、正極側入力端子と負極側入力端子とを有し、前記出力側スイッチは、前記キャパシタの第1電極を前記第1差動電圧検出回路及び前記第2差動電

圧検出回路の前記負極側入力端子に接続し、前記キャパシタの第2電極を前記第1差動電圧検出回路及び前記第2差動電圧検出回路の前記正極側入力端子に接続する。

[0014] 上記構成によれば、第1差動電圧検出回路と第2差動電圧検出回路とが同極性で動作する。そのため、第1差動電圧検出回路と第2差動電圧検出回路とが逆極性で動作する場合に比べて、第1差動電圧検出回路又は第2差動電圧検出回路の故障により第1電圧又は第2電圧が変化した場合に、その電圧変化を精度よく検出できる。

[0015] 第4の手段では、前記第1電圧及び前記第2電圧は、前記キャパシタの電圧の変化に応じて所定の出力レンジ内で変化し、前記入力側スイッチは、前記キャパシタの電圧の極性が正極性と負極性とで切り替わるように各前記検出ブロックと前記キャパシタとの間を接続し、前記基準電圧供給部は、前記キャパシタの電圧の極性が正極性である場合に、前記第1基準電圧及び前記第2基準電圧を前記出力レンジの下限側の電圧に設定するとともに、前記第3基準電圧を前記出力レンジの上限側の電圧に設定し、前記キャパシタの電圧の極性が負極性である場合に、前記第1基準電圧及び前記第2基準電圧を前記出力レンジの上限側の電圧に設定するとともに、前記第3基準電圧を前記出力レンジの下限側の電圧に設定する。

[0016] 上記構成によれば、キャパシタの電圧の極性が一定に維持されるように各検出ブロックとキャパシタとが接続される場合に比べて、入力側スイッチ部の構成を簡略化でき、コスト削減において有利である。また、上記構成では、キャパシタの電圧の極性が正極性と負極性とで切り替わる場合に、それに対応させて各基準電圧を切り替えるため、キャパシタの電圧の極性によらず第1差動電圧検出回路又は第2差動電圧検出回路の故障を適切に判定できる。そして、各基準電圧を切り替える場合に、第1基準電圧及び第2基準電圧と第3基準電圧とを、出力レンジに対して逆側の電圧に設定する。そのため、第1差動電圧検出回路又は第2差動電圧検出回路の故障により生じる第1電圧又は第2電圧の変化量を大きくすることができる。

- [0017] 第5の手段では、前記故障判定部は、前記第1電圧を用いて算出される前記キャパシタの電圧である第1キャパシタ電圧が、前記第2電圧を用いて算出される前記キャパシタの電圧である第2キャパシタ電圧よりも大きい場合に、前記第1差動電圧検出回路が故障していると判定し、前記第1キャパシタ電圧が前記第2キャパシタ電圧よりも小さい場合に、前記第2差動電圧検出回路が故障していると判定する。
- [0018] 上記構成によれば、第1キャパシタ電圧と第2キャパシタ電圧との大小関係に基づいて、いずれの差動電圧検出回路が故障しているかを特定できる。これにより、故障した差動電圧検出回路の交換等において有利である。
- [0019] 第6の手段では、前記キャパシタの一方の電極に標準電圧を印加する電圧印加回路を備え、前記電圧印加回路は、前記出力側スイッチと前記第1差動電圧検出回路とを接続する接続線に接続され、前記出力側スイッチを介して前記一方の電極に前記標準電圧を印加する状態と、前記標準電圧を印加しない状態とを切り替える印加スイッチを有し、前記第1差動電圧検出回路は、前記出力側スイッチを開状態とし、前記印加スイッチを閉状態とした場合における第4電圧を出力し、前記故障判定部は、前記第4電圧及び前記標準電圧に基づいて前記電圧印加回路の故障を判定する。
- [0020] 上記構成によれば、電圧印加回路が正常である場合、第4電圧は標準電圧に基づいた電圧となる。一方、例えば印加スイッチのオープン故障など、電圧印加回路が故障している場合、第4電圧は不安定となり、標準電圧から乖離する。そのため、第4電圧が標準電圧に基づいた電圧となっていない場合には、電圧印加回路が故障していると判定できる。
- [0021] 第7の手段では、前記キャパシタは、直列接続された第1キャパシタと第2キャパシタとを有し、前記第1キャパシタと前記第2キャパシタとを接続する接続点は、前記第3基準電圧が供給される前記電圧出力回路の入力端子に接続され、前記接続点に標準電圧を印加する電圧印加回路を備え、前記電圧印加回路は、前記接続点に前記標準電圧を印加する状態と、印加しない状態とを切り替える印加スイッチを有し、前記故障判定部は、前記印加スイッ

チを閉状態とした場合における前記第3電圧及び前記標準電圧に基づいて前記電圧印加回路の故障を判定する。

[0022] 上記構成によれば、電圧印加回路が正常である場合、第3電圧は標準電圧に基づいた電圧となる。一方、電圧印加回路が故障している場合、第3電圧は不安定となり、標準電圧から乖離する。そのため、第3電圧が標準電圧に基づいた電圧となっていない場合には、電圧印加回路が故障していると判定できる。

図面の簡単な説明

[0023] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、
[図1]図1は、第1実施形態に係る電源システムを示す図であり、
[図2]図2は、第1実施形態に係る故障判定処理の手順を示すフローチャートであり、
[図3]図3は、故障判定処理の一例を示すタイムチャートであり、
[図4]図4は、第1、第2差動電圧検出回路がともに正常である場合の特定相関関係を示す図であり、
[図5]図5は、第1差動電圧検出回路が故障している場合の特定相関関係を示す図であり、
[図6]図6は、第1比較例の電源システムを示す図であり、
[図7]図7は、第1比較例における特定相関関係を示す図であり、
[図8]図8は、第2比較例の電源システムを示す図であり、
[図9]図9は、第2比較例における特定相関関係を示す図であり、
[図10]図10は、第2実施形態に係る電源システムを示す図であり、
[図11]図11は、第2実施形態に係る故障判定処理の手順を示すフローチャートであり、
[図12]図12は、第3実施形態に係る電源システムを示す図であり、
[図13]図13は、第3実施形態に係る故障判定処理の手順を示すフローチャートである。

発明を実施するための形態

[0024] (第1実施形態)

以下、本開示に係る電圧検出装置を具体化した第1実施形態について、図面を参照しつつ説明する。本開示に係る電圧検出装置20は、例えばハイブリッド自動車又は電気自動車に搭載される電源システム100に適用される。

[0025] 図1に示すように、本実施形態の電源システム100は、組電池10と、フライングキャパシタ方式の電圧検出装置20とを備える。

[0026] 組電池10は、車両の図示しない走行用の回転電機を含む車載電気負荷の電力供給源となる。組電池10は、単電池としての電池セルの直列接続体を備えており、端子間電圧が例えば数百Vとなるものである。電池セルとしては、例えば、リチウムイオン電池又はニッケル水素蓄電池等の蓄電池を用いることができる。

[0027] 本実施形態では、組電池10を構成する電池セルのうち、少なくとも1つの電池セルを含むように分割されることにより複数の検出ブロックAが構成されている。組電池10は、複数の検出ブロックAの直列接続体を有する。本実施形態では、説明の便宜上、組電池10が6個の検出ブロックAを備えている。以降、本実施形態では、組電池10を構成する検出ブロックAのうち、最も高電位側の検出ブロックAから順に、第6検出ブロックA6、第5検出ブロックA5、…、第1検出ブロックA1と称することとする。各検出ブロックA1～A6は、互いに同数の電池セルを備えており、定格電圧が互いに同一である。検出ブロックAの定格電圧は、例えば50Vである（図4参照）。

[0028] 組電池10には、第1～第7電極端子T1～T7が設けられている。電極端子T1～T7の数は、検出ブロックA1～A6の数よりも1だけ多い。mを1～6までの整数とする場合、第m検出ブロックAmの正極端子には、第m+1電極端子Tm+1が接続されている。また、第m検出ブロックAmの負極端子には、第m電極端子Tmが接続されている。

- [0029] 電圧検出装置 20 は、抵抗部 21、入力側スイッチ部 22、キャパシタ部 23、出力側スイッチ部 24、検出部 25、基準電圧供給部 26、及び制御部 27 を備える。なお、本実施形態において、制御部 27 が「故障判定部」に相当する。
- [0030] 抵抗部 21 は、組電池 10 と入力側スイッチ部 22 との間に設けられている。n を 1 ～ 7 までの整数とする場合、抵抗部 21 は、各電極端子 T_n に接続されている検出ライン L_n 上に個別に設けた複数の電流制限抵抗 R_L を備える。各電流制限抵抗 R_L は、組電池 10（高圧側）から入力側スイッチ部 22（低圧側）に、突入電流が流れることを防止するためのものであり、抵抗値が互いに同一である。
- [0031] 入力側スイッチ部 22 は、抵抗部 21 とキャパシタ部 23 との間に設けられており、各検出ライン L_n に個別に接続されている第 1 ～ 第 7 スイッチ $SW_1 \sim SW_7$ を備える。入力側スイッチ部 22 の各スイッチ SW_n （以下、単に各スイッチ SW_n という）は、電極端子 T_n とキャパシタ部 23 との間を開閉する。各スイッチ SW_n としては、例えば、一対のソース同士が接続された N チャンネル MOSFET、フォトリレー又はリレー等を用いることができる。
- [0032] キャパシタ部 23 は、1 個のキャパシタ C_A を有する。つまり、電圧検出装置 20 は、シングルライニングキャパシタ方式の電圧検出装置である。キャパシタ C_A には接続端子として第 1、第 2 端子 N_1, N_2 が設けられている。組電池 10 の各電極端子 T_n は、各スイッチ SW_n を介して、これらの端子 N_1, N_2 の一方に接続されている。
- [0033] 詳しくは、第 1 端子 N_1 には、第 1 ～ 第 7 電極端子 $T_1 \sim T_7$ のうち、第 1、第 3、第 5、第 7 電極端子 T_1, T_3, T_5, T_7 が接続され、第 2 端子 N_2 には、第 2、第 4、第 6 電極端子 T_2, T_4, T_6 が接続されている。つまり、各スイッチ $SW_1 \sim SW_7$ は、各検出ブロック $A_1 \sim A_6$ をキャパシタ C_A に並列接続し、各検出ブロック $A_1 \sim A_6$ とキャパシタ C_A との間を開閉する。

- [0034] 出力側スイッチ部24は、キャパシタ部23と検出部25との間に設けられており、キャパシタCAの第1, 第2端子N1, N2の一方にそれぞれ接続されたスイッチSWA, SWBを備える。具体的には、スイッチSWAは第1端子N1に接続され、スイッチSWBは第2端子N2に接続されている。スイッチSWA, SWBは、キャパシタCAと検出部25との間を開閉する。スイッチSWA, SWBとしては、例えば、NチャンネルMOSFET等の半導体スイッチを用いることができる。
- [0035] 検出部25は、出力側スイッチ部24と制御部27との間に設けられており、第1差動電圧検出回路25Aと第2差動電圧検出回路25Bとを有する。第1差動電圧検出回路25Aと第2差動電圧検出回路25Bとは、キャパシタCAに対して並列接続され、キャパシタCAの電圧を検出する。各差動電圧検出回路25A, 25Bは、キャパシタCAの電圧に基づいて、キャパシタCAの充電に用いられた各検出ブロックA1~A6の電圧V1~V6を検出する。
- [0036] 各差動電圧検出回路25A, 25Bは、差動増幅回路である。具体的には、第1差動電圧検出回路25Aは、第1オペアンプ28と第1~第4抵抗器R1~R4とを備えている。第1オペアンプ28の負極側入力端子28Aは、第1抵抗器R1を介してキャパシタCAの第1端子N1に接続されているとともに、第3抵抗器R3を介して第1オペアンプ28の出力端子28Cに接続されている。第1オペアンプ28の正極側入力端子28Bは、第2抵抗器R2を介してキャパシタCAの第2端子N2に接続されているとともに、第4抵抗器R4を介して基準電圧供給部26の第1出力端子26Aに接続されている。なお、本実施形態において、第1端子N1側の電極及び第2端子N2側の電極が「第1電極, 第2電極」に相当する。
- [0037] 第1差動電圧検出回路25Aは、所定の第1増幅率でキャパシタCAの電圧を増幅する。具体的には、第1差動電圧検出回路25Aは、キャパシタCAの電圧を、0Vから5Vまでの電圧範囲内に設定された所定の第1出力レンジZ1内の第1差動電圧VAに増幅する(図4参照)。第1差動電圧VA

は、キャパシタC Aの電圧の変化に応じて第1出力レンジZ 1内で変化する。出力端子2 8 Cは、制御部2 7の第1入力端子2 7 Aに接続されており、第1差動電圧検出回路2 5 Aは、第1差動電圧V Aを制御部2 7の第1入力端子2 7 Aに出力する。なお、本実施形態において、第1差動電圧V Aは「第1電圧」に相当する。

[0038] 第2差動電圧検出回路2 5 Bは、第2オペアンプ2 9と第5～第8抵抗器R 5～R 8とを備えている。第2オペアンプ2 9の負極側入力端子2 9 Aは、第5抵抗器R 5を介してキャパシタC Aの第1端子N 1に接続されているとともに、第7抵抗器R 7を介して第2オペアンプ2 9の出力端子2 9 Cに接続されている。第2オペアンプ2 9の正極側入力端子2 9 Bは、第6抵抗器R 6を介してキャパシタC Aの第2端子N 2に接続されているとともに、第8抵抗器R 8を介して基準電圧供給部2 6の第2出力端子2 6 Bに接続されている。出力側スイッチ部2 4は、キャパシタC Aの第1端子N 1を、第1, 第2オペアンプ2 8, 2 9の負極側入力端子2 8 A, 2 9 Aに接続し、キャパシタC Aの第2端子N 2を、第1, 第2オペアンプ2 8, 2 9の正極側入力端子2 8 B, 2 9 Bに接続する。

[0039] 第2差動電圧検出回路2 5 Bは、所定の第2増幅率でキャパシタC Aの電圧を増幅する。具体的には、第2差動電圧検出回路2 5 Bは、キャパシタC Aの電圧を、0 Vから5 Vまでの電圧範囲内に設定された所定の第2出力レンジZ 2内の第2差動電圧V Bに増幅する（図4参照）。第2差動電圧V Bは、キャパシタC Aの電圧の変化に応じて第2出力レンジZ 2内で変化する。出力端子2 9 Cは、制御部2 7の第2入力端子2 7 Bに接続されており、第2差動電圧検出回路2 5 Bは、第2差動電圧V Bを制御部2 7の第2入力端子2 7 Bに出力する。なお、本実施形態において、第2差動電圧V Bは「第2電圧」に相当する。また、本実施形態では、第2増幅率は第1増幅率に等しい。

[0040] また、検出部2 5は、ボルテージフォロア回路2 5 Cを有する。ボルテージフォロア回路2 5 Cは、第3オペアンプ3 0と第9, 第10抵抗器R 9,

R10とを備えており、第3オペアンプ30の負極側入力端子30Aは、第9抵抗器R9を介して第3オペアンプ30の出力端子30Cに接続されている。第3オペアンプ30の正極側入力端子30Bは、第10抵抗器R10を介して基準電圧供給部26の第3出力端子26Cに接続されている。検出部25では、各回路25A～25Cにオペアンプ28～30が用いられた結果、基準電圧供給部26において、第1～第3出力端子26A～26Cのインピーダンスが略等しくなっており、第1～第3オペアンプ28～30において、出力端子28C～30Cのインピーダンスが略等しくなっている。なお、本実施形態において、ボルテージフォロア回路25Cが「電圧出力回路」に相当する。

[0041] 出力端子30Cは、制御部27の第3入力端子27Cに接続されている。ボルテージフォロア回路25Cは、正極側入力端子30Bに入力される電圧をそのまま制御部27の第3入力端子27Cに出力するとともに、インピーダンス変換を行う。

[0042] 基準電圧供給部26は、各回路25A～25Cに第1～第3基準電圧REF1～REF3を供給する。基準電圧供給部26は、第1～第3出力端子26A～26Cを有している。基準電圧供給部26において、第3出力端子26Cは、第1出力端子26Aと第2出力端子26Bとの間に配置されている。各出力端子26A～26Cのうち、第1出力端子26Aから第1オペアンプ28に第1基準電圧REF1を供給する。また、基準電圧供給部26は、第2出力端子26Bから第2オペアンプ29に第2基準電圧REF2を供給する。さらに、第3出力端子26Cから第3オペアンプ30に第3基準電圧REF3を供給する。これにより、ボルテージフォロア回路25Cは、制御部27の第3入力端子27Cに第3基準電圧REF3と等しい出力電圧VCを出力する。なお、本実施形態において、出力電圧VCが「第3電圧」に相当する。

[0043] 本実施形態では、第3基準電圧REF3は、第1、第2基準電圧REF1、REF2と異なる電圧に設定されている。また、第3基準電圧REF3は

、第1、第2出力レンジZ1、Z2外の電圧に設定されている。そのため、出力電圧VCは、第1、第2差動電圧VA、VBと異なる電圧に設定される。

[0044] 制御部27は、CPU、メモリ等からなるマイクロコンピュータである。制御部27は、各スイッチSWnの開閉、スイッチSWA、SWBの開閉、及び基準電圧供給部26から供給される基準電圧の電圧値を制御する。また、制御部27は、第1～第3入力端子27A～27Cを有している。制御部27において、第3入力端子27Cは、第1入力端子27Aと第2入力端子27Bとの間に配置されている。各入力端子27A～27Cのうち、第1入力端子27Aに第1差動電圧VAが入力され、第2入力端子27Bに第2差動電圧VBが入力されている。また、第3入力端子27Cに出力電圧VCが入力されている。制御部27は、キャパシタCAと検出部25とを電氣的に絶縁した状態で、組電池10の各検出ブロックA1～A6を用いてキャパシタCAを充電する充電処理や、組電池10とキャパシタCAとを電氣的に絶縁した状態で、第1、第2差動電圧VA、VBを取得する取得処理や、取得された第1、第2差動電圧VA、VBに基づいて第1差動電圧検出回路25A又は第2差動電圧検出回路25Bの故障を判定する判定処理を含む故障判定処理を実施する。

[0045] 続いて、図2を用いて、本実施形態に係る故障判定処理について説明する。ここで、図2は、上記処理の手順を示すフローチャートである。この処理は、制御部27によって、例えば所定周期で繰り返し実施される。なお、故障判定処理の開始時において、各スイッチSWn及びスイッチSWA、SWBは開状態に切り替えられている。

[0046] この一連の処理では、まずステップS10において、対象とする検出ブロックAを特定する変数iを6に設定する。続くステップS12において、変数iが偶数であるかを判定する。

[0047] 対象とする検出ブロックAが第2、第4、第6検出ブロックA2、A4、A6である場合に、ステップS12で肯定判定する。この場合、ステップS

14において、第1, 第2基準電圧 $REF1$, $REF2$ を5Vに設定するとともに、第3基準電圧 $REF3$ を0Vに設定する。つまり、第1, 第2基準電圧 $REF1$, $REF2$ を各出力レンジ $Z1$, $Z2$ の上限側の電圧に設定するとともに、第3基準電圧 $REF3$ を各出力レンジ $Z1$, $Z2$ の下限側の電圧に設定する。また、第1, 第2差動電圧検出回路25A, 25Bの増幅率を示すゲイン G を負の「 $-Gain$ 」に設定する。ここで、 $Gain$ は、各出力レンジ $Z1$, $Z2$ の電圧幅を検出ブロックAの定格電圧で除算した値であり、例えば0.1である。

[0048] 一方、対象とする検出ブロックAが第1, 第3, 第5検出ブロックA1, A3, A5である場合に、ステップS14で否定判定する。この場合、ステップS16において、第1, 第2基準電圧 $REF1$, $REF2$ を0Vに設定するとともに、第3基準電圧 $REF3$ を5Vに設定する。つまり、第1, 第2基準電圧 $REF1$, $REF2$ を各出力レンジ $Z1$, $Z2$ の下限側の電圧に設定するとともに、第3基準電圧 $REF3$ を各出力レンジ $Z1$, $Z2$ の上限側の電圧に設定する。また、ゲイン G を正の「 $Gain$ 」に設定する。

[0049] ステップS14又はS16の完了後、ステップS18において、充電処理を実施する。具体的には、第1～第7スイッチ $SW1$ ～ $SW7$ のうち、対象とする検出ブロックAに接続されているスイッチ（以下、対象スイッチという） $SW\#$ を閉状態に切り替え、この対象とする検出ブロックAを用いてキャパシタCAを充電する。例えば、第6検出ブロックA6の電荷をキャパシタCAに充電するときは、スイッチ $SW6$, $SW7$ を閉状態に切り替える。

[0050] ステップS12で肯定判定された場合、検出ブロックAとキャパシタCAとの間を接続することで、キャパシタCAの第1端子N1の電圧が第2端子N2の電圧よりも高くなるようにキャパシタCAが充電される。その結果、キャパシタCAの電圧の極性が負極性となり、第1, 第2差動電圧 VA , VB と検出ブロックAの電圧とは負の相関を有する。

[0051] 第1, 第2差動電圧 VA , VB と検出ブロックAの電圧とが負の相関を有する場合において、ステップS14の設定がなされると、検出ブロックAの

電圧が50Vのときに、第1, 第2差動電圧VA, VBが0Vに増幅され、検出ブロックAの電圧が0Vのときに、第1, 第2差動電圧VA, VBが5Vに増幅される(図4参照)。

[0052] 一方、ステップS12で否定判定された場合、検出ブロックAとキャパシタCAとの間を接続することで、キャパシタCAの第1端子N1の電圧が第2端子N2の電圧よりも低くなるようにキャパシタCAが充電される。その結果、キャパシタCAの電圧の極性が正極性となり、第1, 第2差動電圧VA, VBと検出ブロックAの電圧とは正の相関を有する。

[0053] 第1, 第2差動電圧VA, VBと検出ブロックAの電圧とが正の相関を有する場合において、ステップS16の設定がなされると、検出ブロックAの電圧が50Vのときに、第1, 第2差動電圧VA, VBが5Vに増幅され、検出ブロックAの電圧が0Vのときに、第1, 第2差動電圧VA, VBが0Vに増幅される(図4参照)。

[0054] 所定の充電期間後、ステップS20において、対象スイッチSW#を開状態に切り替える。対象スイッチSW#を開状態に切り替えると、取得処理を実施する。具体的には、ステップS22において、スイッチSWA, SWBを閉状態に切り替える。続くステップS24において、第1, 第2差動電圧VA, VBを取得する。なお、出力電圧VCは取得されない。本実施形態の故障判定処理では、出力電圧VCを取得しないことで、制御部27の処理負担を軽減し、故障判定速度の低下を抑制している。第1, 第2差動電圧VA, VBの取得後、ステップS26において、スイッチSWA, SWBを開状態に切り替える。

[0055] スイッチSWA, SWBを開状態に切り替えると、判定処理を実施する。具体的には、ステップS28において、ステップS24で取得された第1差動電圧VAを用いて、キャパシタCAの電圧である第1キャパシタ電圧VPAを算出する。また、ステップS24で取得された第2差動電圧VBを用いて、キャパシタCAの電圧である第2キャパシタ電圧VPBを算出する。第1キャパシタ電圧VPAは、ゲインGを用いて次の(式1)のように表され

、第2キャパシタ電圧 V_{PB} は、ゲイン G を用いて次の(式2)のように表される。

$$[0056] \quad V_{PA} = (V_A - REF1) / G \cdots (式1)$$

$$V_{PB} = (V_B - REF2) / G \cdots (式2)$$

続くステップS30において、ステップS28で算出された第1キャパシタ電圧 V_{PA} と第2キャパシタ電圧 V_{PB} との差の絶対値を算出し、この絶対値が判定閾値 V_{th} よりも小さいかを判定する。ここで、判定閾値 V_{th} は、例えば、制御部27の電圧取得誤差により生じうる上記絶対値の最大値に予め設定されている。

[0057] ステップS30で肯定判定すると、ステップS32において、第1、第2差動電圧検出回路25A、25Bがともに正常であると判定する。

[0058] 一方、ステップS30で否定判定すると、ステップS34において、第1キャパシタ電圧 V_{PA} が第2キャパシタ電圧 V_{PB} よりも大きいかを判定する。ステップS34で肯定判定すると、ステップS36において、第1差動電圧検出回路25Aが故障していると判定する。一方、ステップS34で否定判定すると、ステップS38において、第2差動電圧検出回路25Bが故障していると判定する。

[0059] 本実施形態において、第1差動電圧検出回路25Aの故障には、第1差動電圧検出回路25Aとボルテージフォロア回路25Cとの短絡故障を含む。この短絡故障には、基準電圧供給部26における第1出力端子26Aと第3出力端子26Cとの短絡故障(以下、REF1-REF3短絡故障という)や、制御部27における第1入力端子27Aと第3入力端子27Cとの短絡故障(以下、VA-VC短絡故障という)が含まれる。なお、REF1-REF3短絡故障やVA-VC短絡故障には、各端子に接続される接続線同士の短絡が含まれる。第2差動電圧検出回路25Bの故障についても同様である。

[0060] 続くステップS40において、変数 i が1であるかを判定する。ステップS40で否定判定すると、ステップS42において、変数 i から1を減算し

、ステップS 1 2に戻る。一方、ステップS 4 0で肯定判定すると、故障判定処理を終了する。

[0061] 続いて、図3に、故障判定処理の一例を示す。図3において、(a)は、対象スイッチSW#の開閉状態の推移を示し、(b)は、スイッチSWA、SWBの開閉状態の推移を示し、(c)～(e)は、第1～第3基準電圧REF1～REF3の推移を示し、(f)、(g)は、第1、第2差動電圧VA、VBの推移を示し、(h)は、出力電圧VCの推移を示す。

[0062] 図示される例では、時刻t1において第6検出ブロックA6を対象とする故障判定処理が開始されると、図3(c)～(e)に示すように、第1、第2基準電圧REF1、REF2が5Vに設定されるとともに、第3基準電圧REF3が0Vに設定される。これにより、図3(f)～(h)に示すように、第1、第2差動電圧VA、VBが各出力レンジZ1、Z2の最大電圧まで上昇するとともに、出力電圧VCが0Vに維持される。

[0063] その後時刻t2において、対象スイッチSW#である第6、第7スイッチSW6、SW7が閉状態に切り替えられる。これにより、充電期間HCに亘って、第6検出ブロックA6によりキャパシタCAが充電される。

[0064] 充電期間HCが経過すると、時刻t3において第1、第2スイッチSW1、SW2が開状態に切り替えられる。時刻t3から所定の待機期間HWが経過すると、時刻t4においてスイッチSWA、SWBが閉状態に切り替えられる。これにより、第1、第2差動電圧VA、VBがキャパシタCAの電圧に応じた電圧となり、時刻t3からの取得期間HDにおける所定の検出タイミングTDにおいて、第1、第2差動電圧VA、VBが取得される。

[0065] 取得期間HDが経過すると、時刻t5においてスイッチSWA、SWBが開状態に切り替えられる。その後時刻t6において第6検出ブロックA6を対象とする故障判定処理が終了し、次に第5検出ブロックA5を対象とする故障判定処理が開始される。つまり、時刻t1から時刻t6までの期間HB(A6)が、第6検出ブロックA6を対象とする判定期間となる。

[0066] 時刻t6において第5検出ブロックA5を対象とする故障判定処理が開始

されると、図3(c)～(e)に示すように、第1, 第2基準電圧 REF_1 , REF_2 が0Vに設定されるとともに、第3基準電圧 REF_3 が5Vに設定される。これにより、図3(f)～(h)に示すように、第1, 第2差動電圧 V_A , V_B が0Vまで低下するとともに、出力電圧 V_C が5Vまで上昇する。

[0067] なお、第5検出ブロックA5を対象とする故障判定処理は、第6検出ブロックA6を対象とする故障判定処理と比較して、上述した第1～第3基準電圧 REF_1 ～ REF_3 の設定を除いて略同一であり、重複した説明を省略する。

[0068] 第5検出ブロックA5を対象とする故障判定処理の終了後、第4検出ブロックA4, 第3検出ブロックA3, …、第1検出ブロックA1を対象とする故障判定処理が順次実施される。そのため、各検出ブロックAの判定期間H_Bを加算した期間H_Aが、全ての検出ブロックの故障判定処理に必要な期間となる。

[0069] 図4に、第1, 第2差動電圧検出回路25A, 25Bがともに正常である場合のキャパシタC_Aの電圧と第1, 第2差動電圧 V_A , V_B との相関関係（以下、特定相関関係という）を示す。特定相関関係は、キャパシタC_Aを充電する検出ブロックAによって、正の相関と負の相関とが切り替わる。そのため、図4では、第6検出ブロックA6を用いて負の相関を説明し、第5検出ブロックA5を用いて正の相関を説明する。なお、図4には、出力電圧 V_C が併せて示されている。

[0070] 本実施形態では、第1差動電圧 V_A における特定相関関係と第2差動電圧 V_B における特定相関関係は等しく、図4に示すように、第6検出ブロックA6によりキャパシタC_Aが充電される場合、第6検出ブロックA6の電圧 V_6 が大きくなるほど、第1, 第2差動電圧 V_A , V_B が小さくなる。また、第5検出ブロックA5によりキャパシタC_Aが充電される場合、第5検出ブロックA5の電圧 V_5 が大きくなるほど、第1, 第2差動電圧 V_A , V_B が大きくなる。

- [0071] いずれの場合も、第1, 第2差動電圧 V_A , V_B は検出ブロックAの電圧に線形比例し、第1, 第2差動電圧 V_A , V_B が V_X である場合における検出ブロックAの電圧が、第1, 第2キャパシタ電圧 V_{PA} , V_{PB} となる。また、いずれの場合も、検出ブロックAの電圧が大きくなるほど、第1, 第2差動電圧 V_A , V_B と出力電圧 V_C との電圧差が小さくなる。
- [0072] 一方、図5に、第1差動電圧検出回路25Aが故障している場合の特定相関関係を示す。図5では、REF1-REF3短絡故障、又は、 V_A-V_C 短絡故障が生じた場合の特定相関関係を示す。なお、図5には、第1差動電圧検出回路25Aが正常である場合の特定相関関係を破線にて示し、出力電圧 V_C を実線にて示している。
- [0073] まず、REF1-REF3短絡故障について、第6検出ブロックA6によりキャパシタCAが充電される場合について説明する。図5に示すように、REF1-REF3短絡故障が生じた場合、第1, 第3出力端子26A, 26Cのインピーダンスが略等しいことから、第1差動電圧 V_A における特定相関関係が以下のように変化する。具体的には、第6検出ブロックA6の電圧 V_6 が0Vの場合に、第1差動電圧 V_A が、5Vではなく2.5Vとなる。また、REF1-REF3短絡故障の発生前後において、電圧 V_6 の増加量に対する第1差動電圧 V_A の低下量の関係（つまり、第1差動電圧 V_A の傾き）は変化しない。なお、電圧 V_6 が25Vから50Vの範囲においては、制御部27の入力回路の電源として正の単一電源を想定しているため、電圧 V_6 によらず第1差動電圧 V_A が0Vとなる。上記動作だけでなく以下の記述においても、インピーダンスが略等しい端子同士の短絡は、それらの中央付近の値となるという特性を利用している。
- [0074] 第6検出ブロックA6の実際の電圧 V_6 が V_6A である場合において、点P11に示すように、正常な第2差動電圧検出回路25Bに対応する第2差動電圧 V_B が V_X であるとする。このとき、REF1-REF3短絡故障が生じていると、矢印Y11に示すように第1差動電圧 V_A における特定相関関係が変化し、点P12に示すように、故障が生じた第1差動電圧検出回路

25 Aに対応する第1差動電圧VAがVXからVYまで低下する。

[0075] 制御部27には、図5に破線で示すように、第1差動電圧検出回路25Aが正常である場合の第1差動電圧VAにおける特定相関関係が記憶されている。そのため、REF1－REF3短絡故障が生じていると、第6検出ブロックA6の電圧V6がV6Aであるにもかかわらず、点P13に示すように、第6検出ブロックA6の電圧V6を示す第1キャパシタ電圧VPAが、V6Aよりも大きいV6Bとして算出されてしまう。つまり、第1差動電圧VAにおける特定相関関係の変化に伴い、矢印Y12に示すように、第1キャパシタ電圧VPAが、第2キャパシタ電圧VPBからそれよりも大きい電圧に変化する。

[0076] 続いて、第5検出ブロックA5によりキャパシタCAが充電される場合について説明する。REF1－REF3短絡故障が生じた場合、第5検出ブロックA5の電圧V5が0Vの場合に、第1差動電圧VAが、0Vではなく2.5Vとなる。また、REF1－REF3短絡故障の発生前後において、第1差動電圧VAの傾きは変化しない。なお、電圧V5が25Vから50Vの範囲において、電圧V5によらず第1差動電圧VAが5Vとなる。

[0077] 第5検出ブロックA5の実際の電圧V5がV5Aである場合において、点P21に示すように、第2差動電圧VBがVXであるとする。このとき、REF1－REF3短絡故障が生じていると、矢印Y21に示すように第1差動電圧VAにおける特定相関関係が変化し、点P22に示すように、故障が生じた第1差動電圧検出回路25Aに対応する第1差動電圧VAがVXからVYまで増加する。

[0078] 制御部27には、図5に破線で示すように、第1差動電圧検出回路25Aが正常である場合の第1差動電圧VAにおける特定相関関係が記憶されている。そのため、REF1－REF3短絡故障が生じていると、第5検出ブロックA5の電圧V5がV5Aであるにもかかわらず、点P23に示すように、第5検出ブロックA5の電圧V5を示す第1キャパシタ電圧VPAが、V5Aよりも大きいV5Bとして算出されてしまう。つまり、第1差動電圧V

Aにおける特定相関関係の変化に伴い、矢印Y 2 2に示すように、第1キャパシタ電圧V P Aが、第2キャパシタ電圧V P Bからそれよりも大きい電圧に変化する。

[0079] V A－V C短絡故障について、第6検出ブロックA 6によりキャパシタC Aが充電される場合について説明する。V A－V C短絡故障が生じた場合、第1、第3オペアンプ2 8、3 0の出力端子2 8 C、3 0 Cのインピーダンスが略等しいことから、第1差動電圧V Aにおける特定相関関係が以下のように変化する。具体的には、第6検出ブロックA 6の電圧V 6が0 Vの場合に、第1差動電圧V Aが、5 Vではなく2. 5 Vとなる。また、V A－V C短絡故障が生じている場合、その短絡故障が生じていない場合と比較して、第1差動電圧V Aの傾きが1 / 2になる。

[0080] 第6検出ブロックA 6の実際の電圧V 6がV 6 Aである場合において、点P 1 4に示すように、第2差動電圧V BがV Xであるとする。このとき、V A－V C短絡故障が生じていると、矢印Y 1 4に示すように第1差動電圧V Aにおける特定相関関係が変化し、点P 1 5に示すように、故障が生じた第1差動電圧検出回路2 5 Aに対応する第1差動電圧V AがV XからV Yまで低下する。その結果、第6検出ブロックA 6の電圧V 6がV 6 Aであるにもかかわらず、点P 1 6に示すように、第6検出ブロックA 6の電圧V 6を示す第1キャパシタ電圧V P Aが、V 6 Aよりも大きいV 6 Bとして算出されてしまう。つまり、第1差動電圧V Aにおける特定相関関係の変化に伴い、矢印Y 1 5に示すように、第1キャパシタ電圧V P Aが、第2キャパシタ電圧V P Bからそれよりも大きい電圧に変化する。

[0081] 続いて、第5検出ブロックA 5によりキャパシタC Aが充電される場合について説明する。V A－V C短絡故障が生じた場合、第5検出ブロックA 5の電圧V 5が0 Vのときに、第1差動電圧V Aが、0 Vではなく2. 5 Vとなる。また、V A－V C短絡故障が発生する場合、その短絡故障が発生しない場合と比較して、第1差動電圧V Aの傾きが1 / 2になる。

[0082] 第5検出ブロックA 5の実際の電圧V 5がV 5 Aである場合において、点

P 2 4 に示すように、第 2 差動電圧 V_B が V_X であるとする。このとき、 $V_A - V_C$ 短絡故障が生じていると、矢印 Y 2 4 に示すように第 1 差動電圧 V_A における特定相関関係が変化し、点 P 2 5 に示すように、故障が生じた第 1 差動電圧検出回路 2 5 A に対応する第 1 差動電圧 V_A が V_X から V_Y まで増加する。その結果、第 5 検出ブロック A 5 の電圧 V_5 が $V_5 A$ であるにもかかわらず、点 P 2 6 に示すように、第 5 検出ブロック A 5 の電圧 V_5 を示す第 1 キャパシタ電圧 $V_P A$ が、 $V_5 A$ よりも大きい $V_5 B$ として算出されてしまう。つまり、第 1 差動電圧 V_A における特定相関関係の変化に伴い、矢印 Y 2 5 に示すように、第 1 キャパシタ電圧 $V_P A$ が、第 2 キャパシタ電圧 $V_P B$ からそれよりも大きい電圧に変化する。

[0083] つまり、本実施形態では、第 1 差動電圧検出回路 2 5 A が故障している場合、キャパシタ C A を充電する検出ブロック A によらず、第 1 キャパシタ電圧 $V_P A$ が第 2 キャパシタ電圧 $V_P B$ よりも大きい電圧となる。また、第 2 差動電圧検出回路 2 5 B が故障している場合、キャパシタ C A を充電する検出ブロック A によらず、第 2 キャパシタ電圧 $V_P B$ が第 1 キャパシタ電圧 $V_P A$ よりも大きい電圧となる。

[0084] このように、本実施形態の電圧検出装置 2 0 では、第 1 差動電圧検出回路 2 5 A 又は第 2 差動電圧検出回路 2 5 B が故障している場合、第 1 差動電圧 V_A と第 2 差動電圧 V_B とに電圧差が生じる。そのため、この電圧差が生じた場合に、第 1 差動電圧検出回路 2 5 A 又は第 2 差動電圧検出回路 2 5 B が故障していると判定できる。特に、第 1 差動電圧検出回路 2 5 A が故障した場合には、第 1 キャパシタ電圧 $V_P A$ が第 2 キャパシタ電圧 $V_P B$ よりも大きい電圧に変化し、第 2 差動電圧検出回路 2 5 B が故障した場合には、第 2 キャパシタ電圧 $V_P B$ が第 1 キャパシタ電圧 $V_P A$ よりも大きい電圧に変化する。そのため、第 1 キャパシタ電圧 $V_P A$ と第 2 キャパシタ電圧 $V_P B$ との大小関係を用いて、いずれの差動電圧検出回路 2 5 A, 2 5 B が故障したかを判定できる。

[0085] 図 6 に、第 1 比較例の電源システム 2 0 0 を示す。電源システム 2 0 0 は

、シングルライニングキャパシタ方式の電圧検出装置 220 を備える。電圧検出装置 220 は、ボルテージフォロア回路 25C を備えない点で本実施形態の電圧検出装置 20 と異なる。また、第 2 差動電圧検出回路 25B において、負極側入力端子 29A が、スイッチ SWB を介してキャパシタ CA の第 2 端子 N2 に接続され、正極側入力端子 29B が、スイッチ SWA を介してキャパシタ CA の第 1 端子 N1 に接続されている点で異なる。つまり、第 1、第 2 差動電圧検出回路 25A、25B が逆極性で動作するようにキャパシタ CA に接続されている。さらに、基準電圧供給部 26 において、第 1 出力端子 26A と第 2 出力端子 26B とが近接して配置され、制御部 27 において、第 1 入力端子 27A と第 2 入力端子 27B とが近接して配置される点で異なる。

[0086] 図 7 に、第 1 比較例において第 1 差動電圧検出回路 25A が故障している場合の特定相関関係を示す。第 1 差動電圧検出回路 25A の故障には、第 1 差動電圧検出回路 25A と第 2 差動電圧検出回路 25B との短絡故障を含む。この短絡故障には、基準電圧供給部 26 における第 1 出力端子 26A と第 2 出力端子 26B との短絡故障（以下、REF1-REF2 短絡故障という）や、制御部 27 における第 1 入力端子 27A と第 2 入力端子 27B との短絡故障（以下、VA-VB 短絡故障という）が含まれる。図 7 では、REF1-REF2 短絡故障、又は、VA-VB 短絡故障が生じた場合の特定相関関係を示す。

[0087] 図 7 に破線で示すように、第 1、第 2 差動電圧検出回路 25A、25B がともに正常である場合の第 1、第 2 差動電圧 VA、VB における特定相関関係は、第 6 検出ブロック A6 によりキャパシタ CA が充電される場合、第 6 検出ブロック A6 の電圧 V6 が大きくなるほど、第 1 差動電圧 VA が小さくなり、第 2 差動電圧 VB が大きくなる。また、第 5 検出ブロック A5 によりキャパシタ CA が充電される場合、第 5 検出ブロック A5 の電圧 V5 が大きくなるほど、第 1 差動電圧 VA が大きくなり、第 2 差動電圧 VB が小さくなる。

[0088] 次に、REF 1－REF 2 短絡故障について、第6検出ブロックA 6によりキャパシタC Aが充電される場合について説明する。図7に示すように、REF 1－REF 2 短絡故障が生じた場合、第1，第2出力端子2 6 A，2 6 Bのインピーダンスが略等しいことから、第1，第2差動電圧V A，V Bにおける特定相関関係が以下のように変化する。具体的には、第1差動電圧V Aにおける特定相関関係は、第6検出ブロックA 6の電圧V 6が0 Vの場合に、第1差動電圧V Aが、5 Vではなく2. 5 Vとなる。また、REF 1－REF 2 短絡故障の発生前後において、第1差動電圧V Aの傾きは変化しない。なお、電圧V 6が2 5 Vから5 0 Vの範囲において、電圧V 6によらず第1差動電圧V Aが0 Vとなる。

[0089] 第6検出ブロックA 6の実際の電圧V 6がV 6 Aである場合において、点P 3 1に示すように、正常な第1差動電圧検出回路2 5 Aに対応する第1差動電圧V AがV Xであるとする。このとき、REF 1－REF 2 短絡故障が生じていると、矢印Y 3 1に示すように第1差動電圧V Aにおける特定相関関係が変化し、点P 3 2に示すように、故障が生じた第1差動電圧検出回路2 5 Aに対応する第1差動電圧V AがV XからV Yまで低下する。その結果、第6検出ブロックA 6の電圧V 6がV 6 Aであるにもかかわらず、点P 3 3に示すように、第6検出ブロックA 6の電圧V 6を示す第1キャパシタ電圧V P Aが、V 6 Aよりも大きいV 6 Bとして算出されてしまう。つまり、第1差動電圧V Aにおける特定相関関係の変化に伴い、矢印Y 3 2に示すように、第1キャパシタ電圧V P Aが、V 6 Aからそれよりも大きい電圧に変化する。

[0090] また、第2差動電圧V Bにおける特定相関関係は、第6検出ブロックA 6の電圧V 6が0 Vの場合に、第2差動電圧V Bが、0 Vではなく2. 5 Vとなる。また、REF 1－REF 2 短絡故障の発生前後において、第2差動電圧V Bの傾きは変化しない。なお、電圧V 6が2 5 Vから5 0 Vの範囲において、電圧V 6によらず第2差動電圧V Bが5 Vとなる。

[0091] そのため、第6検出ブロックA 6の実際の電圧V 6がV 6 Aである場合に

において、点 P 4 1 に示すように、正常な第 2 差動電圧検出回路 2 5 B に対応する第 2 差動電圧 V B が V W であるとする。このとき、R E F 1 − R E F 2 短絡故障が生じていると、矢印 Y 4 1 に示すように第 2 差動電圧 V B における特定相関関係が変化し、点 P 4 2 に示すように、故障が生じた第 2 差動電圧検出回路 2 5 B に対応する第 2 差動電圧 V B が V W から V Z まで増加する。その結果、第 6 検出ブロック A 6 の電圧 V 6 が V 6 A であるにもかかわらず、点 P 4 3 に示すように、第 6 検出ブロック A 6 の電圧 V 6 を示す第 2 キャパシタ電圧 V P B が、V 6 A よりも大きい V 6 B として算出されてしまう。つまり、第 2 差動電圧 V B における特定相関関係の変化に伴い、矢印 Y 4 2 に示すように、第 2 キャパシタ電圧 V P B が、V 6 A からそれよりも大きい電圧に変化する。

[0092] なお、R E F 1 − R E F 2 短絡故障について、第 5 検出ブロック A 5 によりキャパシタ C A が充電される場合の説明は、第 6 検出ブロック A 6 によりキャパシタ C A が充電される場合の説明と比較して、第 1, 第 2 差動電圧 V A, V B における特定相関関係が反対であることを除いて略同一であり、重複した説明を省略する。

[0093] つまり、R E F 1 − R E F 2 短絡故障において、第 1 キャパシタ電圧 V P A と第 2 キャパシタ電圧 V P B とは、ともに V 6 A よりも大きい電圧に変化する。第 1 比較例の電圧検出装置 2 2 0 では、R E F 1 − R E F 2 短絡故障において、第 1 キャパシタ電圧 V P A と第 2 キャパシタ電圧 V P B とが等しい電圧へと変化する。

[0094] 続いて、V A − V B 短絡故障について、第 6 検出ブロック A 6 によりキャパシタ C A が充電される場合について説明する。V A − V B 短絡故障が生じた場合、第 1, 第 2 オペアンプ 2 8, 2 9 の出力端子 2 8 C, 2 9 C のインピーダンスが略等しいことから、第 1, 第 2 差動電圧 V A, V B における特定相関関係が以下のように変化する。具体的には、第 1 差動電圧 V A における特定相関関係は、第 6 検出ブロック A 6 によりキャパシタ C A が充電される場合、第 6 検出ブロック A 6 の電圧 V 6 によらず第 1 差動電圧 V A が 2.

5 Vとなる。

[0095] 第6検出ブロックA6の実際の電圧V6がV6Aである場合において、点P34に示すように、正常な第1差動電圧検出回路25Aに対応する第1差動電圧VAがVXであるとする。このとき、VA-VB短絡故障が生じていると、矢印Y34に示すように第1差動電圧VAにおける特定相関関係が変化し、点P35に示すように、故障が生じた第1差動電圧検出回路25Aに対応する第1差動電圧VAがVXから2.5Vまで低下する。その結果、第6検出ブロックA6の電圧V6がV6Aであるにもかかわらず、点P36に示すように、第6検出ブロックA6の電圧V6を示す第1キャパシタ電圧VPAが、V6Aよりも大きいV6Bとして算出されてしまう。つまり、第1差動電圧VAにおける特定相関関係の変化に伴い、矢印Y35に示すように、第1キャパシタ電圧VPAが、V6Aからそれよりも大きい電圧に変化する。

[0096] また、第2差動電圧VBにおける特定相関関係は、第6検出ブロックA6によりキャパシタCAが充電される場合、第6検出ブロックA6の電圧V6によらず第2差動電圧VBが2.5Vとなる。

[0097] そのため、第6検出ブロックA6の実際の電圧V6がV6Aである場合において、点P44に示すように、正常な第2差動電圧検出回路25Bに対応する第2差動電圧VBがVWであるとする。このとき、VA-VB短絡故障が生じていると、矢印Y44に示すように第2差動電圧VBにおける特定相関関係が変化し、点P45に示すように、故障が生じた第2差動電圧検出回路25Bに対応する第2差動電圧VBがVWから2.5Vまで増加する。その結果、第6検出ブロックA6の電圧V6がV6Aであるにもかかわらず、点P46に示すように、第6検出ブロックA6の電圧V6を示す第2キャパシタ電圧VPBが、V6Aよりも大きいV6Bとして算出されてしまう。つまり、第2差動電圧VBにおける特定相関関係の変化に伴い、矢印Y45に示すように、第2キャパシタ電圧VPBが、V6Aからそれよりも大きい電圧に変化する。

- [0098] なお、 $V_A - V_B$ 短絡故障について、第5検出ブロックA5によりキャパシタCAが充電される場合の説明は、第6検出ブロックA6によりキャパシタCAが充電される場合の説明と比較して、第1, 第2差動電圧 V_A , V_B における特定相関関係が反対であることを除いて略同一であり、重複した説明を省略する。
- [0099] つまり、 $V_A - V_B$ 短絡故障において、第1キャパシタ電圧 V_{PA} と第2キャパシタ電圧 V_{PB} とは、ともに V_{6A} よりも大きい電圧に変化する。第1比較例の電圧検出装置220では、 $V_A - V_B$ 短絡故障において、第1キャパシタ電圧 V_{PA} と第2キャパシタ電圧 V_{PB} とが等しい電圧へと変化する。
- [0100] このように、第1比較例の電圧検出装置220では、第1, 第2差動電圧検出回路25A, 25Bがともに故障している場合、第1キャパシタ電圧 V_{PA} と第2キャパシタ電圧 V_{PB} とに電圧差が生じない。そのため、第1, 第2差動電圧 V_A , V_B に基づいて、第1, 第2差動電圧検出回路25A, 25Bの故障自体を判定できない。
- [0101] なお、第1比較例の電圧検出装置220において、第1, 第2差動電圧検出回路25A, 25Bが同極性で動作するようにキャパシタCAに接続されている場合、第1, 第2差動電圧検出回路25A, 25Bの故障の有無によらず、第1差動電圧 V_A と第2差動電圧 V_B とに電圧差が生じない。そのため、第1, 第2差動電圧 V_A , V_B に基づいて、第1, 第2差動電圧検出回路25A, 25Bの故障自体を判定できない。
- [0102] 図8に、第2比較例の電源システム300を示す。電源システム300は、ダブルライニングキャパシタ方式の電圧検出装置320を備える。電圧検出装置320は、キャパシタ部23が、直列接続されたキャパシタCAとキャパシタCBとを有している点で本実施形態の電圧検出装置20と異なる。キャパシタCA, CBの直列接続体の端部には接続端子として第1, 第3端子N1, N3が設けられている。また、キャパシタCA, CBの間には接続端子として第2端子N2が設けられている。組電池10の各電極端子 T_n は

、各スイッチSW_nを介して、これらの端子N₁～N₃の1つに接続されている。

[0103] 詳しくは、第1端子N₁には、第1～第7電極端子T₁～T₇のうち、第3、第7電極端子T₃、T₇が接続されている。第2端子N₂には、第2、第4、第6電極端子T₂、T₄、T₆が接続されている。第3端子N₃には、第1、第5電極端子T₁、T₅が接続されている。

[0104] また、電圧検出装置320は、出力側スイッチ部24が、スイッチSWA～SWCを備える点で異なる。スイッチSWA～SWCは、キャパシタCA、CBの第1～第3端子N₁～N₃にそれぞれ接続されている。具体的には、スイッチSWAは第1端子N₁に接続され、スイッチSWBは第2端子N₂に接続され、スイッチSWCは第3端子N₃に接続されている。スイッチSWA、SWBは、キャパシタCAと検出部25との間を開閉し、スイッチSWB、SWCは、キャパシタCBと検出部25との間を開閉し、スイッチSWA、SWCは、キャパシタCAとキャパシタCBとの合成キャパシタCDと検出部25との間を開閉する。

[0105] また、電圧検出装置320は、検出部25がボルテージフォロア回路25Cを備えない点で異なる。また、第1差動電圧検出回路25Aにおいて、負極側入力端子29Aが、スイッチSWAを介してキャパシタCAの第1端子N₁に接続され、正極側入力端子28Bが、スイッチSWBを介してキャパシタCAの第2端子N₂に接続されている点で異なる。第2差動電圧検出回路25Bは、第2増幅率でキャパシタCBの電圧を増幅する点で異なる。

[0106] また、第2差動電圧検出回路25Bにおいて、負極側入力端子29Aが、スイッチSWCを介してキャパシタCBの第3端子N₃に接続され、正極側入力端子29Bが、スイッチSWBを介してキャパシタCBの第2端子N₂に接続されている点で異なる。第2差動電圧検出回路25Bは、第2増幅率でキャパシタCBの電圧を増幅する点で異なる。

[0107] さらに、第3差動電圧検出回路25Dを備える点で異なる。第3差動電圧検出回路25Dは、差動増幅回路であり、第4オペアンプ31と第11～第

14 抵抗器 R 1 1 ~ R 1 4 とを備えている。第4オペアンプ31の負極側入力端子31Aは、第11抵抗器R11を介して合成キャパシタCDの第1端子N1に接続されているとともに、第13抵抗器R13を介して第4オペアンプ31の出力端子31Cに接続されている。第4オペアンプ31の正極側入力端子31Bは、第12抵抗器R12を介して合成キャパシタCDの第3端子N3に接続されているとともに、第14抵抗器R14を介して基準電圧供給部26の第4出力端子26Dに接続されている。正極側入力端子31Bには、基準電圧供給部26から第4基準電圧REF4が供給されている。

[0108] 第3差動電圧検出回路25Dは、所定の第3増幅率で合成キャパシタCDの電圧を増幅する。具体的には、第3差動電圧検出回路25Dは、合成キャパシタCDの電圧を、0Vから5Vまでの電圧範囲内に設定された所定の第3出力レンジZ3内の第3差動電圧VDに増幅する（図9参照）。第3差動電圧VDは、キャパシタCAの電圧の変化に応じて第3出力レンジZ3内で変化する。出力端子31Cは、制御部27の第4入力端子27Dに接続されており、第3差動電圧検出回路25Dは第3差動電圧VDを制御部27の第4入力端子27Dに出力する。

[0109] また、電圧検出装置320は、基準電圧供給部26において、第1出力端子26Aと第2出力端子26Bとが近接して配置されており、且つ、第2出力端子26Bが、第1出力端子26Aと第4出力端子26Dとの間に位置している点で異なる。同様に、制御部27において、第1入力端子27Aと第2入力端子27Bとが近接して配置されており、且つ、第2入力端子27Bが、第1入力端子27Aと第4入力端子27Dとの間に位置している点で異なる。

[0110] 図9に、第2比較例において第2差動電圧検出回路25Bが故障している場合の特定相関関係を示す。第2差動電圧検出回路25Bの故障には、第1差動電圧検出回路25Aと第2差動電圧検出回路25Bとの短絡故障と、第2差動電圧検出回路25Bと第3差動電圧検出回路25Dとの短絡故障を含む。第1差動電圧検出回路25Aと第2差動電圧検出回路25Bとの短絡故

障には、 $V_A - V_B$ 短絡故障が含まれる。また、第2差動電圧検出回路25Bと第3差動電圧検出回路25Dとの短絡故障には、制御部27における第2入力端子27Bと第4入力端子27Dとの短絡故障（以下、 $V_B - V_D$ 短絡故障という）が含まれる。図7では、 $V_A - V_B$ 短絡故障、又は、 $V_B - V_D$ 短絡故障が生じた場合の特定相関関係を示す。

[0111] 図9に実線又は破線で示すように、第1～第3差動電圧検出回路25A, 25B, 25Dがともに正常である場合の第1～第3差動電圧 V_A , V_B , V_D における特定相関関係は、第5, 第6検出ブロックA5, A6によりキャパシタCB, CAが充電される場合、第6検出ブロックA6の電圧 V_6 が大きくなるほど、第1差動電圧 V_A が小さくなる。また、第5検出ブロックA5の電圧 V_5 が大きくなるほど、第2差動電圧 V_B が大きくなる。さらに、第5, 第6検出ブロックA5, A6の電圧が大きくなるほど、第3差動電圧 V_D が小さくなる。なお、第2比較例の電源システム300において、検出ブロックAの定格電圧は、例えば25Vである。

[0112] まず、 $V_A - V_B$ 短絡故障について、第5検出ブロックA5によりキャパシタCBが充電され、第6検出ブロックA6によりキャパシタCAが充電される場合について説明する。図9に示すように、 $V_A - V_B$ 短絡故障が生じた場合、第1, 第2オペアンプ28, 29の出力端子28C, 29Cのインピーダンスが略等しいことから、第1, 第2差動電圧 V_A , V_B における特定相関関係が以下のように変化する。具体的には、第1, 第2差動電圧 V_A , V_B における特定相関関係は、第5, 第6検出ブロックA5, A6によりキャパシタCA, CBが充電される場合、第5, 第6検出ブロックA5, A6の電圧 V_5 , V_6 によらず、第1, 第2差動電圧 V_A , V_B が2.5Vとなる。

[0113] そのため、第6検出ブロックA6の実際の電圧 V_6 が V_6A である場合において、点P71に示すように、正常な第1差動電圧検出回路25Aに対応する第1差動電圧 V_A が V_X であるとする。このとき、 $V_A - V_B$ 短絡故障が生じていると、故障が生じた第1差動電圧検出回路25Aに対応する第1

差動電圧 V_A が V_X から2.5Vに変化する。その結果、第6検出ブロックA6の電圧 V_6 が V_6A であるにもかかわらず、点P73に示すように、第6検出ブロックA6の電圧 V_6 を示す第1キャパシタ電圧 V_{PA} が V_6B として算出されてしまう。

[0114] また、点P72に示すように、正常な第2差動電圧検出回路25Bに対応する第2差動電圧 V_B が VW であるとする。このとき、 $V_A - V_B$ 短絡故障が生じていると、故障が生じた第2差動電圧検出回路25Bに対応する第2差動電圧 V_B が VW から2.5Vまで変化する。その結果、第6検出ブロックA6の電圧 V_6 が V_6A であるにもかかわらず、点P74に示すように、第6検出ブロックA6の電圧 V_6 を示す第2キャパシタ電圧 V_{PB} が V_6B として算出されてしまう。

[0115] なお、第3差動電圧検出回路25Dは正常である。そのため、点P75に示すように、第3差動電圧検出回路25Dに対応する第3差動電圧 V_D が V_X となり、第3差動電圧 V_D から算出されるキャパシタC A, C Bの合計電圧 ΣV_P は、 V_6A の2倍の値（ $2V_6A$ 、ここでは $V_6 = V_5$ を想定）となる。

[0116] 図9の上段に示すように、 V_6B が V_6A よりも大きい場合、点P76に示すように、第1, 第2キャパシタ電圧 V_{PA} , V_{PB} の加算値は、キャパシタC A, C Bの合計電圧 ΣV_P よりも大きくなる。一方、図9の下段に示すように、 V_6B が V_6A よりも小さい場合、点P77に示すように、第1, 第2キャパシタ電圧 V_{PA} , V_{PB} の加算値は、キャパシタC A, C Bの合計電圧 ΣV_P よりも小さくなる。

[0117] つまり、 $V_A - V_B$ 短絡故障において、 V_6A と V_6B との大小関係によらず、第1, 第2キャパシタ電圧 V_{PA} , V_{PB} の加算値と、キャパシタC A, C Bの合計電圧 ΣV_P とに電圧差が生じる。なお、 $V_A - V_B$ 短絡故障では、 V_6B が V_6A よりも大きい場合に、第1, 第2キャパシタ電圧 V_{PA} , V_{PB} の加算値が、キャパシタC A, C Bの合計電圧 ΣV_P よりも大きくなる。また、 V_6B が V_6A よりも小さい場合に、第1, 第2キャパシタ

電圧 VPA 、 VPB の加算値が、キャパシタ CA 、 CB の合計電圧 ΣVP よりも小さくなる。

[0118] 続いて、 $VB-VD$ 短絡故障について、第5検出ブロック $A5$ によりキャパシタ CA が充電され、第6検出ブロック $A6$ によりキャパシタ CA が充電される場合について説明する。 $VB-VD$ 短絡故障が生じた場合、第2、第3オペアンプ29、31の出力端子29C、31Cのインピーダンスが略等しいことから、第2、第3差動電圧 VB 、 VD における特定相関関係が以下のように変化する。具体的には、第2、第3差動電圧 VB 、 VD における特定相関関係は、第5、第6検出ブロック $A5$ 、 $A6$ によりキャパシタ CA 、 CB が充電される場合、第5、第6検出ブロック $A5$ 、 $A6$ の電圧 $V5$ 、 $V6$ によらず、第2、第3差動電圧 VB 、 VD が2.5Vとなる。

[0119] そのため、第6検出ブロック $A6$ の実際の電圧 $V6$ が $V6A$ である場合において、点P82に示すように、正常な第2差動電圧検出回路25Bに対応する第2差動電圧 VB が VW であるとする。このとき、 $VB-VD$ 短絡故障が生じていると、故障が生じた第2差動電圧検出回路25Bに対応する第2差動電圧 VB が VW から2.5Vまで変化する。その結果、第6検出ブロック $A6$ の電圧 $V6$ が $V6A$ であるにもかかわらず、点P83に示すように、第6検出ブロック $A6$ の電圧 $V6$ を示す第2キャパシタ電圧 VPB が $V6B$ として算出されてしまう。

[0120] また、点P84に示すように、正常な第3差動電圧検出回路25Dに対応する第3差動電圧 VD が VX であるとする。このとき、 $VB-VD$ 短絡故障が生じていると、故障が生じた第3差動電圧検出回路25Dに対応する第3差動電圧 VD が VW から2.5Vまで変化する。その結果、キャパシタ CA 、 CB の合計電圧 ΣVP が $2V6A$ であるにもかかわらず、点P85に示すように、 $2V6A$ から変化する。

[0121] なお、第1差動電圧検出回路25Aは正常である。そのため、点P81に示すように、第1差動電圧 VA が VX となり、第1キャパシタ電圧 VPA は $V6A$ となる。

[0122] 図9の上段に示すように、 V_{6B} が V_{6A} よりも大きい場合、点P86に示すように、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値は、キャパシタ C_A 、 C_B の合計電圧 ΣV_P よりも小さくなる。また、図9の下段に示すように、 V_{6B} が V_{6A} よりも小さい場合、点P87に示すように、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値は、キャパシタ C_A 、 C_B の合計電圧 ΣV_P よりも大きくなる。

[0123] つまり、 $V_B - V_D$ 短絡故障において、 V_{6A} と V_{6B} との大小関係によらず、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値と、キャパシタ C_A 、 C_B の合計電圧 ΣV_P とに電圧差が生じる。なお、 $V_B - V_D$ 短絡故障では、 V_{6B} が V_{6A} よりも大きい場合に、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値が、キャパシタ C_A 、 C_B の合計電圧 ΣV_P よりも小さくなる。また、 V_{6B} が V_{6A} よりも小さい場合に、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値が、キャパシタ C_A 、 C_B の合計電圧 ΣV_P よりも大きくなる。

[0124] このように、第2比較例の電圧検出装置320では、第2差動電圧検出回路25Bが故障している場合、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値と、キャパシタ C_A 、 C_B の合計電圧 ΣV_P とに電圧差が生じる。そのため、この電圧差が生じた場合に、第2差動電圧検出回路25Bが故障していると判定できる。一方、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値とキャパシタ C_A 、 C_B の合計電圧 ΣV_P との大小関係は、生じた短絡故障の種類、及び、 V_{6B} と V_{6A} との大小関係により変化する。そのため、第1、第2キャパシタ電圧 V_{PA} 、 V_{PB} の加算値と、キャパシタ C_A 、 C_B の合計電圧 ΣV_P との大小関係を用いて、短絡故障の種類、すなわち回路25A、25Bのいずれかが故障したかを判定できない。

[0125] 以上詳述した本実施形態によれば、以下の効果が得られるようになる。

[0126] ・本実施形態では、基準電圧供給部26において、第3出力端子26Cが第1出力端子26Aと第2出力端子26Bとの間に位置しており、第1出力端子26Aと第2出力端子26Bとの短絡の発生を好適に抑制できる。また

、制御部 27 において、第 3 入力端子 27 C が第 1 入力端子 27 A と第 2 入力端子 27 B との間に位置しており、第 1 入力端子 27 A と第 2 入力端子 27 B との短絡の発生を好適に抑制できる。

[0127] その一方、例えば第 1 出力端子 26 A と第 3 出力端子 26 C とが短絡することがあるが、第 1 出力端子 26 A から供給される第 1 基準電圧 REF 1 と、第 3 出力端子 26 C から供給される第 3 基準電圧 REF 3 とは異なる電圧に設定されている。そのため、第 1 出力端子 26 A と第 3 出力端子 26 C とが短絡した場合、第 1 基準電圧 REF 1 が変化し、これにより第 1 差動電圧 VA が変化する。この場合、第 2 出力端子 26 B は短絡していないため、第 2 差動電圧 VB は変化しない。つまり、第 1、第 2 差動電圧 VA、VB の一方の電圧のみが変化する。そのため、第 1、第 2 差動電圧 VA、VB に基づいて第 1 差動電圧検出回路 25 A の故障を適切に判定できる。なお、第 2 出力端子 26 B と第 3 出力端子 26 C との短絡、第 1 入力端子 27 A 又は第 2 入力端子 27 B と第 3 入力端子 27 C との短絡も同様である。

[0128] つまり、本実施形態の電圧検出装置 20 では、第 1、第 2 差動電圧 VA、VB に基づいて、第 1 差動電圧検出回路 25 A 又は第 2 差動電圧検出回路 25 B の故障を判定できる。そのため、第 1、第 2 差動電圧 VA、VB に基づいて、第 1 差動電圧検出回路 25 A 及び第 2 差動電圧検出回路 25 B の故障自体を判定できない第 1 比較例の電圧検出装置 220 よりも優れている。

[0129] ・本実施形態では、第 1、第 2 差動電圧検出回路 25 A、25 B の故障判定に、出力電圧 VC が用いられない。そのため、故障判定処理において、出力電圧 VC を取得する必要がなく、出力電圧 VC を取得することによる不都合、例えば制御部 27 の処理負担の増大による故障判定速度の低下を抑制できる。

[0130] ・本実施形態では、検出部 25 を構成する各回路 25 A～25 C がオペアンプ 28～30 を用いて構成されており、これにより、基準電圧供給部 26 において、第 1～第 3 出力端子 26 A～26 C のインピーダンスが略等しくなっている。また、第 1～第 3 入力端子 27 A～27 C に接続されている第

1～第3オペアンプ28～30において、出力端子28C～30Cのインピーダンスが略等しくなっている。

[0131] そのため、例えば第1出力端子26Aと第3出力端子26Cとが短絡した場合、第1基準電圧REF1は、短絡していない場合における第1基準電圧REF1と第3基準電圧REF3との中間電圧に変化する。そのため、例えば上記短絡していない場合における第1基準電圧REF1と第3基準電圧REF3との電圧差が大きい場合には、第1基準電圧REF1の変化量を大きくすることができ、第1差動電圧検出回路25Aの故障を適切に判定できる。

[0132] ・本実施形態では、第1、第2オペアンプ28、29の負極側入力端子28A、29Aが、キャパシタCAの第1端子N1に接続され、正極側入力端子28B、29Bが、キャパシタCAの第2端子N2に接続されている。つまり、第1、第2差動電圧検出回路25A、25Bが同極性で動作するようにキャパシタCAに接続されている。

[0133] そのため、第1、第2差動電圧検出回路25A、25Bが逆極性で動作する場合に比べて、第1、第2差動電圧検出回路25A、25Bの故障により第1、第2差動電圧VA、VBの一方の電圧が変化した場合に、その電圧変化を精度よく検出できる。

[0134] ・本実施形態では、入力側スイッチ部22は、キャパシタCAの電圧の極性が正極性と負極性とで切り替わるように各検出ブロックA1～A6とキャパシタCAとが接続される。これにより、キャパシタCAの電圧の極性が一定に維持されるように各検出ブロックA1～A6とキャパシタCAとが接続される場合に比べて、入力側スイッチ部22を構成するスイッチSWnを削減でき、コスト削減において有利である。

[0135] 本実施形態では、キャパシタCAの電圧の極性が正極性と負極性とで切り替わる場合に、それに対応させて第1～第3基準電圧REF1～REF3を切り替える。これにより、キャパシタCAの電圧の極性によらず第1、第2差動電圧検出回路25A、25Bの故障を同一の故障判定処理により判定で

きる。

[0136] そして、第1～第3基準電圧 $REF1 \sim REF3$ を切り替える場合に、第1、第2基準電圧 $REF1$ 、 $REF2$ と第3基準電圧 $REF3$ とを、各出力レンジ $Z1$ 、 $Z2$ に対して逆側の電圧に設定する。そのため、第1、第2差動電圧検出回路 $25A$ 、 $25B$ の故障により生じる第1、第2差動電圧 VA 、 VB の一方の電圧の変化量を大きくすることができる。

[0137] ・本実施形態では、第1差動電圧検出回路 $25A$ が故障した場合には、第1キャパシタ電圧 VPA が第2キャパシタ電圧 VPB よりも大きい電圧に変化し、第2差動電圧検出回路 $25B$ が故障した場合には、第2キャパシタ電圧 VPB が第1キャパシタ電圧 VPA よりも大きい電圧に変化する。そのため、第1キャパシタ電圧 VPA と第2キャパシタ電圧 VPB との大小関係を用いて、いずれの差動電圧検出回路 $25A$ 、 $25B$ が故障したかを判定できる。これにより、故障した差動電圧検出回路 $25A$ 、 $25B$ の交換等において有利である。

[0138] 本実施形態の電圧検出装置 20 では、第1キャパシタ電圧 VPA と第2キャパシタ電圧 VPB との大小関係を用いて、いずれの差動電圧検出回路 $25A$ 、 $25B$ が故障したかを判定できる。そのため、第1、第2キャパシタ電圧 VPA 、 VPB の加算値と、キャパシタ CA 、 CB の合計電圧 ΣVP との大小関係を用いて、短絡故障の種類を判定できない第2比較例の電圧検出装置 320 よりも優れている。

[0139] (第2実施形態)

以下、第2実施形態について、先の第1の実施形態との相違点を中心に図10及び図11を参照しつつ説明する。図10において、先の図1に示した部材と同一の部材については、便宜上、同一の符号を付して説明を省略する。また、図11において、先の図2に示した処理と同一の処理については、便宜上、同一の符号を付して説明を省略する。

[0140] 本実施形態では、図10に示すように、電圧検出装置 20 が入力安定回路 32 を備えている点で第1実施形態の電圧検出装置と異なる。入力安定回路

32は、キャパシタCAの電圧を安定させるために、キャパシタCAに一定電圧としての接地電圧を印加する回路である。本実施形態では、入力安定回路32は、キャパシタCAのうち、第2端子N2に接地電圧を印加する。なお、本実施形態において、接地電圧が「標準電圧」に相当し、入力安定回路32が「電圧印加回路」に相当する。

[0141] 入力安定回路32は、スイッチSWBと第1、第2差動電圧検出回路25A、25Bとを接続する接続線LAに接続されており、印加スイッチSWXと第15抵抗器R15とを備えている。印加スイッチSWXと第15抵抗器R15とは、接続線LAとグランドとの間にこの順に直列接続されている。

[0142] 印加スイッチSWXは、接続線LAとグランドとの間を開閉する。印加スイッチSWXが閉状態となることで、スイッチSWBを介してキャパシタCAの第2端子N2に接地電圧が印加される状態となる。また、印加スイッチSWXが開状態となることで、上記電極に接地電圧が接続されない状態となる。つまり、印加スイッチSWXは、スイッチSWBを介してキャパシタCAの第2端子N2に接地電圧が印加される状態と、接地電圧が印加されない状態とを切り替える。

[0143] 制御部27は、印加スイッチSWXの開閉を制御する。制御部27は、スイッチSWA、SWBを開状態とし、印加スイッチSWXを閉状態とした場合に、第1差動電圧検出回路25Aから出力される電圧を取得する。なお、この電圧は、スイッチSWA、SWBを開状態としているため、第1差動電圧VAと称することは適切ではない。そのため、以下、スイッチSWA、SWBを開状態とし、印加スイッチSWXを閉状態とした場合に、第1差動電圧検出回路25Aから出力される電圧を判定電圧VEという。制御部27は、接地電圧及び判定電圧VEに基づいて入力安定回路32の故障を判定する故障判定処理を実施する。なお、本実施形態において、判定電圧VEが「第4電圧」に相当する。

[0144] 続いて、図11を用いて、本実施形態に係る故障判定処理について説明する。ここで、図11は、上記処理の手順を示すフローチャートである。この

処理は、制御部 27 によって、例えば所定周期で繰り返し実施される。なお、故障判定処理の開始時において、各スイッチ SW_n、スイッチ SWA、SWB、及び印加スイッチ SWX は開状態に切り替えられている。

[0145] 本実施形態では、S14 において、ゲイン G を正の「Gain」に設定する。また、ステップ S20 で対象スイッチ SW# を開状態に切り替えると、ステップ S50 において、スイッチ SWA、SWB を開状態に切り替えけるとともに、印加スイッチ SWX を閉状態に切り替える。続くステップ S52 において、判定電圧 VE を取得する。判定電圧 VE の取得後、ステップ S54 において、印加スイッチ SWX を開状態に切り替える。

[0146] 印加スイッチ SWX を開状態に切り替えると、ステップ S56 において、ステップ S52 で取得された判定電圧 VE を用いて、キャパシタ CA の第 2 端子 N2 の電圧である電極電圧 VN2 を算出する。電極電圧 VN2 は、ゲイン G を用いて次の（式 3）のように表される。

[0147]
$$VN2 = (VE - REF1) / G + REF1 \dots (式 3)$$

続くステップ S58 において、ステップ S56 で算出された電極電圧 VN2 の絶対値が所定の第 2 判定閾値 Vth2 よりも小さいかを判定する。以下、第 1 実施形態で説明した判定閾値 Vth を第 1 判定閾値 Vth1 という。ここで、第 2 判定閾値 Vth2 は、制御部 27 の電圧取得誤差により生じる電極電圧 VN2 の絶対値における最大値に予め設定されている。第 2 判定閾値 Vth2 は、接地電圧に基づいて設定されている。具体的には、入力安定回路 32 が正常である場合、電極電圧 VN2 は略 0V となることから、第 2 判定閾値 Vth2 が、制御部 27 の電圧取得誤差に相当する微少な電圧に設定されている。

[0148] ステップ S58 で肯定判定すると、ステップ S60 において、入力安定回路 32 が正常であると判定し、ステップ S40 に進む。一方、ステップ S58 で否定判定すると、ステップ S62 において、入力安定回路 32 が故障していると判定し、ステップ S40 に進む。

[0149] ・以上説明した本実施形態によれば、入力安定回路 32 が正常である場合

、判定電圧 V_E は、接地により略0Vとなる。一方、例えば印加スイッチSWXのオープン故障など、入力安定回路32が故障している場合、判定電圧 V_E は不安定となり、略0Vから乖離する。そのため、判定電圧 V_E が略0Vとなっていない場合には、入力安定回路32が故障していると判定できる。

[0150] (第3実施形態)

以下、第3実施形態について、先の第2の実施形態との相違点を中心に図12及び図13を参照しつつ説明する。図12において、先の図1、図10に示した部材と同一の部材については、便宜上、同一の符号を付して説明を省略する。また、図13において、先の図2、図11に示した処理と同一の処理については、便宜上、同一の符号を付して説明を省略する。

[0151] 本実施形態では、図12に示すように、キャパシタ部23が、直列接続された第1キャパシタCAAと第2キャパシタCABとを有する点で、第2実施形態の電圧検出装置と異なる。第1、第2キャパシタCAA、CABの間には接続端子として第4端子N4が設けられている。第4端子N4は、第1キャパシタCAAと第2キャパシタCABとを接続する。なお、本実施形態において、第4端子N4が「接続点」に相当する。

[0152] また、出力側スイッチ部24が、スイッチSWA、SWBに加え、スイッチSWDを備える点で異なる。スイッチSWDの第1接点は第4端子N4に接続されており、第2接点はボルテージフォロア回路25Cに接続されている。本実施形態では、スイッチSWDとボルテージフォロア回路25Cとを接続する接続線LBに、入力安定回路32が接続されている。

[0153] また、ボルテージフォロア回路25Cが、第16抵抗器R16を備える点で異なる。第3オペアンプ30の正極側入力端子30Bは、第16抵抗器R16を介してキャパシタCAの第4端子N4に接続されている。

[0154] 本実施形態では、入力安定回路32は、キャパシタCAのうち、第4端子N4に接地電圧を印加する。印加スイッチSWXは、接続線LBとグランドとの間を開閉する。印加スイッチSWXが閉状態となることで、スイッチS

WDを介してキャパシタCAの第4端子N4に接地電圧が印加される状態となる。また、印加スイッチSWXが開状態となることで、第4端子N4にグラウンドが接続されない状態となる。つまり、印加スイッチSWXは、キャパシタCAの第4端子N4に接地電圧が印加される状態と、接地電圧が印加されない状態とを切り替える。

[0155] 制御部27は、スイッチSWA, SWB, SWDを閉状態とし、印加スイッチSWXを閉状態とした場合に、ボルテージフォロア回路25Cから出力される出力電圧VCを取得する。制御部27は、接地電圧及び出力電圧VCに基づいて入力安定回路32の故障を判定する故障判定処理を実施する。

[0156] 続いて、図13を用いて、本実施形態に係る故障判定処理について説明する。ここで、図13は、上記処理の手順を示すフローチャートである。この処理は、制御部27によって、例えば所定周期で繰り返し実施される。なお、故障判定処理の開始時において、各スイッチSWn、スイッチSWA, SWB, SWD、及び印加スイッチSWXは開状態に切り替えられている。

[0157] 本実施形態では、S14において、ゲインGを正の「Gain」に設定する。また、ステップS20で対象スイッチSW#を開状態に切り替えると、ステップS70において、スイッチSWA, SWB, SWDを閉状態に切り替えるとともに、印加スイッチSWXを閉状態に切り替える。続くステップS72において、出力電圧VCを取得する。出力電圧VCの取得後、ステップS74において、スイッチSWA, SWBを開状態に切り替える。

[0158] スイッチSWA, SWBを開状態に切り替えと、ステップS76において、ステップS72で取得された出力電圧VCを用いて、キャパシタCAの第4端子N4の電圧である端子電圧VN4を算出する。端子電圧VN4は、ゲインGを用いて次の(式4)のように表される。

[0159]
$$VN4 = (VC - REF3) / G + REF3 \dots (式4)$$

続くステップS78において、ステップS76で算出された端子電圧VN4の絶対値が所定の第2判定閾値Vth2よりも小さいかを判定する。ステップS78で肯定判定すると、ステップS80において、入力安定回路32

が正常であると判定し、ステップS 4 0に進む。一方、ステップS 7 8で否定判定すると、ステップS 8 2において、入力安定回路3 2が故障していると判定し、ステップS 4 0に進む。

[0160] ・以上説明した本実施形態によれば、入力安定回路3 2が正常である場合、出力電圧V Cは、接地により略0 Vとなる。一方、例えば印加スイッチS W Xのオープン故障など、入力安定回路3 2が故障している場合、出力電圧V Cは不安定となり、略0 Vから乖離する。そのため、出力電圧V Cが略0 Vとなっていない場合には、入力安定回路3 2が故障していると判定できる。

[0161] ・本実施形態によれば、入力安定回路3 2の故障を判定する際に、キャパシタ部2 3の電圧の極性を正極性と負極性とで切り替える。これにより、キャパシタ部2 3の電圧が正極性である場合におけるボルテージフォロア回路2 5 Cの特性ズレと、キャパシタ部2 3の電圧が負極性である場合におけるボルテージフォロア回路2 5 Cの特性ズレとをそれぞれ検出することができる。

[0162] （その他の実施形態）

本開示は上記実施形態の記載内容に限定されず、次のように実施されてもよい。

[0163] ・上記実施形態では、組電池1 0が6個の検出ブロックAを備える例を示したが、これに限られず、2個以上5個未満の検出ブロックAを備えていてもよければ、7個以上の検出ブロックAを備えていてもよい。

[0164] また、各検出ブロックA 1～A 6は、同数の電池セルを想定していたが、異なるセル数でもよい。

[0165] ・上記実施形態では、検出ラインL n上に電流制限抵抗R Lが設けられる例を示したが、電流制限抵抗R Lは必ずしも設けられる必要はない。

[0166] ・上記実施形態では、第1、第2差動電圧検出回路2 5 A、2 5 Bが差動増幅回路である例を示したが、これに限られず、例えばキャパシタC Aの電圧を増幅せずに出力する差動回路であってもよい。

- [0167] ・上記実施形態では、電圧出力回路がボルテージフォロア回路25Cである例を示したが、これに限られない。電圧出力回路は、第1, 第2差動電圧検出回路に対して、入力インピーダンスが略等しく、且つ、出力インピーダンスが略等しい回路であればよく、例えば差動増幅回路であってもよい。
- [0168] ・上記実施形態では、第1差動電圧検出回路と第2差動電圧検出回路とが同極性で動作する例を示したが、逆極性で動作してもよい。第1差動電圧検出回路と第2差動電圧検出回路とが逆極性で動作する場合でも、例えば第1出力端子26Aと第3出力端子26Cとが短絡した場合には、第1, 第2差動電圧VA, VBの一方の電圧のみが変化する。そのため、第1, 第2差動電圧VA, VBに基づいて第1差動電圧検出回路25Aの故障を適切に判定できる。
- [0169] ・上記実施形態では、第1, 第2基準電圧REF1, REF2と第3基準電圧REF3とを、各出力レンジZ1, Z2に対して逆側の電圧に設定する例を示したが、これに限られない。第3基準電圧REF3は、第1, 第2基準電圧REF1, REF2と異なる電圧に設定されていればよい。例えば、第3基準電圧REF3が2.5Vに設定されている場合には、第3基準電圧REF3は、必ずしも切り替えられる必要がない。
- [0170] ・上記第2実施形態では、入力安定回路32が、スイッチSWBと第1, 第2差動電圧検出回路25A, 25Bとを接続する接続線LAに接続されている例を示したが、これに限られず、スイッチSWAと第1, 第2差動電圧検出回路25A, 25Bとを接続する接続線に接続されてもよい。
- [0171] ・上記第2実施形態では、入力安定回路32の故障を判定する際に、第1差動電圧検出回路25Aから出力される電圧を取得する例を示したが、これに限られず、第2差動電圧検出回路25Bから出力される電圧を取得してもよい。この場合、第2差動電圧検出回路25Bが「第1差動電圧検出回路」に相当する。また、電極電圧VN2は、第2差動電圧検出回路25Bを用いて取得された判定電圧VEを用いて次の(式5)のように表される。
- [0172]
$$VN2 = (VE - REF3) / G + REF3 \cdots (式5)$$

・上記第2，第3実施形態では、入力安定回路32の故障判定処理が、第1，第2差動電圧検出回路25A，25Bの故障判定処理とは別に実施される例を示したが、これに限られない。入力安定回路32の故障判定と、第1，第2差動電圧検出回路25A，25Bの故障判定とが、1つの故障判定処理で実施されてもよい。

[0173] 本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

- [請求項1] 複数の電池セルの直列接続体を有する組電池（10）に適用される電圧検出装置（20）であって、
- 複数の前記電池セルが分割されることにより複数の検出ブロック（A1～A6）が構成され、
- キャパシタ（CA, CAA, CAB）と、
- 各前記検出ブロックを前記キャパシタに並列接続し、各前記検出ブロックと前記キャパシタとの間を開閉する入力側スイッチ（SW1～SW7）と、
- 前記キャパシタの電圧を検出し、前記キャパシタの電圧に応じた第1電圧（VA）を出力する第1差動電圧検出回路（25A）と、
- 前記キャパシタの電圧を検出し、前記キャパシタの電圧に応じた第2電圧（VB）を出力する第2差動電圧検出回路（25B）と、
- 前記キャパシタと、前記第1差動電圧検出回路及び前記第2差動電圧検出回路との間を開閉する出力側スイッチ（SWA, SWB）と、
- 複数の出力端子を有し、前記複数の出力端子のうち第1出力端子（26A）から前記第1差動電圧検出回路に第1基準電圧（REF1）を供給し、第2出力端子（26B）から前記第2差動電圧検出回路に第2基準電圧（REF2）を供給する基準電圧供給部（26）と、
- 複数の入力端子を有し、前記複数の入力端子のうち第1入力端子（27A）に前記第1電圧が入力され、第2入力端子（27B）に前記第2電圧が入力され、前記第1電圧及び前記第2電圧に基づいて前記第1差動電圧検出回路又は前記第2差動電圧検出回路の故障を判定する故障判定部（27）と、
- 前記複数の出力端子のうち前記基準電圧供給部において前記第1出力端子と前記第2出力端子との間に位置する第3出力端子（26C）から第3基準電圧（REF3）が供給され、前記複数の入力端子のうち前記故障判定部において前記第1入力端子と前記第2入力端子との

間に位置する第3入力端子（27C）に第3電圧（VC）を出力する電圧出力回路（25C）と、を備え、

前記第3基準電圧は、前記第1基準電圧及び前記第2基準電圧それぞれと異なる電圧に設定されており、前記第3電圧は、前記第1電圧及び前記第2電圧それぞれと異なる電圧に設定されている電圧検出装置。

[請求項2] 前記電圧出力回路は、ボルテージフォロア回路である請求項1に記載の電圧検出装置。

[請求項3] 前記第1差動電圧検出回路及び前記第2差動電圧検出回路は、正極側入力端子（28B，29B）と負極側入力端子（28A，29A）とを有し、

前記出力側スイッチは、前記キャパシタの第1電極を前記第1差動電圧検出回路及び前記第2差動電圧検出回路の前記負極側入力端子に接続し、前記キャパシタの第2電極を前記第1差動電圧検出回路及び前記第2差動電圧検出回路の前記正極側入力端子に接続する請求項1又は請求項2に記載の電圧検出装置。

[請求項4] 前記第1電圧及び前記第2電圧は、前記キャパシタの電圧の変化に応じて所定の出力レンジ（Z1，Z2）内で変化し、

前記入力側スイッチは、前記キャパシタの電圧の極性が正極性と負極性とで切り替わるように各前記検出ブロックと前記キャパシタとの間を接続し、

前記基準電圧供給部は、前記キャパシタの電圧の極性が正極性である場合に、前記第1基準電圧及び前記第2基準電圧を前記出力レンジの下限側の電圧に設定するとともに、前記第3基準電圧を前記出力レンジの上限側の電圧に設定し、前記キャパシタの電圧の極性が負極性である場合に、前記第1基準電圧及び前記第2基準電圧を前記出力レンジの上限側の電圧に設定するとともに、前記第3基準電圧を前記出力レンジの下限側の電圧に設定する請求項3に記載の電圧検出装置。

[請求項5] 前記故障判定部は、前記第1電圧を用いて算出される前記キャパシタの電圧である第1キャパシタ電圧（ V_{PA} ）が、前記第2電圧を用いて算出される前記キャパシタの電圧である第2キャパシタ電圧（ V_{PB} ）よりも大きい場合に、前記第1差動電圧検出回路が故障していると判定し、前記第1キャパシタ電圧が前記第2キャパシタ電圧よりも小さい場合に、前記第2差動電圧検出回路が故障していると判定する請求項4に記載の電圧検出装置。

[請求項6] 前記キャパシタの一方の電極に標準電圧を印加する電圧印加回路（32）を備え、

前記電圧印加回路は、前記出力側スイッチと前記第1差動電圧検出回路とを接続する接続線（ L_A ）に接続され、前記出力側スイッチを介して前記一方の電極に前記標準電圧を印加する状態と、前記標準電圧を印加しない状態とを切り替える印加スイッチ（ SW_X ）を有し、

前記第1差動電圧検出回路は、前記出力側スイッチを開状態とし、前記印加スイッチを閉状態とした場合における第4電圧（ V_E ）を出力し、

前記故障判定部は、前記第4電圧及び前記標準電圧に基づいて前記電圧印加回路の故障を判定する請求項1から請求項5までのいずれか一項に記載の電圧検出装置。

[請求項7] 前記キャパシタは、直列接続された第1キャパシタ（ C_{AA} ）と第2キャパシタ（ C_{AB} ）とを有し、

前記第1キャパシタと前記第2キャパシタとを接続する接続点（ N_4 ）は、前記第3基準電圧が供給される前記電圧出力回路の入力端子（ $30B$ ）に接続され、

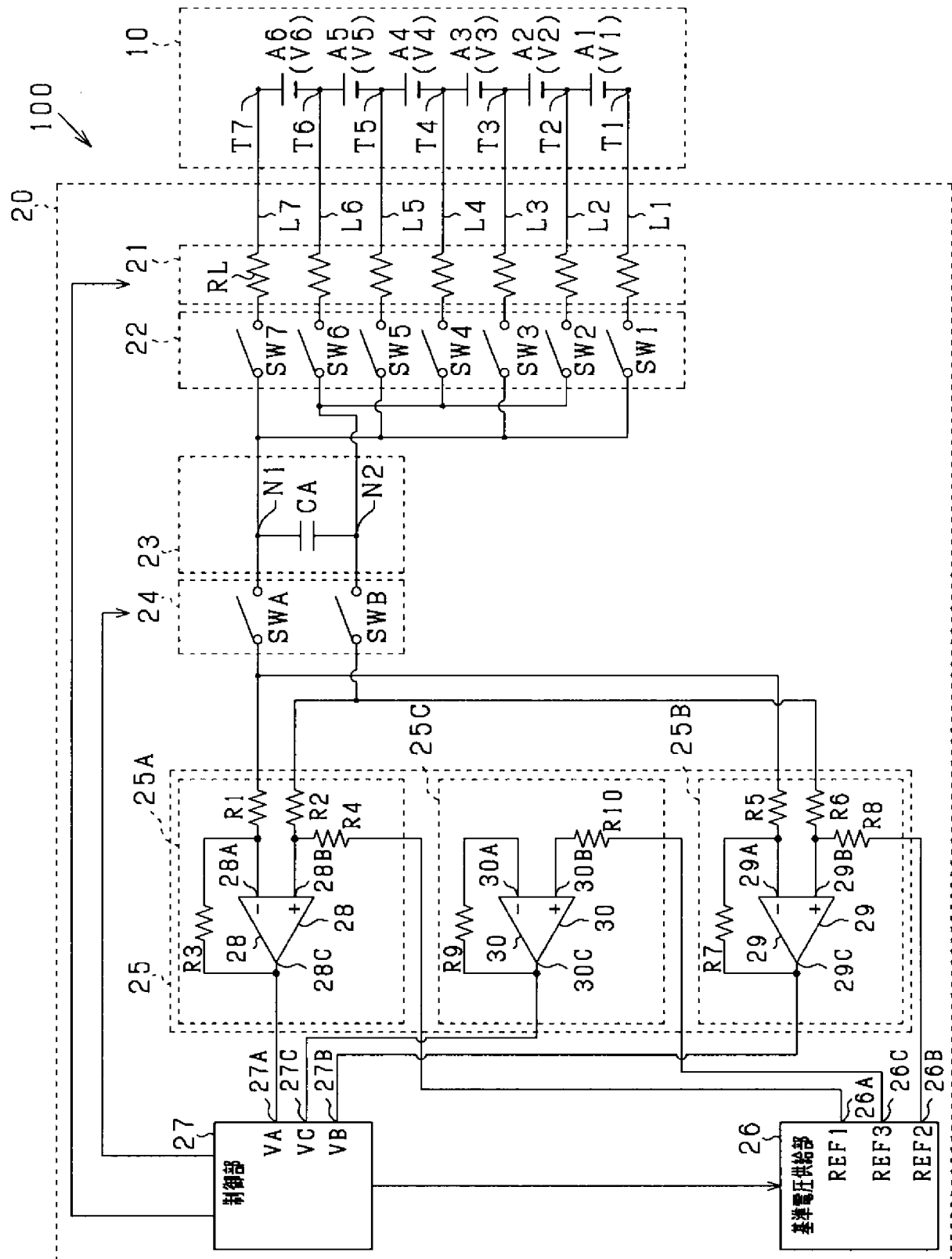
前記接続点に標準電圧を印加する電圧印加回路（32）を備え、

前記電圧印加回路は、前記接続点に前記標準電圧を印加する状態と、印加しない状態とを切り替える印加スイッチ（ SW_X ）を有し、

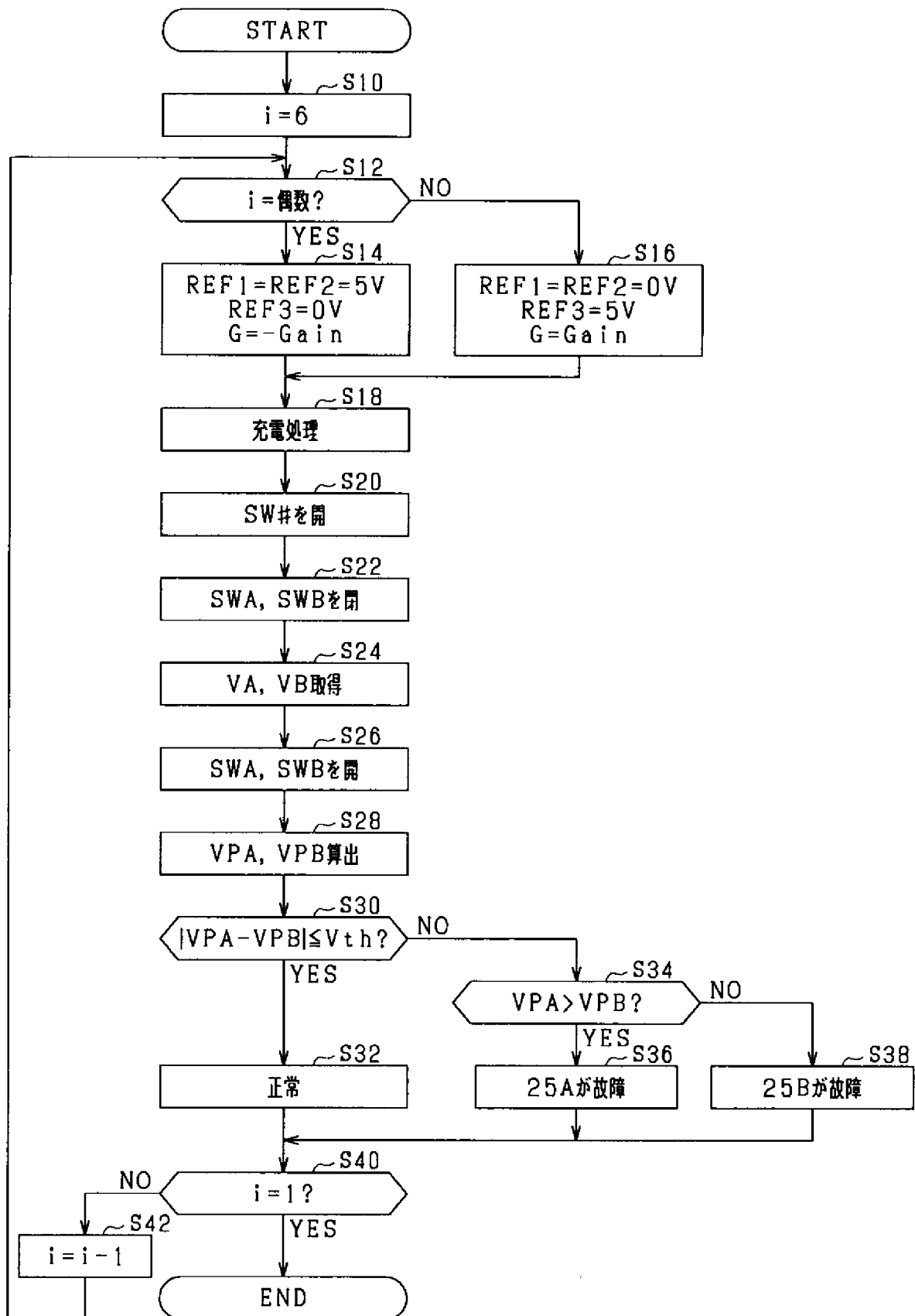
前記故障判定部は、前記印加スイッチを閉状態とした場合における

前記第 3 電圧及び前記標準電圧に基づいて前記電圧印加回路の故障を判定する請求項 1 から請求項 5 までのいずれか一項に記載の電圧検出装置。

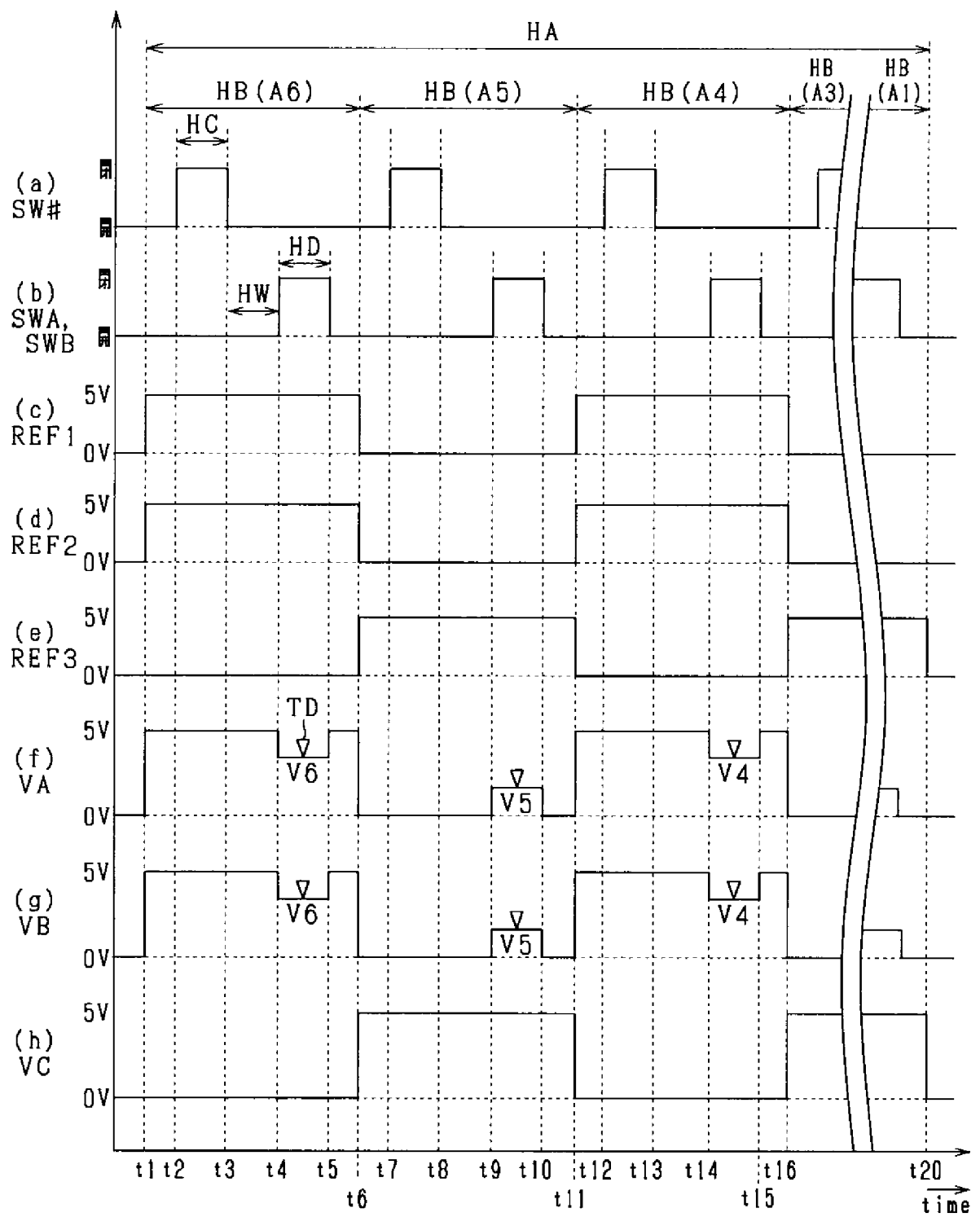
[図1]



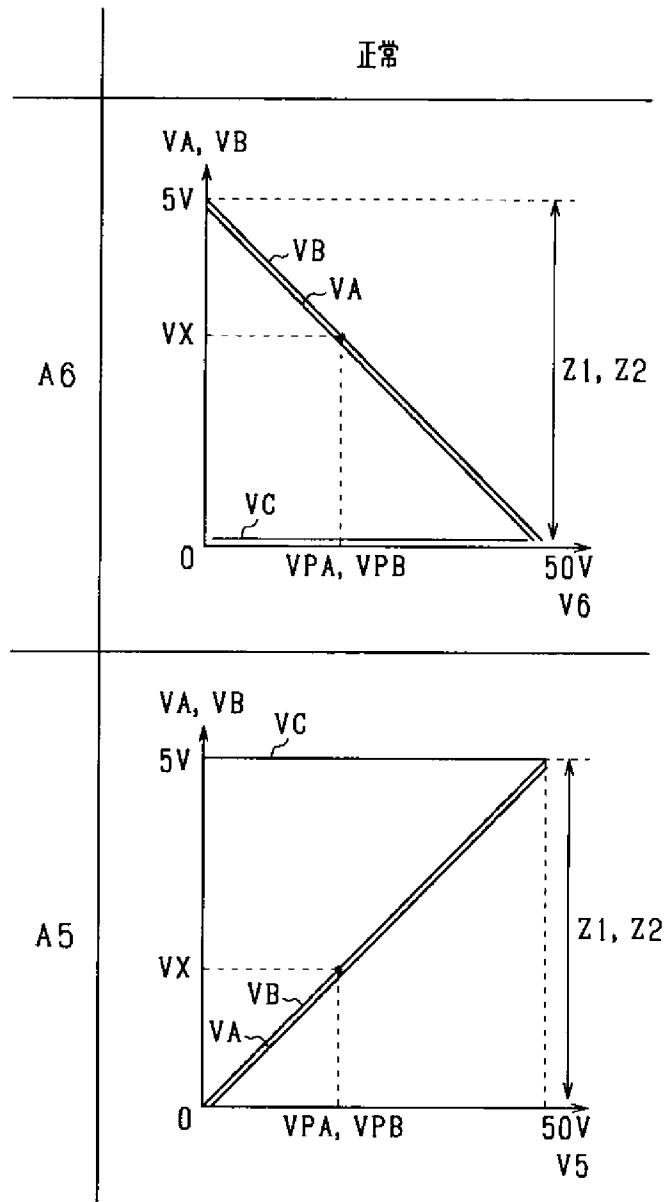
[図2]



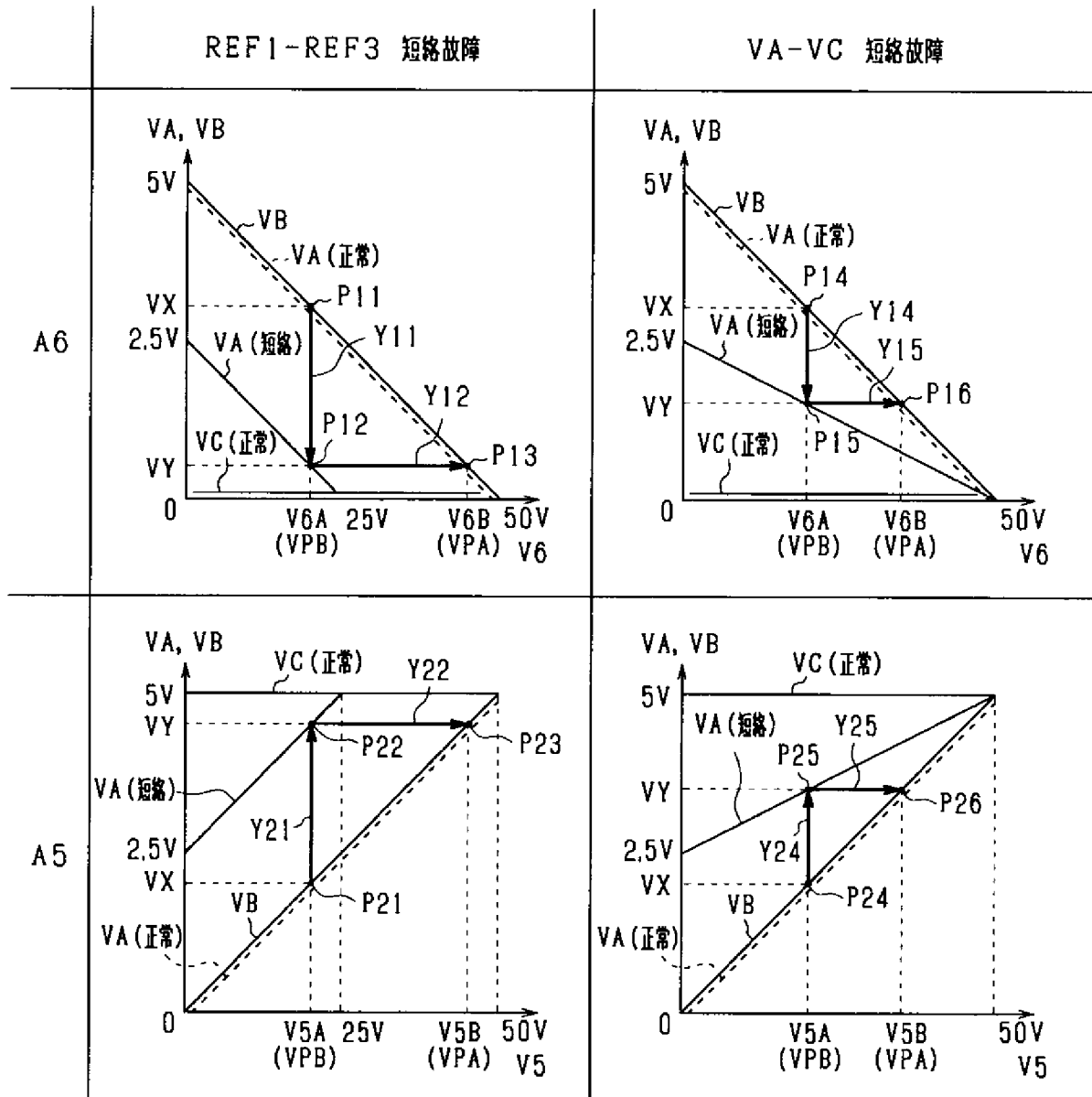
[図3]



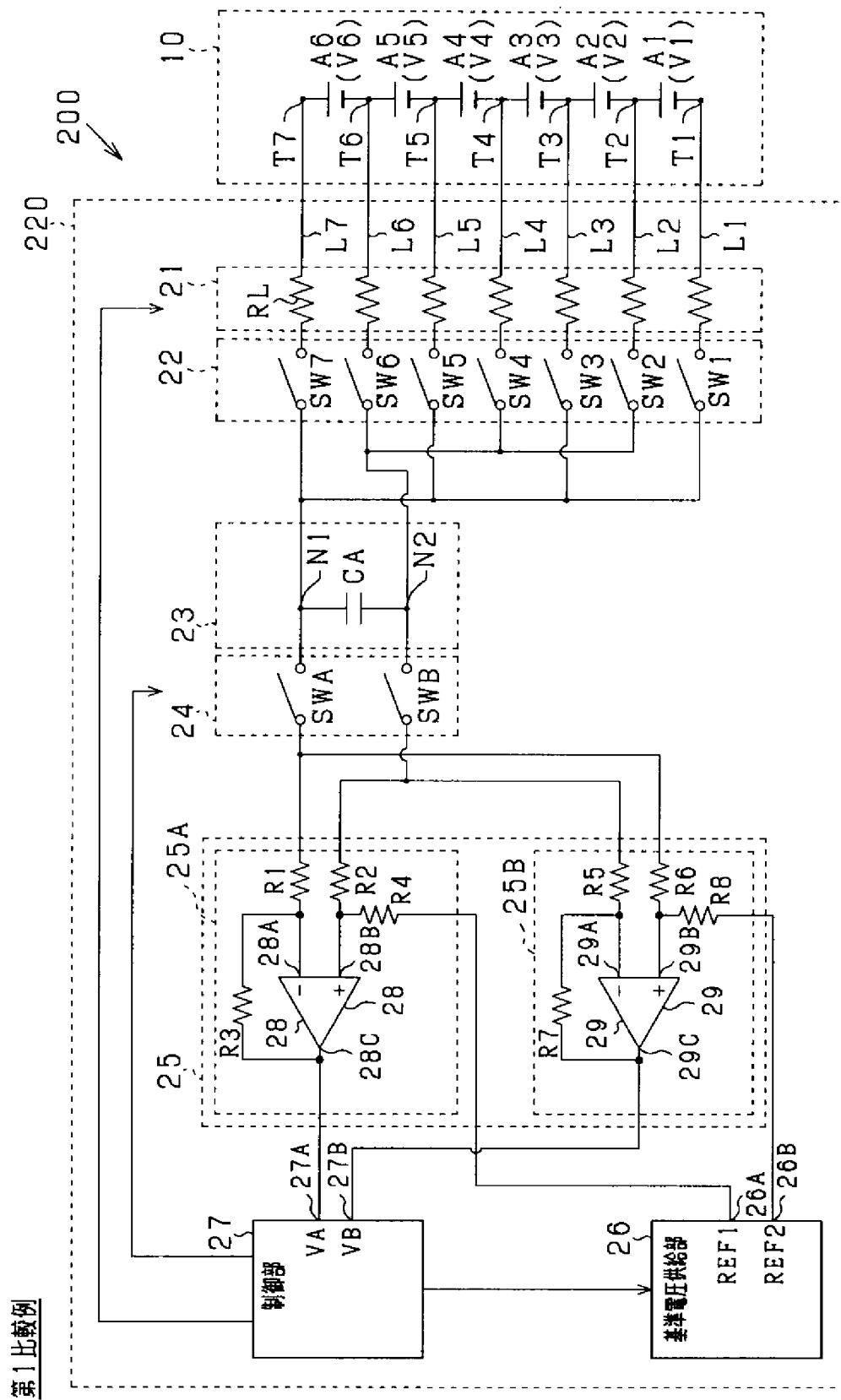
[図4]



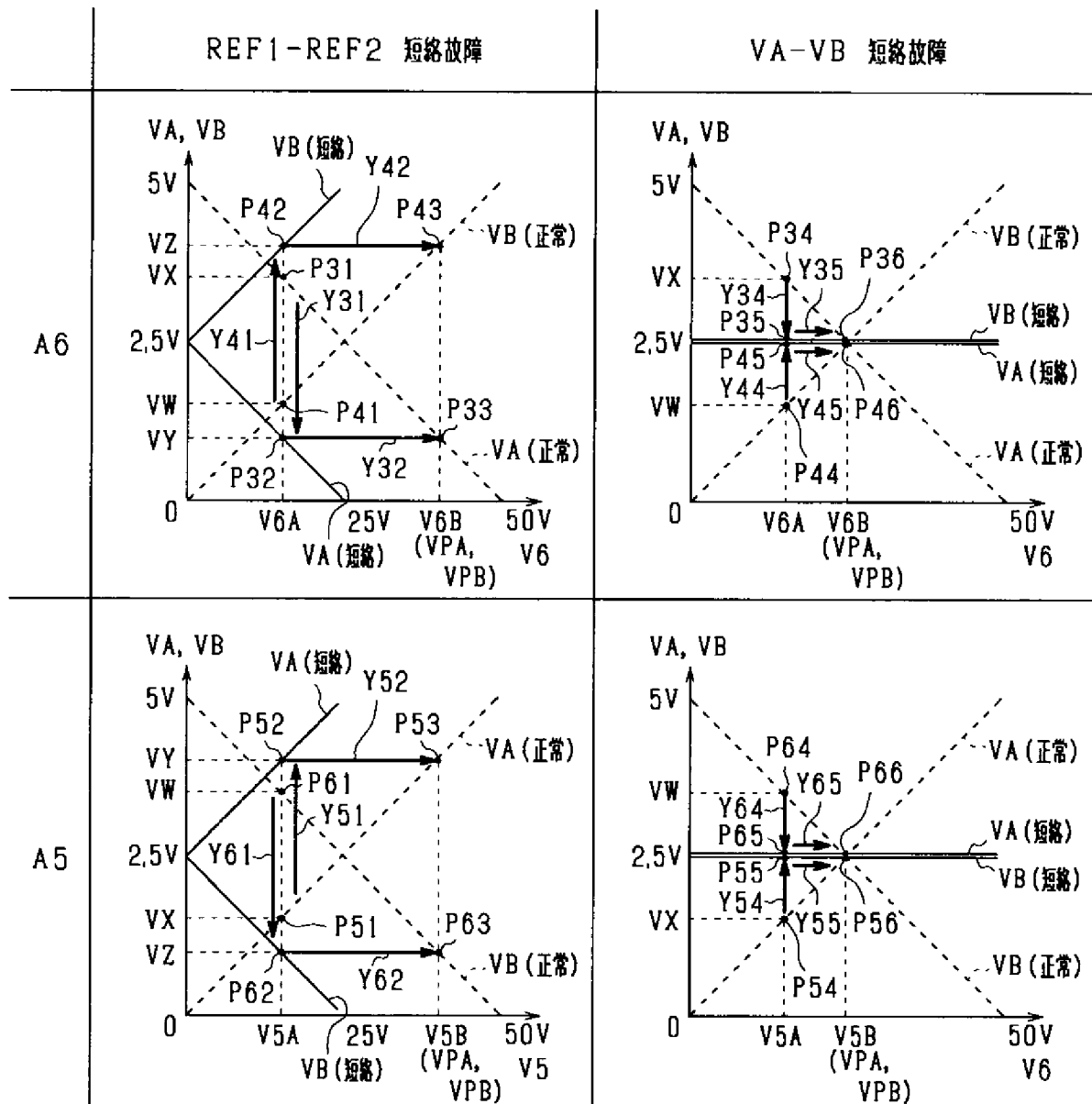
[図5]



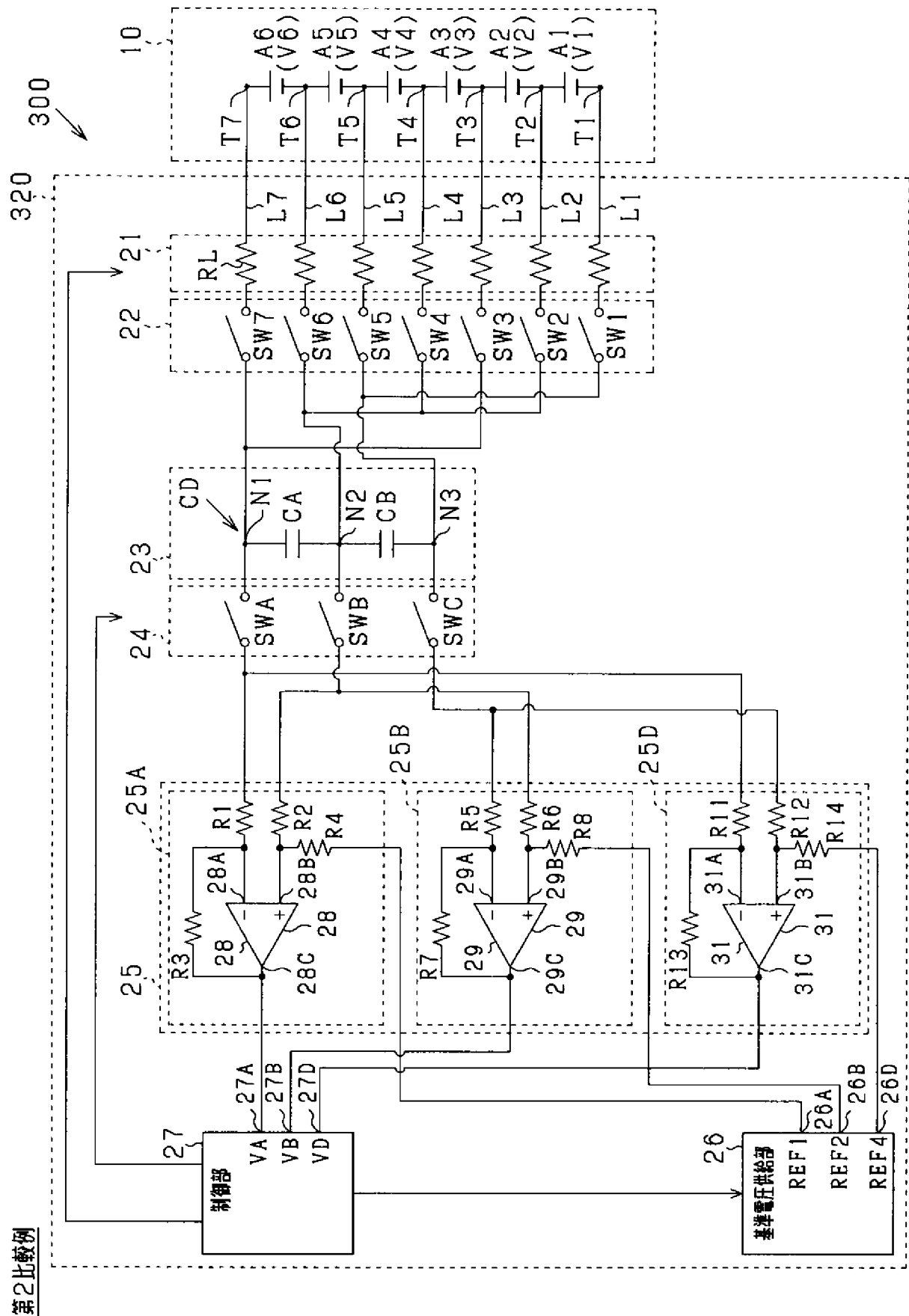
[図6]



[図7]

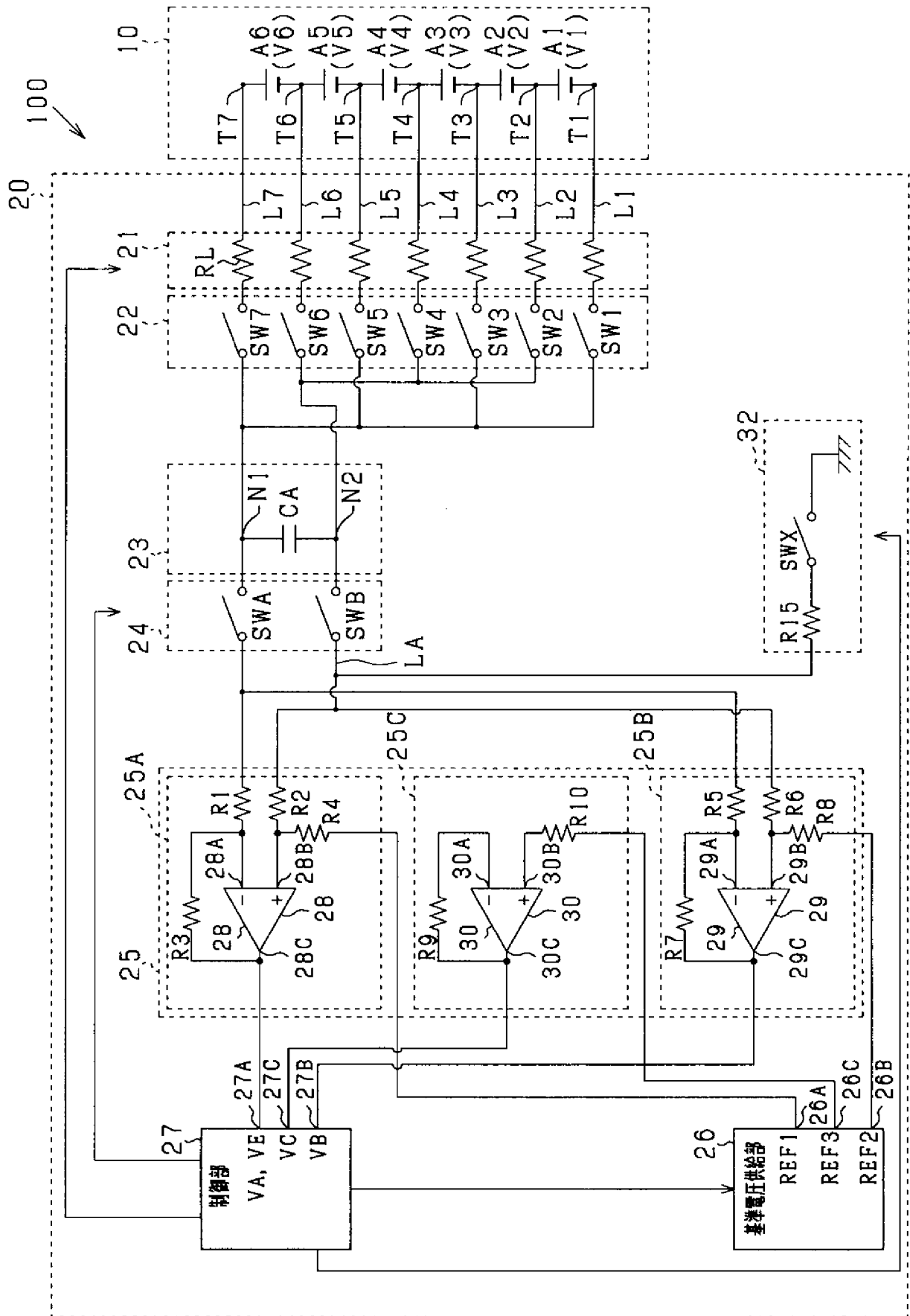


[図8]

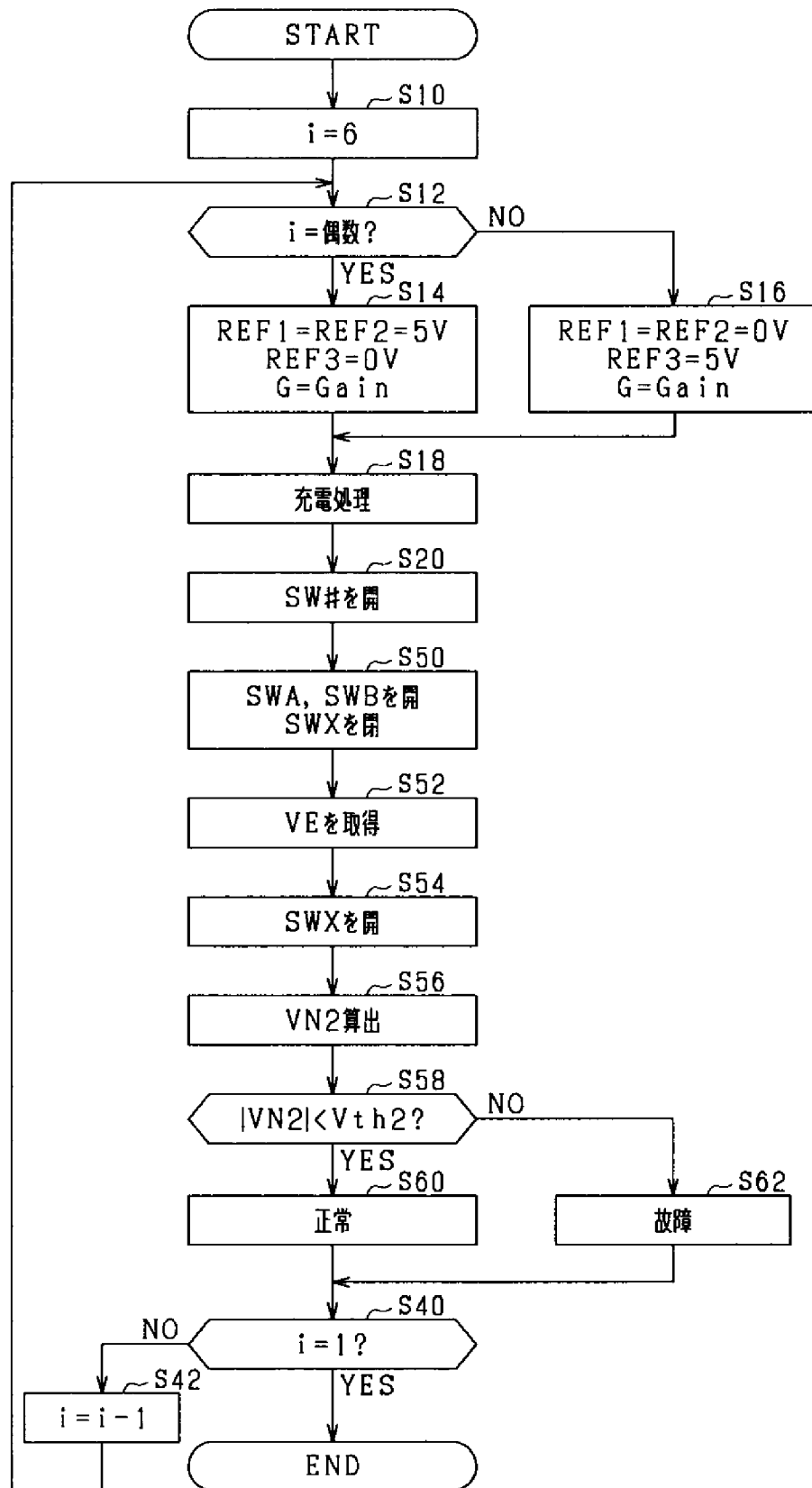




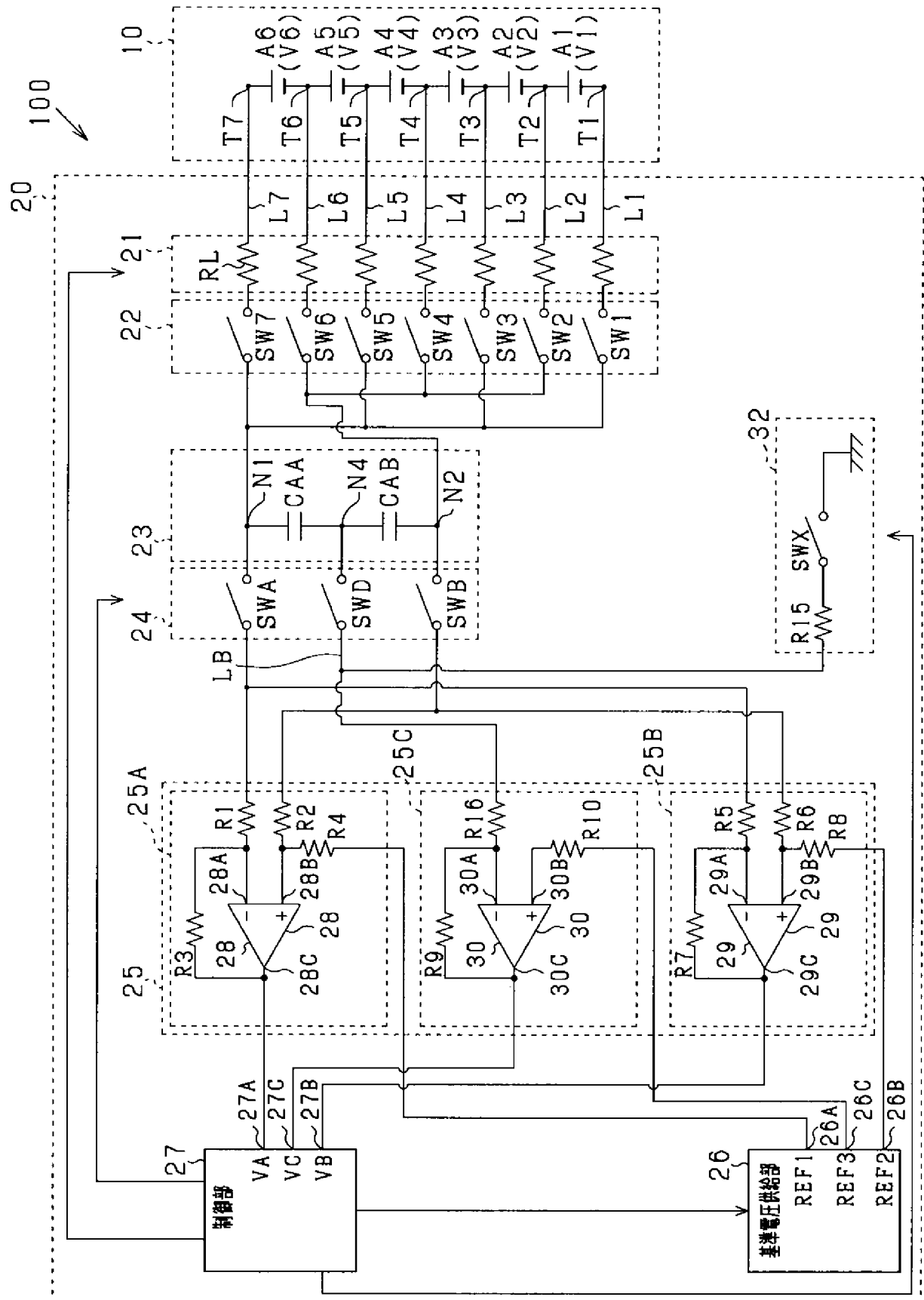
[図10]



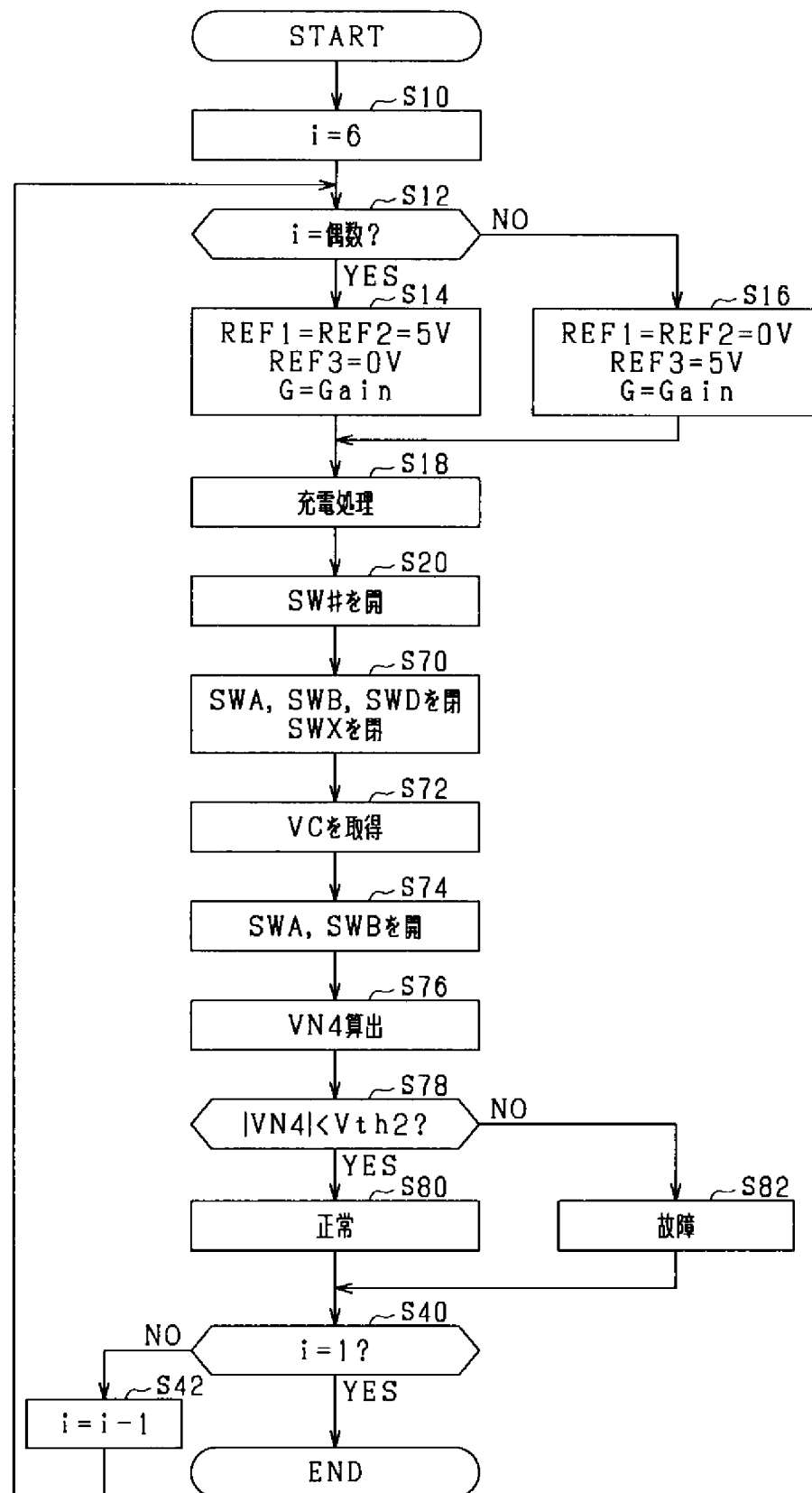
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/007545

A. CLASSIFICATION OF SUBJECT MATTER

G01R 19/00 (2006.01)i; H02J 7/10 (2006.01)i; G01R 31/396 (2019.01)i; G01R 31/52 (2020.01)i

FI: G01R19/00 B; G01R31/52; H02J7/10 B; G01R31/396

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R19/00-19/32; H02J7/00-7/12; 7/34-7/36; G01R31/36-31/396; G01R31/50-31/74

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-98702 A (DENSO CORP.) 09.04.1999 (1999-04-09) entire text, all drawings	1-7
A	JP 2008-249642 A (NEC CORP.) 16.10.2008 (2008-10-16) entire text, all drawings	1-7
A	JP 5-82241 A (OMRON CORP.) 02.04.1993 (1993-04-02) entire text, all drawings	1-7
A	JP 2005-57677 A (RENESAS TECHNOLOGY CORP.) 03.03.2005 (2005-03-03) entire text, all drawings	1-7
A	JP 2013-124927 A (RENESAS ELECTRONICS CORP.) 24.06.2013 (2013-06-24) entire text, all drawings	1-7
A	WO 2013/161067 A1 (HITACHI VEHICLE ENERGY, LTD.) 31.10.2013 (2013-10-31) entire text, all drawings	1-7
A	JP 2016-48174 A (DENSO CORP.) 07.04.2016 (2016-04-07) entire text, all drawings	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 May 2020 (20.05.2020)Date of mailing of the international search report
02 June 2020 (02.06.2020)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/007545

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 11-98702 A	09 Apr. 1999	(Family: none)	
JP 2008-249642 A	16 Oct. 2008	(Family: none)	
JP 5-82241 A	02 Apr. 1993	(Family: none)	
JP 2005-57677 A	03 Mar. 2005	US 2005/0110526 A1 entire text, all drawings CN 1581861 A	
JP 2013-124927 A	24 Jun. 2013	(Family: none)	
WO 2013/161067 A1	31 Oct. 2013	US 2015/0070023 A1 entire text, all drawings CN 104272125 A	
JP 2016-48174 A	07 Apr. 2016	US 2016/0061903 A1 entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） G01R 19/00(2006.01)i; H02J 7/10(2006.01)i; G01R 31/396(2019.01)i; G01R 31/52(2020.01)i FI: G01R19/00 B; G01R31/52; H02J7/10 B; G01R31/396														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） G01R19/00-19/32; H02J7/00-7/12; 7/34-7/36; G01R31/36-31/396; G01R31/50-31/74														
最小限資料以外の資料で調査を行った分野に含まれるもの														
<table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2020年													
日本国実用新案登録公報	1996-2020年													
日本国登録実用新案公報	1994-2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 11-98702 A（株式会社デンソー） 09.04.1999（1999-04-09） 全文、全図	1-7												
A	JP 2008-249642 A（日本電気株式会社） 16.10.2008（2008-10-16） 全文、全図	1-7												
A	JP 5-82241 A（オムロン株式会社） 02.04.1993（1993-04-02） 全文、全図	1-7												
A	JP 2005-57677 A（株式会社ルネサステクノロジ） 03.03.2005（2005-03-03） 全文、全図	1-7												
A	JP 2013-124927 A（ルネサスエレクトロニクス株式会社） 24.06.2013（2013-06-24） 全文、全図	1-7												
A	WO 2013/161067 A1（日立ビークルエナジー株式会社） 31.10.2013（2013-10-31） 全文、全図	1-7												
A	JP 2016-48174 A（株式会社デンソー） 07.04.2016（2016-04-07） 全文、全図	1-7												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 20.05.2020	国際調査報告の発送日 02.06.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田口 孝明 2S 6002 電話番号 03-3581-1101 内線 3216													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/007545

引用文献			公表日	パテントファミリー文献	公表日
JP	11-98702	A	09.04.1999	(ファミリーなし)	
JP	2008-249642	A	16.10.2008	(ファミリーなし)	
JP	5-82241	A	02.04.1993	(ファミリーなし)	
JP	2005-57677	A	03.03.2005	US 2005/0110526 A1	
				全文、全図	
				CN 1581861 A	
JP	2013-124927	A	24.06.2013	(ファミリーなし)	
WO	2013/161067	A1	31.10.2013	US 2015/0070023 A1	
				全文、全図	
				CN 104272125 A	
JP	2016-48174	A	07.04.2016	US 2016/0061903 A1	
				全文、全図	