

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-236013

(P2013-236013A)

(43) 公開日 平成25年11月21日(2013.11.21)

(51) Int.Cl.	F I	テーマコード (参考)
<i>H O 1 L 21/338 (2006.01)</i>	H O 1 L 29/80 G	5 F 0 3 8
<i>H O 1 L 29/812 (2006.01)</i>	H O 1 L 29/80 H	5 F 1 0 2
<i>H O 1 L 29/778 (2006.01)</i>	H O 1 L 29/80 P	
<i>H O 1 L 21/337 (2006.01)</i>	H O 1 L 27/04 H	
<i>H O 1 L 29/808 (2006.01)</i>		

審査請求 未請求 請求項の数 5 O L (全 7 頁) 最終頁に続く

(21) 出願番号	特願2012-108599 (P2012-108599)	(71) 出願人	000006013
(22) 出願日	平成24年5月10日 (2012. 5. 10)		三菱電機株式会社
			東京都千代田区丸の内二丁目7番3号
		(74) 代理人	100082175
			弁理士 高田 守
		(74) 代理人	100106150
			弁理士 高橋 英樹
		(74) 代理人	100148057
			弁理士 久野 淑己
		(72) 発明者	天清 宗山
			東京都千代田区丸の内二丁目7番3号 三
			菱電機株式会社内
		Fターム(参考)	5F038 BH16 CA12 EZ02 EZ20
			5F102 FA10 GA01 GB01 GC01 GD01
			GJ02 GL04 GM04 GQ01

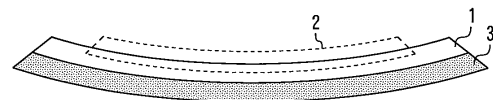
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】熱破壊を防ぐことができる半導体装置を得る。

【解決手段】S i C基板1上にG a N系F E T 2が設けられている。S i C基板1の裏面に応力板3が接着されている。応力板3はS i C基板1より大きい熱膨張率の材料からなる。S i C基板1上にG a N電流走行層4が設けられている。G a N電流走行層4上にA l G a N電子供給層5が設けられている。A l G a N電子供給層5上にゲート電極6、ソース電極7、及びドレイン電極8が設けられている。S i C基板1と応力板3との熱膨張率の違いによりG a N電流走行層4及びA l G a N電子供給層5に印加される圧縮応力が温度の上昇に従って大きくなる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

基板と、
前記基板上に設けられた電界効果型トランジスタと、
前記基板の裏面に接着され、前記基板より大きい熱膨張率の材料からなる応力板とを備え、
前記電界効果型トランジスタは、
前記基板上に設けられた G a N 電流走行層と、
前記 G a N 電流走行層上に設けられた A l G a N 電子供給層と、
前記 A l G a N 電子供給層上に設けられたゲート電極、ソース電極、及びドレイン電極とを有し、
前記基板と前記応力板との熱膨張率の違いにより前記 G a N 電流走行層及び前記 A l G a N 電子供給層に印加される圧縮応力が温度の上昇に従って大きくなることを特徴とする半導体装置。

【請求項 2】

前記応力板は、前記電界効果型トランジスタの周辺部の直下において空隙を有することを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記応力板の熱膨張率は前記基板の周辺部から中央部に向かって高くなることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】

前記応力板の材料は、複数の物質からなり、前記複数の物質の比率によって膨張率が変化する材料であることを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】

前記電界効果型トランジスタは、入力信号を増幅する第 1 の電界効果型トランジスタと、前記第 1 の電界効果型トランジスタの出力信号を増幅する第 2 の電界効果型トランジスタとを有することを特徴とする請求項 1 ～ 4 の何れか 1 項に記載の半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、G a N を主成分とする電界効果型トランジスタ (G a N 系 F E T) を備える半導体装置に関する。

【背景技術】**【0002】**

近年、マイクロ波帯の高出力固体増幅器として、G a A s 系 F E T と比較して高耐圧で大電流の G a N 系 F E T の開発が盛んに行われ、製品化も進んでいる。この G a N 系 F E T では、ショットキー層 (電子供給層) を A l G a N で構成し、チャネル層 (電流走行層) を G a N で構成して、電子供給層とチャネル層を分離して高速化を図る H E M T (高移動度 F E T) が用いられる。

【0003】

H E M T では、A l G a N / G a N 界面の格子整合ずれに起因した内部応力によるピエゾ効果により、A l G a N 側で電子が自然と放出される。このため、A l G a N 層にドーピングを行わなくても高い電子濃度が得られる。なお、外側からチップ全体に応力を付加することでも電子の放出又は吸収が起きて電流の増加又は減少が生じることが報告されている (例えば、非特許文献 1 参照) 。

【先行技術文献】**【非特許文献】****【0004】**

【非特許文献 1】J u n g w o o J o h , M I T 博士論文 , 2 0 0 9

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0005】

高出力のGaN系FETでは、放熱が重要であるため、熱伝導率が高くGaNとの格子不整合が比較的小さなSiC基板がよく用いられる。しかし、一般のFETでは温度上昇に伴って電流が減少するが、移動度の高いHEMTではその傾向はあまり無い。従って、高出力のGaN系FETでは、SiC基板を用いても、定常動作では100W程度で熱破壊に至る。この問題を解消するには動作環境を冷やして温度を下げればよいが、コストがかかる。また、高出力動作を維持した状態では温度上昇が進み、出力が変化せずとも容易に破壊に至る。

【0006】

本発明は、上述のような課題を解決するためになされたもので、その目的は熱破壊を防ぐことができる半導体装置を得るものである。

【課題を解決するための手段】

【0007】

本発明に係る半導体装置は、基板と、前記基板上に設けられた電界効果型トランジスタと、前記基板の裏面に接着され、前記基板より大きい熱膨張率の材料からなる応力板とを備え、前記電界効果型トランジスタは、前記基板上に設けられたGaN電流走行層と、前記GaN電流走行層上に設けられたAlGaN電子供給層と、前記AlGaN電子供給層上に設けられたゲート電極、ソース電極、及びドレイン電極とを有し、前記基板と前記応力板との熱膨張率の違いにより前記GaN電流走行層及び前記AlGaN電子供給層に印加される圧縮応力が温度の上昇に従って大きくなることを特徴とする。

【発明の効果】

【0008】

本発明により、熱破壊を防ぐことができる。

【図面の簡単な説明】

【0009】

【図1】本発明の実施の形態1に係る半導体装置を示す断面図である。

【図2】本発明の実施の形態1に係る電界効果型トランジスタを示す断面図である。

【図3】本発明の実施の形態2に係る半導体装置を示す平面図である。

【図4】本発明の実施の形態2に係る半導体装置を示す断面図である。

【図5】本発明の実施の形態3に係る半導体装置を示す断面図である。

【図6】本発明の実施の形態4に係る半導体装置を示す平面図及び断面図である。

【発明を実施するための形態】

【0010】

本発明の実施の形態に係る半導体装置について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

【0011】

実施の形態1 .

図1は、本発明の実施の形態1に係る半導体装置を示す断面図である。SiC基板1上にGaN系FET2が設けられている。SiC基板1の裏面に応力板3が接着されている。接着方法はどんなものでも構わないが、変形時に互いに歪応力を加えられるほどの密着性が求められる。

【0012】

応力板3はSiC基板1より大きい熱膨張率の材料からなる。SiC（線膨張係数6 . 6）よりも熱膨張率の大きな材料は、Au（線膨張係数14 . 2）やFe（線膨張係数11 . 8）等の金属など数多く存在する。

【0013】

図2は、本発明の実施の形態1に係る電界効果型トランジスタを示す断面図である。SiC基板1上にGaN電流走行層4が設けられている。GaN電流走行層4上にAlGaN電子供給層5が設けられている。AlGaN電子供給層5上にゲート電極6、ソース電

極 7、及びドレイン電極 8 が設けられている。

【 0 0 1 4 】

高出力時に装置が高温になった際に、S i C 基板 1 と応力板 3 との熱膨張率の違いにより、発熱領域を中心に S i C 基板 1 が下側に凸に反る。このパイメタル効果によって G a N 電流走行層 4 及び A l G a N 電子供給層 5 に印加される圧縮応力が温度の上昇に従って大きくなって、ピエゾ効果により電子吸収が起こる。これにより、温度が上昇すると電流が低下して出力も低下されるという負のフィードバックが生じ、熱破壊を防ぐことができる。

【 0 0 1 5 】

実施の形態 2 .

図 3 及び図 4 は、それぞれ本発明の実施の形態 2 に係る半導体装置を示す平面図及び断面図である。この半導体装置はディスクリートトランジスタである。G a N 電流走行層 4 にアイソレーション注入で区切られたチャネル領域 9 が設けられている。チャネル領域 9 上でくし型のソース電極 7 のフィンガーとくし型のドレイン電極 8 のフィンガーが交互に配置され、両者の間にくし型のゲート電極 6 のフィンガーが配置されている。

【 0 0 1 6 】

トランジスタの動作時にチャネル領域 9 に電流が流れて発熱する。このチャネル領域 9 の周辺部では領域外に熱が逃げるが、中央部では熱が逃げずに温度が上昇する。そこで、本実施の形態では、G a N 系 F E T 2 の周辺部の直下において応力板 3 に空隙 1 0 (スリット) を設けている。これより、周辺部に比べて中央部に優先的にピエゾ効果による電流減少が生じるため、基板内の温度を均一に近づけることができる。

【 0 0 1 7 】

実施の形態 3 .

図 5 は、本発明の実施の形態 3 に係る半導体装置を示す断面図である。応力板 3 は、熱膨張率の異なる材料からなる複数の応力板 3 a , 3 b , 3 c を有する。これらの応力板 3 a , 3 b , 3 c の熱膨張率は S i C 基板 1 の周辺部から中央部に向かって高くなる。これより、周辺部に比べて中央部に優先的にピエゾ効果による電流減少が生じるため、基板内の温度を均一に近づけることができる。また、周辺部の方が中央部よりも電流密度が大きくなるため、両者の電流経路の長さの違いを電流密度の違いで相殺し、外部回路との整合が取りやすくなる。

【 0 0 1 8 】

なお、応力板 3 の材料を、複数の物質からなり、それらの物質の比率によって膨張率が変化する材料としてもよい。例えば、ニッケル - 銅 - 鉄をバインダ層としたタングステン焼結合金であれば、物質の比率によって線膨張係数が 1 5 % 程度変化する。このような材料の構成物質の比率を変えて、応力板 3 の熱膨張率が S i C 基板 1 の周辺部から中央部に向かって高くなるようにする。これにより上記と同様の効果を得ることができる。

【 0 0 1 9 】

実施の形態 4 .

図 6 は、本発明の実施の形態 4 に係る半導体装置を示す平面図及び断面図である。本実施の形態の半導体装置は複数段の G a N 系 F E T を持つ M M I C チップである。前段 F E T 1 1 は入力信号を増幅する。後段 F E T 1 2 は、前段 F E T 1 1 の出力信号を増幅する。この場合には、入力電力が低く温度が上昇しない前段 F E T 1 1 に比べて、入力電力が大きく温度が上昇する後段 F E T 1 2 において、反り応力が優先的に働く。この結果、必要な後段 F E T の出力のみを低下させることができる。

【 符号の説明 】

【 0 0 2 0 】

- 1 S i C 基板 (基板)
- 2 G a N 系 F E T (電界効果型トランジスタ)
- 3 応力板
- 4 G a N 電流走行層

10

20

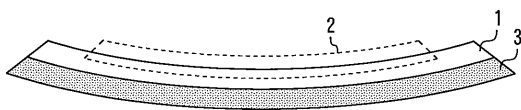
30

40

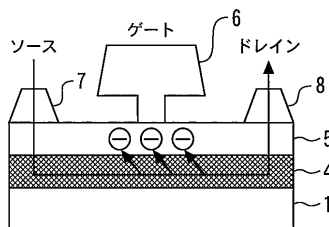
50

- 5 AlGaN 電子供給層
- 6 ゲート電極
- 7 ソース電極
- 8 ドレイン電極
- 10 空隙
- 11 前段 FET (第 1 の電界効果型トランジスタ)
- 12 後段 FET (第 2 の電界効果型トランジスタ)

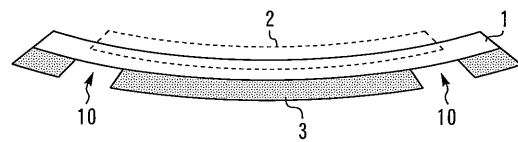
【図 1】



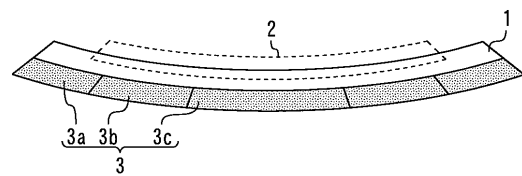
【図 2】



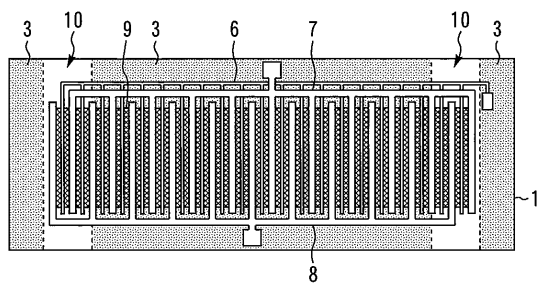
【図 4】



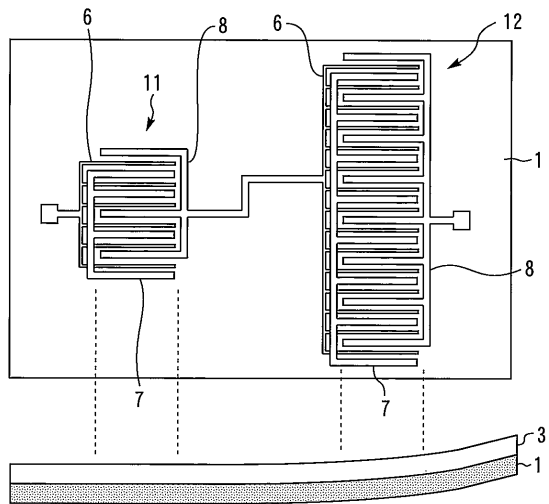
【図 5】



【図 3】



【図 6】



フロントページの続き

(51) Int. Cl.

F I

テーマコード (参考)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)