



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/136 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월20일 10-0697367 2007년03월13일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2000-0036602 2000년06월29일 2004년08월27일	(65) 공개번호 (43) 공개일자	10-2002-0002138 2002년01월09일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 비오이 하이디스 테크놀로지 주식회사
 경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 이승민
 서울특별시강남구도곡동934-3번지현대연립107동302호

 이석열
 경기도이천시부발읍아미리현대7차아파트706동1401호

 전정목
 서울특별시광진구구의동현대아파트603동107호

(74) 대리인 강성배

심사관 : 임동재

전체 청구항 수 : 총 3 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것으로, 극성 발생시 그린 라인에서 데이터 버스 라인과 형성되는 캐패시터를 증가시켜 공통전압신호의 왜곡을 감소시킴으로써 그리니쉬화 현상을 방지할 수 있다. 본 발명의 액정 표시 장치는 하부기판 상에 형성된 게이트 절연막을 개재시켜 직교되게 형성되어 화소 영역을 한정하는 다수 개의 게이트 버스 라인 및 다수 개의 데이터 버스 라인과, 상기 다수 개의 게이트 버스 라인과 상기 다수 개의 데이터 버스 라인에 설치되며 게이트전극, 채널층과 소오스 및 드레인 전극으로 이루어진 박막트랜지스터와, 상기 하부기판 상에 상기 화소 영역 내에 게이트 전극과 동일한 평면 상에 사각틀 형태로 형성된 대향전극과, 상기 게이트 전극을 개재시켜 상기 대향전극 상부에 문자 "I"자의 형태로 배열되며 상기 소오스 및 드레인 전극 중 어느 하나와 전기적으로 연결되게 형성된 화소전극을 포함하는 액정표시장치에 있어서, 상기 다수 개의 데이터 버스 라인 중 그린 신호가 들어가는 데이터 버스 라인의 선평과 레드 또는 블루 신호가 들어가는 데이터 버스 라인의 선평이 동일하게 형성되되, 대향 전극 라인과 중첩되는 부분에 상기 그린 신호가 들어가는 데이터 버스 라인의 선평이 상기 레드 또는 블루 신호가 들어가는 데이터 버스 라인의 선평 보다 2배 크게 형성되는 것을 특징으로 한다.

대표도

도 4

특허청구의 범위

청구항 1.

하부기관 상에 형성된 게이트 절연막을 개재시켜 직교되게 형성되어 화소 영역을 한정하는 다수 개의 게이트 버스 라인 및 다수 개의 데이터 버스 라인과,

상기 다수 개의 게이트 버스 라인과 상기 다수 개의 데이터 버스 라인에 설치되며 게이트전극, 채널층과 소오스 및 드레인 전극으로 이루어진 박막트랜지스터와,

상기 하부기관 상에 상기 화소 영역 내에 게이트 전극과 동일한 평면 상에 사각틀 형태로 형성된 대향전극과,

상기 게이트 전극을 개재시켜 상기 대향전극 상부에 문자 "I"자의 형태로 배열되며 상기 소오스 및 드레인 전극 중 어느 하나와 전기적으로 연결되게 형성된 화소전극을 포함하는 액정표시장치에 있어서,

상기 다수 개의 데이터 버스 라인 중 그린 신호가 들어가는 데이터 버스 라인의 선폭과 레드 또는 블루 신호가 들어가는 데이터 버스 라인의 선폭이 동일하게 형성되되, 대향 전극 라인과 중첩되는 부분에 상기 그린 신호가 들어가는 데이터 버스 라인의 선폭이 상기 레드 또는 블루 신호가 들어가는 데이터 버스 라인의 선폭 보다 2배 크게 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 그린 신호가 들어가는 데이터 버스 라인은,

상기 대향 전극 라인과 중첩되는 부분이 2분주되어 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 3.

하부기관 상에 형성된 게이트 절연막을 개재시켜 직교되게 형성되어 화소 영역을 한정하는 다수 개의 게이트 버스 라인 및 다수 개의 데이터 버스 라인과,

상기 다수 개의 게이트 버스 라인과 상기 다수 개의 데이터 버스 라인에 설치되며 게이트전극, 채널층과 소오스 및 드레인 전극으로 이루어진 박막트랜지스터와,

상기 하부기관 상에 상기 화소 영역 내에 게이트 전극과 동일한 평면 상에 사각틀 형태로 형성된 대향전극과,

상기 게이트 전극을 개재시켜 상기 대향전극 상부에 문자 "I"자의 형태로 배열되며 상기 소오스 및 드레인 전극 중 어느 하나와 전기적으로 연결되게 형성된 화소전극을 포함하는 액정표시장치에 있어서,

상기 다수 개의 데이터 버스 라인을 연장시켜 상기 하부기관 상의 패널 외곽 인너 쇼트링과 연결시키는 부분에서 상기 다수 개의 데이터 버스 라인 중 그린 신호가 들어가는 데이터 버스 라인의 연장선을 상기 대향 전극 라인 중 상기 패널 외곽에 형성된 부분과 중첩시켜 그리니쉬를 줄인 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 광시야각 모드 액정 표시 장치인 IPS(In plane switching)에 있어서, 공통 전압신호(Vcom)의 왜곡으로 화면이 그리니쉬(greenish)화 되는 것을 방지시킨 액정 표시 장치에 관한 것이다.

도 1은 종래의 인플랜 스위칭(In-Plane Switching : IPS) 모드 및 프린지 필드 스위칭 모드(Fringe Field Switching : FFS) 모드의 TFT-LCD 화소의 구조를 나타낸 것이다.

종래의 IPS 모드 및 FFS 모드의 액정 표시 장치에서는 하부 기관(10)의 상부에 다수개의 게이트 버스 라인(5)이 제 1 방향, 즉 x 방향으로 서로 평행하게 배열되고, 다수개의 데이터 버스 라인(4)이 제 2 방향, 즉 y 방향으로 서로 평행하게 배열되어, 매트릭스 배열을 이루고 있다. 이 매트릭스 배열은 각각 단위 화소영역을 한정한다.

도 1은 LCD의 단위 셀을 보여주는 도면으로, 1개의 게이트 버스 라인(5)과 1개의 데이터 버스 라인(4)이 도시되어 있다. 게이트 버스 라인(5)과 데이터 버스 라인(4)은 게이트 절연막(도시되지 않음)을 사이에 두고 절연되어 있다.

대향전극(1)은 단위 화소공간내에 예를들어, 사각틀 형태를 갖도록 각각 형성된다. 대향전극(1)은 게이트 버스 라인(5)과 같이 하부 기관의 표면에 배치된다.

화소전극(3)은 게이트 절연막(도시되지 않음)을 사이에 두고 대향전극(1)의 상부에 배열되어 있으며, 사각형틀 형태의 대향전극(1)이 둘러싸고 있는 영역을 분할하도록 문자 "I"자의 형태로 배열되어 있다.

박막 트랜지스터(6)는 게이트 버스 라인(5)과 데이터 버스 라인(4)의 교차 부분에 설치된다. 이 박막 트랜지스터(6)는 게이트 버스 라인(5)으로부터 연장된 게이트 전극, 데이터 버스 라인(4)으로부터 연장되어 형성된 드레인 전극, 화소 전극(3)으로부터 연장된 소오스 전극 및 게이트 전극의 상부에 형성된 채널층을 포함한다.

그리고, 보조 용량 캐패시터(Cst)는 대향전극(1)과 화소전극(3)이 오버랩되는 부분에서 형성된다. 도 1에서는 도시되지 않았지만, 컬러 필터(도시되지 않음)를 구비한 상부 기관(도시되지 않음)은 하부 기관(10)상에 소정거리를 갖으며 대향, 배치된다. 여기서, 게이트 버스 라인(5), 대향전극(1), 화소전극(3) 및 데이터 버스 라인(4)은 알루미늄, 티타늄, 탄탈륨, 크롬 및 이의 조합 ITO으로 구성된 그룹에서 선택된 적어도 하나이상의 금속으로 형성된다.

이와 같이, IPS 모드와 FFS 모드의 경우 일반 TN 모드와 달리 대향전극(1)이 하부기관(10)위에 형성이 된다. 이때, 형성된 대향전극(1)은 데이터 버스 라인(4)과의 중첩에 의한 캐패시턴스(a)와 데이터 버스 라인(4)과 평행하게 형성되어 발생하는 프린지(fringe) 캐패시턴스(b)가 존재하게 된다.

도 2는 종래의 TFT-LCD의 도트 인버전 구동시 각 필드에서 액정에 가해지는 전압의 극성을 나타낸 도면이고, 도 3은 종래의 TFT-LCD에서 공통전압신호의 왜곡으로 화면이 그리니쉬(Greenish)화 되는 것을 설명하기 위한 설명도이다.

도트 인버전의 경우 적(R), 녹(G), 청(B) 스트립(strip) 배열에서 적(R)과 청(B)의 신호는 항상 같은 극성을 갖게 되며, 녹(G)의 경우는 적(R)과 청(B)의 반대 극성을 갖게 된다. 일반 화면에서는 화면 전체의 극성이 서로 상충되어 "0"이 된다.

그러나 특정 패턴, 예를 들어 1 스킵(skip) 라인과 2 스킵 도트 패턴의 경우, 도 2와 같이 n번의 게이트 버스 라인에서 (+) 내지 (-) 극성을 갖게 된다. 이런 극성은 데이터 버스 라인(4)과 대향전극(1)간의 캐패시턴스에 의해 공통전압(Vcom) 신호를 왜곡시키게 된다. 이때 공통전압(Vcom) 신호는 도 3에 도시된 것과 같이, 적(R)과 청(B)의 밝기를 감소시키는 방향으로 녹(G)의 밝기를 증가시키는 방향으로 왜곡된다. 이러한 Vcom의 왜곡에 의해 화면 전체가 그린(Green)에 가까운 쪽으로 나타나게 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로, 본 발명의 목적은 극성 발생시 그린 라인(Green line)에서 데이터 버스 라인과 형성되는 캐패시터를 증가시켜 공통전압신호(Vcom)의 왜곡을 감소시킴으로써 그리니쉬(greenish)화 현상을 방지할 수 있는 액정 표시 장치를 제공하는데 있다.

상기 목적을 달성하기 위하여, 본 발명에 의한 액정 표시 장치는 하부기판 상에 형성된 게이트 절연막을 개재시켜 직교되게 형성되어 화소 영역을 한정하는 다수 개의 게이트 버스 라인 및 다수 개의 데이터 버스 라인과, 상기 다수 개의 게이트 버스 라인과 상기 다수 개의 데이터 버스 라인에 설치되며 게이트전극, 채널층과 소오스 및 드레인 전극으로 이루어진 박막트랜지스터와, 상기 하부기판 상에 상기 화소 영역 내에 게이트 전극과 동일한 평면 상에 사각틀 형태로 형성된 대향전극과, 상기 게이트 전극을 개재시켜 상기 대향전극 상부에 문자 "I"자의 형태로 배열되며 상기 소오스 및 드레인 전극 중 어느 하나와 전기적으로 연결되게 형성된 화소전극을 포함하는 액정표시장치에 있어서, 상기 다수 개의 데이터 버스 라인 중 그린 신호가 들어가는 데이터 버스 라인의 선폭과 레드 또는 블루 신호가 들어가는 데이터 버스 라인의 선폭이 동일하게 형성되되, 대향 전극 라인과 중첩되는 부분에 상기 그린 신호가 들어가는 데이터 버스 라인의 선폭이 상기 레드 또는 블루 신호가 들어가는 데이터 버스 라인의 선폭 보다 2배 크게 형성되는 것을 특징으로 한다.

삭제

삭제

본 발명의 액정 표시 장치에 있어서, 상기 그린 신호가 들어가는 데이터 버스 라인은, 상기 대향 전극 라인과 중첩되는 부분이 2분주되어 형성된 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명의 다른 액정 표시 장치는 하부기판 상에 형성된 게이트 절연막을 개재시켜 직교되게 형성되어 화소 영역을 한정하는 다수 개의 게이트 버스 라인 및 다수 개의 데이터 버스 라인과, 상기 다수 개의 게이트 버스 라인과 상기 다수 개의 데이터 버스 라인에 설치되며 게이트전극, 채널층과 소오스 및 드레인 전극으로 이루어진 박막트랜지스터와, 상기 하부기판 상에 상기 화소 영역 내에 게이트 전극과 동일한 평면 상에 사각틀 형태로 형성된 대향전극과, 상기 게이트 전극을 개재시켜 상기 대향전극 상부에 문자 "I"자의 형태로 배열되며 상기 소오스 및 드레인 전극 중 어느 하나와 전기적으로 연결되게 형성된 화소전극을 포함하는 액정표시장치에 있어서, 상기 다수 개의 데이터 버스 라인을 연장시켜 상기 하부기판 상의 패널 외곽 인너 쇼트링과 연결시키는 부분에서 상기 다수 개의 데이터 버스 라인 중 그린 신호가 들어가는 데이터 버스 라인의 연장선을 상기 대향 전극 라인 중 상기 패널 외곽에 형성된 부분과 중첩시켜 그리니쉬를 줄인 것을 특징으로 한다.

삭제

삭제

발명의 구성

이하, 본 발명의 실시예에 관하여 첨부도면을 참조하면서 상세히 설명한다.

또, 실시예를 설명하기 위한 모든 도면에서 동일한 기능을 갖는 것은 동일한 부호를 사용하고 그 반복적인 설명은 생략한다.

도 4는 본 발명에 의한 IPS 및 FFS 모드의 TFT-LCD 화소의 구조를 나타낸 것이다.

도시된 바와 같이, 본 발명의 TFT-LCD 화소의 구조는 다수 개의 게이트 버스 라인(5)과 다수 개 데이터 버스 라인(40)(42)이 게이트 절연막(도시되지 않음)을 사이에 두고 절연되게 수직으로 형성되어 화소 영역을 한정한다. 상기에서 다수 개의 데이터 버스 라인(40)(42)는 그린(G) 데이터 버스 라인(40)과 레드(R) 또는 블루(B) 데이터 버스 라인(42)으로 이루어진다.

그리고, 화소 영역 내에 대향전극(1)이 예를들어, 사각틀 형태를 갖도록 각각 형성된다. 대향전극(1)은 게이트 버스 라인(5)과 같이 하부 기판의 표면에 배치된다. 또한, 화소전극(3)은 게이트 절연막(도시되지 않음)을 사이에 두고 대향전극(1)의 상부에 배열되어 있으며, 사각형틀 형태의 대향전극(1)이 둘러싸고 있는 영역을 분할하도록 문자 "I"자의 형태로 배열되어 있다.

박막 트랜지스터(6)는 게이트 버스 라인(5)과 데이터 버스 라인(40)(42)의 교차 부분에 설치된다. 이 박막 트랜지스터(6)는 게이트 버스 라인(5)으로부터 연장된 게이트 전극, 데이터 버스 라인(40)(42)과 함께 형성되는 소오스 및 드레인 전극과 게이트 전극의 상부에 형성된 채널층을 포함한다. 상기에서 소오스 전극은 화소 전극(3)과 접촉되어 전기적으로 연결된다.

그리고, 보조 용량 캐패시터(Cst)는 대향전극(1)과 화소전극(3)이 오버랩되는 부분에서 형성된다. 하부 기관(10)상에 소정 거리 이격되어 컬러 필터(도시되지 않음)를 구비한 상부 기관(도시되지 않음)이 대향, 배치된다. 여기서, 게이트 버스 라인(5), 대향전극(1) 데이터 버스 라인(40)(42)은 알루미늄, 티타늄, 탄탈륨, 크롬 및 이의 조합으로 구성된 그룹에서 선택된 적어도 하나 이상의 금속으로 형성되며, 화소전극(3)은 투명한 ITO막으로 형성된다.

상술한 구성의 TFT-LCD 화소의 구조에 있어서 그린(G) 신호가 들어가는 데이터 버스 라인(40)과 레드(R) 또는 블루(B) 신호가 들어가는 데이터 버스 라인(42)은 대체로 동일한 선폭을 갖도록 형성된다. 그러나, 대향 전극 라인(2)과 중첩되는 그린(G) 신호가 들어가는 데이터 버스 라인(40)의 선폭을 상기 레드(R) 또는 블루(B) 신호가 들어가는 데이터 버스 라인(42)의 선폭 보다 2배로 크게 형성하여 구성한 것이다.

이에 의해, 레드(R) 또는 블루(B) 데이터 버스 라인(42)과 대향 전극 라인(2)의 중첩에 의한 캐패시턴스를 증가되지 않으면서 그린(G) 데이터 버스 라인(40)과 대향 전극 라인(2)의 중첩에 의한 캐패시턴스만 2배 증가된다.

일반적으로, 공통전압신호(Vcom)의 왜곡은 그린(G) 데이터 버스 라인(40)과 대향 전극 라인(2)의 중첩에 의한 캐패시턴스에 의해 데이터 신호에 영향을 받아 발생한다. 이때, 왜곡되는 정도를 표시하면 다음의 식과 같다.

수학식 1

$$\Delta V_{com} = \Delta V_d \times C_{com} / C_{tot}$$

여기서, Ccom은 대향 전극 라인(2)과 데이터 버스 라인간의 캐패시턴스이고, Ctot는 화소 전체 캐패시턴스이고, ΔVd는 Vdh(데이터 '하이' 전압) - Vdl(데이터 '로우' 전압)이다.

위의 식에서 레드(R)와 블루(B)는 동일한 극성을 갖게 되면 그린(G)만 반대의 극성을 갖게되어 공통전압신호(Vcom)가 레드(R)와 블루(B)의 극성쪽으로 왜곡되게 된다. 즉,

수학식 2

$$\Delta V_{com} = \Delta V_d \times C_{com} / C_{tot}(R) - \Delta V_d \times C_{com} / C_{tot}(G) +$$

$$\Delta V_d \times C_{com} / C_{tot}(B) = \Delta V_d \times C_{com} / C_{tot}$$

이때, 그린(G) 라인의 대향 전극 라인(40)과 데이터 버스 라인(2)간의 캐패시턴스(Ccom)을 2배로 증가시켜 전체적인 ΔVcom을 0으로 만들수 있다. 즉,

수학식 3

$$\Delta V_{com} = \Delta V_d \times C_{com} / C_{tot}(R) - \Delta V_d \times 2C_{com} / C_{tot}(G) +$$

$$\Delta V_d \times C_{com} / C_{tot}(B) = 0$$

이와 같은 원리를 이용하여 그린(G)의 데이터 버스 라인(40)과 대향 전극 라인(2)간의 캐패시턴스를 2배로 증가시키면 그리니쉬를 감소시킬 수 있다.

화소에서 레드(R) 또는 블루(B)의 데이터 버스 라인(40)과 대향 전극 라인(2)간의 중첩부는 종래와 같이 형성하고 그린(G)의 데이터 버스 라인(40)과 대향 전극 라인(2)의 중첩부를 데이터 버스 라인의 선폭을 증가시키거나 동일 선폭의 데이터 버스 라인을 2선으로 형성하여 그린(G)의 데이터 버스 라인(40)과 대향 전극 라인(2)간의 캐패시턴스를 증가시켜 그리니쉬를 감소시킨다.

도 5는 본 발명의 다른 실시예에 의한 IPS 및 FFS 모드의 TFT-LCD 화소의 구조를 나타낸 것이다.

도시된 바와 같이, 본 발명의 TFT-LCD 화소의 구조에 의하면, 화소내 그린(G) 신호가 들어가는 데이터 버스 라인(400)의 선폭은 레드(R) 또는 블루(B) 신호가 들어가는 데이터 버스 라인(42)의 선폭과 동일하게 형성하고, 대향 전극 라인(2)과 중첩되는 부분의 그린(G) 신호가 들어가는 데이터 버스 라인(400)의 부분을 2배선으로 분기시켜 상기 레드(R) 또는 블루(B) 신호가 들어가는 데이터 버스 라인(42)의 선폭 보다 2배로 크게 형성하여 구성한 것이다.

도 6은 본 발명의 또다른 실시예에 의한 IPS 및 FFS 모드의 TFT-LCD 화소의 구조를 나타낸 것이다.

도시된 바와 같이, 패널 외곽의 데이터 버스 라인 연장선부에서 그린(G)의 데이터 버스 라인과 외곽대향 전극 배선간의 중첩부를 형성하여 그리니쉬를 감소시켰다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 의한 액정 표시 장치에 의하면, 극성 발생시 그린(G) 라인에서 데이터 버스 라인과 형성되는 캐패시터를 증가시켜 공통전압신호(Vcom)의 왜곡을 감소시킴으로써 그리니쉬(greenish) 현상을 방지하여 화질을 개선시킬 수 있다.

아울러 본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가등이 가능할 것이며, 이러한 수정 변경등은 이하의 특허청구범위에 속하는 것으로 보아야 할 것이다.

도면의 간단한 설명

도 1은 종래의 IPS 및 FFS 모드의 TFT-LCD 화소의 구조도

도 2는 종래의 TFT-LCD의 도트 인버전 구동시 각 필드에서 액정에 가해지는 전압의 극성을 나타낸 도면

도 3은 종래의 TFT-LCD에서 공통전압신호의 왜곡으로 화면이 그리니쉬화 되는 것을 설명하기 위한 설명도

도 4는 본 발명에 의한 IPS 및 FFS 모드의 TFT-LCD 화소의 구조도

도 5는 본 발명의 다른 실시예에 의한 IPS 및 FFS 모드의 TFT-LCD 화소의 구조도

도 6은 본 발명의 또다른 실시예에 의한 IPS 및 FFS 모드의 TFT-LCD 화소의 구조도

* 도면의 주요부분에 대한 부호의 설명 *

1 : 대향전극 2 : 대향전극 라인

3 : 화소전극 4 : 데이터 버스 라인

5 : 게이트 버스 라인 6 : 박막트랜지스터

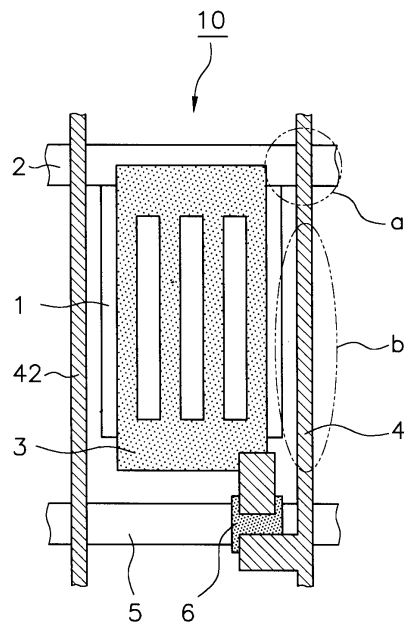
7 : 인너 쇼트링

10 : 하부기판 40, 400 : 그린(G) 데이터 버스 라인

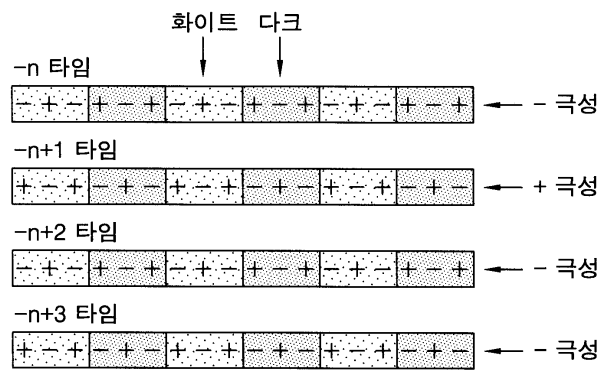
42 : 레드(R) 또는 블루(B) 데이터 버스 라인

도면

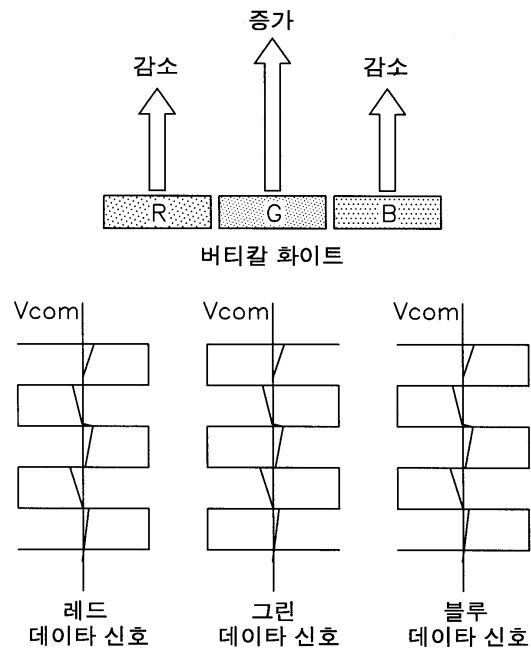
도면1



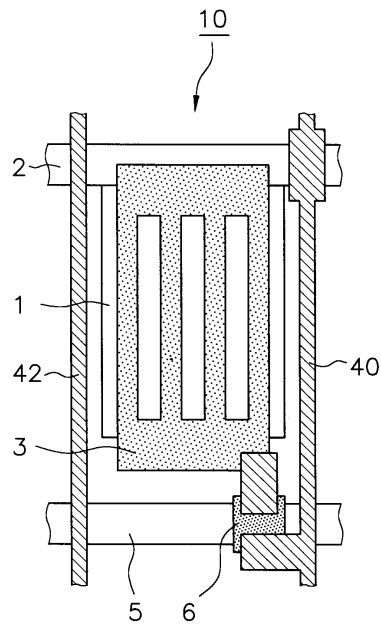
도면2



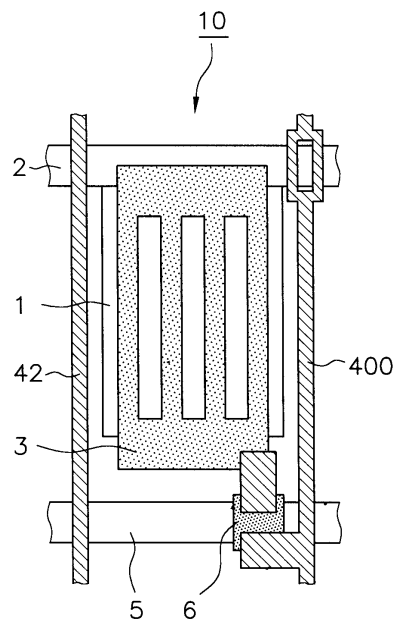
도면3



도면4



도면5



도면6

