



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0137228
(43) 공개일자 2024년09월20일

(51) 국제특허분류(Int. Cl.)
H02M 3/07 (2006.01) H02M 1/00 (2007.01)
H02M 1/08 (2006.01)
(52) CPC특허분류
H02M 3/072 (2021.05)
H02M 1/0067 (2021.05)
(21) 출원번호 10-2023-0030372
(22) 출원일자 2023년03월08일
심사청구일자 2023년03월08일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221
박인호
서울특별시 은평구 응암로 319(응암동, 서강스카이빌)
(뒷면에 계속)
(74) 대리인
특허법인주연케이알피

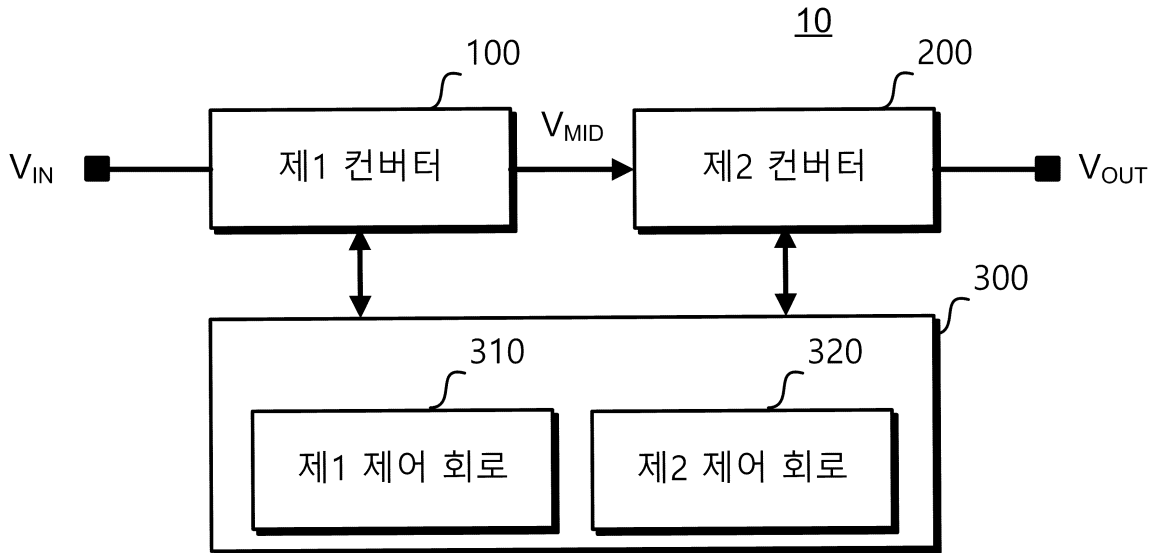
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 스위치드-커패시터 DC-DC 컨버터의 전력 회로 장치 및 방법

(57) 요약

본 발명은 전력 회로 장치에 관한 것이다. 본 발명의 일 실시예에 따른 전력 회로 장치는 스위치-커패시터 래더 컨버터(Switched-Capacitor Ladder Converter)로 구성되며, 시스템 클럭에 대응하여 입력 전압을 제1 출력 전압으로 변환하는 제1 컨버터; 스위치-커패시터 3to1 컨버터(Switched-Capacitor Three-to-One Converter)로 구성되며, 상기 시스템 클럭에 대응하여 상기 제1 출력 전압을 제2 출력 전압으로 변환하는 제2 컨버터; 및 상기 제1 출력 전압과 상기 제2 출력 전압을 수신하여 피드백 루프를 구성하는 제어부를 포함하고, 상기 제어부는 상기 제2 출력 전압을 수신하여 상기 시스템 클럭에 대응되는 전압 이득만큼 증폭된 증폭 전압을 생성하고, 상기 증폭 전압을 이용하여 상기 제2 컨버터를 구동하기 위한 제2 클럭 신호를 생성하고, 상기 제1 출력 전압과 상기 증폭 전압을 수신하여 상기 제1 컨버터를 구동하기 위한 제1 클럭 신호를 생성할 수 있다.

대표도 - 도1



(52) CPC특허분류

H02M 1/08 (2013.01)

(72) 발명자

전진우

서울특별시 강남구 선릉로112길 53(삼성동, 롯데캐슬킹덤아파트)

김현진

서울특별시 동대문구 약령사로 10(제기동)

박태형

서울특별시 양천구 목동동로 130(신정동, 목동신시가지아파트14단지)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711155324
과제번호	2022R1A2C3012245
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)
연구과제명	차세대 xEV를 위한 48 V 및 12 V 배터리용 전력 관리 시스템
기 여 율	1/1
과제수행기관명	고려대학교
연구기간	2023.03.01 ~ 2024.02.29

명세서

청구범위

청구항 1

스위치-커패시터 래더 컨버터(Switched-Capacitor Ladder Converter)로 구성되며, 시스템 클럭에 대응하여 입력 전압을 제1 출력 전압으로 변환하는 제1 컨버터;

스위치-커패시터 3to1 컨버터(Switched-Capacitor Three-to-One Converter)로 구성되며, 상기 시스템 클럭에 대응하여 상기 제1 출력 전압을 제2 출력 전압으로 변환하는 제2 컨버터; 및

상기 제1 출력 전압과 상기 제2 출력 전압을 수신하여 피드백 루프를 구성하는 제어부를 포함하고,

상기 제어부는 상기 제2 출력 전압을 수신하여 상기 시스템 클럭에 대응되는 전압 이득만큼 증폭된 증폭 전압을 생성하고, 상기 증폭 전압을 이용하여 상기 제2 컨버터를 구동하기 위한 제2 클럭 신호를 생성하고,

상기 제1 출력 전압과 상기 증폭 전압을 수신하여 상기 제1 컨버터를 구동하기 위한 제1 클럭 신호를 생성하는 전력 회로 장치.

청구항 2

제1항에 있어서,

상기 제2 출력 전압은 상기 제1 출력 전압보다 낮은 전압 레벨을 가지는 전력 회로 장치.

청구항 3

제1항에 있어서,

상기 제어부는,

상기 제2 출력 전압이 감소된 경우, 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제2 제어 전압을 증가시키는 전력 회로 장치.

청구항 4

제3항에 있어서,

상기 제어부는,

상기 제1 출력 전압과 상기 제2 출력 전압에 따라 상기 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제1 제어 전압을 증가시키는 전력 회로 장치.

청구항 5

제1항에 있어서,

상기 제2 컨버터의 위상을 감소시키는 위상 웨딩 제어부를 더 포함하는 전력 회로 장치.

청구항 6

제5항에 있어서,

상기 위상 웨딩 제어부는,

Heavy-to-Light 부하 전환이 발생한 경우, 한 클럭당 위상을 삭제하는 전력 회로 장치.

청구항 7

스위치-커패시터 래더 컨버터(Switched-Capacitor Ladder Converter)로 구성되며, 시스템 클럭에 대응하여 입력 전압을 제1 출력 전압으로 변환하는 단계;

스위치-커패시터 3to1 컨버터(Switched-Capacitor Three-to-One Converter)로 구성되며, 상기 시스템 클럭에 대응하여 상기 제1 출력 전압을 제2 출력 전압으로 변환하는 단계; 및

상기 제1 출력 전압과 상기 제2 출력 전압을 수신하여 피드백 루프를 구성하는 단계를 포함하고,

상기 피드백 루프를 구성하는 단계는 상기 제2 출력 전압을 수신하여 상기 시스템 클럭에 대응되는 전압 이득만큼 증폭된 증폭 전압을 생성하고, 상기 증폭 전압을 이용하여 상기 제2 출력 전압으로 변환하는 단계를 구동하기 위한 제2 클럭 신호를 생성하고,

상기 제1 출력 전압과 상기 증폭 전압을 수신하여 상기 제1 출력 전압으로 변환하는 단계를 구동하기 위한 제1 클럭 신호를 생성하는 전력 회로 장치의 구동 방법.

청구항 8

제7항에 있어서,

상기 제2 출력 전압은 상기 제1 출력 전압보다 낮은 전압 레벨을 가지는 전력 회로 장치의 구동 방법.

청구항 9

제7항에 있어서,

상기 피드백 루프를 구성하는 단계는,

상기 제2 출력 전압이 감소된 경우, 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제2 제어 전압을 증가시키고,

상기 제1 출력 전압과 상기 제2 출력 전압에 따라 상기 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제1 제어 전압을 증가시키는 전력 회로 장치의 구동 방법.

청구항 10

제7항에 있어서,

상기 2 출력 전압으로 변환하는 단계의 위상을 감소시키는 단계를 더 포함하고,

상기 위상을 감소시키는 단계는,

Heavy-to-Light 부하 전환이 발생한 경우, 한 클럭당 위상을 삭제하는 전력 회로 장치의 구동 방법.

발명의 설명

기술 분야

[0001] 본 발명은 스위치드-커패시터 DC-DC 컨버터의 전력 회로 장치 및 방법에 관한 것이다.

배경 기술

[0002] 기존의 인덕터 기반의 DC-DC 컨버터는 높은 전압과 시간당 전하량으로 인한 전파 방해(Electromagnetic Interference, EMI)가 발생할 수 있다. 경우에 따라 전자 장치의 오작동을 야기시킬 수 있다. 예를 들어, 자율주행 차량의 경우 통신 및 연산 처리에 오작동을 야기시켜 인명피해가 발생할 수 있다.

선행기술문헌

특허문헌

[0003] (특허문헌 0001) 대한민국 등록특허 제 10-2028512호

발명의 내용

해결하려는 과제

[0004] 본 발명은 상술한 과제를 해결하기 위한 것으로서, 본 발명의 목적은 스위치드-커패시터 DC-DC 컨버터의 피드백 시스템 및 방법을 제공하는 데 있다.

과제의 해결 수단

[0005] 본 발명은 스위치-커패시터 래더 컨버터(Switched-Capacitor Ladder Converter)로 구성되며, 시스템 클럭에 대응하여 입력 전압을 제1 출력 전압으로 변환하는 제1 컨버터; 스위치-커패시터 3to1 컨버터(Switched-Capacitor Three-to-One Converter)로 구성되며, 상기 시스템 클럭에 대응하여 상기 제1 출력 전압을 제2 출력 전압으로 변환하는 제2 컨버터; 및 상기 제1 출력 전압과 상기 제2 출력 전압을 수신하여 피드백 루프를 구성하는 제어부를 포함하고, 상기 제어부는 상기 제2 출력 전압을 수신하여 상기 시스템 클럭에 대응되는 전압 이득만큼 증폭된 증폭 전압을 생성하고, 상기 증폭 전압을 이용하여 상기 제2 컨버터를 구동하기 위한 제2 클럭 신호를 생성하고, 상기 제1 출력 전압과 상기 증폭 전압을 수신하여 상기 제1 컨버터를 구동하기 위한 제1 클럭 신호를 생성할 수 있다.

[0006] 본 발명의 일 실시예에 있어서, 상기 제2 출력 전압은 상기 제1 출력 전압보다 낮은 전압 레벨을 가질 수 있다.

[0007] 본 발명의 일 실시예에 있어서, 상기 제어부는, 상기 제2 출력 전압이 감소된 경우, 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제2 제어 전압을 증가시킬 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 제어부는, 상기 제1 출력 전압과 상기 제2 출력 전압에 따라 상기 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제1 제어 전압을 증가시킬 수 있다.

[0009] 본 발명의 일 실시예에 있어서, 상기 제2 컨버터의 위상을 감소시키는 위상 셰딩 제어부를 더 포함할 수 있다.

[0010] 본 발명의 일 실시예에 있어서, 상기 위상 셰딩 제어부는, Heavy-to-Light 부하 전환이 발생한 경우, 한 클럭당 위상을 삭제할 수 있다.

[0011] 본 발명은 스위치-커패시터 래더 컨버터(Switched-Capacitor Ladder Converter)로 구성되며, 시스템 클럭에 대응하여 입력 전압을 제1 출력 전압으로 변환하는 단계; 스위치-커패시터 3to1 컨버터(Switched-Capacitor Three-to-One Converter)로 구성되며, 상기 시스템 클럭에 대응하여 상기 제1 출력 전압을 제2 출력 전압으로 변환하는 단계; 및 상기 제1 출력 전압과 상기 제2 출력 전압을 수신하여 피드백 루프를 구성하는 단계를 포함하고, 상기 피드백 루프를 구성하는 단계는 상기 제2 출력 전압을 수신하여 상기 시스템 클럭에 대응되는 전압 이득만큼 증폭된 증폭 전압을 생성하고, 상기 증폭 전압을 이용하여 상기 제2 출력 전압으로 변환하는 단계를 구동하기 위한 제2 클럭 신호를 생성하고, 상기 제1 출력 전압과 상기 증폭 전압을 수신하여 상기 제1 출력 전압으로 변환하는 단계를 구동하기 위한 제1 클럭 신호를 생성할 수 있다.

[0012] 본 발명의 일 실시예에 있어서, 상기 제2 출력 전압은 상기 제1 출력 전압보다 낮은 전압 레벨을 가질 수 있다.

[0013] 본 발명의 일 실시예에 있어서, 상기 피드백 루프를 구성하는 단계는, 상기 제2 출력 전압이 감소된 경우, 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제2 제어 전압을 증가시키고, 상기 제1 출력 전압과 상기 제2 출력 전압에 따라 상기 바이어스 전류를 변화시키고, 상기 바이어스 전류에 대응하는 제1 제어 전압을 증가시킬 수 있다.

[0014] 본 발명의 일 실시예에 있어서, 상기 2 출력 전압으로 변환하는 단계의 위상을 감소시키는 단계를 더 포함하고, 상기 위상을 감소시키는 단계는, Heavy-to-Light 부하 전환이 발생한 경우, 한 클럭당 위상을 삭제할 수 있다.

발명의 효과

[0015] 본 발명에 의하면, 스위치드-커패시터 DC-DC 컨버터의 전력 회로 장치 및 방법을 지원하는 장치가 제공될 수 있다.

[0016] 예를 들어, 전력 회로 장치는 회로를 완전 집적화하여 컨버터의 면적을 줄이고 회로의 부화 과도 응답을 빠르게 제어할 수 있다. 이로 인해, 전력 회로 장치는 외부로 방사되는 전자기파를 감소시켜 회로의 전파 방해(Electromagnetic Interference, EMI)를 최소화할 수 있다.

[0017] 또한, 전력 회로 장치는 스위치드-커패시터(Switched-Capacitor, SC) DC-DC 컨버터로 구성될 수 있다. 이로 인해, 전력 회로 장치는 저전력 및 중전력 응용분야에서 스위칭 레귤레이터로 사용될 수 있으며, 선형 레귤레이터

보다 넓은 동작 전압 범위에서 높은 효율을 가질 수 있다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 실시 예에 따른 전력 회로부의 블록도이다.
- 도 2는 본 발명의 실시 예에 따른 제2 제어 회로의 회로도이다.
- 도 3은 도 2에 도시된 제2 제어 회로의 동작 파형이다.
- 도 4은 본 발명의 실시 예에 따른 제1 제어 회로의 회로도이다.
- 도 5은 도 4에 도시된 제1 제어 회로의 동작 파형이다.
- 도 6는 본 발명의 다른 실시 예에 따른 전력 회로부의 블록도이다.
- 도 7은 도 6에 도시된 전력 회로부의 동작 파형이다.
- 도 8은 본 발명의 실시 예에 따른 DC-DC 컨버터의 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 이하에서, 본 발명의 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로, 본 발명의 실시 예들이 명확하고 상세하게 기재될 것이다.
- [0020] 도 1은 본 발명의 실시 예에 따른 전력 회로부의 블록도이다.
- [0021] 도 1을 참조하면, 본 발명의 실시 예에 따른 전력 회로 장치(10)는 제1 컨버터(100), 제2 컨버터(200) 및 제어부(300)를 포함한다.
- [0022] 본 발명의 실시 예에 따른 전력 회로 장치(10)는 복수의 컨버터를 통해 입력 전압(V_{IN})을 변환하여 전압이 강하된 전압을 출력할 수 있다. 아울러, 전력 회로 장치(10)는 각 컨버터 마다 출력을 제어할 수 있는 제어부(300)를 구현할 수 있다. 이에 따라, 전력 회로 장치(10)는 회로의 전파 방해(Electromagnetic Interference, EMI)를 최소화할 수 있다.
- [0023] 좀 더 자세히 살펴보면, 제1 컨버터(100)는 스위치-커패시터 래더 컨버터(Switched-Capacitor Ladder Converter)으로 구성될 수 있다. 이에 따라, 제1 컨버터(100)는 입력 전압(V_{IN})을 변환하여 제1 출력 전압(V_{MID})을 출력할 수 있다.
- [0024] 제2 컨버터(200)는 스위치-커패시터 3to1 컨버터(Switched-Capacitor Three-to-One Converter)으로 구성될 수 있다. 이에 따라, 제2 컨버터(200)는 제1 출력 전압(V_{MID})을 변환하여 제2 출력 전압(V_{OUT})을 출력할 수 있다.
- [0025] 제어부(300)는 제1 컨버터(100) 및 제2 컨버터(200)를 구동하기 위해 클럭 신호를 생성할 수 있다. 예를 들어, 제어부(300)는 8개의 위상(Phase)으로 구성된 스위치-커패시터 래더 컨버터를 구동하기 위해 8개 클럭 신호를 생성할 수 있다. 또한, 제어부(300)는 16개의 위상으로 구성된 스위치-커패시터 3to1 컨버터를 구동하기 위해 16개 클럭 신호를 생성할 수 있다. 이를 위해, 제어부(300)는 제1 제어 회로(310) 및 제2 제어 회로(320)를 포함한다.
- [0026] 제1 제어 회로(310)는 제1 컨버터(100)의 제1 출력 전압(V_{MID})과 제2 컨버터(200)의 증폭 전압을 수신하여 제1 컨버터(100)를 구동할 수 있는 클럭 신호를 생성할 수 있다. 예를 들어, 제1 제어 회로(310)는 제1 출력 전압(V_{MID})과 제1 출력 전압(V_{MID})에 대응되는 기준 전압을 비교할 수 있다. 제1 제어 회로(310)는 시스템 클럭(System Clock)에 대응되는 전압 이득(Gain)만큼, 제1 출력 전압(V_{MID})과 기준 전압을 증폭할 수 있다. 또한, 제1 제어 회로(310)는 증폭된 제1 출력 전압(V_{MID})과 증폭된 기준 전압의 전압차에 따라 클럭 신호를 제어하는 전압을 조절할 수 있다.
- [0027] 제2 제어 회로(320)는 제2 컨버터(200)의 제2 출력 전압(V_{OUT})을 수신하여 제2 컨버터(200)를 구동할 수 있는 클럭 신호를 생성할 수 있다. 예를 들어, 제2 제어 회로(320)는 제2 출력 전압(V_{OUT})과 제2 출력 전압(V_{OUT})에 대응되는 기준 전압을 비교할 수 있다. 제2 제어 회로(320)는 시스템 클럭에 대응되는 전압 이득만큼, 제2 출력 전압(V_{OUT})과 기준 전압을 증폭할 수 있다. 또한, 제2 제어 회로(320)는 증폭된 제2 출력 전압(V_{OUT})과 증폭된 기준 전압의 전압차에 따라 클럭 신호를 제어하는 전압을 조절할 수 있다.
- [0028] 이상에서 살펴본 바와 같이, 본 발명의 실시 예에 따른 전력 회로 장치(10)는 컨버터의 출력을 수신하여 컨버터

의 구동을 제어하는 피드백 루프를 구성할 수 있다. 또한, 전력 회로 장치(10)는 각 컨버터와 연결된 피드백 루프를 구성하여 회로의 부하 과도 응답(Load-Transient Response)을 제어할 수 있다. 이에 따라, 전력 회로 장치(10)는 회로의 전파 방해를 최소화할 수 있다.

[0030] 도 2는 본 발명의 실시 예에 따른 제2 제어 회로의 회로도이다.

[0031] 도 2를 참조하면, 제2 제어 회로(320)는 바이어스 전류의 크기를 조절하여 VCO(Voltage Controlled Oscillator)를 제어하기 위한 제2 제어 전압(V_CTRL, 3T1)을 생성하고, 제2 컨버터(200)를 구동하기 위한 제2 클럭 신호(CK_3T1)를 생성할 수 있다. 보다 상세하게, 제2 제어 회로(320)는 제2 출력 전압(V_OUT)과 기준 전압(V_REF)을 수신하여 다이내믹 증폭기(Dynamic Amplifier)를 통해 시스템 클럭(CK_)에 대응되는 전압 이득만큼 증폭시킬 수 있다. 증폭된 증폭 전압(V_OP, V_OM) 전류 거울(Current Mirror)을 통해 트랜지스터 베이스(Base)에 입력될 수 있다. 아울러, 제2 제어 회로(320)는 비교기를 통해 제2 출력 전압(V_OUT)과 기준 전압(V_REF)의 전압차를 추출하고, 디지털 로직(Digital Logic)을 통해 상승 신호(UP_3T1) 또는 하강 신호(DW_3T1)를 생성하여 제2 컨버터(200)의 바이어스 전류(I_CP, 3T1)를 생성할 수 있다. 이에 따라, 제2 제어 회로(320)는 VCO를 제어하기 위한 제2 제어 전압(V_CTRL, 3T1)을 생성하고, 제2 컨버터(200)를 구동하기 위한 제2 클럭 신호(CK_3T1)를 생성할 수 있다.

[0032] 이상에서 살펴본 바와 같이, 전력 회로 장치(10)는 복수의 위상을 가지는 3to1 컨버터의 인터리빙(Interleaving) 동작을 수행할 수 있다. 이에 따라, 전력 회로 장치(10)는 리플 전압 및 부하 과도 응답을 제어할 수 있다.

[0034] 도 3은 도 2에 도시된 제2 제어 회로의 동작 파형이다.

[0035] 도 3을 참조하면, 제2 제어 회로(320)는 부하 과도 응답이 발생하여 제2 출력 전압(V_OUT)이 감소된 경우, 상승 신호(UP_3T1) 및 하강 신호(DW_3T1)가 변화된다. 이에 따라, 제2 제어 회로(320)는 다이내믹 증폭기를 통해 증폭 전압(V_OP, V_OM)을 변화시켜 제2 컨버터(200)의 바이어스 전류(I_CP, 3T1)를 변화시킬 수 있다. 결국, 제2 제어 회로(320)는 제2 컨버터(200)의 바이어스 전류(I_CP, 3T1)에 대응하는 제2 제어 전압(V_CTRL, 3T1)을 증가시킬 수 있다.

[0037] 도 4은 본 발명의 실시 예에 따른 제1 제어 회로의 회로도이다.

[0038] 도 4을 참조하면, 제1 제어 회로(310)는 바이어스 전류의 크기를 조절하여 VCO를 제어하기 위한 제1 제어 전압(V_CTRL, LD)을 생성하고, 제1 컨버터(100)를 구동하기 위한 제1 클럭 신호(CK_LD)를 생성할 수 있다. 또한, 제1 제어 회로(310)는 제2 제어 회로(320)의 증폭 전압(V_OP, V_OM)을 이용하여 제1 제어 전압(V_CTRL, LD)를 제어하는 피드백 보조 회로(Feedback-Assist Circuit)를 구성할 수 있다. 보다 상세하게, 제1 제어 회로(310)는 비교기를 통해 제1 출력 전압(V_MID)과 제1 출력 전압(V_MID)에 대응하는 기준 전압(V_RFF, M)의 전압차를 추출하고, 상승 신호(UP_LD) 하강 신호(DW_LD)를 생성하여 제1 제어 회로(310)의 바이어스 전류(I_BIAS)에 대응하는 제1 제어 전압(V_CTRL, LD)를 생성할 수 있다. 또한, 제1 제어 회로(310)는 피드백 보조 회로를 통해 제2 컨버터(200)의 바이어스 전류(I_CP, 3T1)를 수신하여 제1 제어 전압(V_CTRL, LD)를 생성할 수 있다. 이에 따라, 제1 제어 회로(310)는 제1 컨버터(100)를 구동하기 위해 제1 클럭 신호(CK_LD)를 생성할 수 있다.

[0039] 이상에서 살펴본 바와 같이, 전력 회로 장치(10)는 복수의 위상을 가지는 래더 컨버터의 인터리빙 동작을 수행할 수 있다. 이에 따라, 전력 회로 장치(10)는 리플 전압 및 부하 과도 응답을 제어할 수 있다.

[0041] 도 5은 도 4에 도시된 제1 제어 회로의 동작 파형이다.

[0042] 도 5을 참조하면, 제1 제어 회로(310)는 제1 출력 전압(V_MID)과 제2 출력 전압(V_OUT)을 활용한 피드백 루프를 구성함으로써 종래 기술보다 부하 과도 응답을 줄일 수 있으며, 회로의 지연 시간을 단축할 수 있다. 즉, 전력 회로 장치(10)는 제1 제어 회로(310)를 통해 제1 제어 전압(V_CTRL, 3T1) 및 제2 제어 전압(V_CTRL, 3T1)의 부하 과도를 빠르게 복구할 수 있다. 이에 따라, 제1 제어 회로(310)는 부하 전류를 안정적으로 증가시킬 수 있다.

- [0044] 도 6는 본 발명의 다른 실시 예에 따른 전력 회로부의 블록도이다.
- [0045] 구체적으로, 도 6에서의 전력 회로부(10A)는 위상 shedding 제어부(Phase-Shedding Controller, 400)를 더 포함하는 일 예가 도시되어 있다. 도 4의 전력 회로부(10A)는 도 1과 유사하다. 따라서, 동일하거나 유사한 구성 요소는 동일하거나 유사한 참조 부호로 표기되며, 중복되는 설명은 이하 생략될 것이다.
- [0046] 도 6를 참조하면, 전력 회로부(10A)는 제1 제어 회로(310)를 통해 제1 제어 전압(V_CTRL, LD)에 따른 제1 클럭 신호(CK_LD)를 생성할 수 있다. 이에 따라, 제1 제어 회로(310)는 스위치-커패시터 래더 컨버터로 구성된 제1 컨버터(100)를 구동할 수 있다. 또한, 전력 회로부(10A)는 제2 제어 회로(320)를 통해 제2 제어 전압(V_CTRL, 3T1)에 따른 제2 클럭 신호(CK_3T1)를 생성할 수 있다. 이에 따라, 제2 제어 회로(320)는 스위치-커패시터 3to1 컨버터로 구성된 제2 컨버터(200)를 구동할 수 있다.
- [0047] 전력 회로부(10A)는 위상 shedding 제어부(400)을 더 포함할 수 있다. 전력 회로부(10A)는 제2 출력 전압(V_OUT)에 대응되는 기준 전압(V_REF)보다 제2 출력 전압(V_OUT)이 증가되는 경우, 위상 shedding 제어부(400)는 제2 제어 회로(320)의 위상을 감소시킬 수 있다. 예를 들어, 위상 shedding 제어부(400)는 시스템 클럭 주기당 제2 제어 회로(320)의 위상 6개씩 감소시켜 제2 출력 전압(V_OUT)으로 전달되는 전하량을 줄일 수 있다.
- [0048] 이상에서 살펴본 바와 같이, 본 발명의 다른 실시 예에 따른 전력 회로부(10A)는 위상 shedding 제어부(400)을 통해 제1 제어 전압(V_CTRL, LD) 또는 제2 제어 전압(V_CTRL, 3T1)을 빠르게 감소시켜 부하 과도 응답을 줄일 수 있다.
- [0050] 도 7은 도 6에 도시된 전력 회로부의 동작 파형이다.
- [0051] 도 7을 참조하면, 위상 shedding 제어부(400)는 Heavy-to-Light 부하 전환이 발생한 경우, 강제적으로 한 클럭당 6개의 위상을 삭제하여 부하 과도 응답을 제어할 수 있다. 이에 따라, 전력 회로부(10A)는 회로의 지연 시간을 단축할 수 있다.
- [0053] 도 8은 본 발명의 실시 예에 따른 DC-DC 컨버터의 블록도이다.
- [0054] 도 8을 참조하면, 전력 회로 장치(10)의 제1 컨버터(100)는 8개의 위상으로 구성된 스위치-커패시터 래더 컨버터일 수 있다. 전력 회로 장치(10)의 제2 컨버터(200)는 16개의 위상으로 구성된 스위치-커패시터 3to1 컨버터일 수 있다. 이에 따라, 전력 회로 장치(10)의 제2 출력 전압(V_OUT)은 제1 출력 전압(V_MID)보다 낮은 전압 레벨을 가질 수 있다. 예를 들어, 제1 컨버터(100)는 12V 크기의 입력 전압(V_IN)을 입력받아 4V 크기의 제1 출력 전압(V_MID)을 출력하고, 제2 컨버터(200)는 4V 크기의 제1 출력 전압(V_MID)을 입력받아 1.2V 크기의 제2 출력 전압(V_OUT)을 출력할 수 있다.
- [0056] 도 9는 본 발명의 실시 예에 따른 전력 회로 장치의 순서도이다.
- [0057] 도 9를 참조하면, S110 단계에서, 제1 컨버터(100)는 입력 전압(V_IN)을 변환하여 제1 출력 전압(V_MID)을 출력할 수 있다.
- [0058] S120 단계에서, 제2 컨버터(200)는 제1 출력 전압(V_MID)을 변환하여 제2 출력 전압(V_OUT)을 출력할 수 있다.
- [0059] S130 단계에서, 제2 제어 회로(320)는 제2 출력 전압(V_OUT)을 수신하여 제2 컨버터(200)를 구동하기 위한 제2 클럭 신호(CK_3T1)를 생성할 수 있다.
- [0060] S140 단계에서, 제1 제어 회로(310)는 제1 출력 전압(V_MID)과 제2 제어 회로(320)의 증폭 전압(V_OP, V_OM)을 수신하여 제1 컨버터(100)를 구동하기 위한 제1 클럭 신호(CK_LD)를 생성할 수 있다.
- [0061] 상술한 내용은 본 발명을 실시하기 위한 구체적인 실시 예들이다. 본 발명은 상술한 실시 예들 이외에도, 단순히 설계 변경되거나 용이하게 변경할 수 있는 실시 예들도 포함될 것이다. 또한, 본 발명은 실시 예들을 이용하여 용이하게 변형하여 실시할 수 있는 기술들도 포함될 것이다. 따라서, 본 발명의 범위는 상술한 실시 예들에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에

의해 정해져야 할 것이다.

부호의 설명

[0062]

10 : 전력 회로 장치

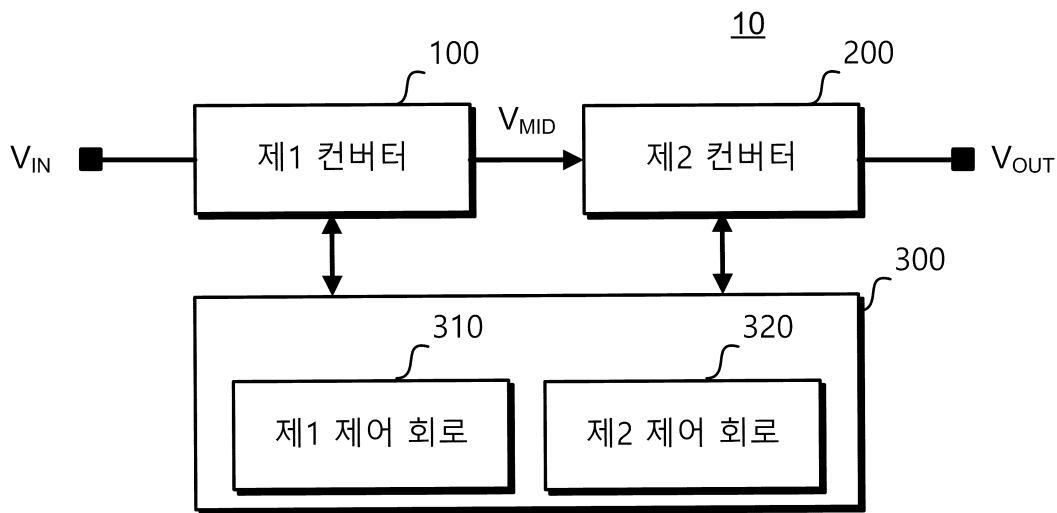
100 : 제1 컨버터 310 : 제1 제어 회로

200 : 제2 컨버터 320 : 제2 제어 회로

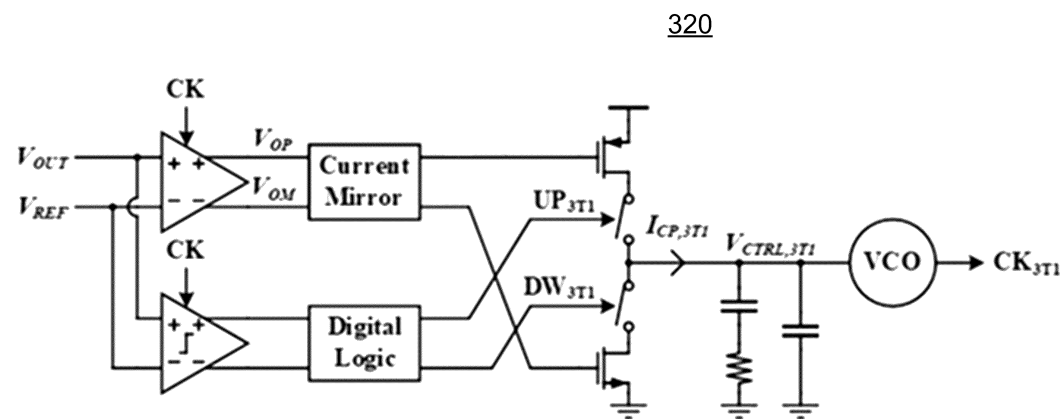
300 : 제어부 400 : 위상 섀딩 제어부

도면

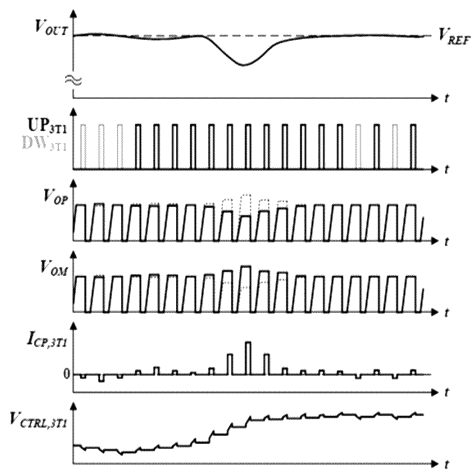
도면1



도면2

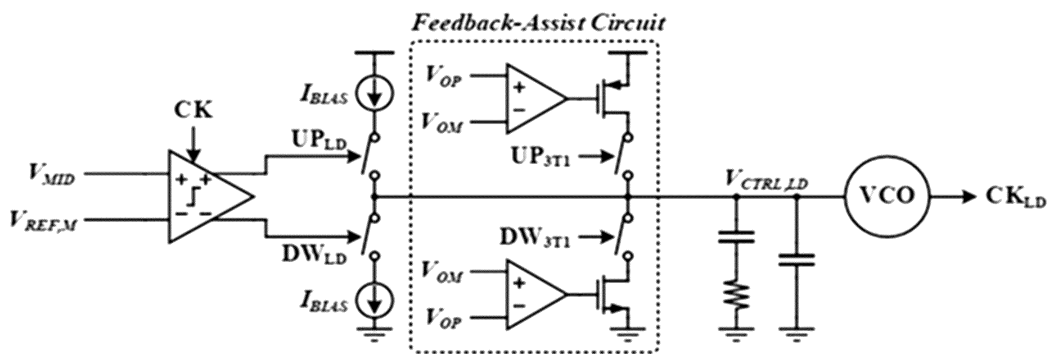


도면3

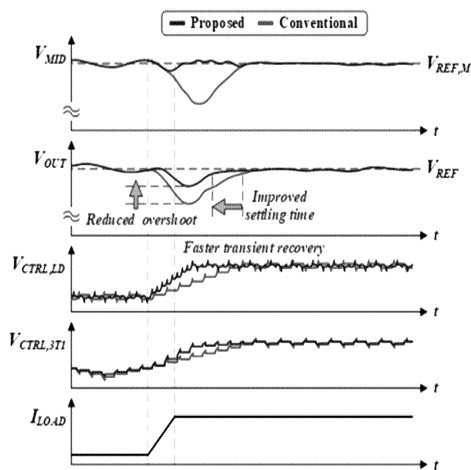


도면4

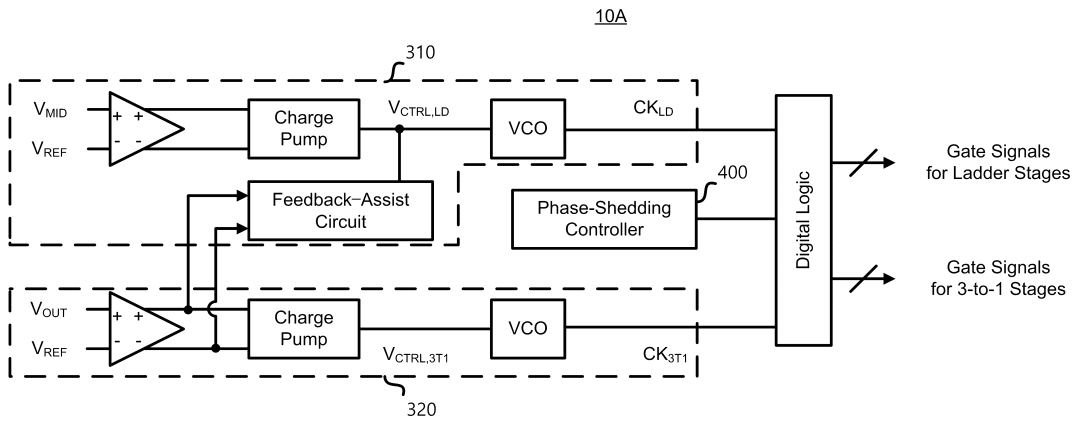
310



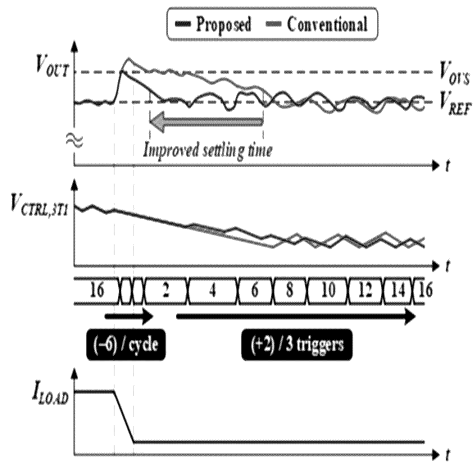
도면5



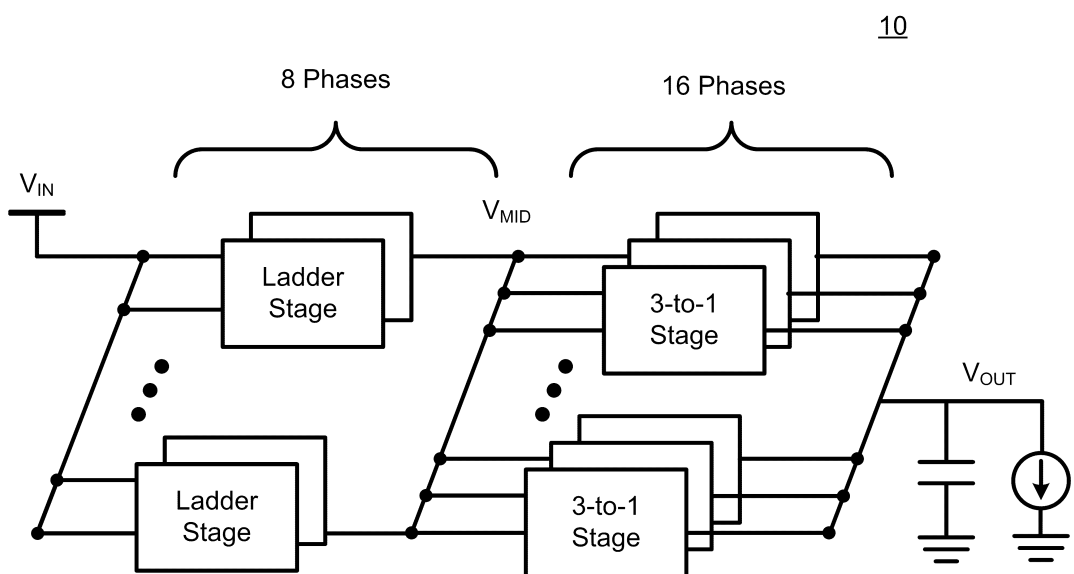
도면6



도면7



도면8



도면9

