

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 9 月 1 日(01.09.2016)

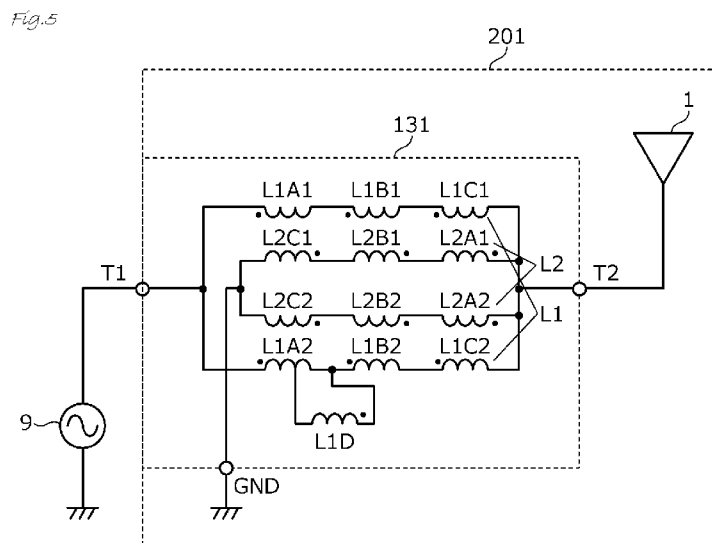


(10) 国際公開番号
WO 2016/136569 A1

- (51) 国際特許分類:
H01P 1/00 (2006.01) *H01P 5/10* (2006.01)
H01F 17/00 (2006.01) *H01Q 1/50* (2006.01)
H01F 19/00 (2006.01)
- (21) 国際出願番号: PCT/JP2016/054644
- (22) 国際出願日: 2016 年 2 月 18 日(18.02.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-032521 2015 年 2 月 23 日(23.02.2015) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者: 落合聖(OCHIAI, Akira); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 石塚健一(ISHIZUKA, Kenichi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所(KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: INDUCTANCE ELEMENT, HIGH-FREQUENCY TRANSFORMER ELEMENT, IMPEDANCE CONVERSION ELEMENT AND ANTENNA DEVICE

(54) 発明の名称: インダクタンス素子、高周波トランス素子、インピーダンス変換素子およびアンテナ装置



(57) Abstract: The present invention is provided with, in a laminate of a plurality of insulating substrates, a primary coil (L1) including first coil conductors (L1A1, L1B1, L1C1, L1A2, L1B2, L1C2), and a secondary coil (L2) including second coil conductors (L2A1, L2B1, L2C1, L2A2, L2B2, L2C2), and a magnetic field cancellation conductor pattern (L1D) which is adjacent to some conductors (L1A2, L1B2, L1C2) of the first coil conductors in the lamination direction of the insulating substrates and is disposed along the surface of the insulating substrate, and through which a high-frequency current flows in a direction opposite to that of a high-frequency current flowing through the first coil conductors is provided in the laminate.

(57) 要約:

[続葉有]



複数の絶縁基材の積層体に、第 1 コイル導体 (L1A1,L1B1,L1C1,L1A2,L1B2,L1C2) を含む 1 次コイル (L 1) と、第 2 コイル導体 (L2A1,L2B1,L2C1,L2A2,L2B2,L2C2) を含む 2 次コイル (L 2) と、を備え、第 1 コイル導体の一部導体 (L1A2,L1B2,L1C2) に対して絶縁基材の積層方向に隣接し、絶縁基材の面に沿って配置され、第 1 コイル導体に流れる高周波電流とは逆方向に高周波電流が流れる磁界相殺用導体パターン (L1D) が積層体に設けられている。

明 細 書

発明の名称：

インダクタンス素子、高周波トランス素子、インピーダンス変換素子およびアンテナ装置

技術分野

[0001] 本発明は、インダクタンス素子、高周波トランス素子、高周波トランス素子を備えるインピーダンス変換素子およびアンテナ装置に関するものである。

背景技術

[0002] 近年の携帯電話端末等に用いられるアンテナの入力インピーダンスは、広帯域化および小型化の影響により、給電回路のインピーダンスに比べて非常に低い。

[0003] このようにインピーダンス比の大きな回路同士を広帯域に亘って整合させるためには、例えば特許文献1に示されているようなトランスによる整合回路が、インピーダンス変換時に周波数特性が現れにくいために有効である。

先行技術文献

特許文献

[0004] 特許文献1：特許第4900515号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、表面実装部品として構成するため、小型の高周波トランスを絶縁基材の積層体に内蔵する場合、平面視で積層体の互いに対向する辺に第1入出力端子および第2入出力端子を形成すると、第1入出力端子から始まり、第2入出力端子で終わるようにコイル導体パターンを形成しようとする、0.5ターンの倍数でコイル導体パターンを形成する必要がある。

[0006] 図13は第1入出力端子Taと第2入出力端子Tbとの位置関係および、

第1入出力端子T_aと第2入出力端子T_bとの間に形成された0.5ターンのコイル導体パターンL_hを示す図である。コイル導体パターンのターン数の最小単位は0.5ターンになるので、設計可能なコイル導体パターンのターン数は0.5, 1.0, 1.5, 2.0…のように、0.5の倍数のとびとびの値にしかない。そのため、インダクタンス値およびトランス比を微妙に設定することは難しい。その結果、様々なインピーダンス変換比の高周波トランスを得ることも難しい。

[0007] 本発明の目的は、入出力端子の位置が限られていても、所望のインダクタンスを得るために有効な構造のインダクタンス素子、所望のトランス比を得るために有効な構造の高周波トランス、この高周波トランスを備えるインピーダンス変換素子およびアンテナ装置を提供することにある。

課題を解決するための手段

[0008] (1) 本発明のインダクタンス素子は、

複数の絶縁基材の積層体に、前記絶縁基材の面に沿って配置されたコイル導体および前記コイル導体に導通する層間接続導体で構成されるコイルを備えるインダクタンス素子であり、

前記コイル導体の一部に対して前記絶縁基材の積層方向に隣接し、前記絶縁基材の面に沿って配置され、前記コイル導体に流れる高周波電流とは逆方向に高周波電流が流れる磁界相殺用導体パターンが前記積層体に設けられたことを特徴とする。

[0009] 上記構成により、入出力端子の位置が定められていること等により、採り得るターン数およびインダクタンスがとびとびであっても、実質的に所望のインダクタンスが得られる。

[0010] (2) 上記(1)において、前記磁界相殺用導体パターンは、平面視で前記コイル導体の一部または全部と実質的に同形状（外径寸法、内径寸法、巻回軸）であることが好ましい。このことにより、磁界相殺用導体パターンとコイル導体との結合が高まり、磁界相殺用導体パターンが短くても、広範囲に亘るインダクタンスの設定が可能となる。また、磁界相殺用導体パターンが

短くなることにより、磁界相殺用導体パターンを設けることに伴う導体損失の増大が抑制される。

[0011] (3) 上記(1)または(2)において、前記コイル導体に対する前記磁界相殺用導体パターンの隣接する長さによって、または前記コイル導体に対する前記磁界相殺用導体パターンの、前記絶縁基材の積層方向の間隔によって、前記磁界相殺用導体パターンによる前記コイル導体のインダクタンスの調整量を定めることが好ましい。このことにより、磁界相殺用導体パターンによって、および絶縁基材の厚みによってコイル導体のインダクタンスを容易に設定できる。

[0012] (4) 本発明の高周波トランス素子は、

複数の絶縁基材の積層体に、前記絶縁基材の面に沿って配置された第1コイル導体および前記第1コイル導体に導通する層間接続導体で構成される1次コイルと、

前記積層体に、前記絶縁基材の面に沿って配置された第2コイル導体および前記第2コイル導体に導通する層間接続導体で構成される2次コイルと、を備え、

前記第1コイル導体の一部に対して前記絶縁基材の積層方向に隣接し、前記絶縁基材の面に沿って配置され、前記第1コイル導体に流れる高周波電流とは逆方向に高周波電流が流れる、磁界相殺用導体パターンが前記積層体に設けられたことを特徴とする。

[0013] 上記構成により、入出力端子の位置が定められていること等により、採り得るターン数およびインダクタンスがとびとびであっても、実質的に所望のインダクタンスが得られる。そのため、第1コイルと第2コイルによるトランス比を、とびとびで無い、所望の値に定めることができる。

[0014] (5) 上記(4)において、前記磁界相殺用導体パターンは、平面視で前記第1コイル導体および前記第2コイル導体の一部または全部と実質的に同形状(外径寸法、内径寸法、巻回軸)であることが好ましい。このことにより、磁界相殺用導体パターンとコイル導体との結合が高まり、磁界相殺用導体

パターンが短くても、広範囲に亘るトランス比の設定が可能となる。また、磁界相殺用導体パターンが短くなることにより、磁界相殺用導体パターンを設けることに伴う導体損失の増大が抑制される。

[0015] (6) 上記(5)において、前記磁界相殺用導体パターンは、前記第2コイル側よりも前記第1コイル側に近接する層に配置されていることが好ましい。このことにより、磁界相殺用導体パターンが第2コイルと結合することによる影響が抑えられる。

[0016] (7) 上記(5)または(6)において、前記第1コイル導体に対する前記磁界相殺用導体パターンの隣接する長さによって、または前記第1コイル導体に対する前記磁界相殺用導体パターンの、前記絶縁基材の積層方向の間隔によって、前記磁界相殺用導体パターンによる前記1次コイルのインダクタンスの調整量を定められることが好ましい。このことにより、磁界相殺用導体パターンによって、および絶縁基材の厚みによってトランス比を容易に設定できる。

[0017] (8) 本発明のインピーダンス変換素子は、

上記(4)から(7)のいずれかに記載の高周波トランス素子を備え、

前記1次コイルの第1端は給電ポート、前記1次コイルの第2端はアンテナポート、前記2次コイルの第1端は前記アンテナポート、前記2次コイルの第2端はグラウンドにそれぞれ接続され、前記給電ポートと前記アンテナポートとの間でインピーダンスを変換することを特徴とする。

[0018] 上記構成により、とびとびの比では無い、所望のインピーダンス変換比で、給電回路とアンテナとを整合させることができる。

[0019] (9) 上記(8)において、前記積層体の形状は直方体状であり、平面視で互いに対向する第1辺(側面)および第2辺(側面)に入出力端子をそれぞれ備え、平面視で互いに対向する第3辺(側面)または第4辺(側面)にグラウンド端子を備えることが好ましい。このことにより、給電回路とアンテナとの間の伝送路にインピーダンス変換素子を容易に配置できる。

[0020] (10) 本発明のアンテナ装置、上記(8)または(9)に記載のインピー

ダンス変換素子と前記アンテナポートに接続されたアンテナ素子とで構成される。

[0021] 上記構成により、給電回路と容易に整合するアンテナ装置が得られる。

発明の効果

[0022] 本発明によれば、ターン数が少なく、平面サイズや入出力端子の位置が定められた条件の下でも、実質的に所望のインダクタンスのインダクタンスが構成できる。また、実質的に所望のトランス比の高周波トランスが得られる。また、実質的に所望のインピーダンス変換比のインピーダンス変換素子が得られる。さらに、給電回路と容易に整合するアンテナ装置が得られる。

図面の簡単な説明

[0023] [図1]図1は第1の実施形態に係る、インピーダンス変換素子131の斜視図である。

[図2]図2はインピーダンス変換素子131の、基板20への実装構造を示す平面図である。

[図3]図3はインピーダンス変換素子131の分解平面図である。

[図4]図4はインピーダンス変換素子131の断面図である。

[図5]図5はインピーダンス変換素子131およびアンテナ装置201の回路図である。

[図6]図6(A)(B)はインピーダンス変換素子131の等価回路図である。

[図7]図7(A)(B)(C)は、第1の実施形態で図3に示した基材S11, S12, S13に形成される導体パターンの変形例を示す図である。

[図8]図8(A)(B)(C)は、図7(A)(B)(C)に示した導体パターンを有する高周波トランスの1次コイルの回路図である。

[図9]図9は、磁界相殺用導体パターンL1Dのターン数を変えたとき、および磁界相殺用導体パターンL1Dと第1コイル導体L1A2との層間距離を変えたときの、1次コイルL1と2次コイルL2のインダクタンスの変化について示す図である。

[図10]図10は第3の実施形態に係る高周波トランス121の回路図である。

[図11]図11は第4の実施形態に係るインダクタンス素子111の分解平面図である。

[図12]図12は第4の実施形態に係るインダクタンス素子111の回路図である。

[図13]図13は第1入出力端子Taと第2入出力端子Tbとの位置関係および、第1入出力端子Taと第2入出力端子Tbとの間に形成された0.5ターンのコイル導体パターンLhの例を示す図である。

発明を実施するための形態

[0024] 以降、図を参照して幾つかの具体的な例を挙げて、本発明を実施するための複数の形態を示す。各図中には同一箇所には同一符号を付す。第2の実施形態以降では第1の実施形態と共通の事柄についての記述を省略し、異なる点について説明する。特に、同様の構成による同様の作用効果については実施形態毎には逐次言及しない。

[0025] 《第1の実施形態》

第1の実施形態では、高周波トランス素子、インピーダンス変換素子、およびアンテナ装置の例を示す。本実施形態では、高周波トランスがインピーダンス変換素子そのものであり、このインピーダンス変換素子を給電回路とアンテナ素子とのインピーダンス整合回路として用い、インピーダンス変換素子とアンテナ素子とでアンテナ装置を構成する。

[0026] 図1は第1の実施形態に係る、インピーダンス変換素子131の斜視図である。インピーダンス変換素子131は、複数の絶縁基材の積層体10を備え、この積層体10内に、1次コイルおよび2次コイルによる高周波トランスおよび、この高周波トランスによるインピーダンス変換回路が構成されている。積層体10の外面には、給電端子T1、アンテナ端子T2、グランド端子GNDおよび空き端子NCがそれぞれ形成されている。

[0027] 図2はインピーダンス変換素子131の、基板20への実装構造を示す平

面図である。基板 20 には、グランド導体Egndと信号ラインSLとでコプレーナライン構造の伝送線路が形成されている。この伝送線路にアンテナ素子 1 および給電回路 9 が接続される。インピーダンス変換素子 131 は、その端子 T1, T2 が伝送線路の途中（信号ラインSLの途中）に直列接続され、且つグランド端子GNDおよび空き端子NCがグランド導体Egndに接続されるように基板 20 に実装される。インピーダンス変換素子 131 とアンテナ素子 1 とでアンテナ装置 201 が構成される。

[0028] このように、インピーダンス変換素子 131 の積層体の形状は直方体状であり、平面視で互いに対向する第1辺（側面）および第2辺（側面）に入出力端子 T1, T2 をそれぞれ備え、平面視で互いに対向する第3辺（側面）または第4辺（側面）にグランド端子GNDを備えているので、給電回路とアンテナとの間の伝送路にインピーダンス変換素子 131 を容易に配置できる。

[0029] 図3はインピーダンス変換素子 131 の分解平面図である。図4はインピーダンス変換素子 131 の断面図である。但し、図4では図面の鮮明化のため、積層体 10 のハッチング表記は省略している。インピーダンス変換素子 131 は、複数の絶縁性の基材 S1～S13 を備えている。基材 S1～S13 には各種導体パターンが形成されている。「各種導体パターン」には、基材の表面に形成された導体パターンだけでなく、複数の層間接続導体を含む。これら層間接続導体はビア導体だけでなく、積層体 10（図1参照）の端面に形成される端面電極も含む。以降に示すように、各層間接続導体は所定のコイル導体に導通する。

[0030] インピーダンス変換素子 131 をセラミック部品として構成する場合、上記基材は非磁性のセラミック層であり、上記導電体パターンは銅ペースト等の導体材料の印刷パターンである。インピーダンス変換素子 131 を樹脂多層部品として構成する場合、上記基材は樹脂材料のシートであり、上記導電体パターンはAl箔やCu箔等の金属箔をパターン化したものである。

[0031] 基材 S1 の上面は積層体 10 の実装面（下面）に相当する。基材 S1 には

端子 T 1, T 2, GND, NC が形成されている。

[0032] 基材 S 2, S 3, S 4 には、第 1 コイル導体 L 1 A 1, L 1 B 1, L 1 C 1 がそれぞれ形成されている。また、基材 S 4, S 5, S 6 には、第 2 コイル導体 L 2 A 1, L 2 B 1, L 2 C 1 がそれぞれ形成されている。基材 S 8, S 9, S 10 には、第 2 コイル導体 L 2 C 2, L 2 B 2, L 2 A 2 がそれぞれ形成されている。基材 S 10, S 11, S 12 には、第 1 コイル導体 L 1 C 2, L 1 B 2, L 1 A 2 がそれぞれ形成されている。各コイル導体は 1 ターン以下のループ状導体パターンで構成されている。さらに、基材 S 13 には、磁界相殺用導体パターン L 1 D が形成されている。磁界相殺用導体パターン L 1 D は、平面視で第 1 コイル導体 L 1 C 2, L 1 B 2, L 1 A 2 の一部または全部と実質的に同形状（外径寸法、内径寸法、巻回軸）である。この磁界相殺用導体パターン L 1 D も 1 ターン以下のループ状導体パターンで構成されている。

[0033] 図 3 には、あるタイミング（位相）において各導体パターンに流れる電流の方向を矢印で表している。また、その電流により生じる磁束の向きをクロス記号とドット記号で表している。

[0034] 第 1 コイル導体 L 1 A 1 の第 1 端は給電端子 T 1 に接続されている。第 1 コイル導体 L 1 A 1 の第 2 端と第 1 コイル導体 L 1 B 1 の第 1 端とはビア導体 V 1 で接続されている。第 1 コイル導体 L 1 B 1 の第 2 端と第 1 コイル導体 L 1 C 1 の第 1 端とはビア導体 V 2 で接続されている。第 1 コイル導体 L 1 C 1 の第 2 端はアンテナ端子 T 2 に接続されている。

[0035] 第 2 コイル導体 L 2 A 1 の第 1 端はアンテナ端子 T 2 に接続されている。第 2 コイル導体 L 2 A 1 の第 2 端と第 2 コイル導体 L 2 B 1 の第 1 端とはビア導体 V 3 で接続されている。第 2 コイル導体 L 2 B 1 の第 2 端と第 2 コイル導体 L 2 C 1 の第 1 端とはビア導体 V 4 で接続されている。第 2 コイル導体 L 2 C 1 の第 2 端とグランド端子 GND とはビア導体 V 5 で接続されている。

[0036] 第 2 コイル導体 L 2 C 2 の第 1 端とグランド端子 GND とはビア導体 V 6

で接続されている。第2コイル導体L2C2の第2端と第2コイル導体L2B2の第1端とはビア導体V7で接続されている。第2コイル導体L2B2の第2端と第2コイル導体L2A2の第1端とはビア導体V8で接続されている。第2コイル導体L2A2の第2端はアンテナ端子T2に接続されている。

[0037] 第1コイル導体L1C2の第1端はアンテナ端子T2に接続されている。第1コイル導体L1C2の第2端と第1コイル導体L1B2の第1端とはビア導体V9で接続されている。第1コイル導体L1B2の第2端と第1コイル導体L1A2の第1端（第1接続点CP11）とはビア導体V10で接続されている。第1コイル導体L1A2の第2端は給電端子T1に接続されている。

[0038] 第1コイル導体L1A2の第1接続点CP11と磁界相殺用導体パターンL1Dの第1端（第1接続点CP13）はビア導体V11で接続されている。また、第1コイル導体L1A2の第2接続点CP12と磁界相殺用導体パターンL1Dの第2端（第2接続点CP14）はビア導体V12で接続されている。

[0039] 磁界相殺用導体パターンL1Dのインダクタンスは、主に磁界相殺用導体パターンL1Dの長さによって定まる。

[0040] 磁界相殺用導体パターンL1Dと第1コイル導体L1A2とは基材S12を介して部分的に平行に隣接していて、磁界相殺用導体パターンL1Dと第1コイル導体L1B2とは基材S11、S12を介して部分的に平行に隣接している。この構造により、磁界相殺用導体パターンL1Dと第1コイル導体L1A2、L1B2とで相互インダクタンスが生じる。

[0041] そのため、第1コイル導体L1A2に対する磁界相殺用導体パターンL1Dの隣接する長さ、第1コイル導体L1A2と磁界相殺用導体パターンL1Dとの間隔（絶縁基材の積層方向の間隔）、第1コイル導体L1B2に対する磁界相殺用導体パターンL1Dの隣接する長さ、第1コイル導体L1B2と磁界相殺用導体パターンL1Dとの間隔（絶縁基材の積層方向の間隔）に

よって、磁界相殺用導体パターン $L1D$ と第1コイル導体 $L1A2$ 、 $L1B2$ とで生じる相互インダクタンスが定まる。したがって、磁界相殺用導体パターン $L1D$ が一定であっても、基材 $S11$ 、 $S12$ の厚み寸法によって、この磁界相殺用導体パターン $L1D$ が繋がるコイル導体のインダクタンスを定めることができる。

[0042] 図5はインピーダンス変換素子131およびアンテナ装置201の回路図である。図5では、図3、図4に示したコイル導体の位置関係を考慮して回路図化している。

[0043] 1次コイル $L1$ の第1端は給電端子 $T1$ 、1次コイル $L1$ の第2端はアンテナ端子 $T2$ 、2次コイル $L2$ の第1端はアンテナ端子 $T2$ 、2次コイル $L2$ の第2端はグラウンド GND にそれぞれ接続されている。給電端子 $T1$ は本発明に係る「給電ポート」の一例、アンテナ端子 $T2$ は本発明に係る「アンテナポート」の一例である。

[0044] 図3に示すように、第1コイル導体 $L1A1$ 、 $L1B1$ 、 $L1C1$ およびビア導体 $V1$ 、 $V2$ は約1.5ターンのコイルを構成している。同様に、第1コイル導体 $L1A2$ 、 $L1B2$ 、 $L1C2$ およびビア導体 $V9$ 、 $V10$ は約1.5ターンのコイルを構成している。第1コイル導体 $L1A1$ 、 $L1B1$ 、 $L1C1$ と第1コイル導体 $L1A2$ 、 $L1B2$ 、 $L1C2$ は、外径寸法、内径寸法、巻回軸がそれぞれ一致している。

[0045] また、図3に示すように、第2コイル導体 $L2A1$ 、 $L2B1$ 、 $L2C1$ およびビア導体 $V3$ 、 $V4$ は約2.25ターンのコイルを構成している。同様に、第2コイル導体 $L2A2$ 、 $L2B2$ 、 $L2C2$ およびビア導体 $V7$ 、 $V8$ は約2.25ターンのコイルを構成している。第2コイル導体 $L2A1$ 、 $L2B1$ 、 $L2C1$ と第2コイル導体 $L2A2$ 、 $L2B2$ 、 $L2C2$ は、外径寸法、内径寸法、巻回軸がそれぞれ一致している。

[0046] さらに、第1コイル導体 $L1A1$ 、 $L1B1$ 、 $L1C1$ と第2コイル導体 $L2A1$ 、 $L2B1$ 、 $L2C1$ についても、外径寸法、内径寸法、巻回軸がそれぞれ一致している。同様に、第1コイル導体 $L1A2$ 、 $L1B2$ 、 $L1$

C 2と第2コイル導体L 2 A 2, L 2 B 2, L 2 C 2についても、外径寸法、内径寸法、巻回軸がそれぞれ一致している。

[0047] 図5に示すように、第1コイル導体L 1 A 1, L 1 B 1, L 1 C 1と第1コイル導体L 1 A 2, L 1 B 2, L 1 C 2とは並列接続されて、1次コイルL 1が構成されている。同様に、第2コイル導体L 2 A 1, L 2 B 1, L 2 C 1と第2コイル導体L 2 A 2, L 2 B 2, L 2 C 2とは並列接続されて、2次コイルL 2が構成されている。

[0048] 第2コイル導体L 2 A 1, L 2 B 1, L 2 C 1および第2コイル導体L 2 A 2, L 2 B 2, L 2 C 2は、第1コイル導体L 1 A 1, L 1 B 1, L 1 C 1と第1コイル導体L 1 A 2, L 1 B 2, L 1 C 2とで積層方向に挟まれるように配置されている。この構造により、上記1次コイルL 1と2次コイルL 2とは、巻回数が少ないながらも適度に高い結合係数で結合する。

[0049] 図3の基材S 1 3に形成されている磁界相殺用導体パターンL 1 Dは、第1コイル導体L 1 A 2の一部に並列接続される。また、上述のとおり、磁界相殺用導体パターンL 1 Dと第1コイル導体L 1 A 2, L 1 B 2との間には相互インダクタンスが生じている。但し、第1コイル導体L 1 A 2, L 1 B 2, L 1 C 2により生じる磁束の方向と磁界相殺用導体パターンL 1 Dにより生じる磁束の方向は逆である。すなわち、第1コイル導体L 1 A 2, L 1 B 2, L 1 C 2に流れる高周波電流とは逆方向に磁界相殺用導体パターンL 1 Dに高周波電流が流れる。そのため、磁界相殺用導体パターンL 1 Dは第1コイル導体L 1 A 2, L 1 B 2, L 1 C 2による磁束を減じる方向に作用し、第1コイル導体L 1 A 2, L 1 B 2, L 1 C 2によるインダクタンスを減少させる。したがって、磁界相殺用導体パターンL 1 Dは1次コイルL 1のインダクタンスを減少させる。

[0050] 磁界相殺用導体パターンL 1 Dは第2コイル導体L 2 A 1, L 2 B 1, L 2 C 1, L 2 A 2, L 2 B 2, L 2 C 2から、絶縁基材の積層方向に離れている。すなわち、磁界相殺用導体パターンL 1 Dは、第2コイル導体L 2 A 1, L 2 B 1, L 2 C 1, L 2 A 2, L 2 B 2, L 2 C 2側よりも第1コイ

ル導体 L_{1A2} , L_{1B2} , L_{1C2} 側に近接する層に配置されている。この構造により、第2コイル導体 L_{2A1} , L_{2B1} , L_{2C1} , L_{2A2} , L_{2B2} , L_{2C2} で構成される2次コイル L_2 のインダクタンスに対する影響は少ない。

[0051] 磁界相殺用導体パターン L_{1D} は、平面視で第1コイル導体 L_{1A2} , L_{1B2} , L_{1C2} の殆ど全部と実質的に同形状（外径寸法、内径寸法、巻回軸）である。このことにより、磁界相殺用導体パターン L_{1D} と第1コイル導体 L_{1A2} , L_{1B2} , L_{1C2} との結合が高まり、磁界相殺用導体パターン L_{1D} が短くても、広範囲に亘るインダクタンスの設定が可能となる。また、磁界相殺用導体パターン L_{1D} が短くなることにより、磁界相殺用導体パターン L_{1D} を設けることに伴う導体損失の増大は抑制される。

[0052] 図6（A）（B）はインピーダンス変換素子131の等価回路図である。図6（A）においてポート P_1 , P_2 は上記端子 T_1 , T_2 に相当する。1次コイル L_1 と2次コイル L_2 は互いに結合し、1次コイル L_1 と2次コイル L_2 とでオートトランス回路を構成する。図6（B）は、理想トランス1Tと寄生インダクタンス L_{pp} , L_{ps} とによる等価回路図である。

[0053] ここで、1次コイル L_1 のインダクタンスを L_1 、2次コイル L_2 のインダクタンスを L_2 、結合係数を k 、トランス比を n 、1次コイル L_1 と2次コイル L_2 との相互インダクタンスを M で表すと、次の関係が成り立つ。

$$[0054] \quad M = k\sqrt{(L_1 * L_2)}$$

$$L_{pp} = L_1 + L_2 + 2M$$

$$L_{ps} = \{(1 - k^2) * L_1 * L_2\} / (L_1 + L_2 + 2M)$$

$$n = (L_1 + L_2 + 2M) / (L_2 + M)$$

したがって、上記磁界相殺用導体パターン L_{1D} を設けて1次コイル L_1 のインダクタンスを調整することによって、トランス比 n を定めることができ、インピーダンス変換比を定めることができる。

[0055] なお、図3～図5に示した例とは逆に、1次コイル L_1 を構成する第1コイル導体 L_{1A1} , L_{1B1} , L_{1C1} および第1コイル導体 L_{1A2} , L_{1B2} , L_{1C2} の配置が異なる。

1 B 2, L 1 C 2 が、2 次コイル L 2 を構成する第 2 コイル導体 L 2 A 1, L 2 B 1, L 2 C 1 と第 2 コイル導体 L 2 A 2, L 2 B 2, L 2 C 2 とで積層方向に挟まれるように構成してもよい。但し、2 次コイル L 2 の一端はグランドに接続されるので、1 次コイル L 1 に対して磁界相殺用導体パターンによるインダクタンスの調整を行う方が、多様なトランス比を得るためには効果的である。すなわち、2 次コイル L 2 は 1 / 4 ターンを最小単位で設定できるので、設計上の自由度は元々高いが、1 次コイル L 1 は 1 / 2 ターンが最小単位であるので、設計上の自由度が低い。そのため、1 次コイル L 1 側に磁界相殺用導体パターン L 1 D を設けると、インダクタンスの調整に対してより有効に作用することとなる。

[0056] 《第 2 の実施形態》

第 2 の実施形態では、形状の異なる幾つかの磁界相殺用導体パターン L 1 D の例と、それによって得られるインダクタンスの例を示す。

[0057] 図 7 (B) は、第 1 の実施形態で図 3 に示した基材 S 1 1, S 1 2, S 1 3 に形成される導体パターンを示す図である。図 7 (A) (C) は、第 1 の実施形態で図 3 に示した基材 S 1 1, S 1 2, S 1 3 に形成される導体パターンの変形例である。その他の基材に形成される導体パターンは第 1 の実施形態と同じである。

[0058] 図 8 (A) (B) (C) は、図 7 (A) (B) (C) に示した導体パターンを有する高周波トランスの 1 次コイルの回路図である。

[0059] 図 7 (A) の例では、基材 S 1 3 が無い。または基材 S 1 3 があっても、そこには磁界相殺用導体パターン L 1 D が形成されていない。したがって、第 1 コイル導体 L 1 A 2 に対して磁界相殺用導体パターン L 1 D が接続されることなく、磁界相殺用導体パターン L 1 D によるインダクタンスの減少は無い。

[0060] 図 7 (C) の例では、基材 S 1 3 に形成される磁界相殺用導体パターン L 1 D が、図 7 (B) に示した例より短い。また、図 7 (B) に示した例では、磁界相殺用導体パターン L 1 D が第 1 コイル導体 L 1 A 2 の一部に並列接

続されたが、図 7 (C) に示す例では、磁界相殺用導体パターン L 1 D は第 1 コイル導体 L 1 A 2, L 1 B 2 の一部に並列接続されている。この図 7 (C) に示す例のように、磁界相殺用導体パターン L 1 D は、平面視で第 1 コイル導体 L 1 A 2, L 1 B 2, L 1 C 2 の一部と実質的に同形状（外径寸法、内径寸法、巻回軸）であってもよい。

[0061] 図 9 は、磁界相殺用導体パターン L 1 D のターン数を変えたとき、および磁界相殺用導体パターン L 1 D と第 1 コイル導体 L 1 A 2 との層間距離を変えたときの、1 次コイル L 1 と 2 次コイル L 2 のインダクタンスの変化について示す図である。図 9 において 5 つの条件は次のとおりである。

- [0062] (1) 磁界相殺用導体パターン L 1 D 無し
(2) 磁界相殺用導体パターン L 1 D のターン数 1、層間距離 $12.5 \mu\text{m}$
(3) 磁界相殺用導体パターン L 1 D のターン数 1、層間距離 $50 \mu\text{m}$
(4) 磁界相殺用導体パターン L 1 D のターン数 0.5、層間距離 $12.5 \mu\text{m}$
(5) 磁界相殺用導体パターン L 1 D のターン数 0.5、層間距離 $50 \mu\text{m}$

図 9 中の $\Delta L 1$ は、磁界相殺用導体パターン L 1 D が無い場合に対する 1 次コイル L 1 のインダクタンスの変化量、 $\Delta L 2$ は、磁界相殺用導体パターン L 1 D が無い場合に対する 2 次コイル L 2 のインダクタンスの変化量である。

[0063] 図 9 の条件 (2) と (4) の $\Delta L 1$ の違い、または条件 (3) と (5) の $\Delta L 1$ の違いから明らかなように、層間距離が同じあれば、磁界相殺用導体パターン L 1 D のターン数が 1 ターンより 0.5 ターンの方が 1 次コイル L 1 のインダクタンス減少量大きい。これは、磁界相殺用導体パターン L 1 D のターン数が少ないほど、磁界相殺用導体パターン L 1 D に流れる電流が増大することに依る。また、磁界相殺用導体パターン L 1 D のターン数の減少に伴って、磁界相殺用導体パターン L 1 D が並列接続される相手側のコイル導体のターン数が多くなることに依る。

[0064] 図 9 の $(\Delta L 1 / L 1)$ と $(\Delta L 2 / L 2)$ とを比較すると明らかなように、磁界相殺用導体パターン L 1 D は 1 次コイル L 1 に対する影響に比べ、

2次コイルL₂に対する影響は小さい。これは、図5に示したように、2次コイルL₂を構成する第2コイル導体が1次コイルL₁を構成する第1コイル導体で積層方向に挟まれていて、磁界相殺用導体パターンL₁Dが積層体の最外層に配置されていることに依る。すなわち、磁界相殺用導体パターンL₁Dは第2コイル導体より、第1コイル導体に強く結合することに依る。

[0065] 以上に示した例では、説明のわかりやすさを考慮して、磁界相殺用導体パターンL₁Dのターン数を設定するように説明したが、第1コイル導体に対する磁界相殺用導体パターンL₁Dの「隣接する部分の長さ」によって、磁界相殺用導体パターンによるインダクタンスの調整量を定めることができる。

[0066] このように、第1コイル導体に対する磁界相殺用導体パターンL₁Dの隣接部の長さおよび磁界相殺用導体パターンL₁Dと第1コイル導体L₁A₂との層間距離を適宜選ぶことによって、1次コイルL₁のインダクタンスを所定範囲内で設定できる。このことにより、第1の実施形態で図6(A)(B)に示した、1次コイルL₁と2次コイルL₂とによる高周波トランスのトランス比を適宜設定できる。すなわち、多様なインピーダンス変換比のインピーダンス変換素子が得られる。

[0067] 《第3の実施形態》

第3の実施形態では、高周波トランスの例を示す。

[0068] 図10は第3の実施形態に係る高周波トランス121の回路図である。この高周波トランス121は、互いに電磁界結合する1次コイルL₁および2次コイルL₂を備える。

[0069] 図10に示す高周波トランス121の1次コイルL₁の構成は、第1の実施形態で、図3、図5に示した第1コイル導体L₁A₁、L₁B₁、L₁C₁、L₁A₂、L₁B₂、L₁C₂および磁界相殺用導体パターンL₁Dと同様に構成される。2次コイルL₂は、図3、図5に示した第2コイル導体L₂A₁、L₂B₁、L₂C₁、L₂A₂、L₂B₂、L₂C₂と同様に構成される。

[0070] 磁界相殺用導体パターンL 1 Dの作用は第1、第2の実施形態で示したとおりである。したがって、図10に示す構成により、磁界相殺用導体パターンL 1 Dは1次コイルL 1のインダクタンスを減少方向に調整する。これにより、1次コイルL 1と2次コイルL 2とによる高周波トランスのトランス比を適宜設定できる。

[0071] なお、高周波トランスの1次－2次間の関係は可逆性があるので、端子T 1を2次側、端子T 2を1次側にして利用することもできる。

[0072] 《第4の実施形態》

第4の実施形態ではインダクタンス素子の例を示す。図11は第4の実施形態に係るインダクタンス素子111の分解平面図である。図12はインダクタンス素子111の回路図である。インダクタンス素子111は、複数の絶縁性の基材S 1～S 5を備えている。基材S 1～S 5には各種導体パターンが形成されている。「各種導体パターン」には、基材の表面に形成された導体パターンだけでなく、層間接続導体を含む。インダクタンス素子111は、上記導体パターンが生成された基材S 1～S 5の積層体である。

[0073] 基材S 1の上面は積層体の実装面（下面）に相当する。基材S 1には端子T 1，T 2が形成されている。

[0074] 基材S 2，S 3，S 4には、コイル導体L C，L B，L Aがそれぞれ形成されている。また、基材S 5には、磁界相殺用導体パターンL Dが形成されている。図11には、あるタイミング（位相）において各導体パターンに流れる電流の方向を矢印で表している。また、その電流により生じる磁束の向きをクロス記号とドット記号で表している。

[0075] 図11に示すコイル導体L C，L B，L Aは、第1の実施形態で図3に示したコイル導体L 1 C 2，L 1 B 2，L 1 A 2と同様に構成されている。また、図11に示す磁界相殺用導体パターンL Dは、第1の実施形態で図3に示した磁界相殺用導体パターンL 1 Dと同様に構成されている。

[0076] 図12に示すように、インダクタンス素子111の磁界相殺用導体パターンL Dは、コイル導体L Aの一部に並列される。但し、コイル導体L A，L

B, L Cにより生じる磁束の方向と磁界相殺用導体パターンL Dにより生じる磁束の方向は逆である。すなわち、コイル導体L A, L B, L Cに流れる高周波電流とは逆方向に磁界相殺用導体パターンL Dに高周波電流が流れる。そのため、磁界相殺用導体パターンL Dはコイル導体L A, L B, L Cによる磁束を減じる方向に作用し、コイル導体L A, L B, L Cによるインダクタンスを減少させる。したがって、磁界相殺用導体パターンL Dは1次コイルL 1のインダクタンスを減少させる。第1、第2の実施形態で示した高周波トランス構造の1次コイルに対する作用と同様に、磁界相殺用導体パターンL Dのターン数（コイル導体に対する磁界相殺用導体パターンL Dの隣接する部分の長さ）および磁界相殺用導体パターンL Dとコイル導体L Aとの層間距離によって、所定のインダクタンスに定めることができる。

[0077] 最後に、上述の実施形態の説明は、すべての点で例示であって、制限的なものではない。当業者にとって変形および変更が適宜可能である。例えば、異なる実施形態で示した構成の部分的な置換または組み合わせが可能である。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示される。さらに、本発明の範囲には、特許請求の範囲内と均等の範囲内での実施形態からの変更が含まれる。

符号の説明

[0078] C P 1 1…第1コイル導体L 1 A 2の第1接続点

C P 1 2…第1コイル導体L 1 A 2の第2接続点

C P 1 3…磁界相殺用導体パターンL 1 Dの第1接続点

C P 1 4…磁界相殺用導体パターンL 1 Dの第2接続点

Egnd…グラウンド導体

G N D…グラウンド端子

I T…理想トランス

L 1 A 1, L 1 B 1, L 1 C 1, L 1 A 2, L 1 B 2, L 1 C 2…第1コイル導体

L 1 D…磁界相殺用導体パターン

L 2 A 1, L 2 B 1, L 2 C 1, L 2 A 2, L 2 B 2, L 2 C 2…第2コイル導体

L A, L B, L C…コイル導体

L D…磁界相殺用導体パターン

L h…コイル導体パターン

L p p, L p s…寄生インダクタンス

N C…空き端子

P 1, P 2…ポート

S 1～S 1 3…基材

S L…信号ライン

T 1…給電端子

T 2…アンテナ端子

V 1～V 1 0…ビア導体

1…アンテナ素子

L 1…1次コイル

L 2…2次コイル

9…給電回路

1 0…積層体

2 0…基板

1 1 1…インダクタンス素子

1 2 1…高周波トランス

1 3 1…インピーダンス変換素子

2 0 1…アンテナ装置

請求の範囲

- [請求項1] 複数の絶縁基材の積層体に、前記絶縁基材の面に沿って配置されたコイル導体および前記コイル導体に導通する層間接続導体で構成されるコイルを備えるインダクタンス素子であり、
- 前記コイル導体の一部に対して前記絶縁基材の積層方向に隣接し、前記絶縁基材の面に沿って配置され、前記コイル導体に流れる高周波電流とは逆方向に高周波電流が流れる磁界相殺用導体パターンが前記積層体に設けられたことを特徴とするインダクタンス素子。
- [請求項2] 前記磁界相殺用導体パターンは、平面視で前記コイル導体の一部または全部と実質的に同形状である、請求項1に記載のインダクタンス素子。
- [請求項3] 前記コイル導体に対する前記磁界相殺用導体パターンの隣接する長さによって、または前記コイル導体に対する前記磁界相殺用導体パターンの、前記絶縁基材の積層方向の間隔によって、前記磁界相殺用導体パターンによる前記コイル導体のインダクタンスの調整量を定めた、請求項1または2に記載のインダクタンス素子。
- [請求項4] 複数の絶縁基材の積層体に、前記絶縁基材の面に沿って配置された第1コイル導体および前記第1コイル導体に導通する層間接続導体で構成される1次コイルと、
- 前記積層体に、前記絶縁基材の面に沿って配置された第2コイル導体および前記第2コイル導体に導通する層間接続導体で構成される2次コイルと、を備え、
- 前記第1コイル導体の一部に対して前記絶縁基材の積層方向に隣接し、前記絶縁基材の面に沿って配置され、前記第1コイル導体に流れる高周波電流とは逆方向に高周波電流が流れる、磁界相殺用導体パターンが前記積層体に設けられたことを特徴とする高周波トランス素子。
- [請求項5] 前記磁界相殺用導体パターンは、平面視で前記第1コイル導体およ

び前記第2コイル導体の一部または全部と実質的に同形状である、請求項4に記載の高周波トランス素子。

[請求項6] 前記磁界相殺用導体パターンは、前記第2コイル導体側よりも前記第1コイル導体側に近接する層に配置されている、請求項5に記載の高周波トランス素子。

[請求項7] 前記第1コイル導体に対する前記磁界相殺用導体パターンの隣接する長さによって、または前記第1コイル導体に対する前記磁界相殺用導体パターンの、前記絶縁基材の積層方向の間隔によって、前記磁界相殺用導体パターンによる前記1次コイルのインダクタンスの調整量を定めた、請求項5または6に記載の高周波トランス素子。

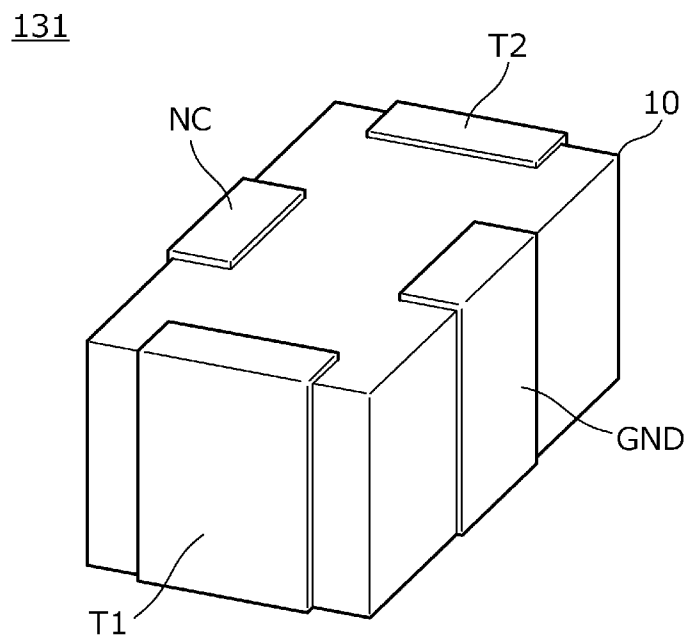
[請求項8] 請求項4から7のいずれかに記載の高周波トランス素子を備え、
前記1次コイルの第1端は給電ポート、前記1次コイルの第2端はアンテナポート、前記2次コイルの第1端は前記アンテナポート、前記2次コイルの第2端はグラウンドにそれぞれ接続され、前記給電ポートと前記アンテナポートとの間でインピーダンスを変換するインピーダンス変換素子。

[請求項9] 前記積層体の形状は直方体状であり、平面視で互いに対向する第1辺および第2辺に入出力端子をそれぞれ備え、平面視で互いに対向する第3辺または第4辺にグラウンド端子を備える、請求項8に記載のインピーダンス変換素子。

[請求項10] 請求項8または9に記載のインピーダンス変換素子と前記アンテナポートに接続されたアンテナ素子とで構成されるアンテナ装置。

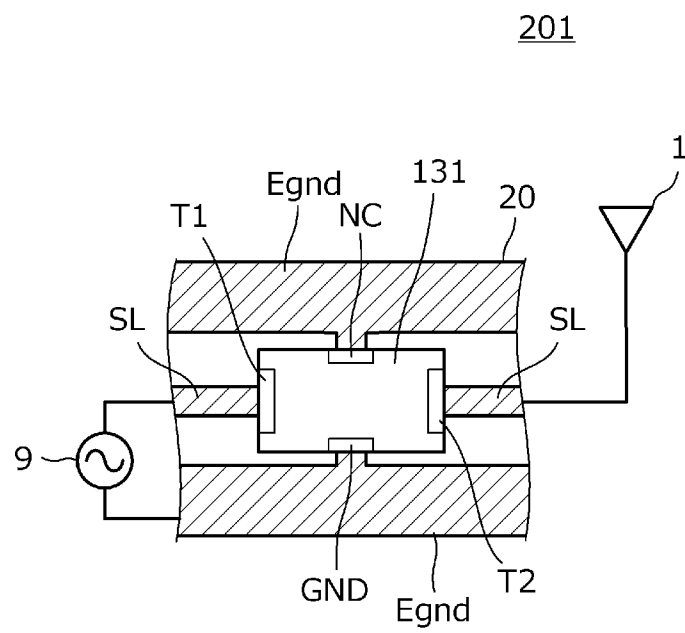
[図1]

Fig.1



[図2]

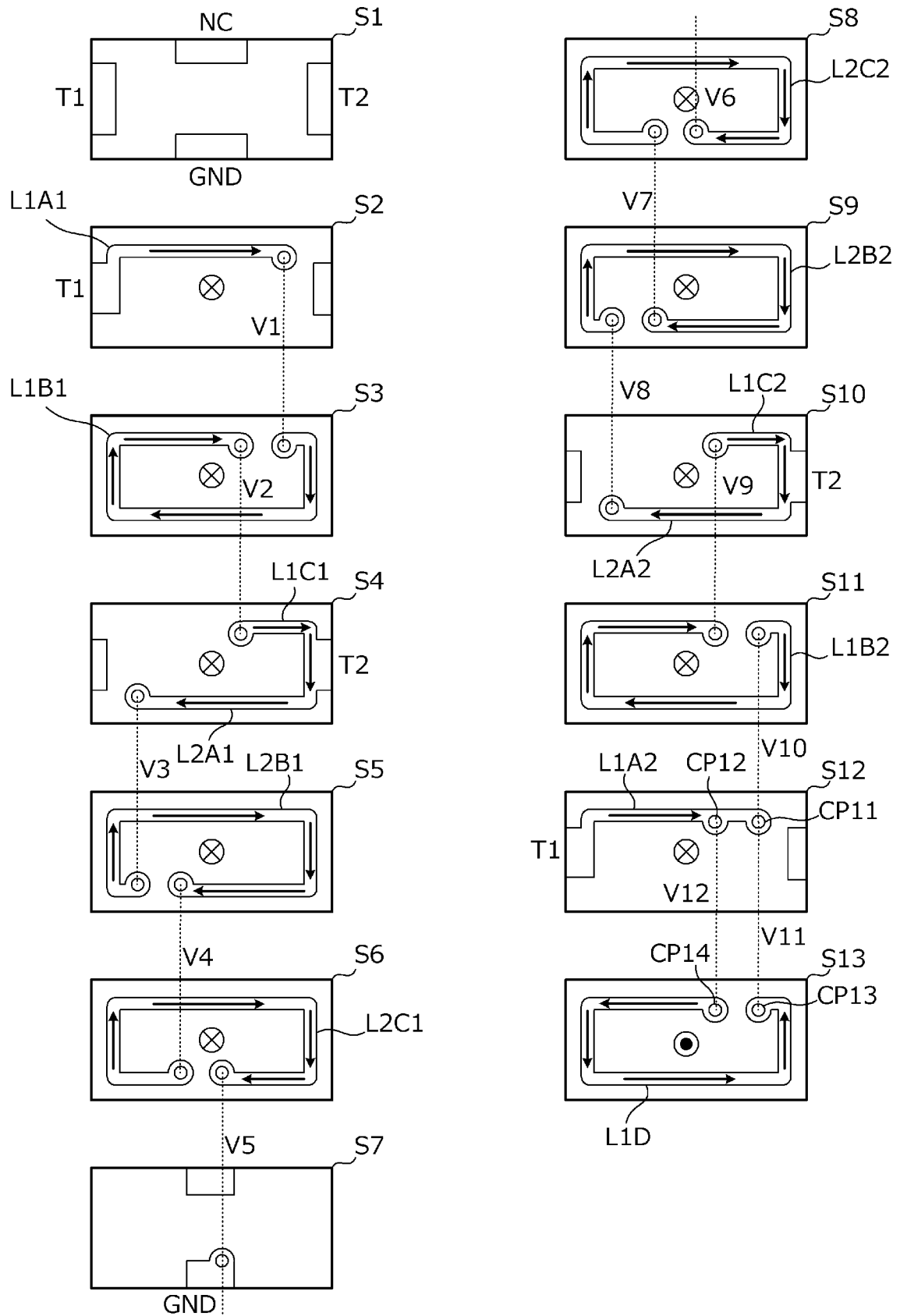
Fig.2



[図3]

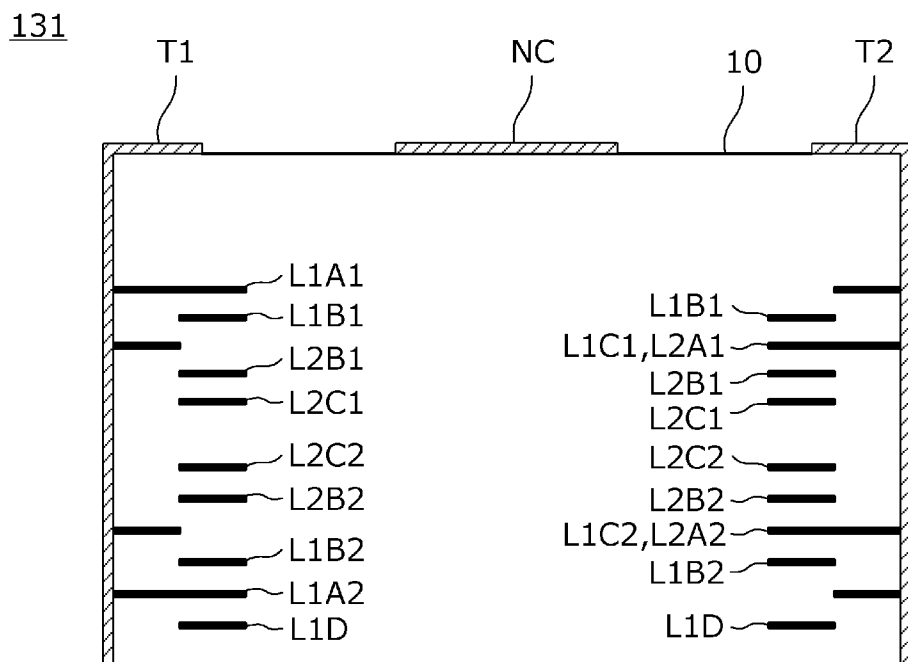
Fig. 3

131



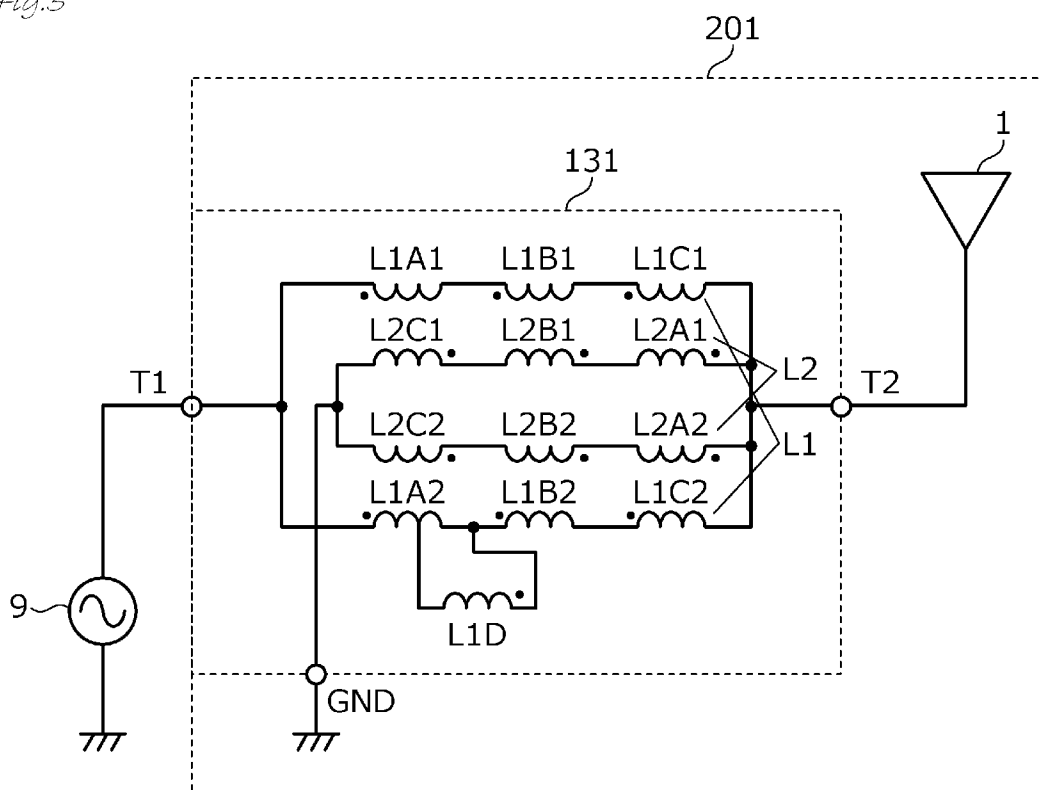
[図4]

Fig.4



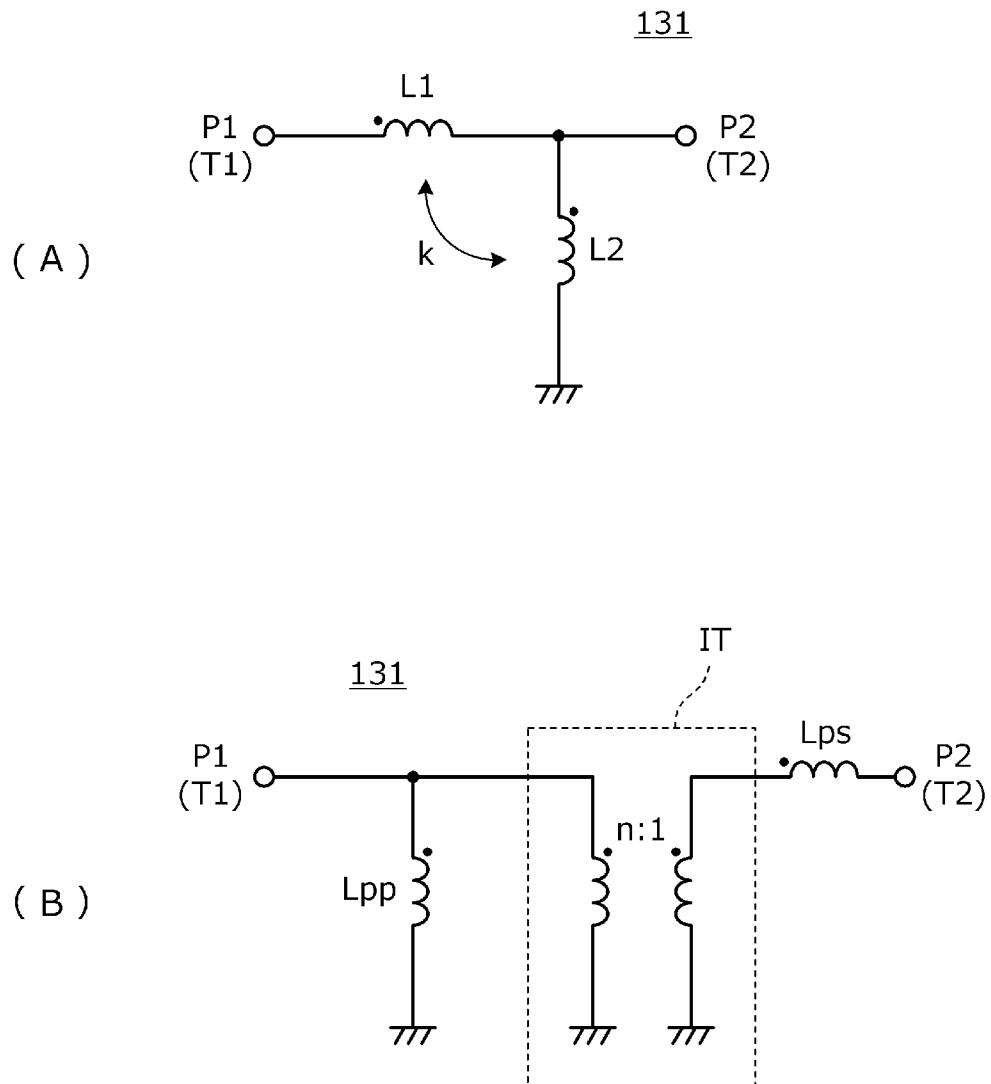
[図5]

Fig.5



[図6]

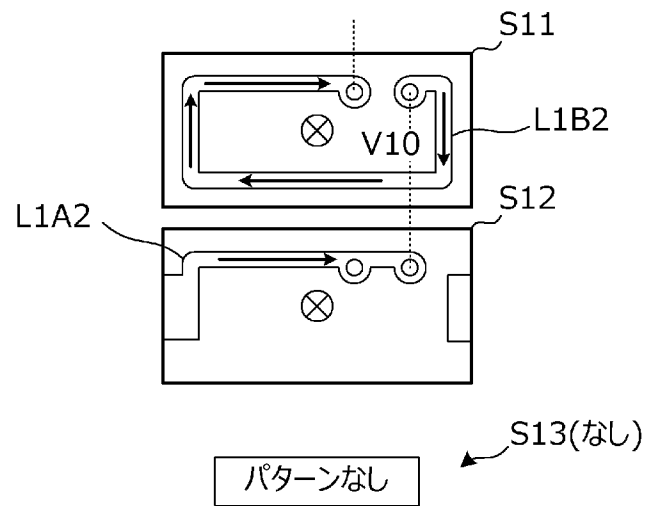
Fig. 6



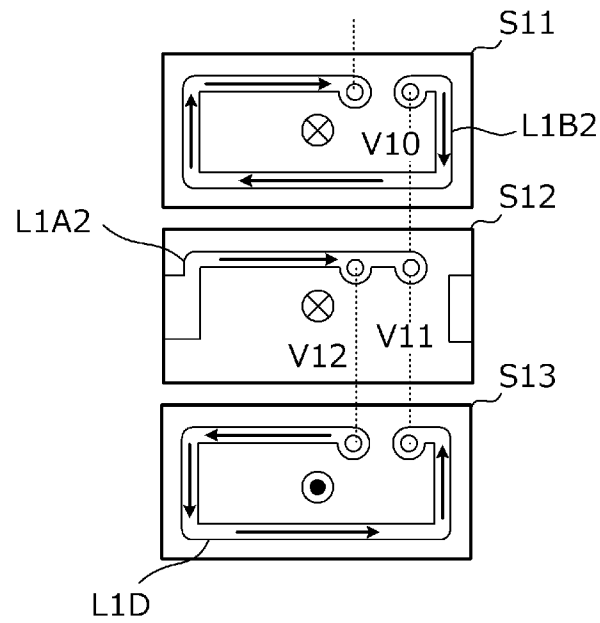
[図7]

Fig. 7

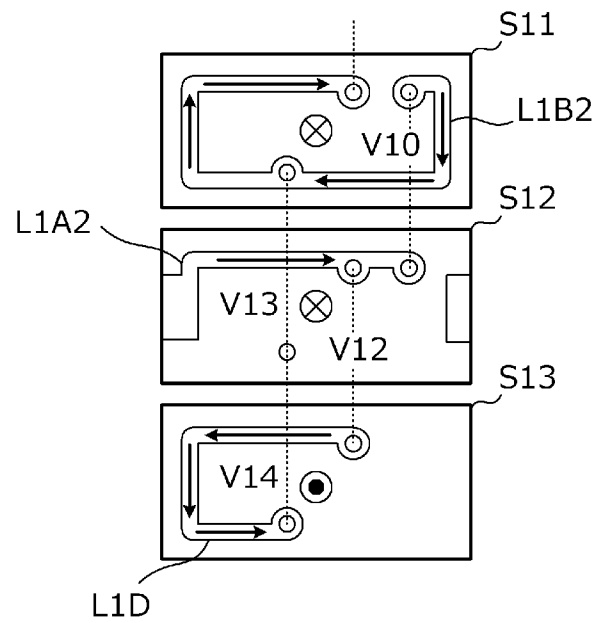
(A)



(B)

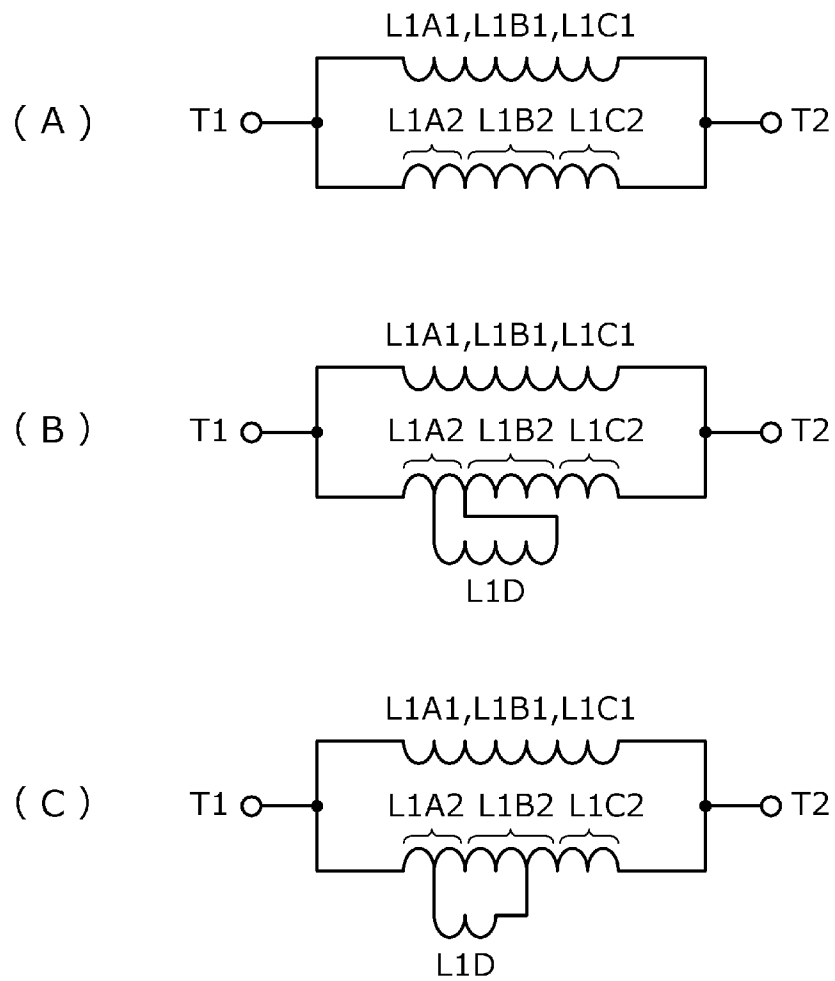


(C)



[図8]

Fig. 8

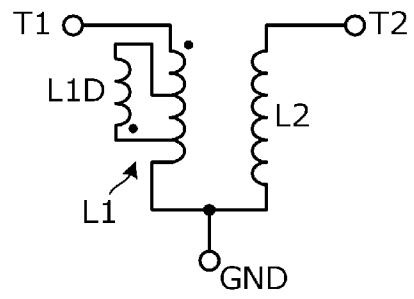


[図9]

Fig. 9

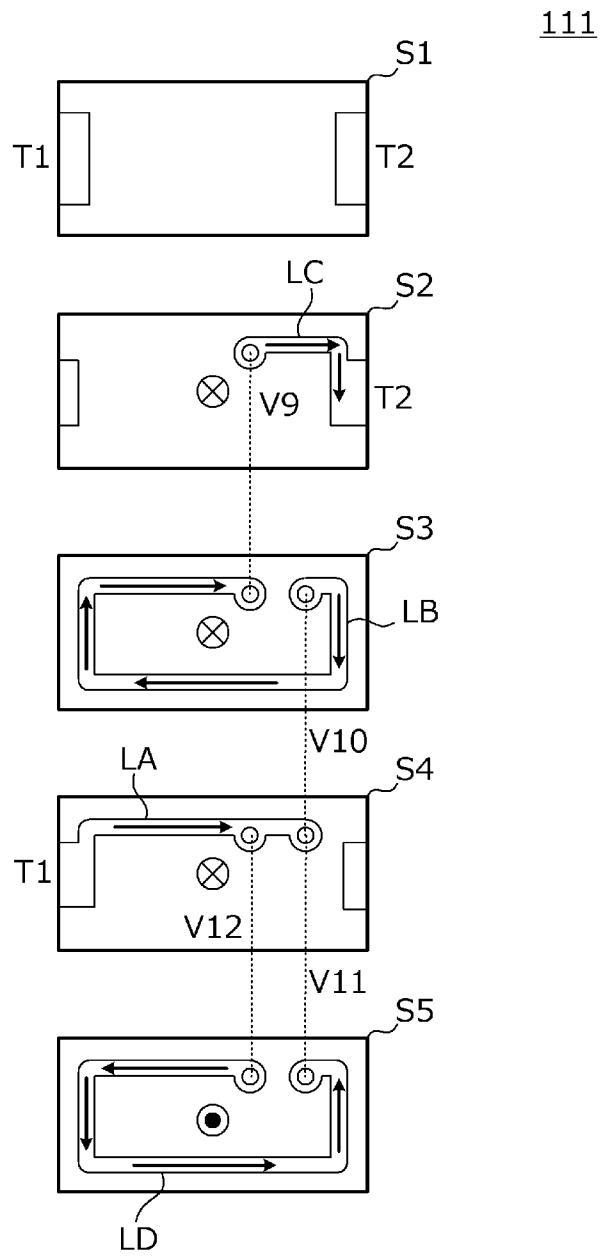
	L1 (nH)	L2 (nH)	$\Delta L1$ (nH)	$\Delta L2$ (nH)
(1)	1.33	3.33	-	-
(2)	0.87	2.66	-0.46	-0.66
(3)	1.09	2.95	-0.23	-0.38
(4)	0.65	2.31	-0.68	-1.02
(5)	0.86	2.57	-0.47	-0.76

[図10]

*Fig.10*121

[図11]

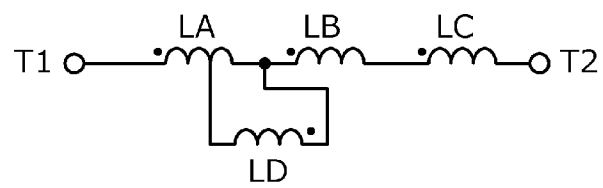
Fig.11



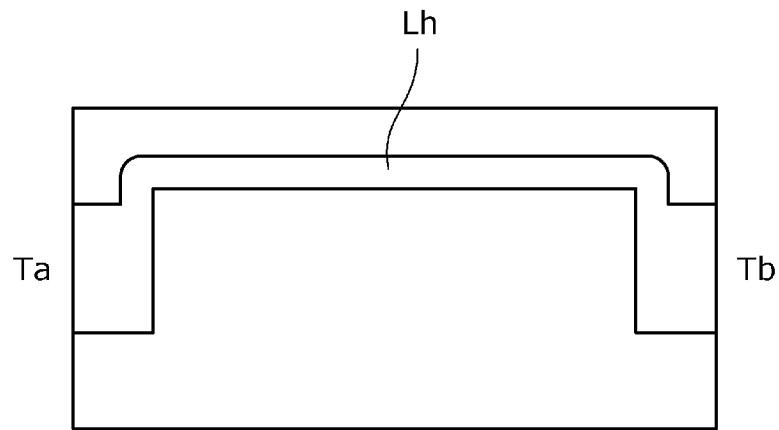
[図12]

Fig.12

111



[図13]

Fig.13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/054644

A. CLASSIFICATION OF SUBJECT MATTER

H01P1/00(2006.01)i, H01F17/00(2006.01)i, H01F19/00(2006.01)i, H01P5/10(2006.01)i, H01Q1/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01P1/00, H01F17/00, H01F19/00, H01P5/10, H01Q1/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 63-116410 A (Fujikura Electric Wire Corp.), 20 May 1988 (20.05.1988), page 2, upper right column, line 2 to page 3, lower left column, line 6; fig. 1 to 5 (Family: none)	1-3 4, 5, 7-10
X Y	JP 2006-032424 A (Murata Mfg. Co., Ltd.), 02 February 2006 (02.02.2006), paragraphs [0016] to [0021]; fig. 1, 2 & US 6977573 B1 column 3, line 23 to column 4, line 20; fig. 1, 2 & US 2006/0006971 A1	1, 2 4, 5, 8-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
15 April 2016 (15.04.16)

Date of mailing of the international search report
26 April 2016 (26.04.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/054644

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2013-191660 A (Panasonic Corp.), 26 September 2013 (26.09.2013), paragraphs [0041], [0042]; fig. 6, 8 (Family: none)	1-3 4-10
Y	WO 2014/188739 A1 (Murata Mfg. Co., Ltd.), 27 November 2014 (27.11.2014), paragraphs [0041] to [0042], [0049] to [0053]; fig. 8, 10 & JP 5700176 B & JP 2015-122535 A	4-10

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01P1/00(2006.01)i, H01F17/00(2006.01)i, H01F19/00(2006.01)i, H01P5/10(2006.01)i, H01Q1/50(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01P1/00, H01F17/00, H01F19/00, H01P5/10, H01Q1/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 63-116410 A (藤倉電線株式会社) 1988.05.20, 第2頁右上欄第2行-第3頁左下欄第6行、第1図-第5図 (ファミリーなし)	1-3 4, 5, 7-10
X Y	JP 2006-032424 A (株式会社村田製作所) 2006.02.02, 段落0016-0021、図1、図2 & US 6977573 B1, 第3欄第23行-第4欄第20行、図1、図2 & US 2006/0006971 A1	1, 2 4, 5, 8-10
X	JP 2013-191660 A (パナソニック株式会社) 2013.09.26, 段落00	1-3

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

15.04.2016

国際調査報告の発送日

26.04.2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

池田 安希子

5 D

4175

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	4 1、0 0 4 2、図 6、図 8 (ファミリーなし)	4-10
Y	WO 2014/188739 A1 (株式会社村田製作所) 2014.11.27, 段落 0 0 4 1 - 0 0 4 2、0 0 4 9 - 0 0 5 3、図 8、図 1 0 & JP 5700176 B & JP 2015-122535 A	4-10