



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I523473 B

(45)公告日：中華民國 105 (2016) 年 02 月 21 日

(21)申請案號：102148879

(22)申請日：中華民國 102 (2013) 年 12 月 27 日

(51)Int. Cl. : H04L7/00 (2006.01)

H04L25/03 (2006.01)

(30)優先權：2013/01/17 美國

13/743,584

(71)申請人：賀利實公司 (美國) HARRIS CORPORATION (US)

美國

(72)發明人：波李茲奇 丹尼爾 L BORITZKI, DANIEL L. (US)

(74)代理人：陳長文

(56)參考文獻：

TW 560153

TW 577202

TW I319939

US 2007/0183548A1

US 2010/0135316A1

審查人員：蔡鴻璟

申請專利範圍項數：10 項 圖式數：10 共 39 頁

(54)名稱

用於使用軌跡中點轉動偵測高階調變之符號時序錯誤的位元同步器及相關方法

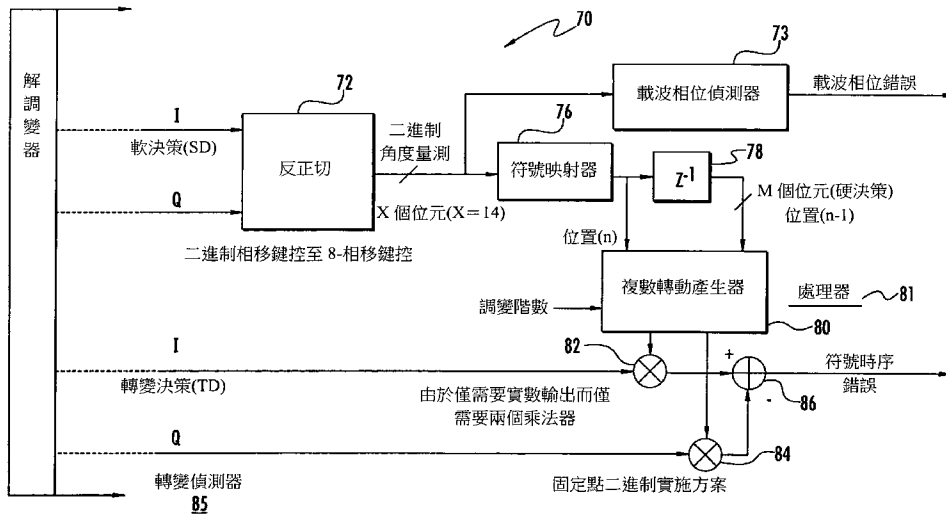
BIT SYNCHRONIZER FOR DETECTING SYMBOL TIMING ERROR FOR HIGH ORDER
MODULATION USING A TRAJECTORY MID-POINT ROTATION AND RELATED METHODS

(57)摘要

本發明揭示一種通信裝置，其包含接收具有同相(I)及正交(Q)信號分量之一通信信號之一輸入。一位元同步電路偵測該通信信號中之符號時序錯誤且包含一符號映射器電路，該符號映射器電路經組態以接收 I 及 Q 信號分量並判定信號群集內之向量的轉變樣本。一轉動產生器電路耦合至該符號映射器電路且經組態以使該等轉變樣本之軌跡在其等中點處轉動，以判定該符號時序錯誤。

A communications device includes an input that receives a communications signal having in-phase (I) and Quadrature (Q) signal components. A bit synchronization circuit detects the symbol timing error in the communications signal and includes a symbol mapper circuit configured to receive I and Q signal components and determine transition samples of vectors within the signal constellation. A rotation generator circuit is coupled to the symbol mapper circuit and configured to rotate the trajectory of the transition samples at their midpoints to determine the symbol timing error.

指定代表圖：



符號簡單說明：

70 · · · 位元相位偵測器/相位偵測器功能

72 · · · 反正切電路

73 · · · 載波相位偵測器

76 · · · 符號映射器/
符號映射器電路

78 · · · 延遲

80 · · · 複數轉動產生器/轉動產生器

81 · · · 總體處理器

82 · · · 同相混合器/
乘法器

84 · · · 正交混合器/
乘法器

85 · · · 轉變偵測器

86 · · · 組合

I · · · 同相

Q · · · 正交

發明摘要

※ 申請案號：102148879

※ 申請日：102.12.27

※IPC 分類：H04L 7/00 (2006.01)

H04L 25/03 (2006.01)

【發明名稱】

用於使用軌跡中點轉動偵測高階調變之符號時序錯誤的位元同步器及相關方法

BIT SYNCHRONIZER FOR DETECTING SYMBOL TIMING
ERROR FOR HIGH ORDER MODULATION USING A
TRAJECTORY MID-POINT ROTATION AND RELATED
METHODS

【中文】

本發明揭示一種通信裝置，其包含接收具有同相(I)及正交(Q)信號分量之一通信信號之一輸入。一位元同步電路偵測該通信信號中之符號時序錯誤且包含一符號映射器電路，該符號映射器電路經組態以接收I及Q信號分量並判定信號群集內之向量的轉變樣本。一轉動產生器電路耦合至該符號映射器電路且經組態以使該等轉變樣本之軌跡在其等中點處轉動，以判定該符號時序錯誤。

【英文】

A communications device includes an input that receives a communications signal having in-phase (I) and Quadrature (Q) signal components. A bit synchronization circuit detects the symbol timing error in the communications signal and includes a symbol mapper circuit configured to receive I and Q signal components and determine transition samples of vectors within the signal constellation. A rotation generator circuit is coupled to the symbol mapper circuit and configured to rotate the trajectory of the transition samples at their midpoints to determine the symbol timing error.

【代表圖】

【本案指定代表圖】：第（6）圖。

【本代表圖之符號簡單說明】：

70	位元相位偵測器/相位偵測器功能
72	反正切電路
73	載波相位偵測器
76	符號映射器/符號映射器電路
78	延遲
80	複數轉動產生器/轉動產生器
81	總體處理器
82	同相混合器/乘法器
84	正交混合器/乘法器
85	轉變偵測器
86	組合
I	同相
Q	正交

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

用於使用軌跡中點轉動偵測高階調變之符號時序錯誤的位元同步器及相關方法

BIT SYNCHRONIZER FOR DETECTING SYMBOL TIMING
ERROR FOR HIGH ORDER MODULATION USING A
TRAJECTORY MID-POINT ROTATION AND RELATED
METHODS

【技術領域】

本發明係關於通信領域，且更特定而言，本發明係針對一種位元同步及偵測一所接收通信信號中之符號時序錯誤。

【先前技術】

數位接收器需要判定符號時序錯誤及載波相位或頻率錯誤之電路。通常在一數位通信系統中，每符號間隔對一解調變器之輸出大約進行一次週期性取樣以恢復所傳輸資訊。由於自一傳輸器至接收器之傳播延遲在接收器處係未知的，因此將符號時序自所接收信號導出以對一解調變器之輸出進行同步取樣。若一偵測器係相位相干的，則一所傳輸信號中之傳播延遲通常形成必須估計之一載波偏移。透過通信通道所傳輸之任何信號使彼等信號延遲且藉由添加高斯雜訊而使該等信號損壞。若相干地偵測到該信號，則需要符號同步及載波恢復。

解調變需要判定任何傳播延遲。使對此所接收信號進行解調變在時間上同步所需之精確度通常取決於符號間隔，此亦取決於時間延遲。應用於解調變中所使用之信號參數估計之不同準則包含最大似然(ML)準則及最大後驗概率(MAP)準則。藉助ML估計，一觀察間隔用

作一時間間隔內之所接收信號且使用更新估計之追蹤迴路而在一連續基礎上執行估計。可使用導頻信號來估計載波相位，如熟習此項技術者所已知。一鎖相迴路(PLL)用於獲取及追蹤載波分量。在其他技術中，直接自經調變信號導出載波相位估計。彼技術具有總傳輸器功率被分配至載資訊之信號之傳輸之優點。

決策引導之迴路通常用於估計相位，如熟習此項技術者所已知。通常可假設已使用一決策引導之參數估計來估計一觀察間隔內之資訊序列。亦已知且使用非決策引導之迴路。時序恢復通常使用一平方律裝置及一科斯塔斯(Costas)迴路而實現，如熟習此項技術者所已知。

在此等數位通信系統中，在精確取樣時間時刻處對解調變器輸出進行週期性取樣以獲得一符號時序估計及判定接收器處之一時脈信號。提取一時脈信號稱為符號同步或時序恢復。在一項已知技術中，一接收器電路判定對匹配濾波器或相關器之輸出進行取樣之頻率，但亦判定在每一符號間隔內在何處取得樣本。取樣時刻之選擇通常稱為時序相位。

可類似於林賽(Lindsey)的「Digital Data Transition Loop」(DDTL)而使用一決策引導之時序偵測器(DDTD)，如林賽的文章 Technical Publication TP-73-18、Bit Synchronization System Performance Characterization、Modeling及Tradeoff Study (空中任務 A5355352-054E-3F09905003)(W.C.林賽，南加州大學，1973年9月4日)中所陳述，文章之揭示內容特此以其全文引用之方式併入本文中。當不存在轉變時，一零被作為錯誤而發送。當發生一轉變時，使用轉變樣本來判定錯誤項。此技術用於如BPSk及QPSK之低階調變且僅需要每符號兩個樣本。亦可使用一非決策引導之時序估計。通常，代替等效匹配濾波器而使用相關器，其中兩個相關器在一符號間隔內

整合且一錯誤信號藉由取得兩個相關器輸出之絕對值之間的差而形成。

一眾所周知之技術及時序恢復迴路係亦包含一加德納(Gardner)時序恢復演算法之一全數位時序恢復迴路。其係廣泛使用的且使用每符號兩個樣本。一加德納時序恢復電路使用加德納之方法來恢復輸入信號之符號時序相位。此電路實施獨立於載波相位恢復之一無資料輔助之回饋方法。形成電路之演算法之部分之時序錯誤偵測器需要每符號至少兩個樣本，該兩個樣本中之一者係在其處可做出決策之點。恢復方法估計每一傳入符號之符號時序相位偏移且輸出對應於所估計符號取樣時刻之信號值。第二輸出返回每一符號之所估計時序相位恢復偏移，該偏移係小於 N 之一非負實數，其中 N 係每符號樣本之數目。錯誤更新增益參數係用於更新連續相位估計之步長。

不受載波偏移影響，時序恢復迴路可首先鎖定，因此簡化載波恢復之任務。使用以下方程式來計算加德納演算法之錯誤：

$$e_n = (y_n - y_{n-2}) y_{n-1}$$

其中 y_n 與 y_{n-2} 之間的時間距係 T 秒且 y_n 與 y_{n-1} 之間的時間距係 $T/2$ 秒。

可使用加德納錯誤之正負號來遲或早地判定取樣係否正確。加德納錯誤對符號轉變係最有用的。以下文章中給出加德納時序恢復演算法之一說明：加德納F.M.的「A BPSK/QPSK Timing-Error Detector for Sampled Receivers」(IEEE通信學報，第COM-34卷，第5期，1986年5月，423頁至429頁)，文章之揭示內容特此以其全文引用之方式併入本文中。

在具有較高階調變之某些例項中，自一個群集點至下一群集點之轉變可不與一實數或虛數軸平行。因此，某些傳統符號追蹤偵測器依賴於一高度過取樣信號之絕對值。通常，較低位準調變將僅使用每符號兩個樣本，且期望利用現有信號處理及功能來提供較高階調變下

之符號追蹤。

【發明內容】

一種通信裝置包含接收具有同相(I)及正交(Q)信號分量之一通信信號之一輸入。一位元同步電路偵測該通信信號中之符號時序錯誤且包含一符號映射器電路，該符號映射器電路經組態以接收I及Q信號分量並判定信號群集內之向量之轉變樣本。一轉動產生器電路耦合至該符號映射器電路且經組態以使該等轉變樣本之軌跡在其等中點處轉動以判定該符號時序錯誤。

【圖式簡單說明】

圖1係展示一全數位符號時序恢復電路之一現有技術實例之一方塊圖，該全數位符號時序恢復電路使用一線性內插器及加德納時序錯誤偵測器(TED)來恢復符號時序。

圖2A係與併入有一決策引導之時序偵測器之一位元同步器系統(BSS)一起工作之一現有技術數位資料轉變追蹤迴路(DDTL)之一方塊圖。

圖2B係作為圖2A中之DDTL之一部分之一現有技術決策引導之時序偵測器(DDTD)之一方塊圖。

圖3係展示如常用於某些BSS中之一絕對值方法之轉變樣本之一曲線圖。

圖4係根據一非限制性實例之展示二進制角度量測(BAM)及展示所傳輸相位位置及轉變樣本之一8-PSK群集相位圖。

圖5A至圖5C係根據一非限制性實例之展示轉變樣本轉動之一實例之群集相位圖。

圖6係根據一非限制性實例之展示用於使用一軌跡中點轉動來偵測一較高階調變之符號時序錯誤之一電路之一固定點二進制實施方案之一方塊圖。

圖7係展示類似於圖6中所展示之電路之如用於偵測符號時序錯誤之一邏輯電路一樣由VHDL (VHSIC硬體密度語言)形成之一電路之一實例之一方塊圖。

圖8A至圖8D係根據一非限制性實例之針對具有不同轉動之一16-QAM群集之群集相位圖之實例，及圖8E展示一轉變之曲線圖。

圖9A至圖9C係基於本發明之展示典型偵測器效能之曲線圖，且圖9A中展示BPSK符號時序偵測器結果，圖9B中展示QPSK符號時序偵測器結果，及圖9C中展示8-PSK符號時序偵測器結果。

圖10係根據一非限制性實例之展示可使用之若干個通信裝置及其他通信組件之一通信系統之一實例之一方塊圖。

【實施方式】

現在參考附圖將在下文中更全面地闡述不同實施例，其中展示較佳實施例。可陳述諸多不同形式且所闡述實施例不應解釋為限制於本文中所陳述之實施例。而是，提供此等實施例使得本發明將係透徹且完整的，且將向熟習此項技術者全面傳達本發明之範疇。

熟習此項技術者應瞭解，如所闡述之系統、通信裝置、方法及技術不限於與任何特定通信標準(無線或其他)一起使用且可經調適以用於與眾多無線(或有線)通信標準一起使用，諸如增強型資料速率GSM演進(EDGE)、通用封包無線服務(GPRS)或增強型GPRS(EGPRS)、擴展資料速率藍芽、寬頻碼分多重存取(WCDMA)、無線LAN (WLAN)、超寬帶(UWB)、同軸電纜、雷達、光學器件等。此外，本發明不限於與一特定PHY或無線電類型一起使用，而是亦適用於其他相容技術。

貫穿本說明，將術語通信裝置定義為經調適以透過一媒體傳輸、接收或傳輸及接收資料之任何設備或機構。通信裝置可經調適以經由任何適合媒體通信，諸如RF、無線、紅外線、光學、有線、微

波等。在無線通信之情形中，通信裝置可包括一RF傳輸器、RF接收器、RF收發器或其任何組合。無線通信涉及：射頻通信；微波通信，舉例而言經由高度定向天線之遠程視線或短程通信；及/或紅外線(IR)短程通信及衛星通信。應用可涉及點對點通信、點對多點通信、廣播、蜂巢式網路及其他無線網路。

如所闡述之技術使用軌跡中點轉動來提供用於高階調變之一位元同步器及符號時序錯誤偵測器。此技術以每符號僅兩個樣本使用軌跡中點轉動來提供用於任何階調變之符號時序錯誤之導出之一緊湊且簡潔單一形式的解決方案。所揭示技術係一簡單設計，且使用理想或其他所導出軌跡之中點來提供一轉動向量並形成用於任何高階調變之一符號時序錯誤量測。一項實例使用了使用一閘陣列之一簡單且緊湊基於邏輯的電路設計，該電路設計用於二進制相移鍵控(BPSK)至8-PSK (相移鍵控)，且可易於擴展至較高階調變。

在當前技術水平中，用於較高階調變之通信系統對一符號進行超過兩個樣本之過取樣。該技術已係現狀，但技術進階已導致在較新軍事數據機中使用較高階調變之更佳且更快場可程式化閘陣列(FPGA)，而必須解決此技術問題。現有技術系統對於先前舊有設計通常係可接受的且目標係特定調變。

目前，需要一種基於軟體定義之無線電技術之一通用場可程式化閘陣列，該通用場可程式化閘陣列在同一設計內覆蓋多個波形。較高階調變總是解調變及處理時之一問題，此乃因其需要過取樣或導致符號率及/或效能之減小之一均衡器。下文所闡釋之所揭示系統及方法允許在不增加取樣速率及改良效能之情況下的較高速率，同時減小大小及功率。同一設計可易於修整為適應幾乎任何調變，同時針對一符號維持兩個樣本。當與舊有方法相比時，該設計通常不受正規化影響。相位偵測器具有各種特性且可使用如經調整以用於平均轉變密度

之隨機資料而產生。峰值通常並非特別重要，而是曲線之斜率接近零。若複數轉動向量及不同調變階數之斜率已較接近，則可按比例縮放該等複數轉動向量以匹配該等斜率。

應理解，一相干PSK解調變器之兩個基本功能係載波相位及符號時序恢復，且如所闡述之技術將一通用載波相位錯誤偵測電路與適用於任何較高階調變之一新的符號時序錯誤偵測器組合在一起。相同符號時序邏輯可用於BPSK、QPSK及8-PSK，但可經擴展以包含任何較高階調變。其亦可應用於除PSK之外之其他調變。此軌跡中點時序偵測器允許在每符號僅兩個樣本之情況下之較高階調變符號追蹤。

現在接著對一接收器中之時序及載波恢復之基本元件之一簡短說明，此通常包含一接收器迴路且提供自動增益控制(AGC)、時序恢復、載波恢復及通道均衡。時序恢復通常包含一時序恢復迴路，其中各種類型之時序恢復電路包含遲早閘演算法、米勒及穆勒(Mueller及Muller)演算法以及加德納演算法。載波恢復包含具有一相位偵測器及迴路濾波器之鎖相迴路或科斯塔斯迴路及載波恢復演算法。

如所闡述之技術係位元同步之一資料導出技術且不使用將把一額外信號添加至頻域之導頻頻率。在資料導出技術中，一接收器直接自所接收信號獲得位元同步時脈且不需要任何額外頻譜中之額外能量。接收器發現位元(符號)之開始及結束且決定將符號之中部定位在何處以正確地偵測資料，此乃因符號之上升邊緣及下降邊緣係失真的。接收器產生以與傳輸器時脈相同之頻率工作之區域同步時脈，其中整個程序稱為位元同步。

自動增益控制(AGC)按比例調整至一已知功率位準且通常在模擬域中實現。若所接收信號強度為高，則發生削波，且若所接收信號為低，則因量化而發生失真。時序恢復迴路獲得符號同步且需要估計符號週期之一經判定取樣頻率及一取樣相位以判定在一符號週期內取得

一樣本之正確時間。通常，傳輸器振盪器產生以一已知載波頻率存在之一正弦載波信號。在接收器處，將通帶信號乘以自本地振盪器產生之正弦曲線。任何頻率偏移均可致使一所接收信號群集轉動。此轉動應在做出準確符號決策之前被移除。大多數接收器中採用之載波恢復迴路移除頻率偏移且在基帶處處理信號。接收器通常包含作為一自適應濾波器之一均衡器以藉由校正通道之效應移除符號間干擾。

接收器處之處理器必須判定一樣本頻率及在每一符號間隔內其取得樣本之位置，此乃因其最初不知曉脈衝之精確到達時間。時序恢復包含用以使用標準演算法來估計時序錯誤之一時序量測及調整一電壓或數值控制振盪器之時序相位或使用一多相速率改變濾波器或調整所接收濾波之一時序校正。

圖1以**20**圖解說明使用加德納演算法來偵測符號錯誤之一數位符號時序恢復電路，諸如使用之一接收器及解調變器之一部分。電路**20**包含一線性內插器**22**及一加德納時序錯誤偵測器(TED) **24**，後續接著一數位迴路濾波器**26**及數值控制振盪器(NCO) **28**。此電路**20**係類似於一鎖相迴路(PLL)而操作之一回饋時序錯誤同步器。線性內插器**22**計算毗鄰信號樣本之間的中間值且可在一類比轉數位轉換器實際取樣之彼等樣本之間產生樣本且因此內插。使用此等中間樣本，內插器**22**可藉助一所內插信號將有效取樣頻率及相位調整為含有 n 倍多之樣本之原始信號之一平穩版本。線性內插器**22**可使用有限脈衝回應(FIR)濾波器來設計。加德納TED **24**將所接收波形與每個符號中之一本地所產生信號進行比較。可發生相位及頻率偏移，其中頻率偏移由一傳輸器與接收器之取樣速率之一差異導致。此亦可由多普勒(Doppler)移位導致。一迴路濾波器可用於使用一成比例加積分(PI)組態來追蹤出相位及頻率錯誤。一閉合迴路傳送功能可具有一穩定二級傳送功能且追蹤出相位及頻率偏移。數值控制振盪器(NCO)控制迴路之一所估計時

序。

與直接關於一所接收濾波進行取樣相比，匹配濾波可給一接收器提供一較強信號。一標準二階迴路濾波器可用作內插器之一控制信號。可使用某些遲早閘演算法以及需要每符號一個樣本之米勒及穆勒演算法。加德納演算法係廣泛使用的且使用每符號兩個樣本。其通常不受載波偏移影響且允許時序恢復迴路首先鎖定並簡化載波恢復。通常，加德納時序恢復電路恢復輸入信號之符號時序相位且併入有獨立於載波相位恢復之一無資料輔助之回饋。時序錯誤偵測器需要每符號至少兩個樣本，該兩個樣本中之一者係在其處做出一決策之點。此恢復技術估計每一傳入符號之符號時序相位偏移且輸出對應於所估計符號取樣時刻之信號值。一第二輸出返回每一符號之所估計時序相位恢復偏移，該偏移係小於「 n 」之一非負實數，其中「 n 」係每符號樣本之數目。錯誤更新增益參數用於更新連續相位估計。

在另一類型之時序恢復中，傳輸器及接收器依相同時脈而操作。作為一替代方案，連同資料一起傳輸時脈頻率。載波恢復通常包含估計作為一載波頻率偏移之載波同步參數及作為相位不穩定性及振盪器之一載波相位偏移。一載波恢復迴路可藉助一培訓信號以及載波頻率及相位而使用一鎖相迴路。此外，可使用前饋數位載波恢復技術。將一振盪器電壓之輸出相位相位鎖定與參考電壓之相位對準。相位鎖定係藉由暫時改變振盪器之頻率同時將振盪器與參考信號之相位進行比較而實現。相位偵測器產生驅動鎖相迴路之錯誤信號且可係一正弦或正交相位偵測器。

一迴路濾波器對相位錯誤信號進行濾波以將一更佳信號提供至電壓或數值控制振盪器。選擇用於一迴路濾波器之一增益參數以控制鎖相迴路之迴路帶寬。在一全數位接收器中，數位鎖相迴路被使用且通常使用一個二階迴路濾波器與VCO替換直接數位合成器(DDS)。使

用一反正切功能電路來實施相位偵測器。

在一載波恢復程序之開始處，實現符號同步。在不知曉載波相位或頻率變化/偏移之情況下判定符號時序。一符號解碼器之輸出經饋送至一比較電路且經解碼符號與一所接收信號之間的相位差/錯誤管控本地振盪器。決策引導之技術可用於使小於符號率之頻率差同步，此乃因以符號率或接近符號率對符號執行比較。其他頻率恢復技術可實現初始頻率獲取。一種類型之決策引導之載波恢復以產生表示複數平面中之一符號座標之同相及正交信號之一正交相位相關器開始。此點可對應於一調變群集圖中之一位置。舉例而言，一反正切電路計算一所接收值與一最近/經解碼符號之間的相位錯誤。作為一消波器電路(或限制器)之一限幅器將所接收符號量化至一最近群集點。彼經量化符號用作實際所傳輸符號之一估計。因此，反正切發現樣本之所接收相位與一限幅器之輸出之相位之間的差。通常，一反正切查找表用於硬體中，但其他方法可用於避免在硬體中實施反正切查找表。

根據一非限制性實例之所揭示技術解決一相干PSK解調變器之兩個基本功能，即，其載波相位及符號時序恢復。如之前所述之此技術將通用載波相位錯誤偵測電路與一新類型之符號時序錯誤偵測器組合在一起且與任何較高階調變一起工作。在此技術中，相同符號時序邏輯用於BPSK、QPSK及8-PSK且可經擴展以包含任何高階調變。其可應用於除PSK之外之其他調變且闡述為一軌跡中點引導之時序偵測器。其允許在每符號僅兩個樣本之情況下之較高階調變符號追蹤。

圖2A圖解說明操作為一數位資料轉變追蹤迴路(DTTL)之一位元同步系統(BSS) 30。該系統包含接收輸入信號之兩個並聯積分器電路32、一決策電路34、一轉變偵測器電路36、時序產生器電路38、數位濾波器40及延遲電路42。一混合器44接收來自轉變偵測器電路及延遲

電路之信號並將該等信號輸入至數位濾波器中。此數位資料轉變追蹤迴路(DTTL)使用一決策回饋及一錯誤通道，其中「窗」用於改良追蹤效能。該等參數用於調整窗寬度。

圖2B展示決策引導之符號時序偵測器**50**，其包含接收通信信號之一匹配濾波器**52**及轉變偵測器**54**。圖解說明一延遲電路**56**及一個二的(2的)補碼電路**58**。符號時序相位錯誤透過輸出**60**而輸出。

作為一實例，此DDTD用於BPSK及QPSK。通常存在來自匹配濾波器**52**至符號時序迴路之每符號兩個樣本。在此實例中，其係用於NRZ資料之一通用決策引導之時序偵測器(DDTD)。眾所周知，NRZ(不歸零)線路碼係一個二進制碼，其中1由諸如一正電壓之一有效條件表示且0由(舉例而言)一負電壓表示。

圖2B中所展示之DDTD **50**係由W.C.林賽在上文所識別至技術出版物TP-73-18中所闡述之一技術之一部分。當不存在轉變時，一0被作為錯誤而發送。此需要在迴路計算中考量轉變密度。若藉由檢查軟決策(SD)之正負號，發生一上升邊緣轉變，則轉變(TR)樣本之值用作相位錯誤。若轉變基於軟決策之正負號位元表示一下降邊緣，則轉變樣本經二的補碼以維持相位偵測器之斜率。對於BPSK或QPSK，轉變總是與實數或虛數軸有關。若存在雜訊，則軟決策之名義上經正規化振幅係 $\pm A$ ，相位偵測器增益(D_g)由相位偵測器曲線之斜率表示且在一無雜訊環境中可約計為 A/π 。在一雜訊環境中，斜率(k_d)減小。

圖3展示展現一絕對值及展示具有SD之絕對值之軟決策之一曲線圖。在此實例中，絕對值用於驅動迴路直至 $A=B$ 為止。此需要每符號較多樣本以得到關於A及B之良好解決且通常可用於較高階調變。

在較高階調變之情形中，自一個群集點至下一群集點之轉變可不與實數或虛數軸平行。因此，傳統符號追蹤偵測器依賴於一高度過取樣信號之絕對值。

根據一非限制性實例之新技術類似於較低位準調變使用傳統每符號兩個(2個)樣本，同時利用現有信號處理功能來提供符號追蹤。即時技術使軌跡轉動使其與實數軸平行。轉變樣本可用作時序錯誤。圖4中展示一實例性8-PSK群集相位圖，其中疊加軌跡向量之某些實例。

二進制角度量測(BAM)係用於表示相對相位角度。對於此實例，在8-PSK圖上展示僅BAM角度之最高有效3個位元。向量V1及V2兩者具有將允許一傳統DDTD如之前所闡釋般工作的軌跡，但在向量3之情形中，軌跡中點既不垂直於I軸又不垂直於Q軸。在傳統設計之情況下，其將被忽略。BAM角度或硬決策通常存在於基於所接收接通時間樣本之大多數解調變器中。如所闡述之技術使用基於特定調變而分組之二進制BAM角度/硬決策，此可或可不係載波相位偵測器之一部分，且判定什麼理想軌跡應已用於一特定轉變。

使用此技術之電路接著透過一複數權數之乘法將座標軸轉動至適當角度，使得軌跡向量沿一正方向平行於實數軸。在圖4中所展示之群集圖中，向量V1將不需要轉動，此乃因其自左至右且平行於實數軸行進。中間之轉變樣本將類似於一DDTD中之一BPSK轉變。如圖5A至圖5c中所展示，其他向量將需要被轉動。V2之中間之轉變樣本將被順時針轉動 90° ，且將產生等同於V1之一決策引導之時序錯誤項。在V3之情形中，轉變樣本將被順時針轉動 45° ，使得V3'平行於實數軸且自左至右行進。將對每一轉變向量執行此一般程序，且向量之所得實數部分成為時序錯誤。V4 (圖5C)將被逆時針轉動 112.5° 。一增益項亦可應用於複數權數，使得相位偵測器增益將保持恆定。

藉由使用用於較高階調變之此轉動技術，僅需要兩次乘法，此乃因僅需要轉變樣本之實數部分來提供所需時序錯誤項。該等轉動使得其總是顯得類似於一BPSK上升邊緣轉變，該BPSK上升邊緣轉變不

需要進一步操縱以提供適當錯誤項。若應用一增益項，則基於選定之轉動，用於短向量(V4)及較長向量(V1、V2、V3)之偵測器增益之變化可被正規化。類似於一標準DDTD，當不發生轉變時，將所應用之轉動振幅設定為零以產生一錯誤項零。因此，追蹤迴路方程式必須計及轉變密度。

圖6圖解說明作為一固定點二進制電路之一位元相位偵測器**70**之一表示，該固定點二進制電路具有作為一通信裝置之一接收器之一部分之一相位偵測器功能**70**且包含眾多模組/電路，包含一反正切(ArcTan)電路**72**及偵測載波相位錯誤之一載波相位偵測器**73**。二進制角度量測(BAM)自ArcTan電路輸出至一符號映射器**76**，後續接著具有M個位元之一延遲**78**，該延遲為饋送至一複數轉動產生器**80**之一硬決策，該複數轉動產生器為總體處理器**81**之一部分。M係調變階數之一函數。轉動計算可經實時地執行或經預先計算且經放入一查找表中。來自一轉變偵測器**85**之I及Q轉變決策(TD)經饋送至I及Q混合器/乘法器**82**、**84**且接著經組合**86**以產生提供符號時序錯誤之複數乘法之實數部分。

在圖6中所展示之固定點二進制電路實例中，位置描述符僅需要資訊之3個位元以達到8-PSK。其等可係群集硬決策或BAM最高有效位元(MSB)。被構建及測試之一實際電路使用BAM角度之3個MSB，因此符號映射器電路**76**去除BAM角度之3個MSB。此等硬決策可藉由眾多方法而提供，諸如對數似然或線性限幅，但對於此非限制性實例，使用BAM角度之上部位元。在此情形中，為在同一設計中自第一階(BPSK)行進至第三階(8-PSK)，複數轉動可基於群集接通時間樣本之硬決策之調變階數及 Δ 位置而評估。在此應用中，可使用經格雷(gray)編碼之群集硬決策，但其通常將不提供此方法之任何優點。在轉動產生器**80**中，基於群集定義而計算3個位元硬決策與轉動角度之

間的關係。在實際硬體中，增益及轉動係針對用於所有調變之全部64種可能組合而評估且放置於一查找表(LUT)中。

I/Q相位表示複數平面中之一符號座標且對應於調變群集圖中之一位置。反正切電路計算相位錯誤且具有用於載波追蹤迴路之查找表。如圖6中所展示之圖式表示複數平面中之信號座標。利用載波追蹤迴路之現有設計。載波相位偵測器電路用於計算所接收值與最近常見經解碼符號之間的相位錯誤。

圖7展示根據一非限制性實例之用於一偵測器之一仿真固定點模型**90**。此電路係透過8-BPSK之具有用於連續波(CW)之一嵌入式載波相位偵測器之一轉變中點轉動器時序偵測器。如所指示，與量值按比例縮放及符號映射一起處理各種接通時間樣本**91**及轉變樣本**92**。此電路減小ArcTan表所需之位元之數目且存在關於I及Q兩者之相同量之一向上移位，使得最大值僅具有一個正負號位元。符號映射**93**包含Q/I之ArcTan。處理BAM中之ArcTan之上部三個位元且符號追蹤轉動基於轉變方向及調變類型。存在一轉變樣本轉動**94**使得轉變向量圍繞虛數軸對稱。在減小邏輯之此特定實施方案中之啓用之間需要至少三個時脈循環，但具有較多流水線之其他實施方案可經製成以全速率運行。其仍僅使用每符號兩個樣本且因此在此實例中每符號六個時脈循環。

對於CW，不需要轉動，此乃因不存在時序資訊，使得查找表(LUT)之整個部分用零來填充。對於BPSK，僅需要使用 0° 及 180° 轉動，此乃因BPSK群集點已平行於實數軸。此相同技術可應用於矩形QAM以及其他調變。一實例在圖8A至圖8D中展示為16-QAM群集。

圖8A至圖8D係16 QAM調變之一實例之曲線圖，其將關於一第N個轉動向量之接通時間(n-1)及接通時間(n)及轉變(n)展示為OT (n-1)、OT (n)及TR (n)之一函數，該16 QAM調變僅需要每符號兩個樣本而不

論調變階數如何。

由於V2向量距原點為徑向的且與原點不對稱，因此其將與不轉變相同地被加權且將不得不在迴路方程式轉變密度中經計及。其他三個向量經轉動(圖8B至圖8D)使得自原點至理想軌跡之中點之向量(中點向量)位於虛數軸上且軌跡係自左至右的。在V1、V3及V4中，所得向量之實數部分係時序錯誤項所需之全部實數部分，此乃因其在實數軸上具有一投影。此技術可應用於所有其他可能軌跡向量直至LUT可用適當複數轉動值來填充為止。亦可調整複數轉動權數之增益使得時序錯誤項被正規化。增益調整可或可不係可取的，此乃因較小軌跡亦具有決策方向錯誤之一較高發生率。圖8E係第N個轉動向量之轉變(n)及接通時間(n-1)及接通時間(n)函數之一曲線圖。

若轉變向量不關於原點對稱，則TMDTD利用已現有解調變器資訊來判定用於任何數目個調變之符號追蹤迴路之時序轉變錯誤項。其類似於較低階調變僅需要每符號兩個樣本。首先針對8進製PSK進行開發及測試，其亦可經擴展以包含諸多其他調變。一個限制係徑向向外或向內(朝向原點)定向之不穿過原點對稱地交叉之轉變(諸如16 QAM情形中之V2)將需要比簡單轉動及增益多之操縱。其可藉由額外數學操縱而調節，但在此非限制性實例中，其與未轉變相同地對待。

圖9A至圖9C中之曲線圖展示針對處於各種 E_s/N_0 設定之基本PSK調變之典型偵測器效能。該等曲線基於軌跡向量長度使用隨機資料及無特殊加權增益而產生，因此其等已僅基於轉變密度而按比例縮放。

圖9A展示BPSK符號時序偵測器之一曲線圖，而圖9B展示QPSK符號時序偵測器之一曲線圖。圖9C展示8-PSK符號時序偵測器之一曲線圖。

出於說明之目的，陳述關於包含特定能力且可經修改以供使用之一例示性無線移動無線電通信系統之某些背景資訊。現在關於圖10

至圖12陳述可被使用且經修改以供與本發明一起使用之一通信系統之此實例。

可與此系統及方法一起使用之一無線電之一實例係由弗羅裏達州墨爾本市之哈裏斯公司(Harris Corporation)製造及銷售之軟體定義之Falcon™ III Manpack無線電。此類型之無線電可支援自30MHz最高達2GHz之多個帶寬，包含L波段SATCOM及MANET。該等波形可提供安全IP資料網路連線。應理解，可使用不同無線電，包含通常可與相對標準處理器及硬體組件一起實施之軟體定義之無線電。一種特定類別之軟體無線電係聯合戰術無線電(JTR)，其包含相對標準無線電及處理硬體連同任何適當波形軟體模組以實施一無線電將使用之通信波形。JTR無線電亦使用符合軟體通信架構(SCA)規格之作業系統軟體。該SCA係指定硬體及軟體組件如何交互操作使得不同製造商及開發商可易於將各別組件整合至一單個裝置中之一開放式架構框架。

僅出於說明目的，關於圖10中所展示之實例而闡述包含通信裝置之一通信系統之一實例之一簡短說明。一通信系統之此高位準方塊圖包含一基地台區段及可經修改以供與本發明一起使用之無線訊息終端。基地台區段包含將語音或資料經由一無線鏈路傳遞及傳輸至一VHF網路**164**或HF網路**166**之一VHF無線電**160**及HF無線電**162**，每一VHF網路**164**及HF網路**166**包含若干個各別VHF無線電**168**及HF無線電**170**，以及連接至無線電**168**、**170**之個人電腦工作站**172**。特定通信網路**173**與如所圖解說明之各種組件互操作。整個網路可係特定的且包含來源、目的地及鄰近移動節點。因此，應理解，HF或VHF網路包含無基礎設施且操作為特定通信網路之HF或VHF網路區段。儘管未圖解說明UHF及較高頻率無線電及網路區段，但可包含此等UHF及較高頻率無線電及網路區段。

作為非限制性實例，無線電可包含一解調變器電路**162a**及適當 **5**

迴旋編碼器電路**162b**、區塊交錯器**162c**、資料隨機數發生器電路**162d**、資料及定框電路**162e**、調變電路**162f**、匹配濾波器電路**162g**、具有一適當箝位裝置之區塊或符號均衡器電路**162h**、解交錯器及解碼器電路**162i**、數據機**162j**及功率調適電路**162k**。一聲碼器電路**162l**可併入有解碼及編碼功能且一轉換單元可係如所闡述之各種電路之一組合或一單獨電路。一時脈電路**162m**可建立實體時脈時間，及透過如下文所闡述之二階計算，建立一虛擬時脈時間。網路可具有一總體網路時脈時間。此等及其他電路操作以執行本發明所需之任何功能以及熟習此項技術者提出之其他功能。其他所圖解說明無線電(包含所有VHF (或UHF)及較高頻率移動無線電以及傳輸及接收站)可具有類似功能電路。作為非限制性實例，無線電可介於自30 MHz至大約2 GHz之範圍內。

基地台區段包含至一公共交換電話網路(PSTN) **180**之一陸上線路連接，該PSTN連接至一PABX **182**。一衛星介面**184** (諸如一衛星地面站)連接至PABX **182**，該PABX連接至形成無線閘道器**186a**、**186b**之處理器。此等無線閘道器分別互連至VHF無線電**160**或HF無線電**162**。該等處理器透過一區域網路連接至PABX **182**及電子郵件客戶端**190**。無線電包含適當信號產生器及調變器。

一乙太網路/TCP-IP區域網路可操作為一「無線電」郵件伺服器。電子郵件訊息可使用作為第二代協議/波形之STANAG-5066且當然較佳地藉助第三代互操作性標準STANAG-4538經由無線電鏈路及區域網路而發送。一互操作性標準FED-STD-1052可與舊有無線裝置一起使用。本發明中可使用之裝備之實例包含由弗羅裏達州墨爾本市之哈裏斯公司(Harris Corporation)製造之不同無線閘道器及無線電。作為非限制性實例，此裝備可包含RF5800、5022、7210、5710、5285以及PRC 117及138系列裝備及裝置。

此等系統可與RF-5710A高頻率(HF)數據機及與稱為STANAG 4539之NATO標準一起操作，此提供以最高達9,600 bps之速率之長距離無線電之傳輸。除數據機技術之外，彼等系統亦可使用無線電子郵件產品，該等無線電子郵件產品使用經設計且完美用於強調戰術通道之一系列資料鏈路協議，諸如STANAG 4538或STANAG 5066。亦可能使用高達19,200 bps或高於19,200 bps之一固定非自適應資料速率，其中一無線電設定為ISB模式且一HF數據機設定為一固定資料速率。可能使用碼組合技術及ARQ。

受益於前述說明及相關聯圖式中所呈現之教示之熟習此項技術者將聯想到本發明之諸多修改及其他實施例。因此，應理解，本發明不限於所揭示之特定實施例，且意欲將修改及實施例包含於隨附申請專利範圍之範疇內。

【符號說明】

20	電路
22	線性內插器/內插器
24	加德納時序錯誤偵測器
26	數位迴路濾波器
28	數值控制振盪器
30	位元同步系統
32	並聯積分器電路
34	決策電路
36	轉變偵測器電路
38	時序產生器電路
40	數位濾波器
42	延遲電路
44	混合器

50	符號時序偵測器/決策引導之時序偵測器
52	匹配濾波器
54	轉變偵測器
56	延遲電路
58	二的補碼電路
60	輸出
70	位元相位偵測器/相位偵測器功能
72	反正切電路
73	載波相位偵測器
76	符號映射器/符號映射器電路
78	延遲
80	複數轉動產生器/轉動產生器
81	總體處理器
82	同相混合器/乘法器
84	正交混合器/乘法器
85	轉變偵測器
86	組合
90	仿真固定點模型
91	接通時間樣本
92	轉變樣本
93	符號映射
94	轉變樣本轉動
160	極高頻率無線電
162	高頻率無線電
162a	解調變器電路
162b	迴旋編碼器電路

162c	區塊交錯器
162d	資料隨機數發生器電路
162e	資料及定框電路
162f	調變電路
162g	匹配濾波器電路
162h	符號均衡器電路
162i	解交錯器及解碼器電路
162j	數據機
162k	功率調適電路
162l	聲碼器電路
162m	時脈電路
164	極高頻率網路
166	高頻率網路
168	極高頻率無線電/無線電
170	高頻率無線電/無線電
172	個人電腦工作站
173	特定通信網路
180	公共交換電路網路
182	PABX
184	衛星介面
186a	無線閘道器
186b	無線閘道器
190	電子郵件客戶端
TS	轉變樣本
SD	軟決策
V1	向量

V2	向量
V3	向量
V4	向量
I	同相
Q	正交

申請專利範圍

1. 一種通信裝置，其包括：
 - 一輸入電路，其經組態以接收具有同相(I)及正交(Q)信號分量之一通信信號；
 - 一位元同步電路，其可操作以接收該通信信號並偵測該通信信號中之符號時序錯誤，且其包括，
 - 一符號映射器電路，其經組態以接收I及Q信號分量並判定信號群集內之向量的轉變樣本作為群集接通時間樣本；及
 - 一轉動產生器電路，其耦合至該符號映射器電路且經組態以使該等轉變樣本之軌跡基於該群集接通時間樣本之硬決策在其等中點處轉動，以判定該符號時序錯誤。
2. 如請求項1之通信裝置，且其進一步包括一硬決策電路，該硬決策電路經組態以判定該位元同步電路內之硬決策且經組態以接收該通信信號並判定指示相位錯誤之二進制角度量測。
3. 如請求項2之通信裝置，其中該符號映射器電路耦合至該硬決策電路以判定該群集接通時間樣本之硬決策。
4. 如請求項1之通信裝置，且其進一步包括一取樣電路，該取樣電路經組態以對該等I及Q信號分量進行取樣並形成轉變樣本。
5. 如請求項1之通信裝置，其中該轉動產生器電路經組態以基於群集接通時間樣本之該硬決策的調變階數及 Δ 位置來使該等轉變樣本之該軌跡轉動。
6. 一種偵測一通信信號中之符號時序錯誤之方法，其包括：
 - 在一位元同步迴路內接收一通信信號之同相(I)及正交(Q)分量；

判定信號群集內之向量之轉變樣本作為群集接通時間樣本；及
使該等轉變樣本之軌跡基於該群集接通時間樣本之硬決策在
其等中點處轉動以判定該符號時序錯誤。

7. 如請求項6之方法，其包括在一硬決策電路內接收及處理一通信信號之該等同相(I)及正交(Q)分量。
8. 如請求項7之方法，其包括判定來自該硬決策電路之信號之二進制角度量測。
9. 如請求項6之方法，其包括對該等I及Q信號分量進行取樣並形成轉變樣本。
10. 如請求項6之方法，其包括在使該等轉變樣本之該軌跡轉動之後使用所得向量之實數部分來判定該符號時序錯誤。

圖式

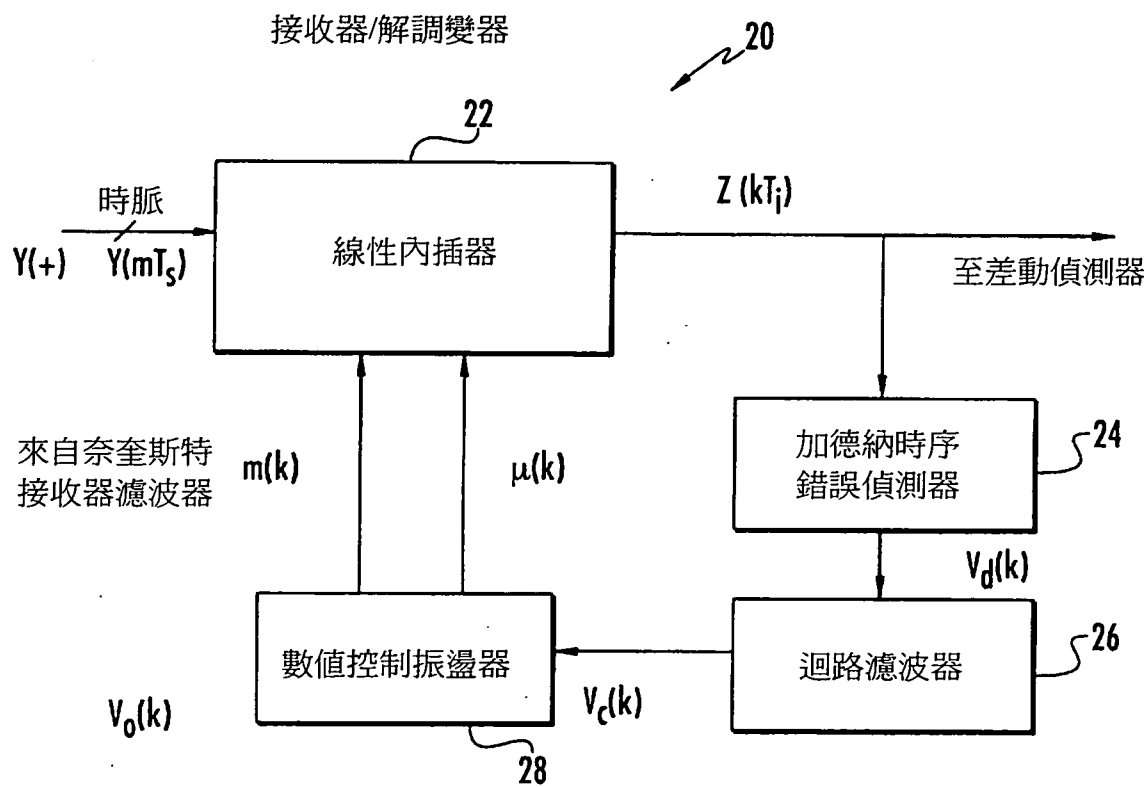
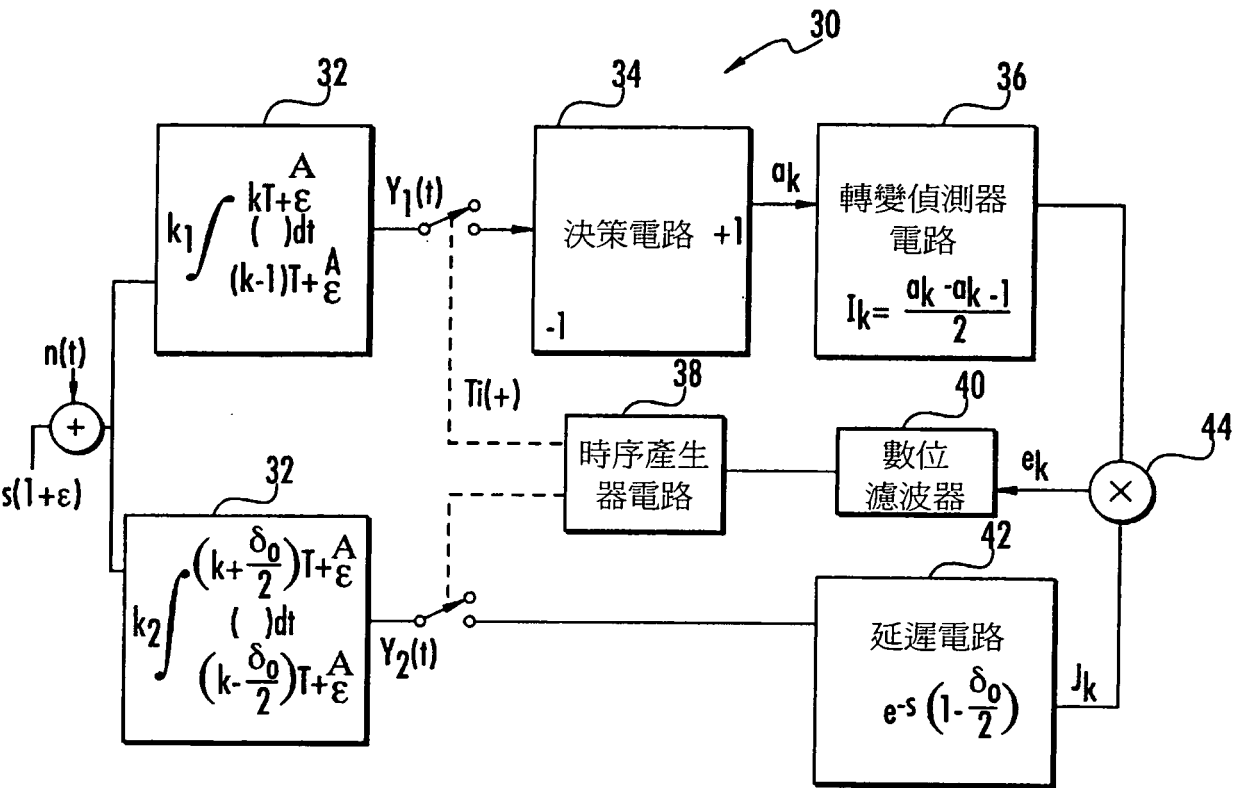
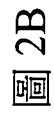


圖 1



數位資料轉變追蹤迴路

圖 2A



用於不歸零資料之泛用決策引導的時序偵測器(DDTD)

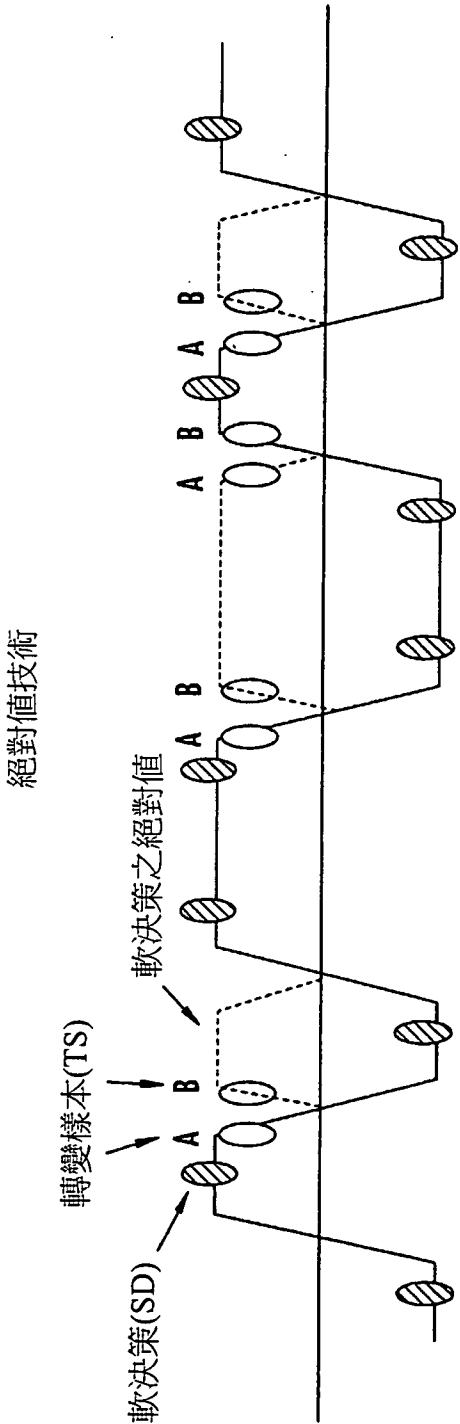


圖 3

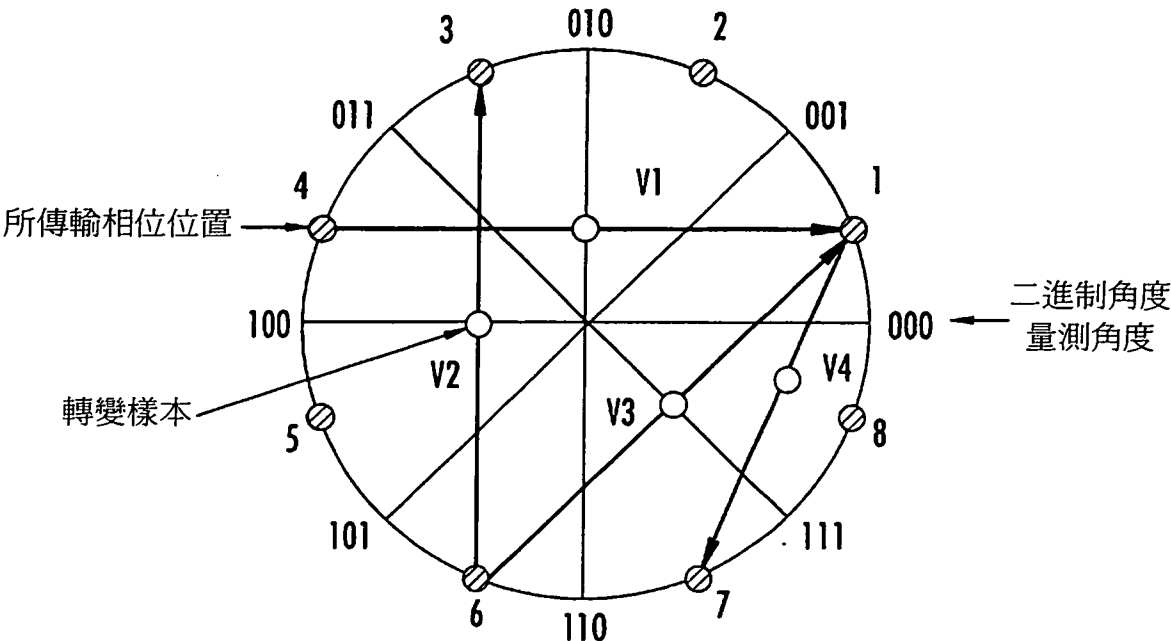


圖 4

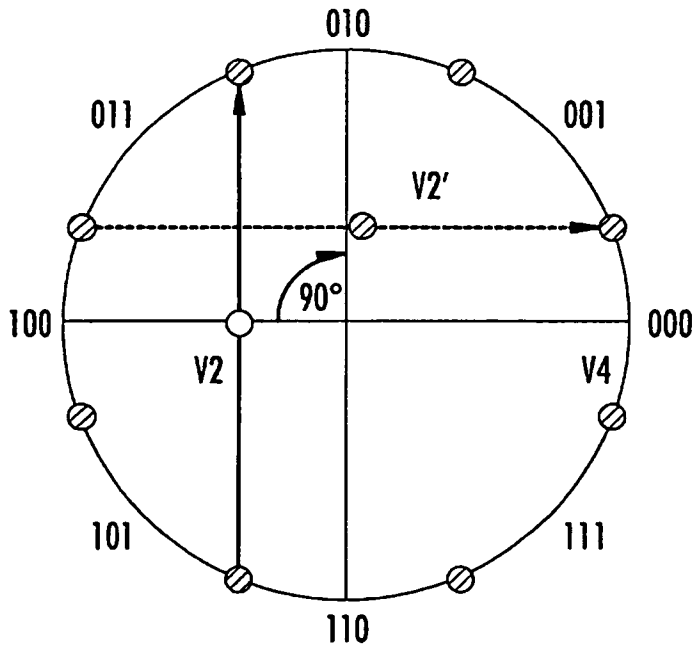


圖 5A

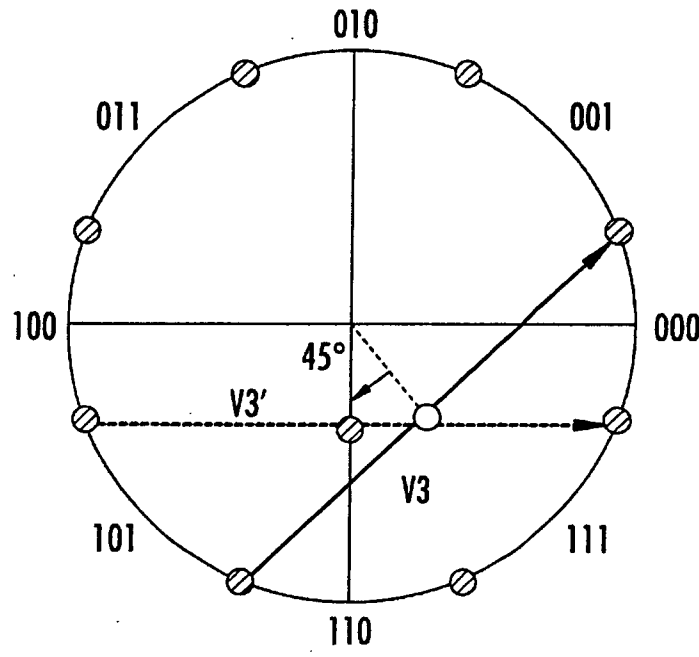


圖 5B

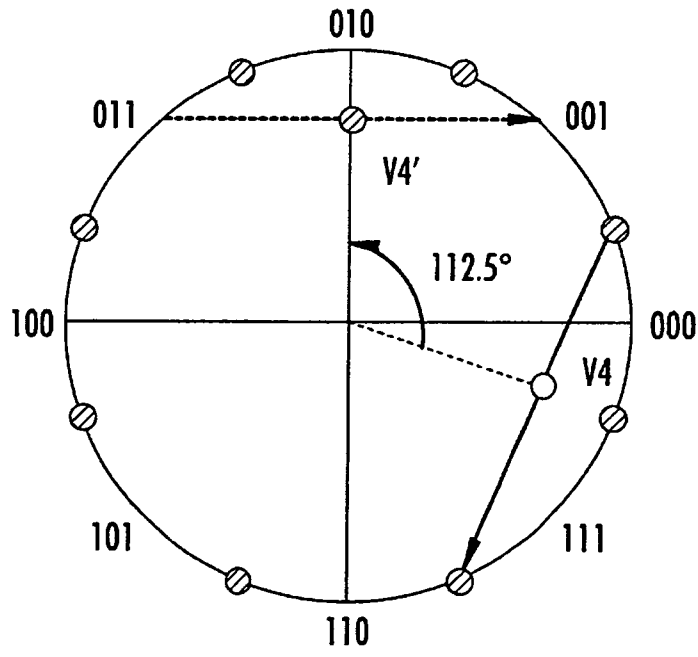


圖 5C

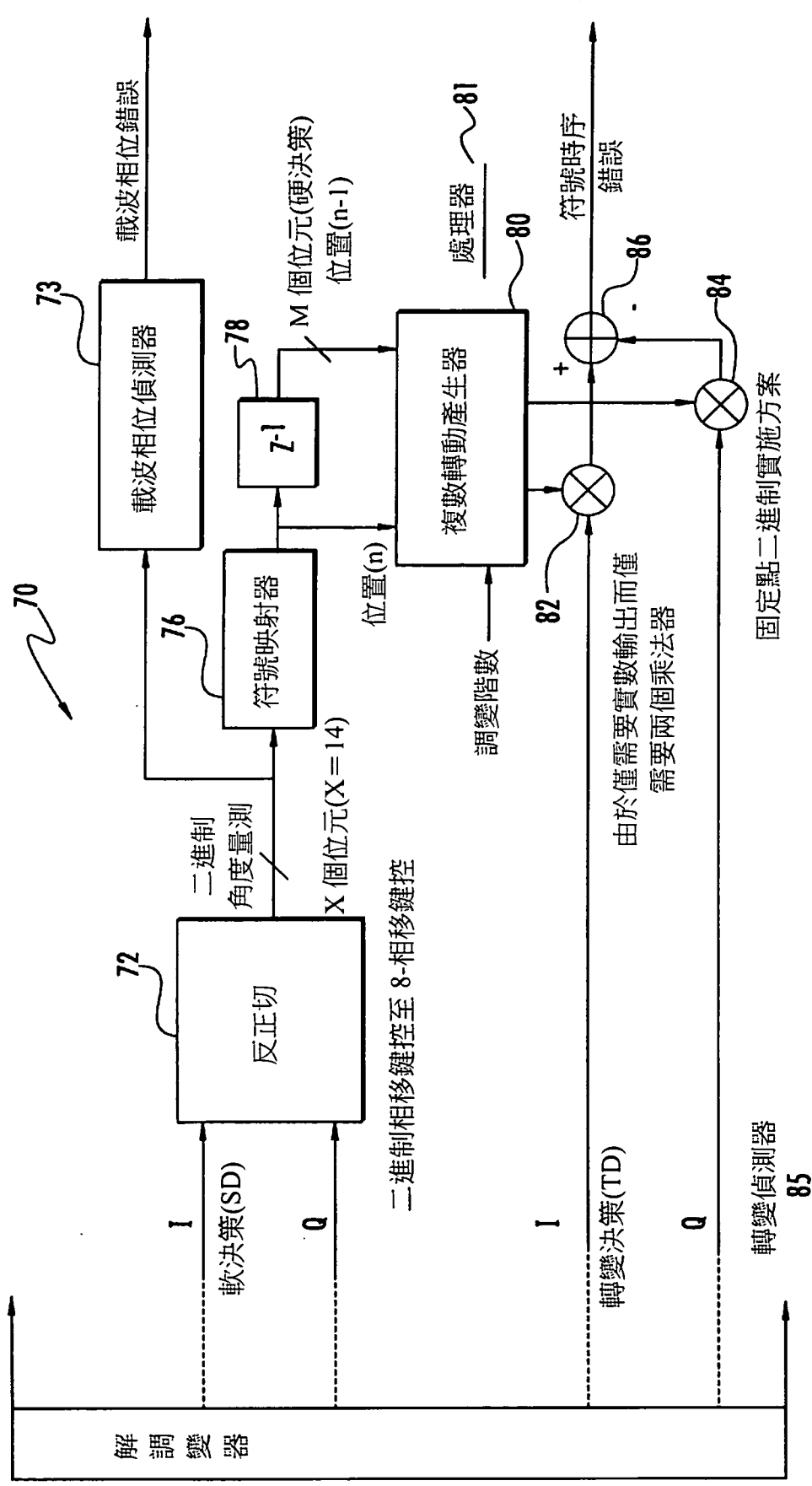


圖 6



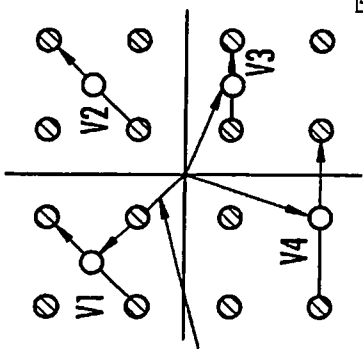
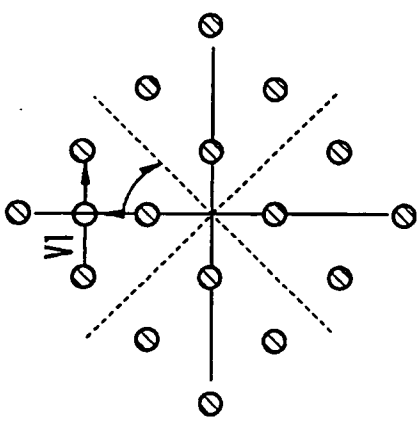


圖 8A

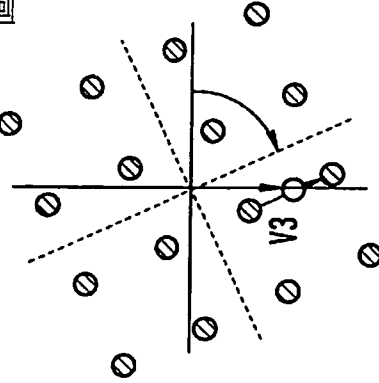
中點向量將被轉動到平行於
虛數軸(若可能)

中點向量



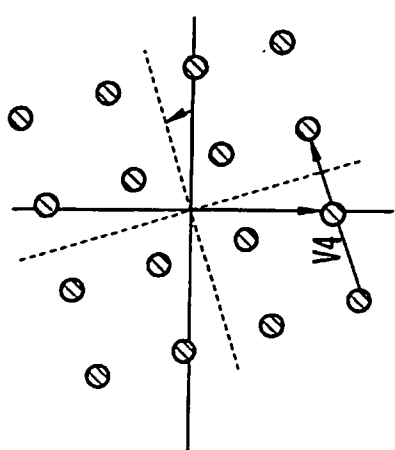
轉動 45 度

圖 8B



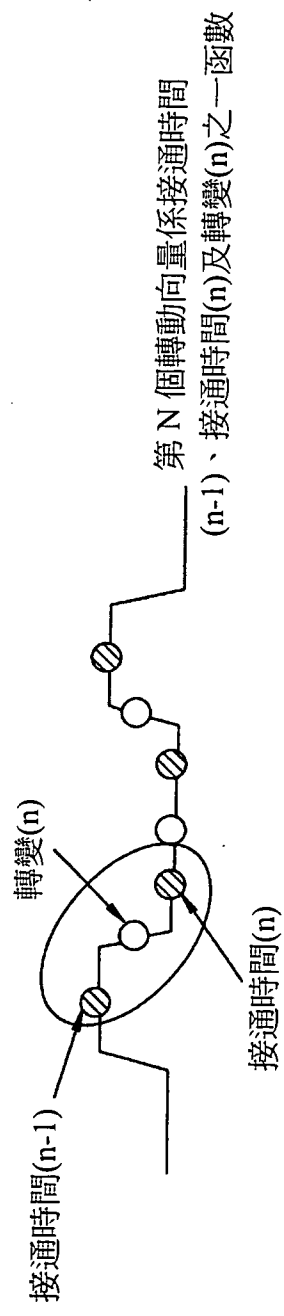
轉動至虛數軸的中點向量

圖 8C



轉動至虛數軸的中點

圖 8D



無論調變階數如何，
僅需要每符號 2 個樣本。

圖 8E

處於各種 E_s/N_0 之二進制相移鍵控符號時序偵測器

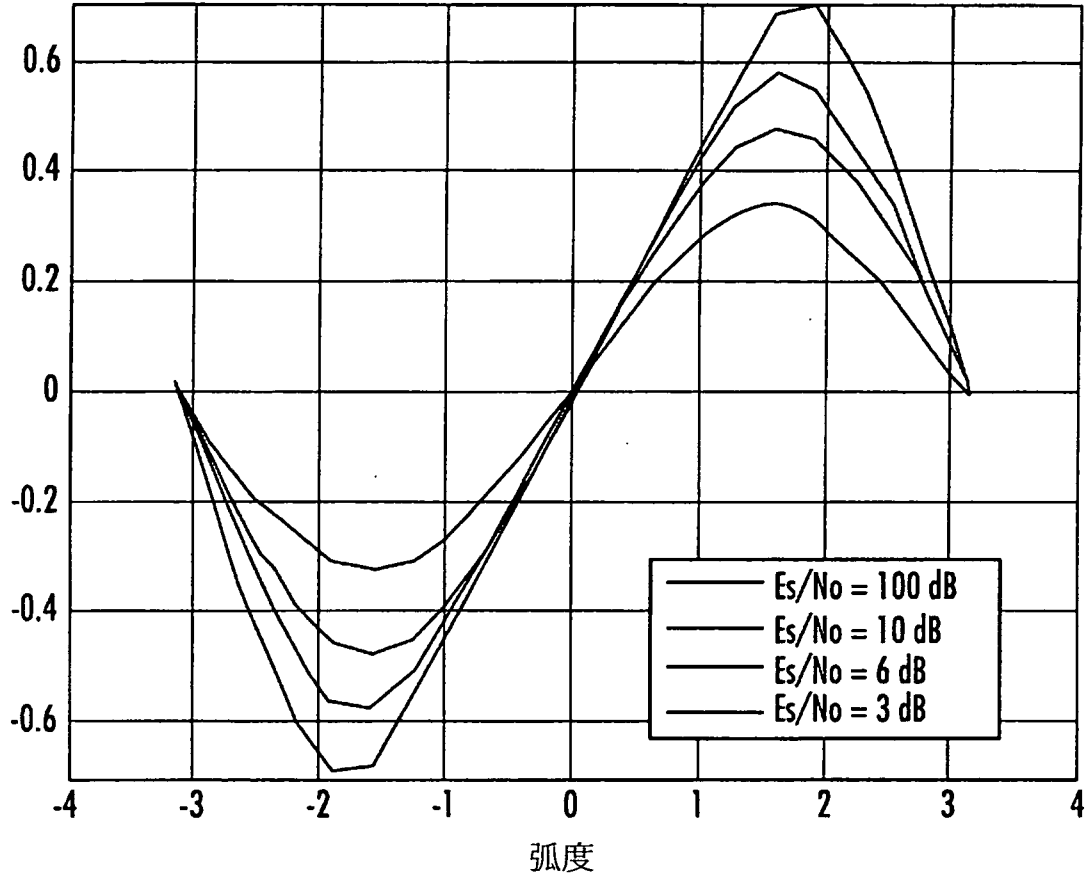


圖 9A

處於各種 Es/No 之正交相移鍵控符號時序偵測器

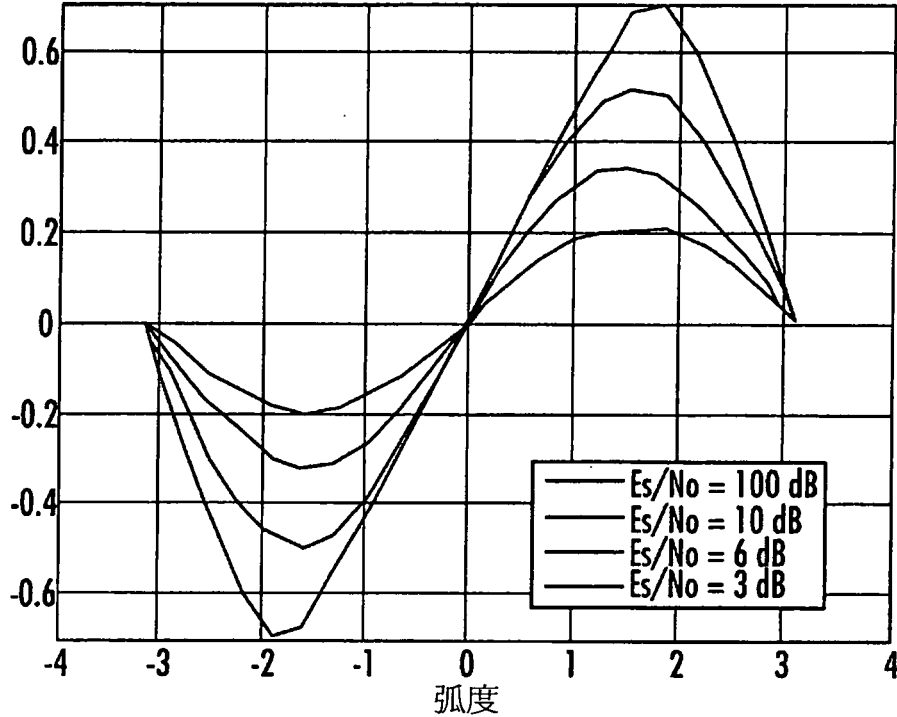
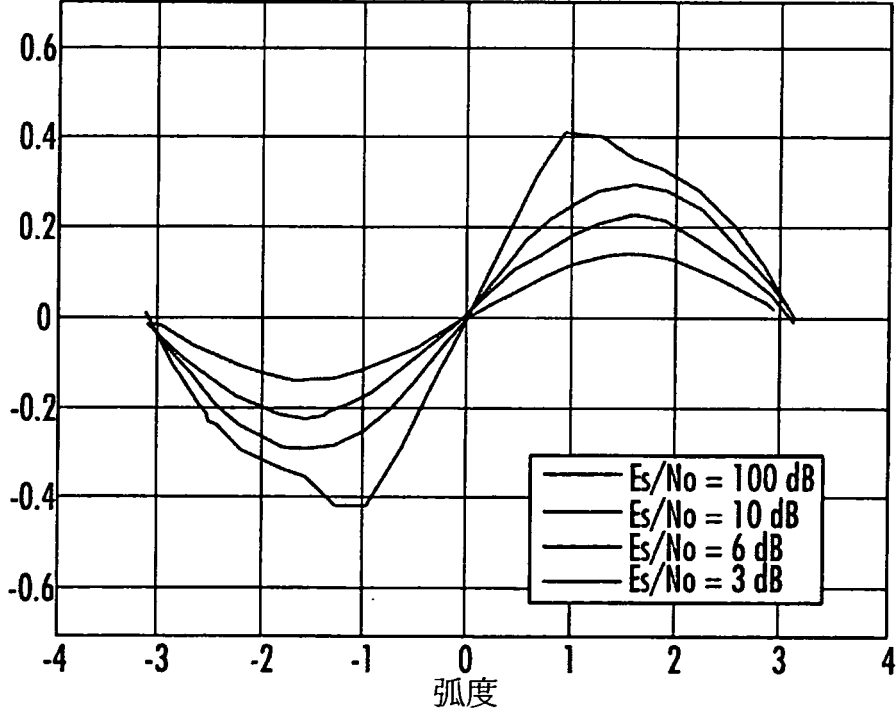


圖 9B

處於各種 Es/No 之 8-相移鍵控符號時序偵測器



	接近零交叉之斜率			
	100 dB	10 dB	6 dB	3 dB
二進制相移鍵控	1.5925	1.4973	1.5595	1.0688
正交相移鍵控	1.5938	1.5797	1.1164	0.7495
8-相移鍵控	1.6436	1.1125	0.6647	0.5017

圖 9C

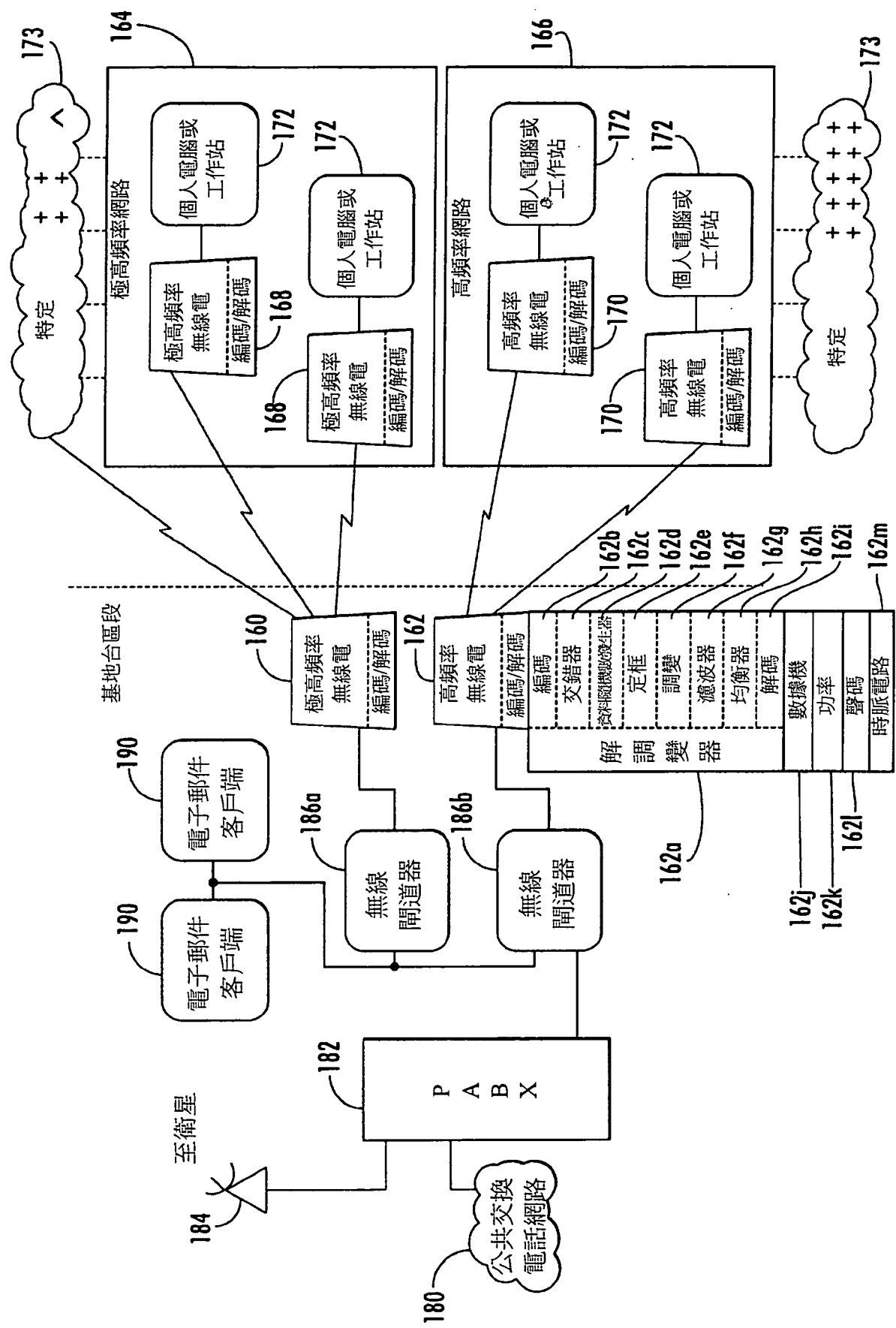


圖 10