

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年5月12日(2005.5.12)

【公開番号】特開2003-282875(P2003-282875A)

【公開日】平成15年10月3日(2003.10.3)

【出願番号】特願2002-87505(P2002-87505)

【国際特許分類第7版】

H 0 1 L 29/78

H 0 1 L 21/28

H 0 1 L 21/8238

H 0 1 L 27/08

H 0 1 L 27/092

H 0 1 L 29/423

H 0 1 L 29/49

H 0 1 L 29/786

【F I】

H 0 1 L 29/78 3 0 1 G

H 0 1 L 21/28 B

H 0 1 L 21/28 3 0 1 R

H 0 1 L 27/08 3 3 1 E

H 0 1 L 29/78 6 1 7 M

H 0 1 L 27/08 3 2 1 D

H 0 1 L 29/58 G

【手続補正書】

【提出日】平成16年6月25日(2004.6.25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板と、

この半導体基板上に形成されたゲート絶縁膜と、

このゲート絶縁膜上に形成されたゲート電極層と、

このゲート電極層の両側の位置に形成されたソース領域、及びドレイン領域と、

前記ソース領域と前記ドレイン領域の間のチャンネル領域とを備え、

前記ゲート電極層は、多結晶シリコン層と、前記ゲート絶縁膜と前記多結晶シリコン層の間に形成され、電子濃度が $1.0 \times 10^{21}$ 個/cm<sup>3</sup>以上の金属層とを有することを特徴とする半導体装置。

【請求項2】

前記金属層は、インジウム(I n)、ガリウム(G a)、タリウム(T l)、錫(S n)、鉛(P b)、アンチモン(S b)、ビスマス(B i)、セレン(S e)、及びテルル(T e)から選択された金属元素を材料とすることを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記金属層は、インジウム(I n)、ガリウム(G a)、タリウム(T l)、錫(S n)、鉛(P b)、アンチモン(S b)、ビスマス(B i)、セレン(S e)、及びテルル

( T e ) から選択された金属元素を材料とする合金層であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】

半導体基板上にゲート絶縁膜を形成する工程と、  
前記ゲート絶縁膜上に多結晶シリコン膜を形成する工程と、  
この多結晶シリコン膜の所定領域に、固溶限度以上の量で金属材を導入する工程と、  
前記多結晶シリコン膜をエッチングして、前記ゲート絶縁膜上に、ゲート電極層の一部を構成し、且つ前記金属材の導入された多結晶シリコンゲート層を形成する工程と、  
この多結晶シリコンゲート層の両側の位置に、ソース領域、及びドレイン領域を形成する工程と、  
熱処理を行って、前記金属材を前記ゲート絶縁膜上に析出させ、前記多結晶シリコンゲート層との間に、前記金属材の析出層を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 5】

半導体基板上にゲート絶縁膜を形成する工程と、  
前記ゲート絶縁膜上に多結晶シリコン膜を形成する工程と、  
この多結晶シリコン膜の第一の領域に、固溶限度以上の量で第一の金属材を導入する工程と、  
前記多結晶シリコン膜の第二の領域に、固溶限度以上の量で第二の金属材を導入する工程と、  
前記多結晶シリコン膜をエッチングして、前記ゲート絶縁膜上に、第一のゲート電極層の一部を構成し、且つ前記第一の金属材の導入された多結晶シリコンゲート層、及び第二のゲート電極層の一部を構成し、且つ前記第二の金属材の導入された多結晶シリコンゲート層を形成する工程と、  
前記第一、及び第二の多結晶シリコンゲート層の両側に、各々、ソース領域、及びドレイン領域を形成する工程と、  
熱処理を行い、前記ゲート絶縁膜上に、前記第一、及び前記第二の金属材を析出させ、前記第一の多結晶シリコンゲート層との間に、第一の金属材の析出層を、且つ前記第一の多結晶シリコンゲート層との間に、第二の金属材の析出層を形成する工程とを有することを特徴とする半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

また、本発明は、半導体基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に多結晶シリコン膜を形成する工程と、この多結晶シリコン膜の所定領域に、固溶限度以上の量で金属材を導入する工程と、前記多結晶シリコン膜をエッチングして、前記ゲート絶縁膜上に、ゲート電極層の一部を構成し、且つ前記金属材の導入された多結晶シリコンゲート層を形成する工程と、この多結晶シリコンゲート層の両側の位置に、ソース領域、及びドレイン領域を形成する工程と、熱処理を行って、前記金属材を前記ゲート絶縁膜上に析出させ、前記多結晶シリコンゲート層との間に、前記金属材の析出層を形成する工程とを有することを特徴とする半導体装置の製造方法を提供することができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

また、本発明は、半導体基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に多結晶シリコン膜を形成する工程と、この多結晶シリコン膜の第一の領域に、固溶限度以上の量で第一の金属材料を導入する工程と、前記多結晶シリコン膜の第二の領域に、固溶限度以上の量で第二の金属材料を導入する工程と、前記多結晶シリコン膜をエッチングして、前記ゲート絶縁膜上に、第一のゲート電極層の一部を構成し、且つ前記第一の金属材料の導入された多結晶シリコンゲート層、及び第二のゲート電極層の一部を構成し、且つ前記第二の金属材料の導入された多結晶シリコンゲート層を形成する工程と、前記第一、及び第二の多結晶シリコンゲート層の両側に、各々、ソース領域、及びドレイン領域を形成する工程と、熱処理を行い、前記ゲート絶縁膜上に、前記第一、及び前記第二の金属材料を析出させ、前記第一の多結晶シリコンゲート層との間に、第一の金属材料の析出層を、且つ前記第一の多結晶シリコンゲート層との間に、第二の金属材料の析出層を形成する工程とを有することを特徴とする半導体装置の製造方法を提供することができる。