

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年6月8日(08.06.2023)



(10) 国際公開番号

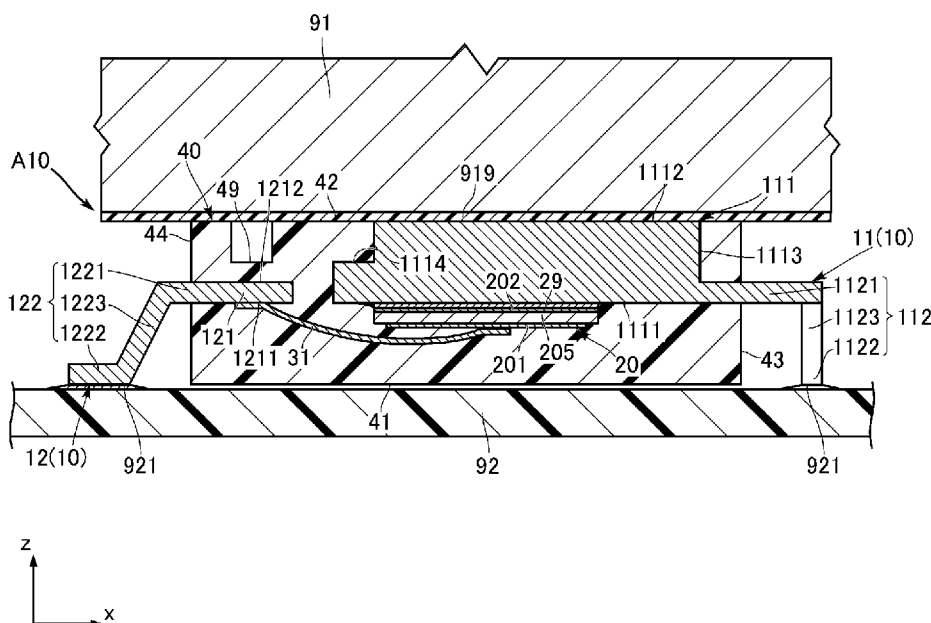
WO 2023/100731 A1

- (51) 国際特許分類:
H01L 23/48 (2006.01) H01L 23/29 (2006.01)
H01L 23/28 (2006.01)
- (21) 国際出願番号: PCT/JP2022/043282
- (22) 国際出願日: 2022年11月24日(24.11.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2021-195179 2021年12月1日(01.12.2021) JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2-1番地 Kyoto (JP).
- (72) 発明者: 柿▲崎▼僚太郎(KAKIZAKI Ryotaro);
〒6158585 京都府京都市右京区西院溝崎町2-1番地 ローム株式会社内 Kyoto (JP). 糟谷泰正(KASUYA Yasumasa); 〒6158585 京都府京都市右京区西院溝崎町2-1番地 ローム株式会社内 Kyoto (JP).
- (74) 代理人: 白井尚, 外 (USUI Takashi et al.);
〒5430014 大阪府大阪市天王寺区玉造元町2番32-1301 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

FIG.16



(57) Abstract: This semiconductor device comprises: a semiconductor element; a first lead that includes die pad unit and a first terminal unit; and an encapsulating resin. The rear surface of the first lead is exposed from a second resin surface and separated from a third resin surface in the x direction. The first terminal unit has a first part and a second part. The first part, which there is only one of, passes through the third resin surface. The first part is separated from the second resin surface in the z direction. The second part is located on the other side of the z-direction with respect to the first part and is used for mounting.



WO 2023/100731 A1

KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

(57) 要約：半導体装置は、半導体素子と、ダイパッド部と、第1端子部と、を含む第1リードと、封止樹脂と、を備える。第1リード裏面は、第2樹脂面から露出し且つ第3樹脂面からx方向に離れている。前記第1端子部は、第1部および第2部を有する。1つのみの前記第1部が前記第3樹脂面を貫通する。前記第1部は、z方向において前記第2樹脂面から離れている。前記第2部は、前記第1部に対してz方向他方側に位置し且つ実装に用いられる。

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本開示は、半導体装置に関する。

背景技術

[0002] 特許文献1には、パッド主面およびパッド裏面を有する第1パッドを含む第1リード、第2リード、第3リードと、パッド主面の上に搭載された半導体素子と、パッド主面に接し、かつ半導体素子を覆う封止樹脂とを備える半導体装置の一例が開示されている。第1リード、第2リードおよび第3リードは、同一方向に延びる第1端子、第2端子および第3端子を有する。第1端子、第2端子および第3端子が、回路基板等の貫通孔に挿通されることにより、この半導体装置が回路基板に実装される。また、この半導体装置が、ヒートシンクに取り付けられる場合、パッド裏面とヒートシンクとの間に、たとえば絶縁シートが設けられる。

先行技術文献

特許文献

[0003] 特許文献1：特開2017-174951号公報

発明の概要

発明が解決しようとする課題

[0004] 半導体装置は、回路基板に端子部を挿通させる実装形態の他に、たとえば回路基板に面実装される形態が求められる場合がある。

[0005] 本開示は、従来より改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記した事情に鑑み、面実装可能な半導体装置を提供することをその一の課題とする。

課題を解決するための手段

[0006] 本開示の一の側面によって提供される半導体装置は、半導体素子と、厚さ方向一方側を向き且つ前記半導体素子が搭載された第1リード主面および前

記厚さ方向他方側を向く第1リード裏面を有するダイパッド部と、第1端子部と、を含む第1リードと、前記厚さ方向一方側を向く第1樹脂面、前記厚さ方向他方側を向く第2樹脂面および前記厚さ方向と直交する第1方向一方側を向く第3樹脂面を有し、前記半導体素子と前記ダイパッド部の一部とを覆う封止樹脂と、を備える。前記第1リード裏面は、前記第2樹脂面から露出し且つ前記第3樹脂面から前記第1方向に離れている。前記第1端子部は、第1部および第2部を有し、1つのみの第1部が前記第3樹脂面を貫通する。前記第1部は、前記厚さ方向において前記第2樹脂面から離れている。前記第2部は、前記第1部に対して前記厚さ方向一方側に位置し且つ実装に用いられる。

発明の効果

[0007] 上記構成によれば、面実装可能な半導体装置を提供することが可能である。

[0008] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

図面の簡単な説明

- [0009] [図1]図1は、本開示の第1実施形態に係る半導体装置を示す斜視図である。
[図2]図2は、本開示の第1実施形態に係る半導体装置を示す斜視図である。
[図3]図3は、本開示の第1実施形態に係る半導体装置を示す斜視図である。
[図4]図4は、本開示の第1実施形態に係る半導体装置を示す要部斜視図である。
[図5]図5は、本開示の第1実施形態に係る半導体装置を示す要部斜視図である。
[図6]図6は、本開示の第1実施形態に係る半導体装置を示す平面図である。
[図7]図7は、本開示の第1実施形態に係る半導体装置を示す底面図である。
[図8]図8は、本開示の第1実施形態に係る半導体装置を示す正面図である。
[図9]図9は、本開示の第1実施形態に係る半導体装置を示す側面図である。
[図10]図10は、本開示の第1実施形態に係る半導体装置を示す要部平面図

である。

[図11]図11は、本開示の第1実施形態に係る半導体装置を示す要部底面図である。

[図12]図12は、図11のX11-X11線に沿う断面図である。

[図13]図13は、図11のX111-X111線に沿う断面図である。

[図14]図14は、図11のX1V-X1V線に沿う断面図である。

[図15]図15は、図11のXV-XV線に沿う断面図である。

[図16]図16は、本開示の第1実施形態に係る半導体装置の使用状態を示す断面図である。

[図17]図17は、本開示の第1実施形態に係る半導体装置の第1変形例を示す断面図である。

[図18]図18は、本開示の第1実施形態に係る半導体装置の第1変形例の使用状態を示す断面図である。

[図19]図19は、本開示の第1実施形態に係る半導体装置の第2変形例を示す斜視図である。

[図20]図20は、本開示の第1実施形態に係る半導体装置の第2変形例を示す断面図である。

[図21]図21は、本開示の第1実施形態に係る半導体装置の第3変形例を示す斜視図である。

[図22]図22は、本開示の第1実施形態に係る半導体装置の第3変形例を示す断面図である。

[図23]図23は、本開示の第1実施形態に係る半導体装置の第4変形例を示す斜視図である。

[図24]図24は、本開示の第1実施形態に係る半導体装置の第4変形例を示す断面図である。

[図25]図25は、本開示の第1実施形態に係る半導体装置の第5変形例を示す断面図である。

[図26]図26は、本開示の第1実施形態に係る半導体装置の第6変形例を示す

す側面図である。

[図27]図27は、本開示の第2実施形態に係る半導体装置を示す要部平面図である。

[図28]図28は、本開示の第3実施形態に係る半導体装置を示す断面図である。

[図29]図29は、本開示の第4実施形態に係る半導体装置を示す斜視図である。

[図30]図30は、本開示の第4実施形態に係る半導体装置を示す平面図である。

[図31]図31は、本開示の第4実施形態に係る半導体装置を示す側面図である。

[図32]図32は、図30のXXX|I-XXX|I線に沿う断面図である。

[図33]図33は、本開示の第4実施形態に係る半導体装置の第1変形例を示す斜視図である。

[図34]図34は、本開示の第4実施形態に係る半導体装置の第1変形例を示す平面図である。

[図35]図35は、本開示の第4実施形態に係る半導体装置の第1変形例を示す側面図である。

[図36]図36は、本開示の第4実施形態に係る半導体装置の第2変形例を示す斜視図である。

[図37]図37は、本開示の第4実施形態に係る半導体装置の第3変形例を示す斜視図である。

[図38]図38は、本開示の第4実施形態に係る半導体装置の第4変形例を示す斜視図である。

[図39]図39は、本開示の第4実施形態に係る半導体装置の第5変形例を示す斜視図である。

[図40]図40は、本開示の第4実施形態に係る半導体装置の第6変形例を示す断面図である。

発明を実施するための形態

[0010] 以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。

[0011] 本開示における「第1」、「第2」、「第3」等の用語は、単に識別のために用いたものであり、それらの対象物に順列を付することを意図していない。

[0012] 本開示において、「ある物Aがある物Bに形成されている」および「ある物Aがある物B上に形成されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接形成されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに形成されていること」を含む。同様に、「ある物Aがある物Bに配置されている」および「ある物Aがある物B上に配置されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接配置されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに配置されていること」を含む。同様に、「ある物Aがある物B上に位置している」とは、特段の断りのない限り、「ある物Aがある物Bに接して、ある物Aがある物B上に位置していること」、および、「ある物Aとある物Bとの間に他の物が介在しつつ、ある物Aがある物B上に位置していること」を含む。また、「ある物Aがある物Bにある方向に見て重なる」とは、特段の断りのない限り、「ある物Aがある物Bのすべてに重なること」、および、「ある物Aがある物Bの一部に重なること」を含む。また、本開示において「ある面Aが方向B（の一方側または他方側）を向く」とは、面Aの方向Bに対する角度が90°である場合に限定されず、面Aが方向Bに対して傾いている場合を含む。

[0013] 第1実施形態：

図1～図16は、本開示の第1実施形態に係る半導体装置を示している。本実施形態の半導体装置A10は、導通部材10、半導体素子20、接続部材31、32、33および封止樹脂40を備える。これらの図において、た

例えば、z方向は、「厚さ方向」の一例であり、x方向は、「第1方向」の一例であり、y方向は、「第2方向」の一例である。

[0014] 導通部材10：

導通部材10は、半導体素子20への導通経路を構成する部材である。本実施形態の導通部材10は、第1リード11、第2リード12、第3リード13および第4リード14を含む。第1リード11、第2リード12、第3リード13および第4リード14の材質は何ら限定されず、たとえば銅(Cu)または銅合金を含む。また、第1リード11、第2リード12、第3リード13および第4リード14の適所には、銀(Ag)、ニッケル(Ni)、鉛(Sn)等のめっきが施されていてもよい。

[0015] 第1リード11：

図1～図15に示すように、第1リード11は、ダイパッド部111および第1端子部112を有する。ダイパッド部111は、第1リード主面1111および第1リード裏面1112を有する。第1リード主面1111は、z方向の一方側を向く面である。第1リード裏面1112は、z方向の他方側を向く面である。第1リード主面1111には、半導体素子20が搭載されている。

[0016] 本実施形態のダイパッド部111は、第1リード側面1113および第1中間面1114をさらに有する。第1リード側面1113は、z方向において第1リード主面1111と第1リード裏面1112との間に位置しており、x方向の一方側を向く面である。第1中間面1114は、z方向において第1リード主面1111と第1リード裏面1112との間に位置しており、z方向の一方側(第1リード主面1111と同じ側)を向く面である。

[0017] ダイパッド部111の形状は、何ら限定されない。図示された例においては、ダイパッド部111は、z方向に見て矩形形状である。また、第1リード主面1111および第1リード裏面1112の形状は、何ら限定されず、図示された例においては、z方向に見て矩形形状である。

[0018] 第1端子部112は、第1部1121、2つの第2部1122および2つ

の第3部1123を有する。第1部1121は、ダイパッド部111に繋がっており、ダイパッド部111からx方向の一方側に延びており、図示された例においてはx y平面に平行である。本実施形態においては、ダイパッド部111は、第1部1121よりもz方向の大きさが大きい。本実施形態の第1端子部112は、1つのみの第1部1121を有する。第1部1121の形状は、何ら限定されず、図示された例においては、z方向に見て矩形状である。第1部1121は、z方向において第1リード裏面1112から離れており、図示された例においては、第1リード主面1111と接している。第1部1121の片面は、第1リード主面1111と面一である。

[0019] 2つの第2部1122は、第1部1121に対してz方向の一方側に位置している。2つの第2部1122は、半導体装置A10を回路基板等に面実装する際に用いられる。

[0020] 2つの第3部1123は、第1部1121と2つの第2部1122との間に介在している。第3部1123は、第1部1121からz方向の一方側に延びている。図示された例においては、第3部1123は、第1部1121からy方向の外側に延出するようにz方向に対して傾いている。第3部1123の形状は何ら限定されず、図示された例においては、x方向に見て矩形状である。

[0021] 本実施形態においては、2つの第2部1122は、2つの第3部1123からx方向の外側に延出している。また、2つの第2部1122は、y方向に対して平行である。2つの第2部1122は、2つの第3部1123からx方向の一方側にはみ出さない。図示された例においては、2つの第2部1122と2つの第3部1123とは、x方向における位置が同じ（あるいは略同じ）である。

[0022] 第2リード12：

第2リード12は、第1リード11（ダイパッド部111）に対してx方向の他方側に離れて位置している。第2リード12は、パッド部121および複数の第2端子部122を有する。

- [0023] パッド部121は、第2リード主面1211および第2リード裏面1212を有する。第2リード主面1211は、z方向の一方側を向く面である。第2リード裏面1212は、z方向の他方側を向く面である。第2リード主面1211には、接続部材31が接続されている。パッド部121の形状は何ら限定されず、図示された例においては、y方向を長手方向とする長矩形形状である。また、z方向に見て、パッド部121は、ダイパッド部111よりも小さい。また、パッド部121は、ダイパッド部111よりもz方向の大きさが小さく、第1端子部112と同じである。図示された例においては、第2リード主面1211は、z方向における位置がダイパッド部111の第1リード主面1111と同じ（あるいは略同じ）である。
- [0024] 複数の第2端子部122は、y方向に並んで配置されている。第2端子部122は、第4部1221、第5部1222および第6部1223を有する。
- [0025] 第4部1221は、パッド部121に繋がっており、パッド部121からx方向の他方側に延びており、図示された例においてはxy平面に平行である。第4部1221の形状は、何ら限定されず、図示された例においては、z方向に見て矩形形状である。
- [0026] 第5部1222は、第4部1221に対してz方向の一方側に位置している。第5部1222は、半導体装置A10を回路基板等に面実装する際に用いられる。第5部1222は、x方向に沿って延びる形状である。
- [0027] 第6部1223は、第4部1221と第5部1222との間に介在している。第6部1223は、第4部1221からz方向の一方側に延びている。図示された例においては、第6部1223は、z方向(yz平面)に対して傾いている。第6部1223の形状は何ら限定されず、図示された例においては、x方向に見て矩形形状である。
- [0028] 第3リード13：
- 第3リード13は、第1リード11（ダイパッド部111）に対してx方向の他方側に離れて位置している。また、第3リード13は、y方向におい

て第2リード12と並んでいる。第3リード13は、パッド部131および第3端子部132を有する。

[0029] パッド部131は、第3リード主面1311および第3リード裏面1312を有する。第3リード主面1311は、z方向の一方側を向く面である。第3リード裏面1312は、z方向の他方側を向く面である。第3リード主面1311には、接続部材32が接続されている。パッド部131の形状は何ら限定されず、図示された例においては、z方向に見て矩形形状である。また、z方向に見て、パッド部131は、パッド部121よりも小さい。また、パッド部131は、ダイパッド部111よりもz方向の大きさが小さく、パッド部121と同じである。図示された例においては、第3リード主面1311は、z方向における位置がダイパッド部111の第1リード主面111と同じ（あるいは略同じ）である。

[0030] 第3端子部132は、第7部1321、第8部1322および第9部1323を有する。

[0031] 第7部1321は、パッド部131に繋がっており、パッド部131からx方向の他方側に延びており、図示された例においてはxy平面に平行である。第7部1321の形状は、何ら限定されず、図示された例においては、z方向に見て矩形形状である。

[0032] 第8部1322は、第7部1321に対してz方向の一方側に位置している。第8部1322は、半導体装置A10を回路基板等に面実装する際に用いられる。第8部1322は、x方向に沿って延びる形状である。

[0033] 第9部1323は、第7部1321と第8部1322との間に介在している。第9部1323は、第7部1321からz方向の一方側に延びている。図示された例においては、第9部1323は、z方向(yz平面)に対して傾いている。第9部1323の形状は何ら限定されず、図示された例においては、x方向に見て矩形形状である。

[0034] 第4リード14：

第4リード14は、第1リード11（ダイパッド部111）に対してx方

向の他方側に離れて位置している。また、第4リード14は、y方向において第2リード12と第3リード13との間に位置している。第4リード14は、パッド部141および第4端子部142を有する。

[0035] パッド部141は、第4リード主面1411および第4リード裏面1412を有する。第4リード主面1411は、z方向の一方側を向く面である。第4リード裏面1412は、z方向の他方側を向く面である。第4リード主面1411には、接続部材33が接続されている。パッド部141の形状は何ら限定されず、図示された例においては、z方向に見て矩形形状である。また、z方向に見て、パッド部141は、パッド部121よりも小さく、パッド部131と同程度の大きさである。また、パッド部141は、ダイパッド部111よりもz方向の大きさが小さく、パッド部121およびパッド部131と同じである。図示された例においては、第4リード主面1411は、z方向における位置がダイパッド部111の第1リード主面1111と同じ（あるいは略同じ）である。

[0036] 第4端子部142は、第10部1421、第11部1422および第12部1423を有する。

[0037] 第10部1421は、パッド部141に繋がっており、パッド部141からx方向の他方側に延びており、図示された例においてはxy平面に平行である。第10部1421の形状は、何ら限定されず、図示された例においては、z方向に見て矩形形状である。

[0038] 第11部1422は、第10部1421に対してz方向の一方側に位置している。第11部1422は、半導体装置A10を回路基板等に面実装する際に用いられる。第11部1422は、x方向に沿って延びる形状である。

[0039] 第12部1423は、第10部1421と第11部1422との間に介在している。第12部1423は、第10部1421からz方向の一方側に延びている。図示された例においては、第12部1423は、z方向(yz平面)に対して傾いている。第12部1423の形状は何ら限定されず、図示された例においては、x方向に見て矩形形状である。

[0040] 半導体素子 20 :

半導体素子 20 は、図 5 および図 11 ~ 図 15 に示すように、ダイパッド部 111 の第 1 リード主面 1111 に搭載されている。半導体装置 A10 においては、半導体素子 20 は、n チャネル型であり、かつ縦型構造の MOS FET (Metal-Oxide-Semiconductor Field-Effect Transistor) である。半導体素子 20 は、MOS FET に限定されない。半導体素子 20 は、I G B T (Insulated Gate Bipolar Transistor) などの他のトランジスタでもよい。さらに半導体素子 20 は、ダイオードでもよい。半導体素子 20 は、半導体層 205、第 1 電極 201、第 2 電極 202 および第 3 電極 203 を有する。

[0041] 半導体層 205 は、化合物半導体基板を含む。化合物半導体基板の主材料は、炭化ケイ素 (S i C) である。この他、化合物半導体基板の主材料として、ケイ素 (S i) を用いてもよい。

[0042] 第 1 電極 201 は、半導体層 205 のうち z 方向において第 1 リード 11 のダイパッド部 111 の第 1 リード主面 1111 が向く側 (一方側) の部分に設けられている。第 1 電極 201 は、半導体素子 20 のソース電極に相当する。

[0043] 第 2 電極 202 は、半導体層 205 のうち z 方向において第 1 電極 201 とは反対側の部分に設けられている。第 2 電極 202 は、第 1 リード 11 のダイパッド部 111 の第 1 リード主面 1111 に対向している。第 2 電極 202 は、半導体素子 20 のドレイン電極に相当する。本実施形態においては、第 2 電極 202 は、接合層 29 を介して第 1 リード主面 1111 に接合されている。接合層 29 は、たとえば、はんだ、銀 (A g) ペースト、焼成銀等である。

[0044] 第 3 電極 203 は、半導体層 205 のうち z 方向において第 1 電極 201 と同じ側の部分に設けられ、かつ第 1 電極 201 から離れて位置する。第 3 電極 203 は、半導体素子 20 のゲート電極に相当する。z 方向に見て、第 3 電極 203 の面積は、第 1 電極 201 の面積よりも小である。

[0045] 接続部材 31, 32, 33 :

接続部材 31 は、半導体素子 20 の第 1 電極 201 と第 2 リード 12 のパッド部 121 の第 2 リード主面 1211 とに接合されている。接続部材 31 の材質は何ら限定されず、アルミニウム (Al)、銅 (Cu)、金 (Au) 等の金属を含む。また、接続部材 31 の本数は何ら限定されず、複数の接続部材 31 を備えていてもよい。図示された例においては、接続部材 31 は、アルミニウム (Al) を含み、扁平な帯状の部材である。

[0046] 接続部材 32 は、半導体素子 20 の第 3 電極 203 と第 3 リード 13 のパッド部 131 の第 3 リード主面 1311 とに接続されている。図示された例においては、接続部材 32 は、金 (Au) を含み、接続部材 31 よりも細い線状部材である。

[0047] 接続部材 33 は、半導体素子 20 の第 1 電極 201 と第 4 リード 14 のパッド部 141 の第 4 リード主面 1411 とに接続されている。図示された例においては、接続部材 33 は、金 (Au) を含み、接続部材 31 よりも細い線状部材である。

[0048] 本実施形態においては、第 1 リード 11 の第 1 端子部 112 は、ドレイン端子であり、第 2 リード 12 の第 2 端子部 122 は、ソース端子であり、第 3 リード 13 の第 3 端子部 132 は、ゲート端子であり、第 4 リード 14 の第 4 端子部 142 は、ソースセンス端子である。

[0049] 封止樹脂 40 :

封止樹脂 40 は、図 1 ~ 図 15 に示すように、半導体素子 20、接続部材 31, 32, 33 と、第 1 リード 11、第 2 リード 12、第 3 リード 13 および第 4 リード 14 それぞれの一部または全部を覆っている。封止樹脂 40 は、電気絶縁性を有する。封止樹脂 40 は、たとえば黒色のエポキシ樹脂を含む材料からなる。封止樹脂 40 は、第 1 樹脂面 41、第 2 樹脂面 42、第 3 樹脂面 43、第 4 樹脂面 44、第 5 樹脂面 45 および第 6 樹脂面 46 を有する。

[0050] 第 1 樹脂面 41 は、z 方向において第 1 リード 11 のダイパッド部 111

の第1リード主面1111と同じ側（一方側）を向く。第2樹脂面42は、z方向において第1樹脂面41とは反対側（他方側）を向く。第2樹脂面42から、第1リード11のダイパッド部111の第1リード裏面1112が露出している。第2樹脂面42と第1リード裏面1112とは、互いに面一である。第1リード裏面1112は、x方向において第3樹脂面43から離れている。

[0051] 第3樹脂面43は、x方向の一方側を向いている。第1リード11の第1端子部112の第1部1121は、第3樹脂面43を貫通している。本実施形態においては、1つのみの第1部1121が、第3樹脂面43を貫通している。また、第1部1121は、z方向において第2樹脂面42から離れている。

[0052] 第4樹脂面44は、x方向において第3樹脂面43とは反対側（他方側）を向いている。本実施形態においては、第2リード12の複数の第2端子部122の第2端子部122、第3リード13の第3端子部132の第7部1321および第4リード14の第4端子部142の第10部1421が、第4樹脂面44を貫通している。

[0053] 第5樹脂面45および第6樹脂面46は、y方向において互いに反対側を向く面である。

[0054] 図7に示すように、第1リード11の第2端子部122の2つの第2部1122のy方向端部は、y方向において封止樹脂40の第5樹脂面45および第6樹脂面46とほぼ同じ位置にある。2つの第2部1122は、y方向において第5樹脂面45および第6樹脂面46からは、はみ出していない。

[0055] 図示された例においては、封止樹脂40は、溝49を有する。溝49は、第2樹脂面42からx方向に凹んでおり、y方向に沿って延びている。溝49は、第5樹脂面45および第6樹脂面46に到達している。溝49は、第1リード裏面1112と第4樹脂面44との間に位置する。

[0056] また、図示された例においては、封止樹脂40は、2つの凹部47を有している。一方の凹部47は、第1樹脂面41および第5樹脂面45から凹ん

でいる。他方の凹部47は、41および第6樹脂面46から凹んでいる。凹部47からは、第1リード主面1111の一部が露出している。

[0057] 図16は、半導体装置A10の使用状態を示している。本使用例においては、半導体装置A10は、回路基板92に面実装されている。すなわち、第1端子部112の第2部1122、第2端子部122の第5部1222、第3端子部132の第8部1322および第4端子部142の第11部1422が、たとえばはんだ921によって、回路基板92の配線パターン（図示略）に導通接合されている。また、ダイパッド部111の第1リード裏面1112には、ヒートシンク91が対向配置されている。図示された例においては、第1リード裏面1112とヒートシンク91との間に、シート材919が配置されている。シート材919は、たとえば絶縁シートである。

[0058] 次に、半導体装置A10の作用について説明する。

[0059] 図16に示すように、第1リード裏面1112は、第2樹脂面42から露出している。これにより、第1リード裏面1112には、たとえばヒートシンク91を対向配置させることが可能である。また、第2部1122は、第1部1121よりもz方向の一方側に位置している。これにより、第2部1122を用いて半導体装置A10を回路基板92等に面実装することが可能である。また、第1リード裏面1112は、x方向において第3樹脂面43から離れている。また、第1部1121は、z方向において第2樹脂面42から離れている。このため、第1リード裏面1112と第1部1121との間には、封止樹脂40の一部が存在する。これにより、封止樹脂40によって第1リード11をより強固に保持することができる。

[0060] 第1端子部112は、第3部1123を有する。これにより、第2部1122をより確実に支持することができる。

[0061] 第3部1123は、z方向に対して平行である。したがって、半導体装置A10のx方向寸法を縮小することができる。

[0062] 第1端子部112は、2つの第2部1122を有する。これにより、半導体装置A10の実装強度を高めることができる。

- [0063] 2つの第2部1122は、第3部1123からx方向の外側に延出している。これにより、半導体装置A10の実装強度をさらに高めることができる。
- [0064] 第1部1121のy方向の大きさは、ダイパッド部111のy方向の大きさよりも小さい。これにより、封止樹脂40による第1リード11の保持力をさらに高めることができる。
- [0065] 第2部1122は、x方向において第3部1123からはみ出さない。これにより、半導体装置A10のx方向寸法を縮小することができる。
- [0066] ダイパッド部111は、第1部1121よりもz方向の大きさが大きい。これにより、半導体素子20から第1リード裏面1112へと熱が伝わる過程で、x方向およびy方向において、熱をより広い範囲に伝えることが可能である。したがって、第1部1121のより広い領域によって、半導体素子20からの熱をヒートシンク91等に放熱することが可能であり、放熱効率を高めることができる。
- [0067] 第1部1121の片面は、第1リード主面1111と面一である。これにより、z方向における第1部1121から第3樹脂面43までの距離を大きくすることが可能であり、封止樹脂40による第1リード11の保持力をさらに高めることができる。
- [0068] 封止樹脂40には、溝49が形成されている。これにより、第1リード裏面1112から第2リード12（第4部1221）、第3リード13（第7部1321）および第4リード14（第10部1421）までの、封止樹脂40の表面に沿った距離（以下、沿面距離）を延長することができる。
- [0069] 図17～図40は、本開示の他の実施形態を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。また、各変形例および各実施形態における各部の構成は、技術的な矛盾を生じない範囲において相互に適宜組み合わせ可能である。
- [0070] 第1実施形態 第1変形例：

図17および図18は、半導体装置A10の第1変形例を示している。本変形例の半導体装置A11は、第2部1122、第5部1222、第8部1322および第11部1422と、第1樹脂面41との関係が、上述した例と異なっている。

[0071] 本変形例においては、第2部1122、第5部1222、第8部1322および第11部1422は、第1樹脂面41よりもz方向の他方側（第1リード裏面1112が向く側）に位置している。第2部1122、第5部1222、第8部1322および第11部1422のz方向の一方側の端部と第1樹脂面41とは、距離Gzだけ離れている。

[0072] 本変形例によっても、半導体装置A11を面実装可能であり、半導体装置A10と同様の効果を奏する。また、第1樹脂面41は、第2部1122、第5部1222、第8部1322および第11部1422よりもz方向の一方側に距離Gzだけ突出している。このため、図18に示す半導体装置A11の使用状態においては、半導体装置A11にヒートシンク91が押し付けられると、第1樹脂面41が、回路基板92と当接しやすい。これにより、ヒートシンク91から加えられた力が、第1リード11、第2リード12、第3リード13および第4リード14や半導体素子20に作用することを抑制することができる。

[0073] 第1実施形態 第2変形例：

図19および図20は、半導体装置A10の第2変形例を示している。本変形例の半導体装置A12においては、封止樹脂40に2つの溝49が設けられている。

[0074] 各溝49は、y方向に延びており、第5樹脂面45および第6樹脂面46に到達している。また、2つの溝49は、x方向に離れて配置されている。

[0075] 本変形例によっても、半導体装置A12を面実装可能であり、上述の例と同様の効果を奏する。また、2つの溝49を有することにより、第1リード裏面1112と第2端子部122、第3端子部132および第4端子部142との沿面距離をさらに延長することができる。本変形例から理解されるよ

うに、溝49の個数は何ら限定されない。

[0076] 第1実施形態 第3変形例：

図21および図22は、半導体装置A10の第3変形例を示している。本変形例の半導体装置A13においては、封止樹脂40に凸部48が設けられている。

[0077] 凸部48は、第2樹脂面42からz方向の他方側に突出している。凸部48は、y方向に沿って延びており、第5樹脂面45および第6樹脂面46に到達している。図示された例においては、凸部48は、封止樹脂40のx方向の他方側端に配置されており、第4樹脂面44に接している。

[0078] 本変形例によっても、半導体装置A13を面実装可能である。また、凸部48を有することにより、第1リード裏面1112と第2端子部122、第3端子部132および第4端子部142との沿面距離を延長することができる。

[0079] 第1実施形態 第4変形例：

図23および図24は、半導体装置A10の第4変形例を示している。本変形例のA14においては、封止樹脂40に2つの凸部48が設けられている。

[0080] 各凸部48は、z方向の他方側に突出している。各凸部48は、y方向に沿って延びており、第5樹脂面45および第6樹脂面46に到達している。2つの凸部48は、x方向において第1リード裏面1112を挟んで互いに離れて配置されている。一方の凸部48は、第4樹脂面44に接している。他方の凸部48は、第3樹脂面43に接している。

[0081] 本変形例によっても、半導体装置A14を面実装可能である。また、2つの凸部48を有することにより、第1リード裏面1112と第2端子部122、第3端子部132および第4端子部142との沿面距離をさらに延長することができる。本変形例から理解されるように、凸部48の個数は何ら限定されない。

[0082] 第1実施形態 第5変形例：

図25は、半導体装置A10の第5変形例を示している。本変形例の半導体装置A15においては、封止樹脂40が上述の凸部48および溝49を有していない。本変形例によっても、半導体装置A15を面実装可能である。また、本変形例から理解されるように、封止樹脂40は、凸部48および溝49を有さない構成であってもよい。

[0083] 第1実施形態 第6変形例：

図26は、半導体装置A10の第6変形例を示している。本変形例の半導体装置A16においては、2つの第2部1122が、2つの第3部1123からx方向の内側に延出している。本変形例によっても、半導体装置A16を面実装可能である。また、本変形例から理解されるように、第2部1122の形状等は何ら限定されない。

[0084] 第2実施形態：

図27は、本開示の第2実施形態に係る半導体装置を示している。本実施形態の半導体装置A20は、上述の接続部材31、32、33を備えていない。

[0085] 本実施形態においては、第2リード12のパッド部121の第2リード裏面1212が、半導体素子20の第1電極201に導通接合されている。また、第3リード13のパッド部131の第3リード裏面1312が、半導体素子20の第3電極203に導通接合されている。また、第4リード14のパッド部141の第4リード裏面1412が、半導体素子20の第1電極201に導通接合されている。

[0086] 本実施形態によっても、半導体装置A20を面実装可能である。また、本実施形態から理解されるように、第2リード12、第3リード13および第4リード14と半導体素子20との具体的な導通形態は何ら限定されない。

[0087] 第3実施形態：

図28は、本開示の第3実施形態に係る半導体装置を示している。本実施形態の半導体装置A30は、第1リード11の構成が上述した実施形態と異なっている。

[0088] 本実施形態の第1リード11は、ダイパッド部111と第1部1121とのz方向における大きさが同じ（あるいは略同じ）である。また、第1リード11は、連結部113を有する。連結部113は、ダイパッド部111と第1端子部112の第1部1121とを連結している。本実施形態においても、1つのみの第1部1121が第3樹脂面43を貫通している。本実施形態においては、第1リード主面1111のz方向における位置と、第1部1121のz方向の一方側を向く面、第2リード主面1211、第3リード主面1311および第4リード主面1411のz方向における位置とは、互いに異なっている。

[0089] 本実施形態によっても、半導体装置A30を面実装可能である。また、本実施形態から理解されるように、ダイパッド部111のz方向における大きさと、第1部1121のz方向における大きさとの関係は、何ら限定されない。

[0090] 第4実施形態：

図29～図32は、本開示の第4実施形態に係る半導体装置を示している。本実施形態の半導体装置A40は、第1端子部112の構成が上述した実施形態と異なっている。

[0091] 本実施形態においては、第1端子部112は、第1部1121、1つの第2部1122および1つの第3部1123を有する。第3部1123は、第1部1121からz方向の一方側に延びており、x方向に見て矩形形状である。第3部1123のy方向の大きさは、第1部1121のx方向の大きさと同じ（あるいは略同じ）である。

[0092] 第2部1122は、第3部1123からx方向の一方側（外側）に延出している。第2部1122は、z方向に見て、y方向を長手方向とする長矩形形状である。第2部1122のy方向の両端は、第3部1123からy方向の外側に突出している。第2部1122のy方向の両端位置は、封止樹脂40の第5樹脂面45および第6樹脂面46とほぼ同じであり、第5樹脂面45および第6樹脂面46からy方向の外側にははみ出さない。

[0093] 本実施形態によっても、半導体装置A40を面実装可能である。また、本実施形態から理解されるように、第2部1122および第3部1123の具体的な構成は何ら限定されない。

[0094] 第4実施形態 第1変形例：

図33～図35は、半導体装置A40の第1変形例を示している。本変形例の半導体装置A41においては、第1端子部112の第1部1121に複数の貫通孔1121aが形成されており、第3部1123に複数の貫通孔1123aが形成されている。

[0095] 各貫通孔1121aは、第1部1121をz方向に貫通している。貫通孔1121aの形状は何ら限定されず、図示された例においては、z方向を長手方向とする長孔形状である。複数の貫通孔1121aは、y方向に並んでいる。また、貫通孔1121aは、一部が封止樹脂40内に位置している。

[0096] 各貫通孔1123aは、第3部1123をx方向に貫通している。貫通孔1123aの形状は何ら限定されず、図示された例においては、z方向を長手方向とする長孔形状である。複数の貫通孔1123aは、y方向に並んでいる。また、隣り合う貫通孔1121aと貫通孔1123aとは、互いに繋がっており、連通している。

[0097] 本変形例によっても、半導体装置A41を面実装可能である。また、第3部1123に複数の貫通孔1121aを設け、第3部1123に複数の貫通孔1123aを設けることにより、第1端子部112を形成する際の折り曲げ加工を行いやすいという利点がある。また、複数の貫通孔1121aそれぞれの一部が封止樹脂40内に位置していることにより、第1端子部112と封止樹脂40との整合強度を高めることができる。

[0098] 第4実施形態 第2変形例：

図36は、半導体装置A40の第2変形例を示している。本変形例の半導体装置A42においては、第1端子部112の第1部1121に複数の貫通孔1121aが形成されており、第2部1122に複数の貫通孔1122aが形成されており、第3部1123に複数の貫通孔1123aが形成されて

いる。複数の貫通孔 1 1 2 1 a および複数の貫通孔 1 1 2 3 a の構成は、たとえば上述の半導体装置 A 4 1 と同様である。

[0099] 各貫通孔 1 1 2 3 a は、第 3 部 1 1 2 3 を z 方向に貫通している。貫通孔 1 1 2 3 a の形状は何ら限定されず、図示された例においては、z 方向を長手方向とする長孔形状である。複数の貫通孔 1 1 2 3 a は、y 方向に並んでいる。また、隣り合う貫通孔 1 1 2 2 a と貫通孔 1 1 2 3 a とは、互いに繋がっており、連通している。

[0100] 本変形例によっても、半導体装置 A 4 2 を面実装可能である。また、第 3 部 1 1 2 3 に複数の貫通孔 1 1 2 1 a を設け、第 3 部 1 1 2 3 に複数の貫通孔 1 1 2 3 a を設け、さらに第 2 部 1 1 2 2 に複数の貫通孔 1 1 2 2 a を設けることにより、第 1 端子部 1 1 2 を形成する際の折り曲げ加工をさらに行いやすいという利点がある。

[0101] 第 4 実施形態 第 3 変形例：

図 3 7 は、半導体装置 A 4 0 の第 3 変形例を示している。本変形例の半導体装置 A 4 3 においては、第 1 端子部 1 1 2 の第 3 部 1 1 2 3 に複数の貫通孔 1 1 2 3 a が形成されている。一方、第 1 部 1 1 2 1 および第 2 部 1 1 2 2 には、上述の貫通孔 1 1 2 1 a および貫通孔 1 1 2 2 a は形成されていない。

[0102] 本変形例によっても、半導体装置 A 4 3 を面実装可能である。また、第 3 部 1 1 2 3 に複数の貫通孔 1 1 2 3 a を設けることにより、第 1 端子部 1 1 2 を形成する際の折り曲げ加工を行いやすいという利点がある。

[0103] 第 4 実施形態 第 4 変形例：

図 3 8 は、半導体装置 A 4 0 の第 4 変形例を示している。本変形例の半導体装置 A 4 4 においては、第 1 端子部 1 1 2 の第 1 部 1 1 2 1 に複数の貫通孔 1 1 2 1 a が形成されている。一方、第 2 部 1 1 2 2 および第 3 部 1 1 2 3 には、上述の貫通孔 1 1 2 2 a および貫通孔 1 1 2 3 a は形成されていない。貫通孔 1 1 2 1 a は、第 3 部 1 1 2 3 から x 方向に離れて位置している。

[0104] 本変形例によっても、半導体装置A44を面実装可能である。また、複数の貫通孔1121aそれぞれの一部が封止樹脂40内に位置していることにより、第1端子部112と封止樹脂40との整合強度を高めることができる。

[0105] 第4実施形態 第5変形例：

図39は、半導体装置A40の第5変形例を示している。本変形例の半導体装置A45においては、第1端子部112が、2つの第1部1121、2つの第3部1123および1つの第2部1122を有する。

[0106] 2つの第1部1121は、各々が封止樹脂40の第3樹脂面43からx方向の一方側に突出している。2つの第1部1121は、y方向に離れて配置されている。2つの第3部1123は、2つの第1部1121のx方向の一方側端に個別に繋がっている。各第3部1123は、z方向に沿った形状である。2つの第3部1123のz方向の他方側端は、第2部1122に繋がっている。

[0107] 本変形例によっても、半導体装置A45を面実装可能である。また、2つの第1部1121の間に封止樹脂40の一部が位置していることにより、第1端子部112と封止樹脂40との整合強度を高めることができる。

[0108] 第4実施形態 第6変形例：

図40は、半導体装置の第6変形例を示している。本変形例の半導体装置A46は、第1端子部112の構成が、上述した実施形態と異なっている。本変形例においては、第1端子部112の第3部1123が、z方向に対して傾いている。第3部1123は、z方向において第1端子部112から第2部1122に向かうほど、x方向において第1部1121から離れるように傾いている。

[0109] 本変形例によっても、半導体装置A46を面実装可能である。また、本変形例から理解されるように、第1端子部112の具体的構成は、種々に変更可能である。

[0110] 本開示に係る半導体装置は、上述した実施形態に限定されるものではない

。本開示に係る半導体装置の各部の具体的な構成は、種々に設計変更自在である。本開示は、以下の付記に記載した実施形態を含む。

[0111] 付記 1.

半導体素子と、

厚さ方向一方側を向き且つ前記半導体素子が搭載された第 1 リード主面および前記厚さ方向他方側を向く第 1 リード裏面を有するダイパッド部と、第 1 端子部と、を含む第 1 リードと、

前記厚さ方向一方側を向く第 1 樹脂面、前記厚さ方向他方側を向く第 2 樹脂面および前記厚さ方向と直交する第 1 方向一方側を向く第 3 樹脂面を有し、前記半導体素子と前記ダイパッド部の一部とを覆う封止樹脂と、を備え、

前記第 1 リード裏面は、前記第 2 樹脂面から露出し且つ前記第 3 樹脂面から前記第 1 方向に離れており、

前記第 1 端子部は、第 1 部および第 2 部を有し、

1 つのみの第 1 部が前記第 3 樹脂面を貫通し、且つ、前記第 1 部は、前記厚さ方向において前記第 2 樹脂面から離れており、

前記第 2 部は、前記第 1 部に対して前記厚さ方向一方側に位置し且つ実装に用いられる、半導体装置。

付記 2.

前記第 1 端子部は、前記第 1 部と前記第 2 部との間に介在する第 3 部を有する、付記 1 に記載の半導体装置。

付記 3.

前記第 3 部は、前記第 1 部から前記厚さ方向の一方側に延びている、付記 2 に記載の半導体装置。

付記 4.

前記第 3 部は、前記厚さ方向に平行である、付記 3 に記載の半導体装置。

付記 5.

前記第 1 端子部は、2 つの前記第 2 部を有する、付記 3 または 4 に記載の半導体装置。

付記 6.

前記 2 つの第 2 部は、前記第 3 部から前記厚さ方向および前記第 1 方向に直交する第 2 方向外側に延出している、付記 5 に記載の半導体装置。

付記 7.

前記第 1 部の前記第 2 方向の大きさは、前記ダイパッド部の前記第 2 方向の大きさよりも小さい、付記 6 に記載の半導体装置。

付記 8.

前記第 2 部は、前記第 1 方向において前記第 3 部からはみ出さない、付記 6 または 7 に記載の半導体装置。

付記 9.

前記第 2 部は、前記第 3 部から前記第 1 方向一方側に延びている、付記 3 または 4 に記載の半導体装置。

付記 10.

前記第 2 部は、前記厚さ方向に対して直角である平面に沿っている、付記 9 に記載の半導体装置。

付記 11.

前記第 2 部の前記厚さ方向および前記第 1 方向に直交する第 2 方向の大きさは、前記第 3 部の前記第 2 方向の大きさよりも大きい、付記 10 に記載の半導体装置。

付記 12.

前記第 2 部は、前記第 3 部から前記第 2 方向両側に突出している、付記 11 に記載の半導体装置。

付記 13.

前記ダイパッド部は、前記第 1 端子部の前記第 1 部よりも、前記厚さ方向の大きさが大きい、付記 11 ないし 12 のいずれかに記載の半導体装置。

付記 14.

前記第 1 部の片面は、前記第 1 リード主面と面一である、付記 13 に記載の半導体装置。

付記 15.

前記半導体素子に接続された接続部材と、

前記第1リードに対して前記第1方向他方側に位置し、前記厚さ方向一方側を向く第2リード主面を有するパッド部を含む、第2リードと、をさらに備え、

前記接続部材は、前記第2リード主面に接続されており、

前記第1リード主面と前記第2リード主面とは、前記厚さ方向における位置が同じである、付記1ないし14のいずれかに記載の半導体装置。

付記 16.

前記封止樹脂は、前記第1方向他方側を向く第4樹脂面を有し、

前記第2リードは、前記第4樹脂面を貫通する第4部を含む第2端子部を有する、付記15に記載の半導体装置。

付記 17.

前記第2端子部は、前記第4部に対して前記厚さ方向一方側に位置し且つ実装に用いられる第5部と、前記第4部と前記第5部との間に介在する第6部を有する、付記16に記載の半導体装置。

符号の説明

[0112] A10, A11, A12, A13, A14, A15, A16, A20, A30, A40, A41, A42 : 半導体装置

10 : 導通部材 11 : 第1リード

12 : 第2リード 13 : 第3リード

14 : 第4リード 20 : 半導体素子

29 : 接合層 31 : 接続部材

32 : 接続部材 33 : 接続部材

40 : 封止樹脂 41 : 第1樹脂面

42 : 第2樹脂面 43 : 第3樹脂面

44 : 第4樹脂面 45 : 第5樹脂面

46 : 第6樹脂面 47 : 凹部

48 : 凸部 49 : 溝
91 : ヒートシンク 92 : 回路基板
111 : ダイパッド部 112 : 第1端子部
113 : 連結部 121 : パッド部
122 : 第2端子部 131 : パッド部
132 : 第3端子部 141 : パッド部
142 : 第4端子部 201 : 第1電極
202 : 第2電極 203 : 第3電極
205 : 半導体層 919 : シート材
921 : はんだ 1111 : 第1リード主面
1112 : 第1リード裏面 1113 : 第1リード側面
1114 : 第1中間面 1121 : 第1部
1122 : 第2部 1121 a, 1122 a, 1123 : 第3部
1123 a : 貫通孔 1211 : 第2リード主面
1212 : 第2リード裏面 1221 : 第4部
1222 : 第5部 1223 : 第6部
1311 : 第3リード主面 1312 : 第3リード裏面
1321 : 第7部 1322 : 第8部
1323 : 第9部 1411 : 第4リード主面
1412 : 第4リード裏面 1421 : 第10部
1422 : 第11部 1423 : 第12部
Gz : 距離

請求の範囲

- [請求項1] 半導体素子と、
厚さ方向一方側を向き且つ前記半導体素子が搭載された第1リード主面および前記厚さ方向他方側を向く第1リード裏面を有するダイパッド部と、第1端子部と、を含む第1リードと、
前記厚さ方向一方側を向く第1樹脂面、前記厚さ方向他方側を向く第2樹脂面および前記厚さ方向と直交する第1方向一方側を向く第3樹脂面を有し、前記半導体素子と前記ダイパッド部の一部とを覆う封止樹脂と、を備え、
前記第1リード裏面は、前記第2樹脂面から露出し且つ前記第3樹脂面から前記第1方向に離れており、
前記第1端子部は、第1部および第2部を有し、
1つのみの第1部が前記第3樹脂面を貫通し、且つ、前記第1部は、前記厚さ方向において前記第2樹脂面から離れており、
前記第2部は、前記第1部に対して前記厚さ方向一方側に位置し且つ実装に用いられる、半導体装置。
- [請求項2] 前記第1端子部は、前記第1部と前記第2部との間に介在する第3部を有する、請求項1に記載の半導体装置。
- [請求項3] 前記第3部は、前記第1部から前記厚さ方向の一方側に延びている、請求項2に記載の半導体装置。
- [請求項4] 前記第3部は、前記厚さ方向に平行である、請求項3に記載の半導体装置。
- [請求項5] 前記第1端子部は、2つの前記第2部を有する、請求項3または4に記載の半導体装置。
- [請求項6] 前記2つの第2部は、前記第3部から前記厚さ方向および前記第1方向に直交する第2方向外側に延出している、請求項5に記載の半導体装置。
- [請求項7] 前記第1部の前記第2方向の大きさは、前記ダイパッド部の前記第

2方向の大きさよりも小さい、請求項6に記載の半導体装置。

[請求項8] 前記第2部は、前記第1方向において前記第3部からはみ出さない、請求項6または7に記載の半導体装置。

[請求項9] 前記第2部は、前記第3部から前記第1方向一方側に延びている、請求項3または4に記載の半導体装置。

[請求項10] 前記第2部は、前記厚さ方向に対して直角である平面に沿っている、請求項9に記載の半導体装置。

[請求項11] 前記第2部の前記厚さ方向および前記第1方向に直交する第2方向の大きさは、前記第3部の前記第2方向の大きさよりも大きい、請求項10に記載の半導体装置。

[請求項12] 前記第2部は、前記第3部から前記第2方向両側に突出している、請求項11に記載の半導体装置。

[請求項13] 前記ダイパッド部は、前記第1端子部の前記第1部よりも、前記厚さ方向の大きさが大きい、請求項1ないし12のいずれかに記載の半導体装置。

[請求項14] 前記第1部の片面は、前記第1リード主面と面一である、請求項13に記載の半導体装置。

[請求項15] 前記半導体素子に接続された接続部材と、

前記第1リードに対して前記第1方向他方側に位置し、前記厚さ方向一方側を向く第2リード主面を有するパッド部を含む、第2リードと、をさらに備え、

前記接続部材は、前記第2リード主面に接続されており、

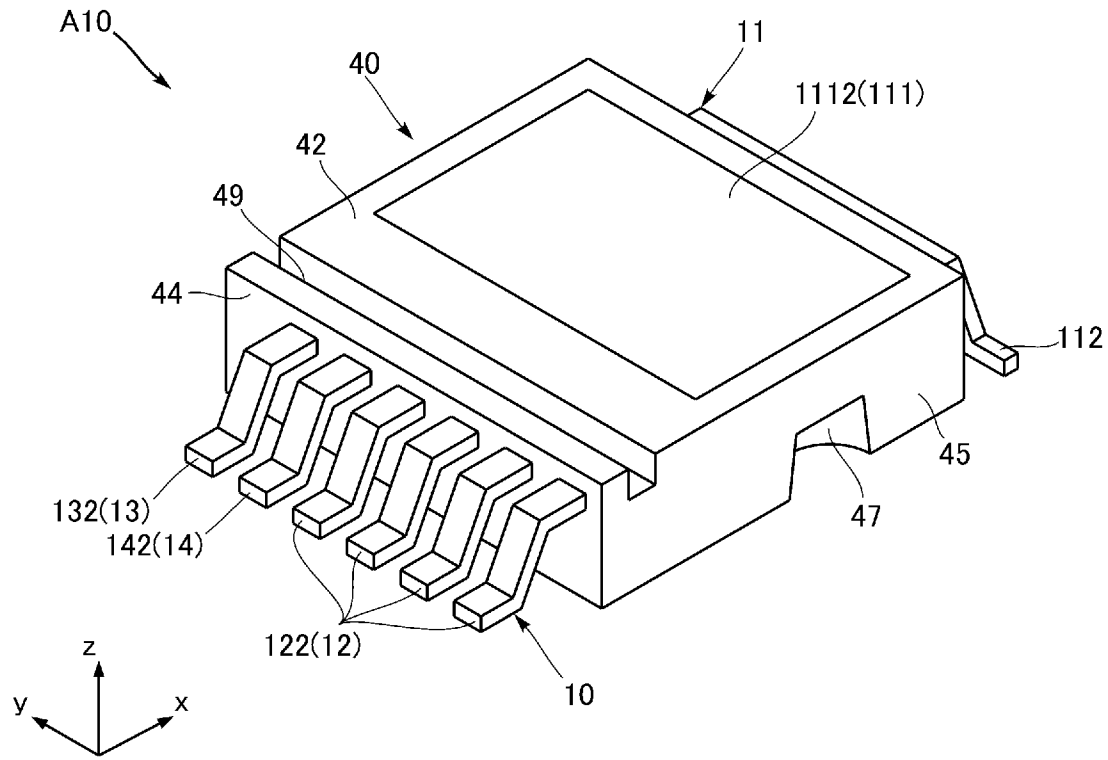
前記第1リード主面と前記第2リード主面とは、前記厚さ方向における位置が同じである、請求項1ないし14のいずれかに記載の半導体装置。

[請求項16] 前記封止樹脂は、前記第1方向他方側を向く第4樹脂面を有し、

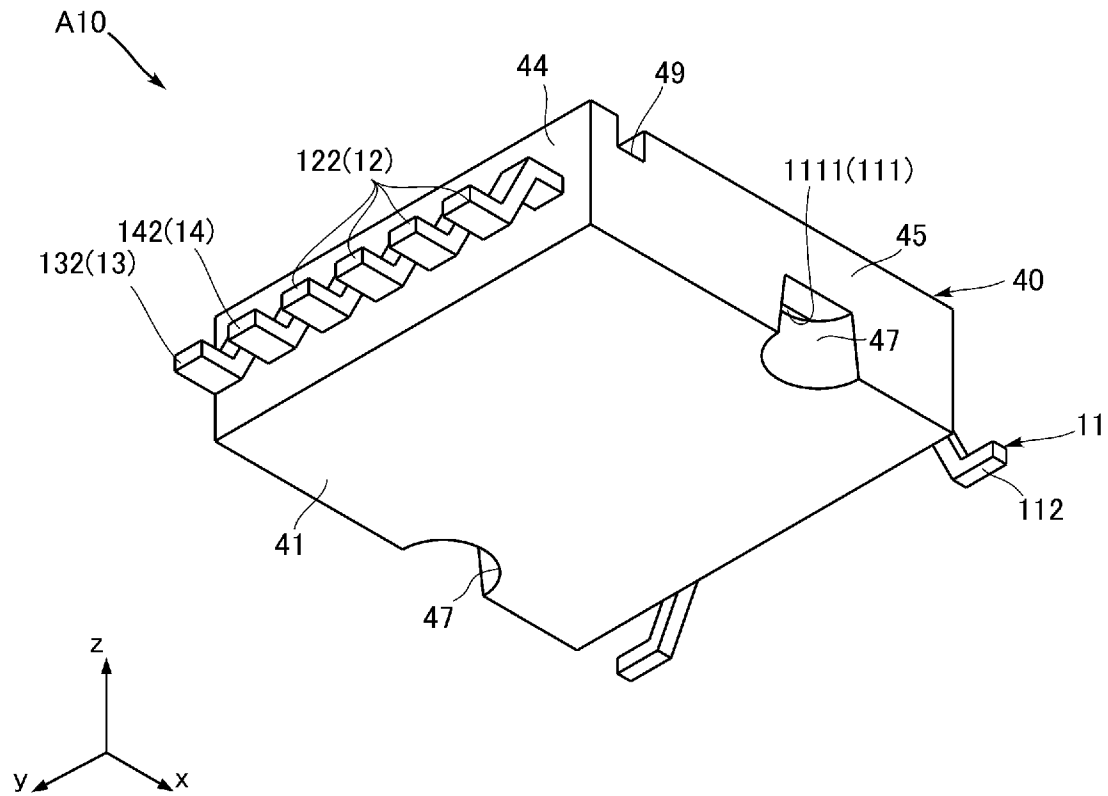
前記第2リードは、前記第4樹脂面を貫通する第4部を含む第2端子部を有する、請求項15に記載の半導体装置。

[請求項17] 前記第2端子部は、前記第4部に対して前記厚さ方向一方側に位置し且つ実装に用いられる第5部と、前記第4部と前記第5部との間に介在する第6部を有する、請求項16に記載の半導体装置。

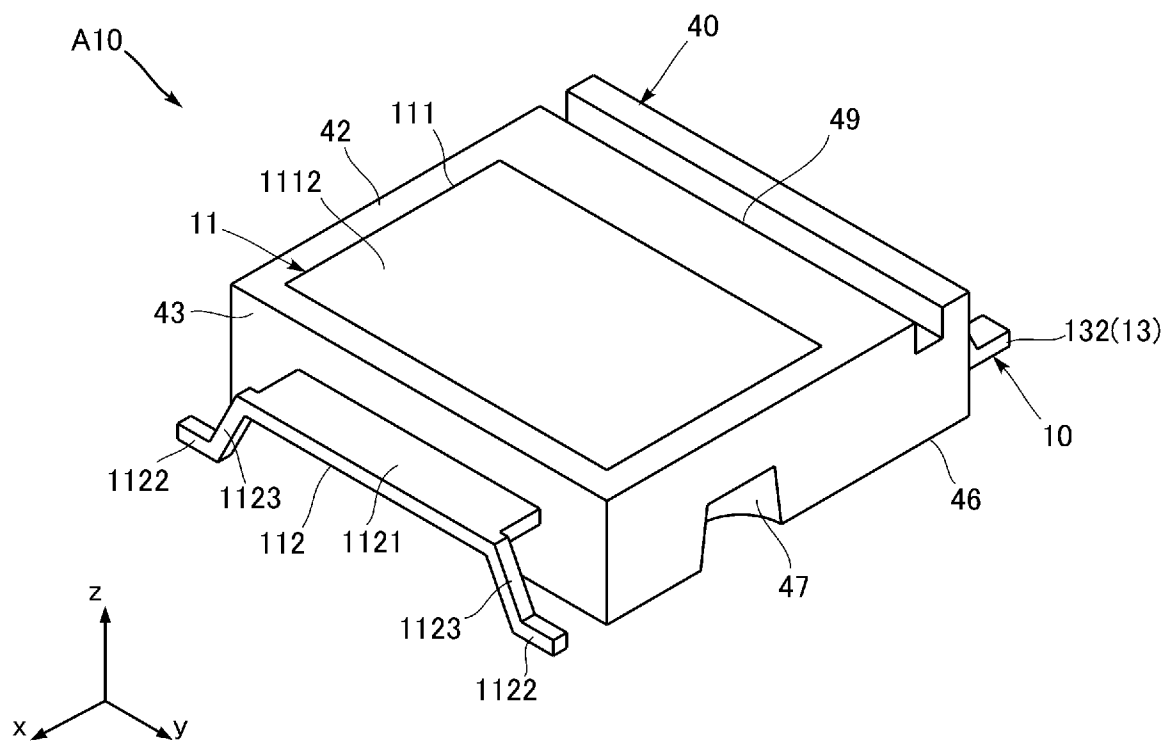
[図1]
FIG.1



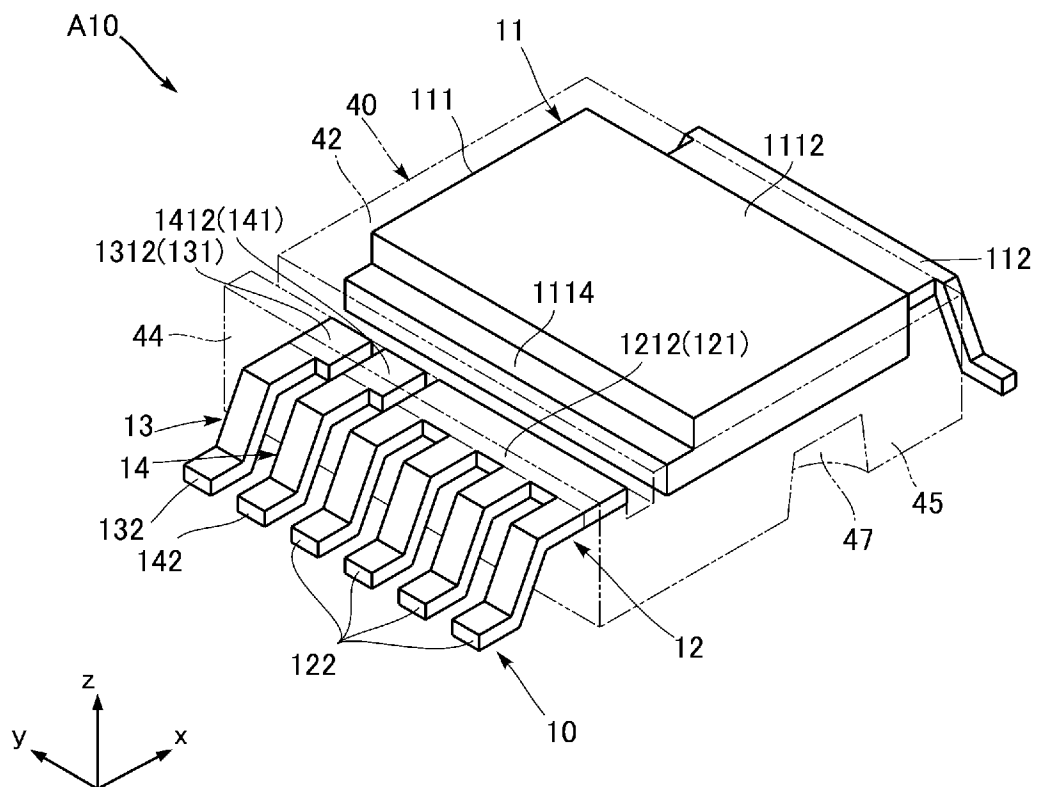
[図2]
FIG.2



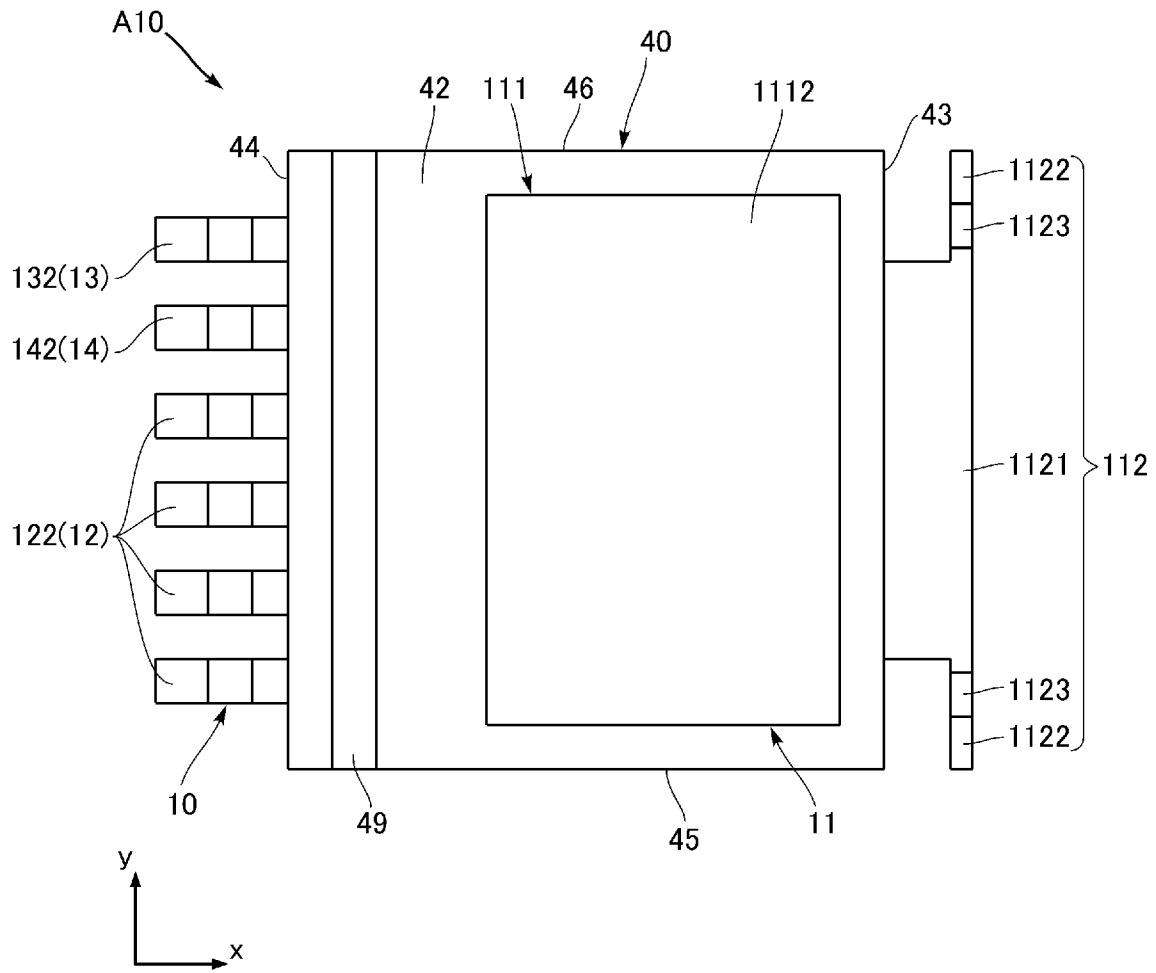
[図3]
FIG.3



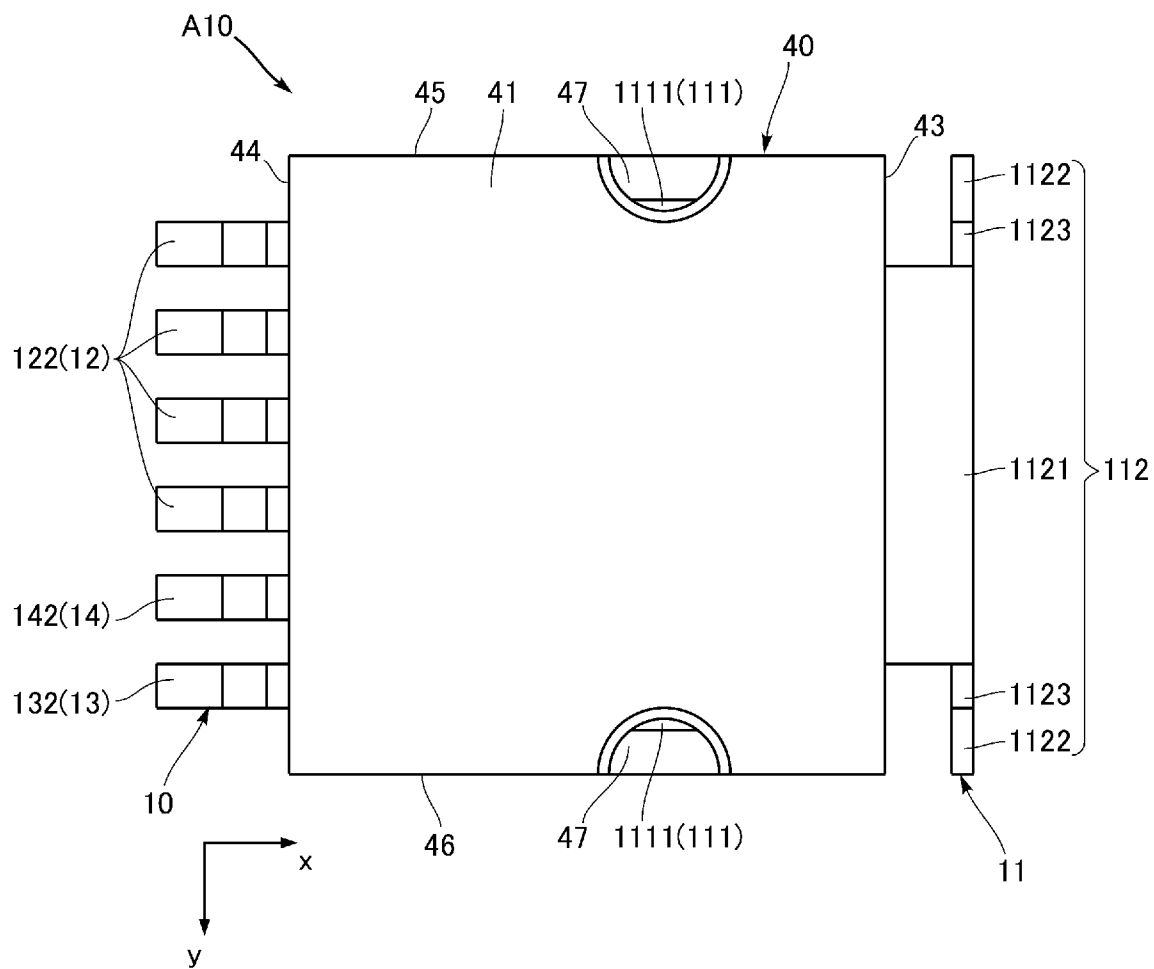
[図4]
FIG.4



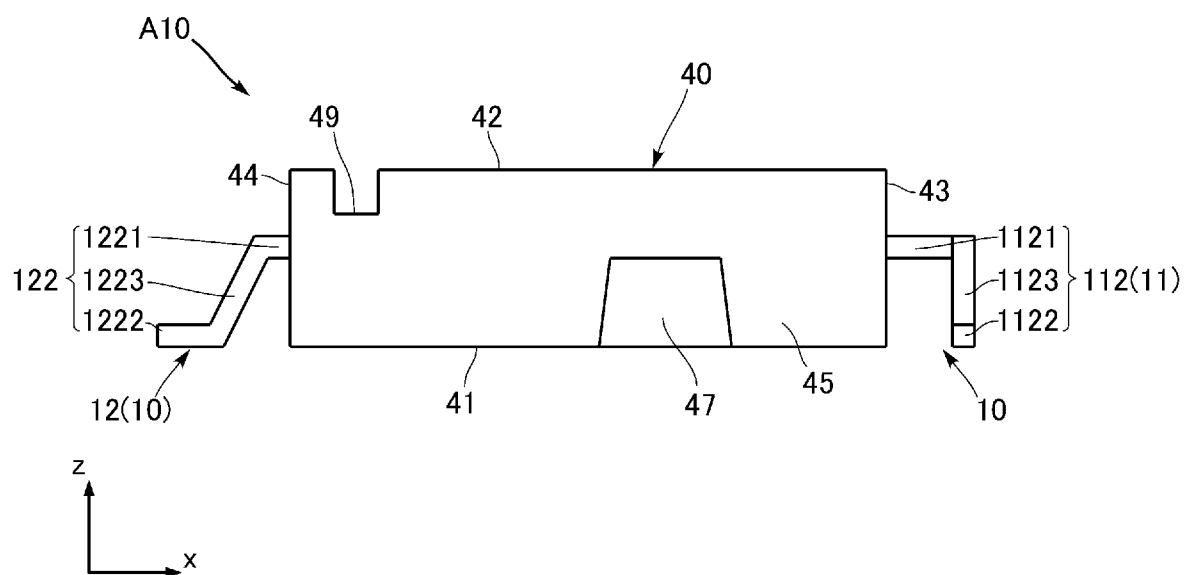
[図6]
FIG.6



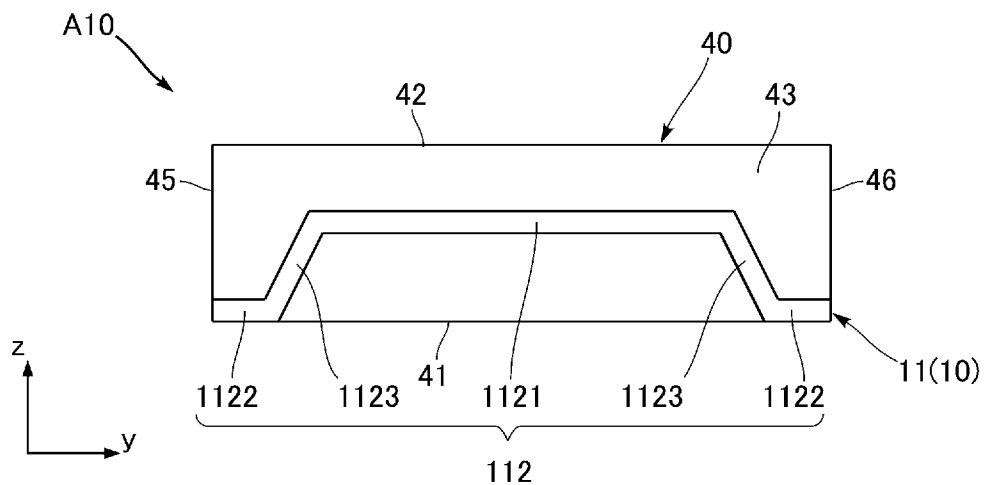
[図7]
FIG.7



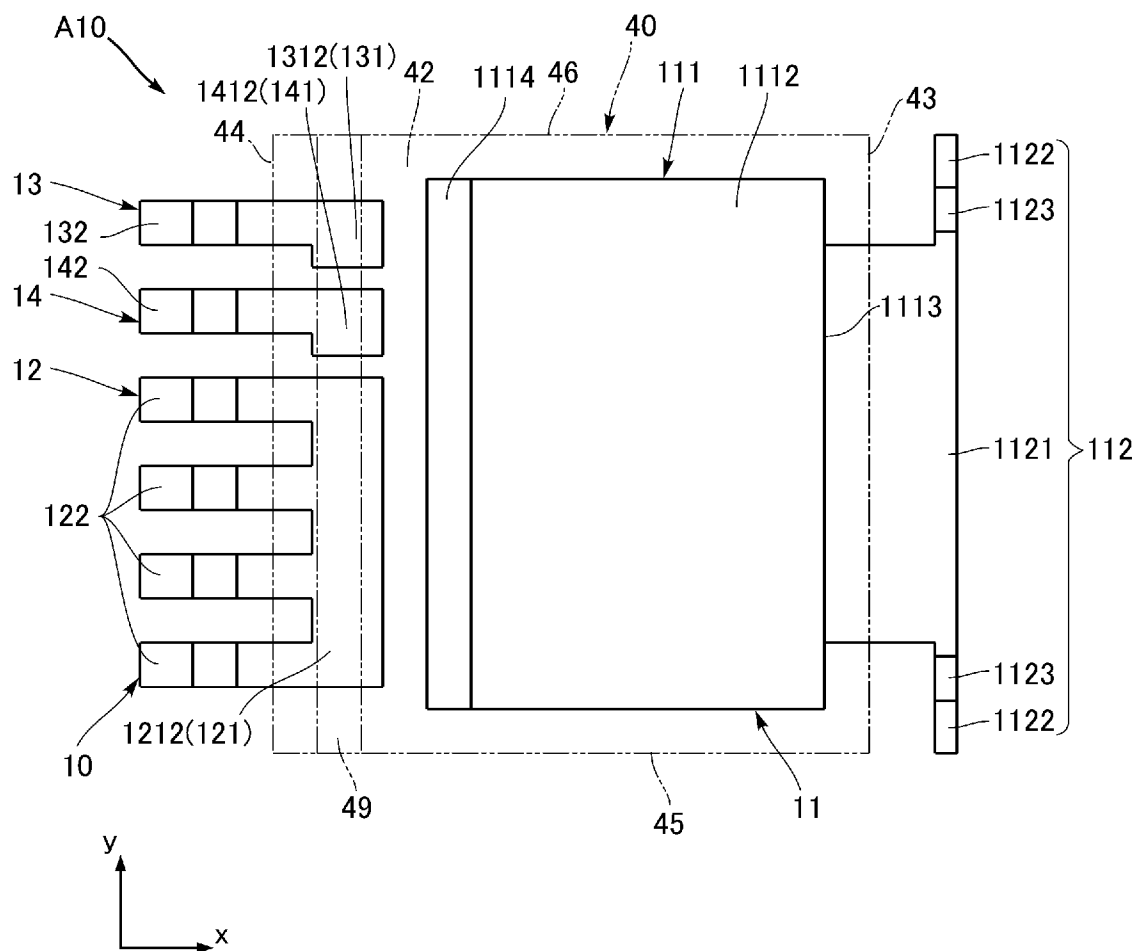
[図8]
FIG.8



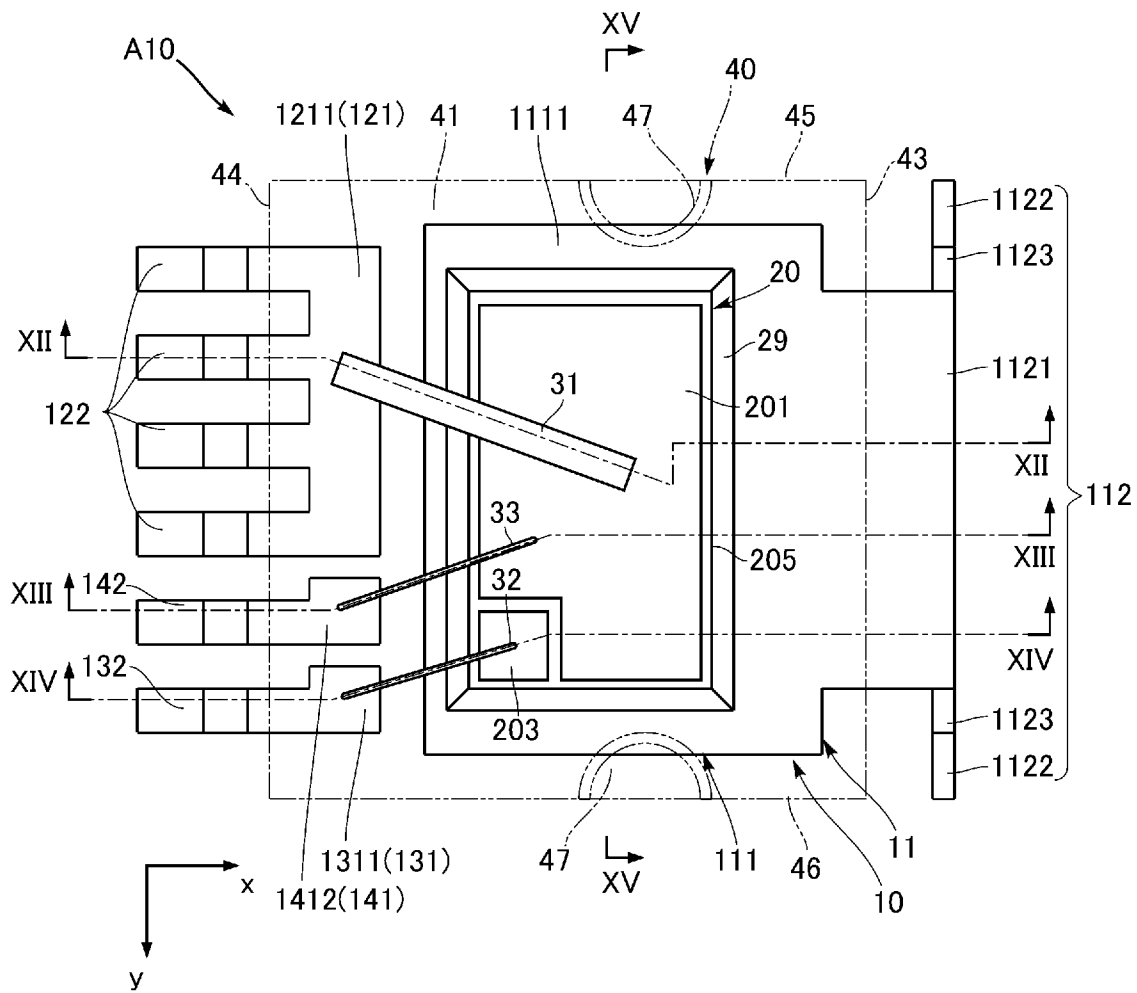
[図9]
FIG.9



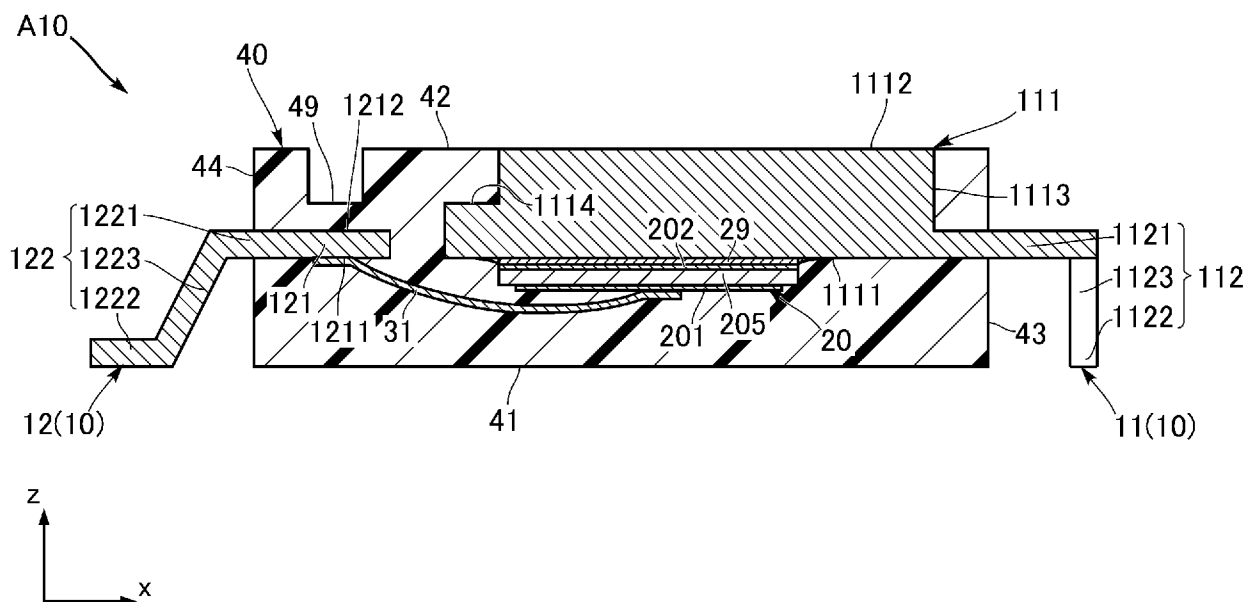
[図10]
FIG.10



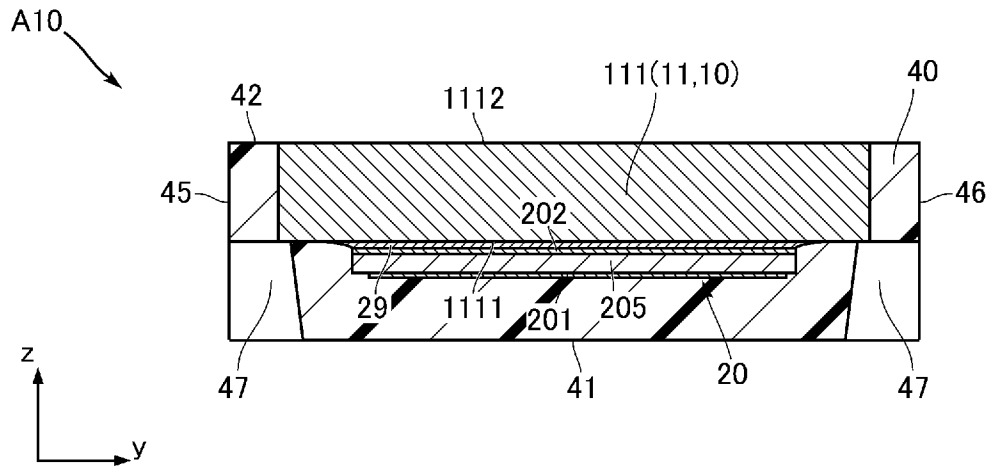
[図11]
FIG.11



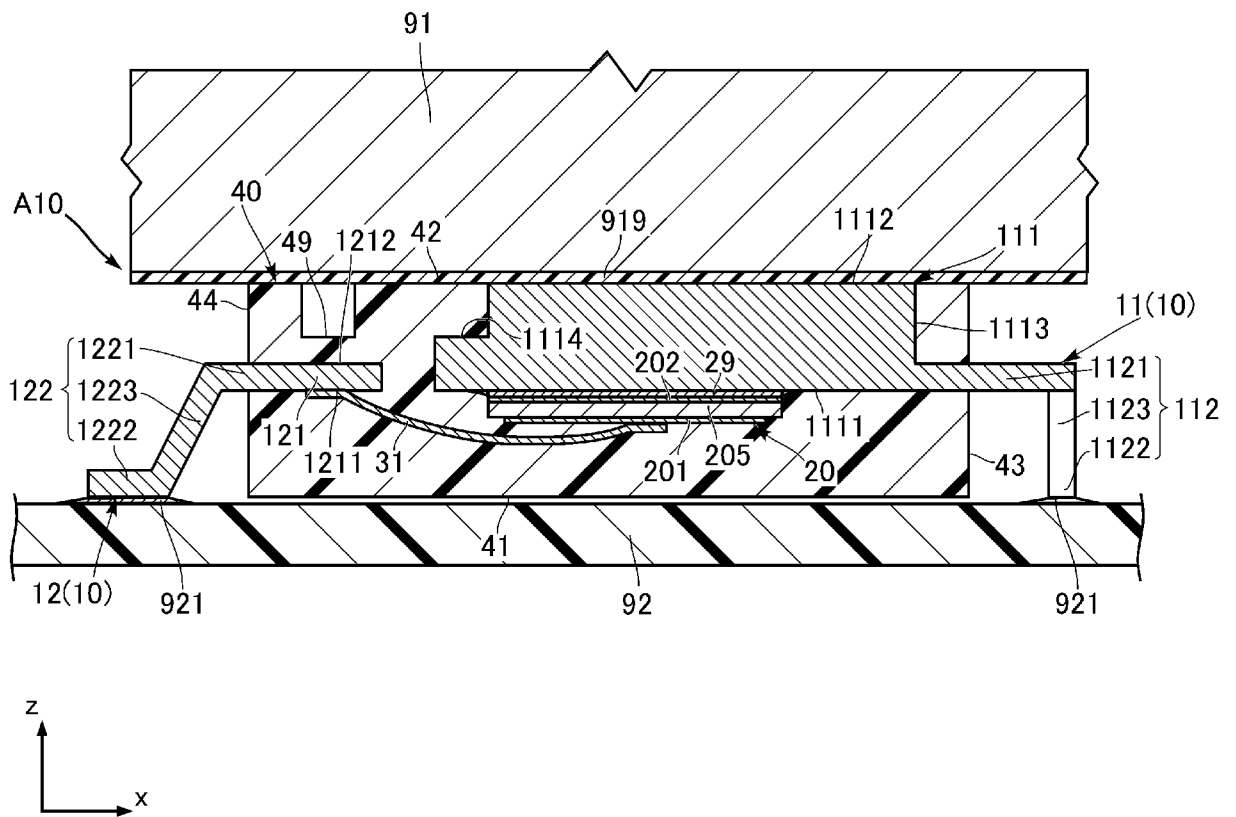
[図12]
FIG.12



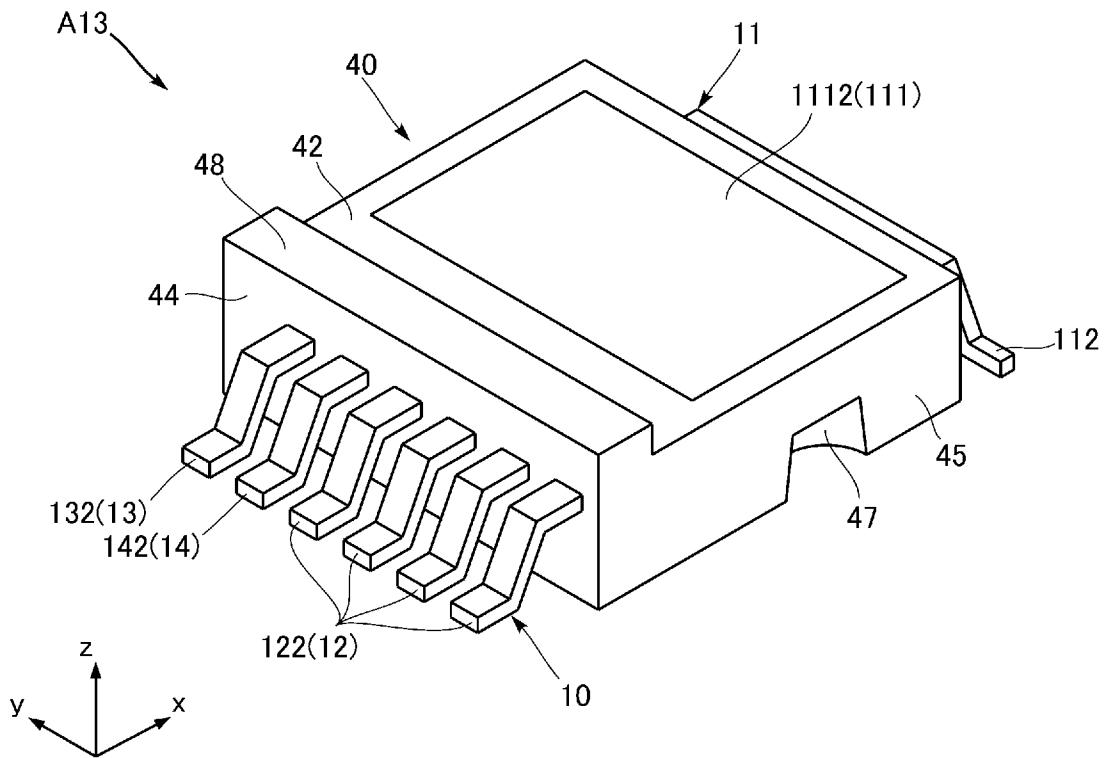
[図15]
FIG.15



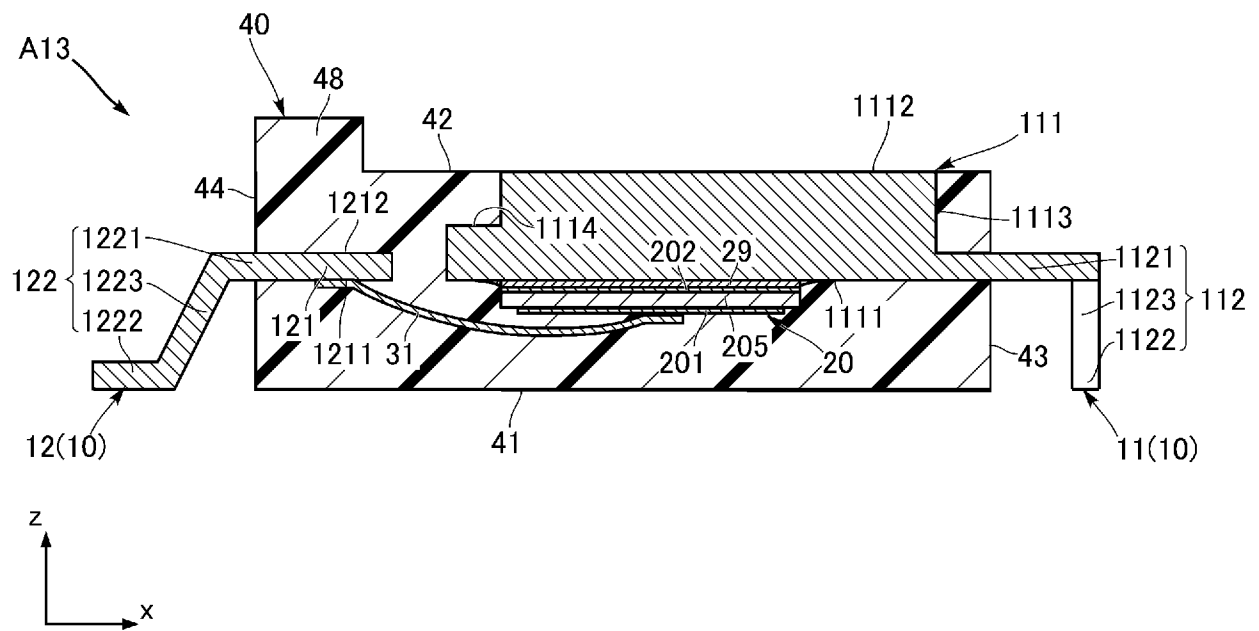
[図16]
FIG.16




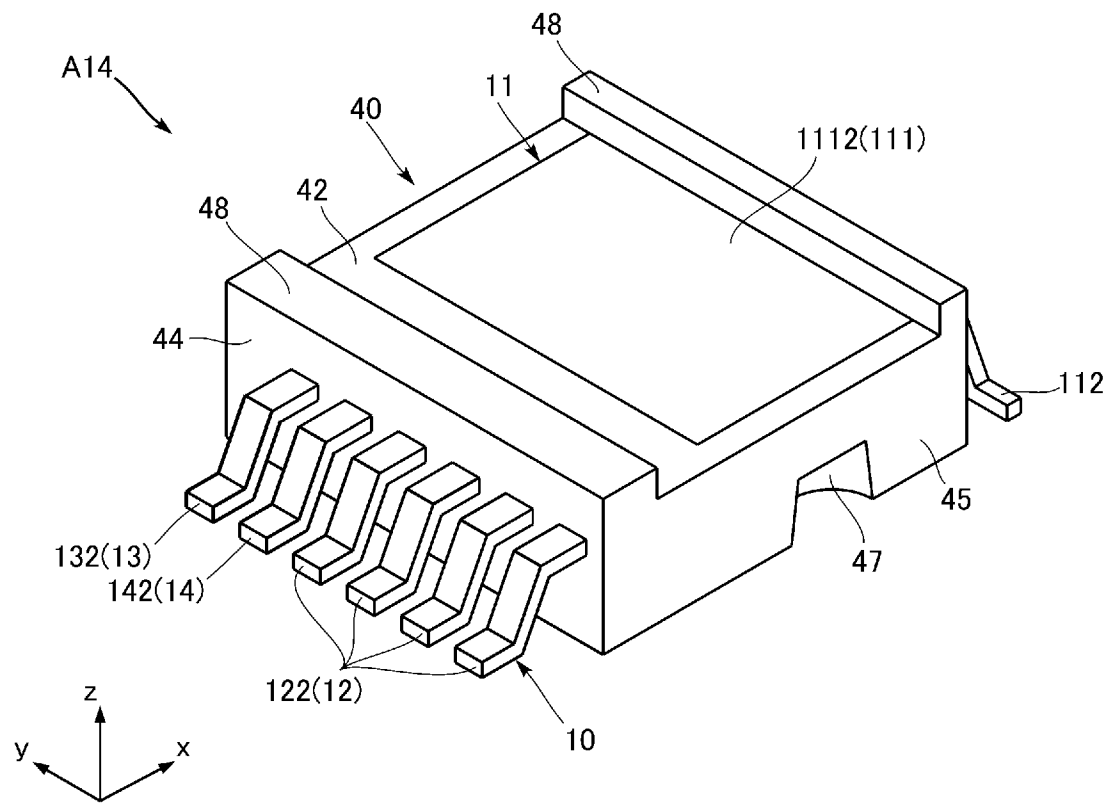
[]21]
FIG.21




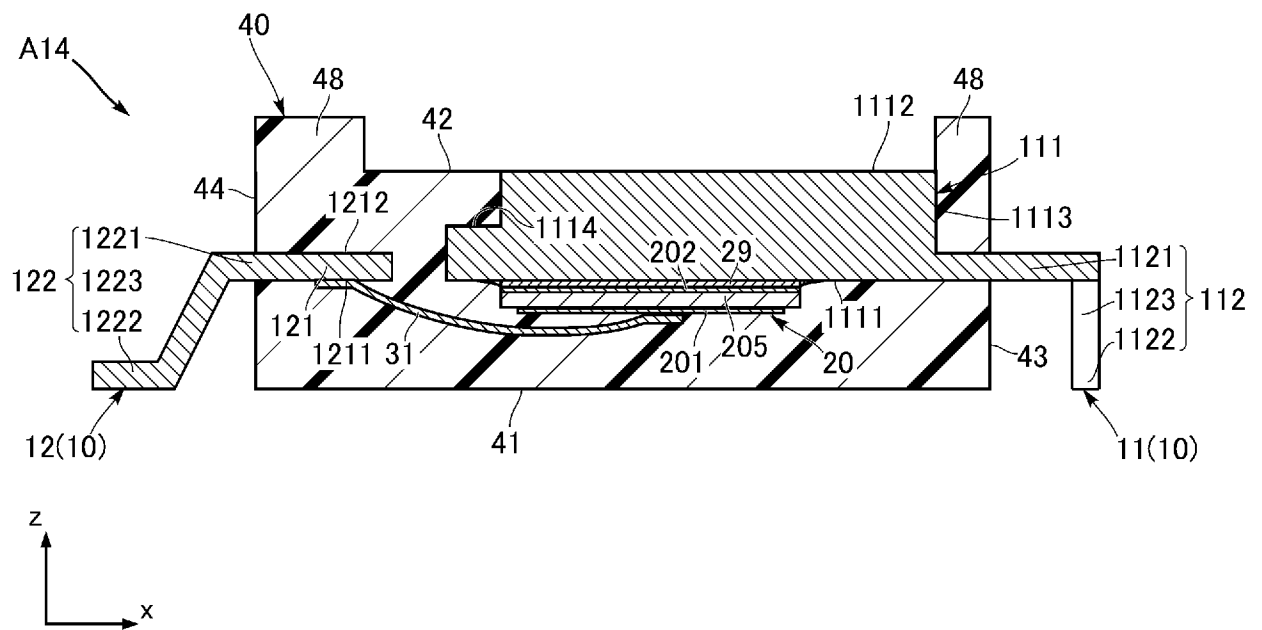
[]22]
FIG.22



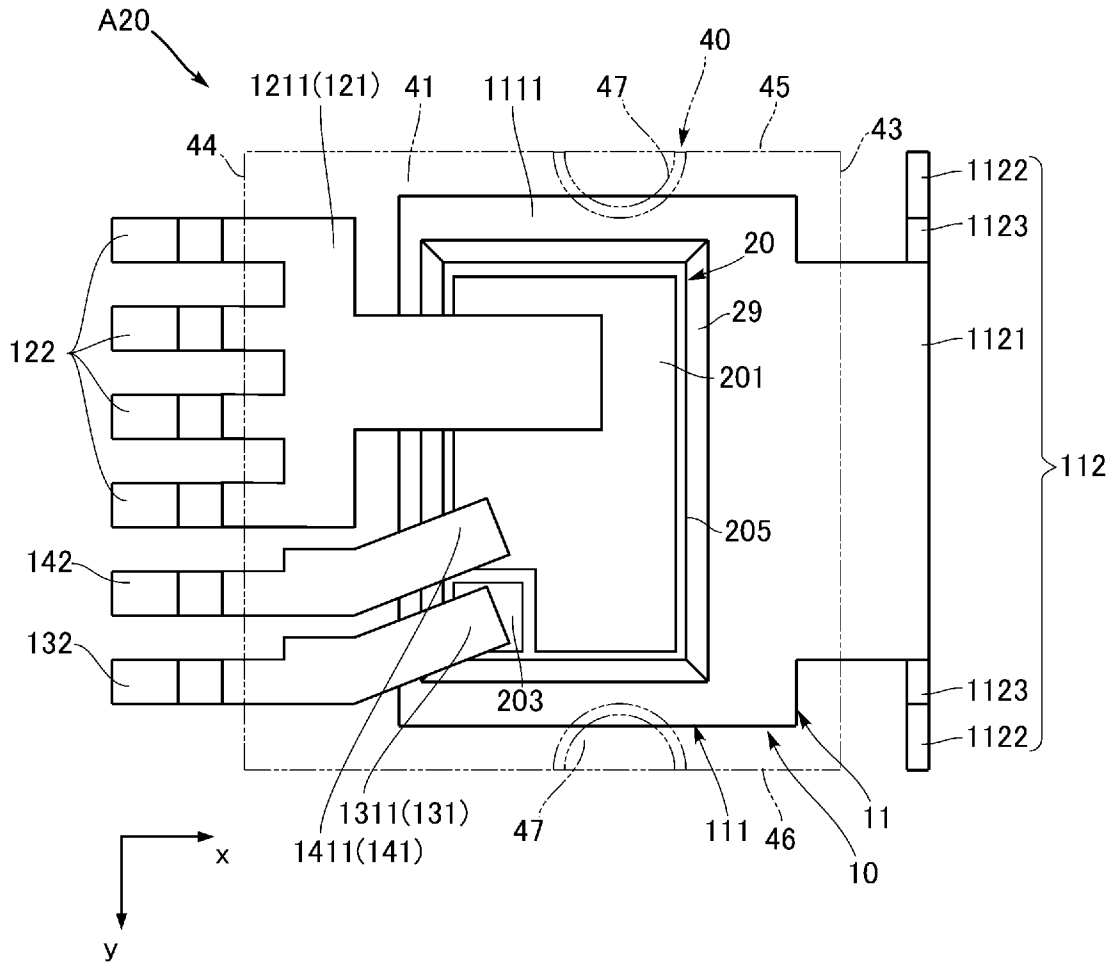
[23]
FIG.23




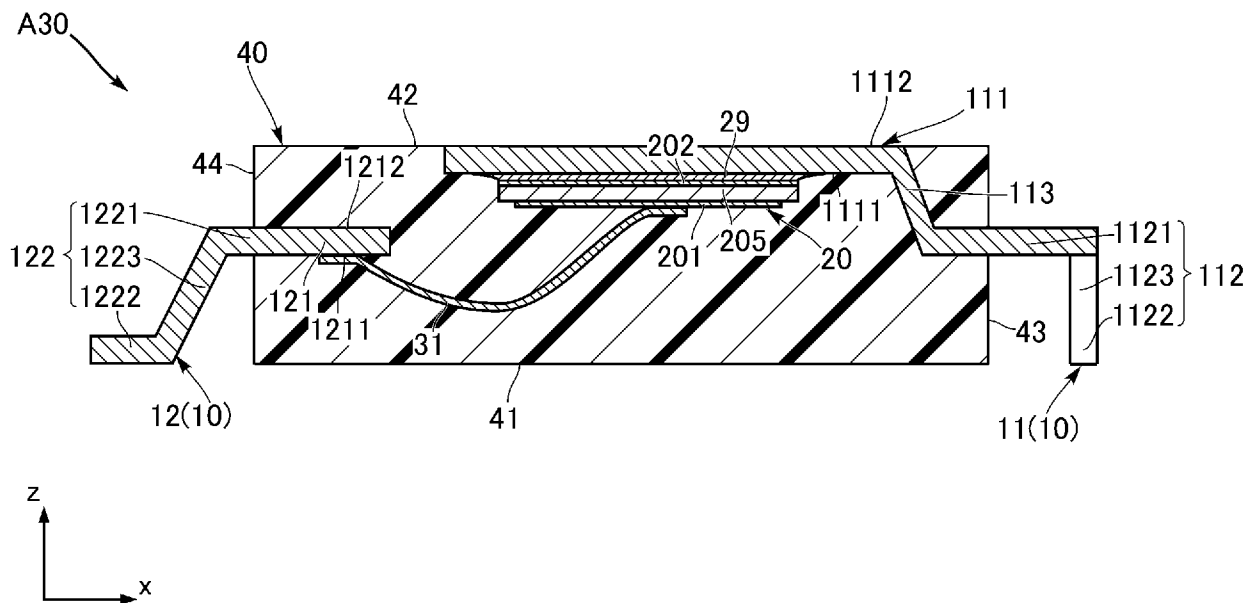
[24]
FIG.24


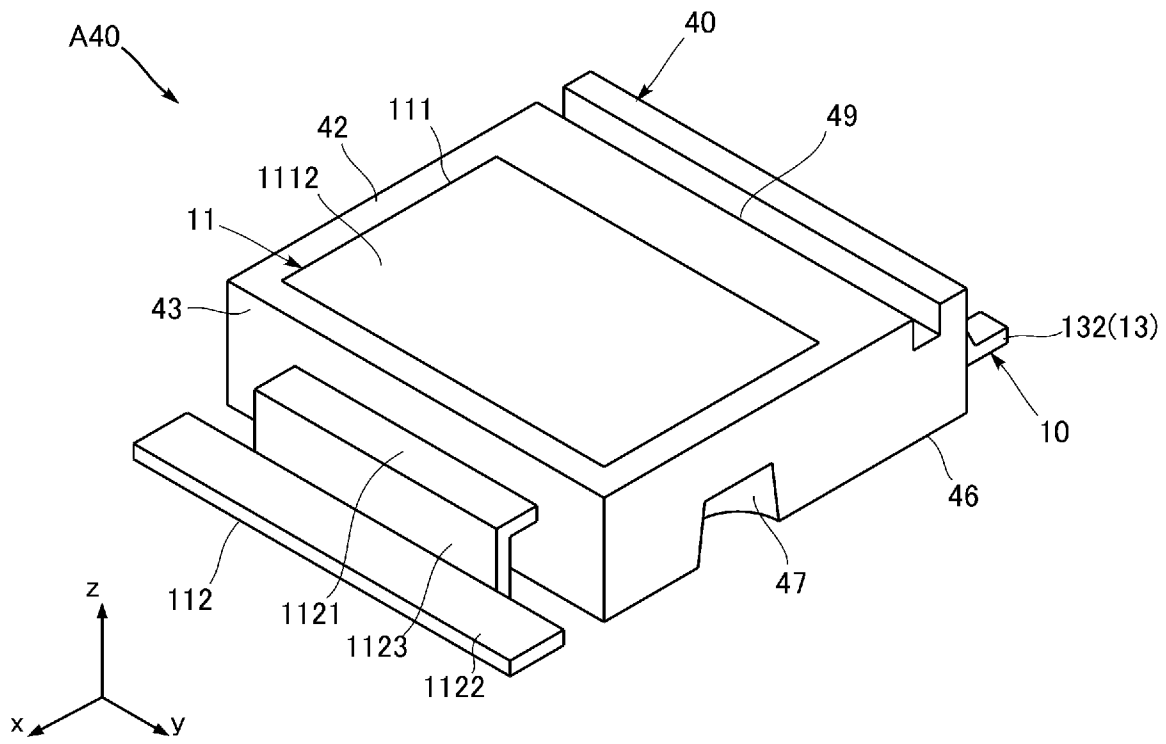


[]27]
FIG.27

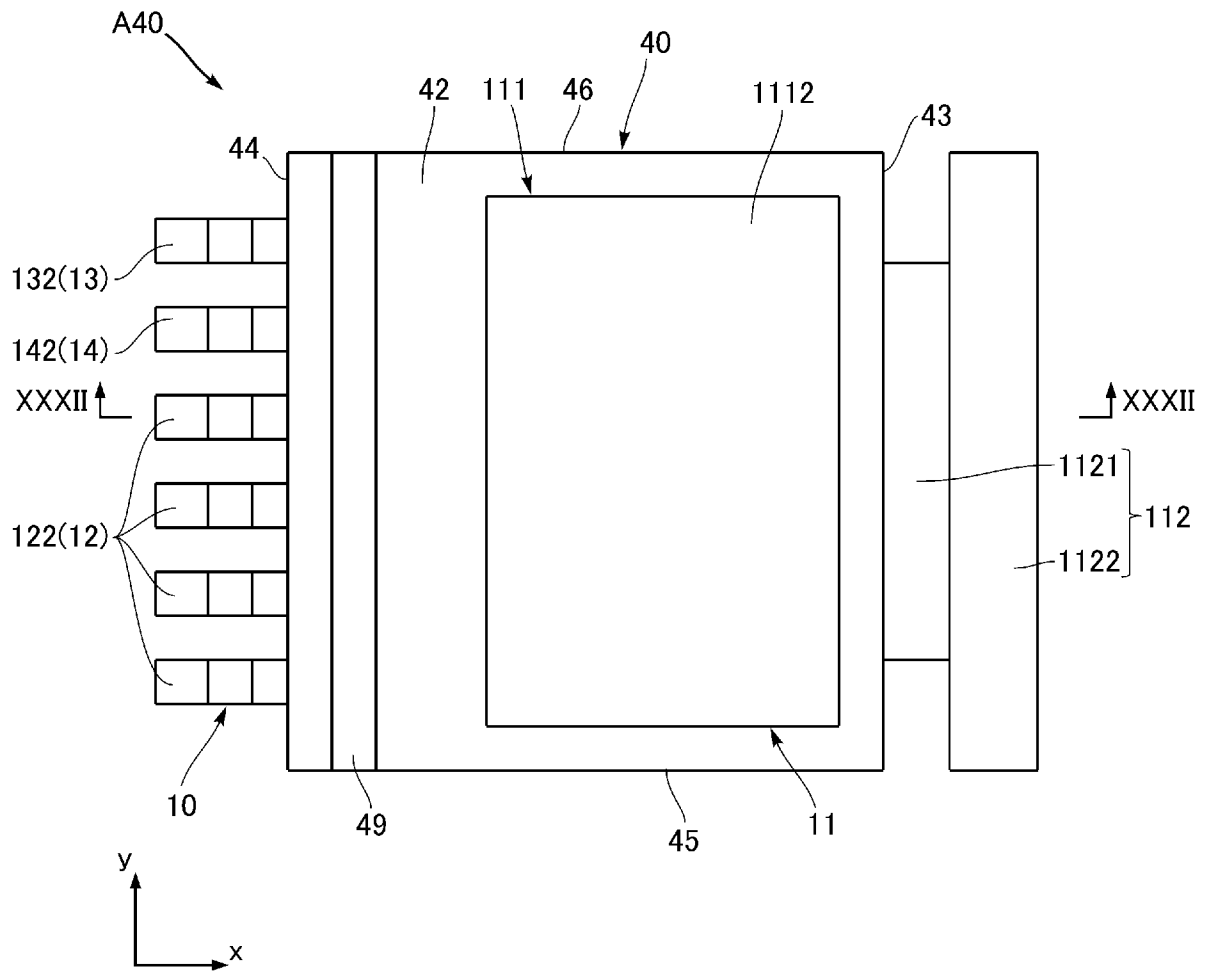


[]28]
FIG.28

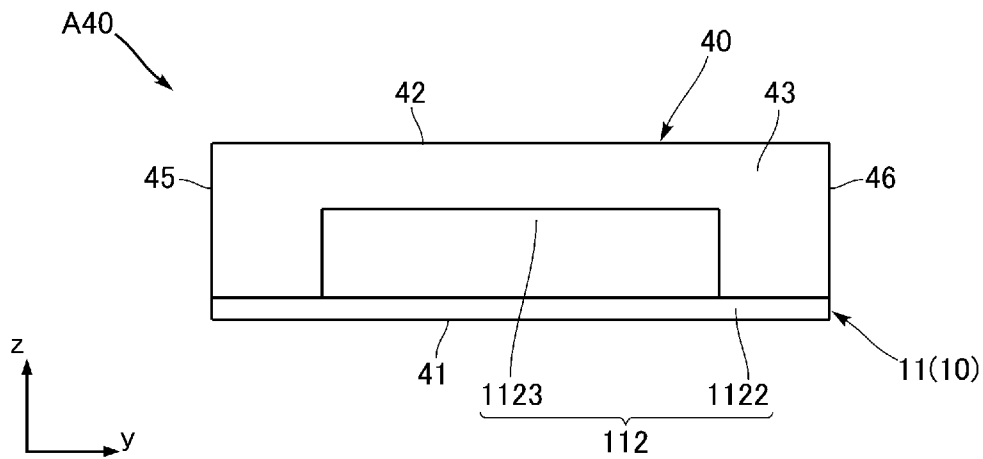



[] 29
FIG.29

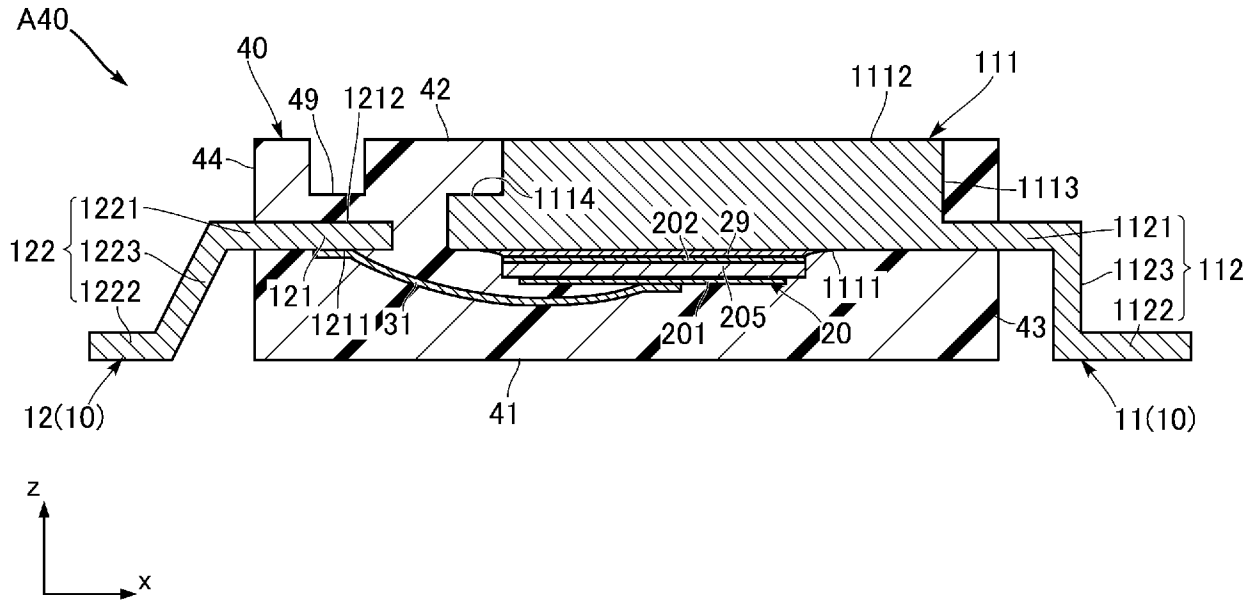
[図30]
FIG.30




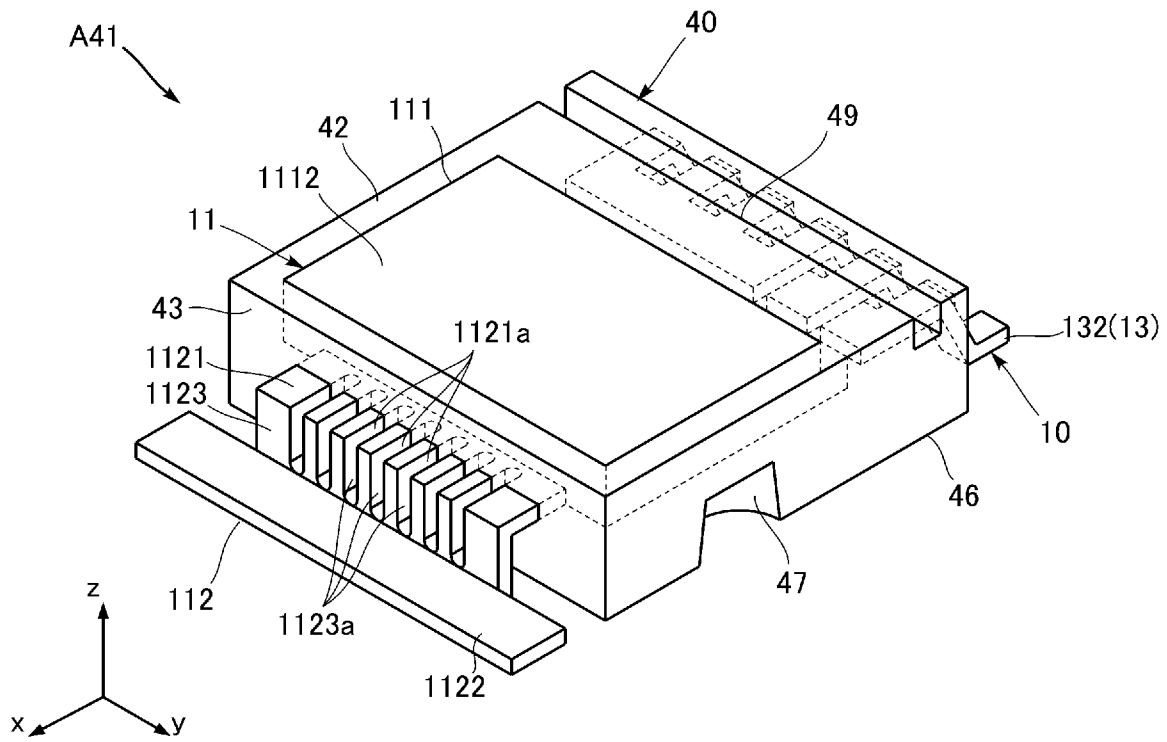
[図31]
FIG.31



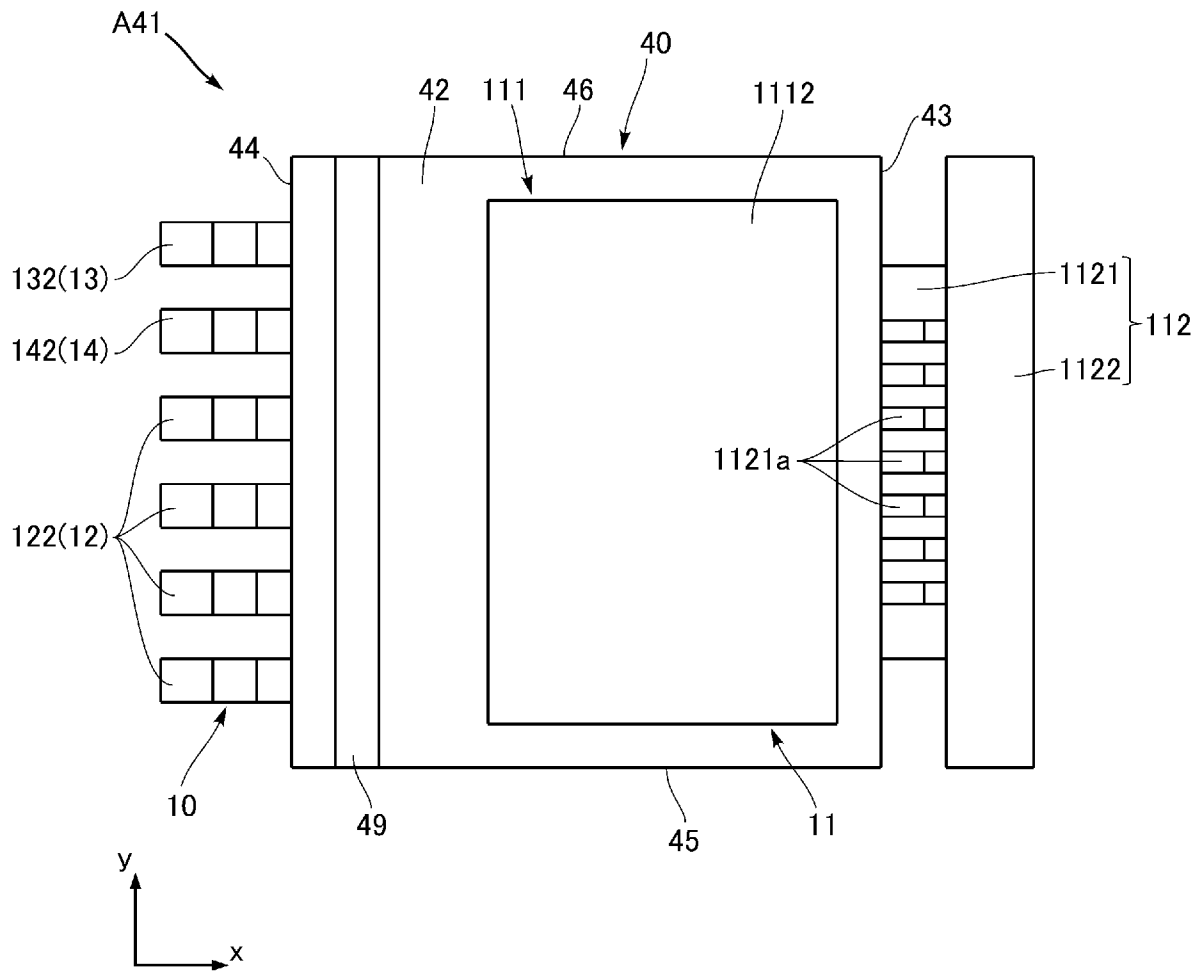
[32]
FIG.32



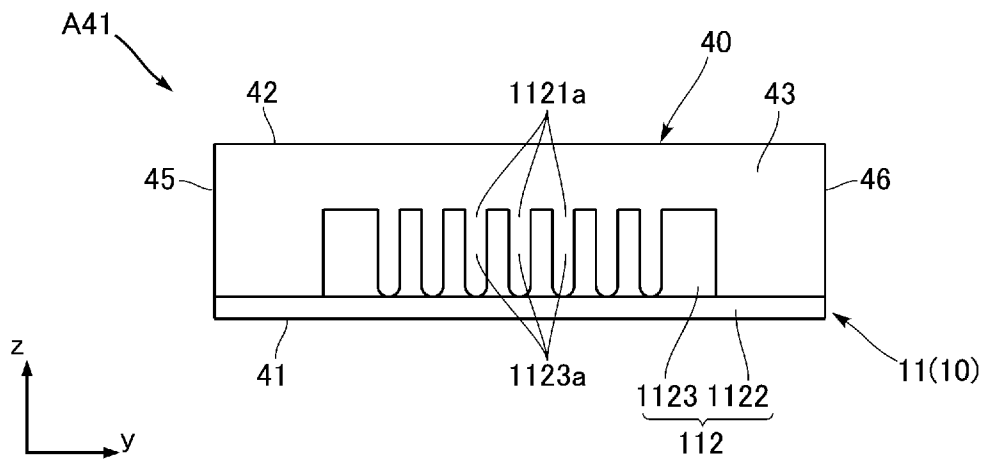
[33]
FIG.33




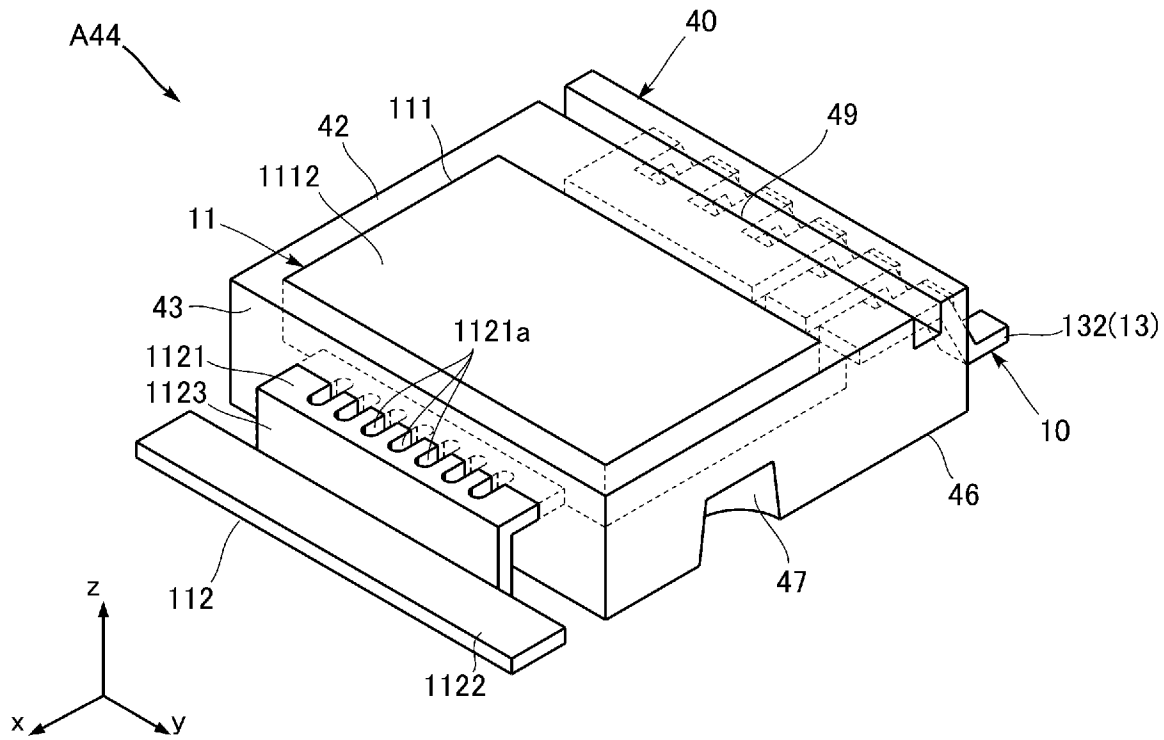
[図34]
FIG.34




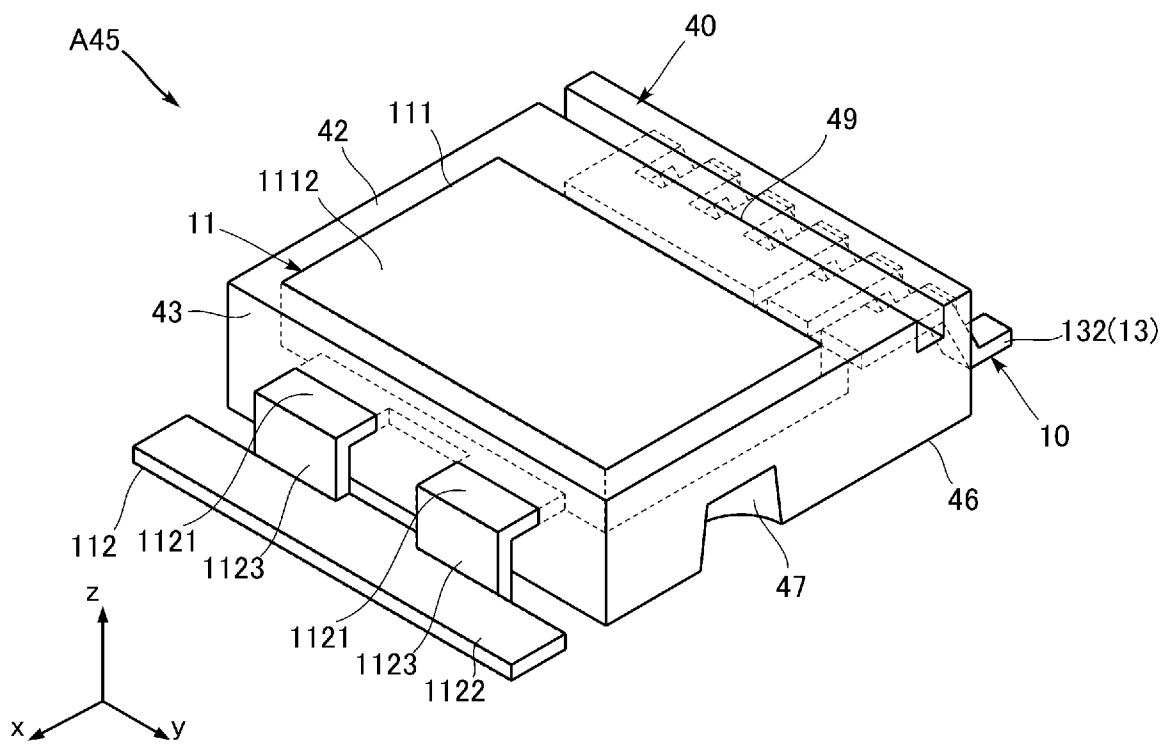
[図35]
FIG.35




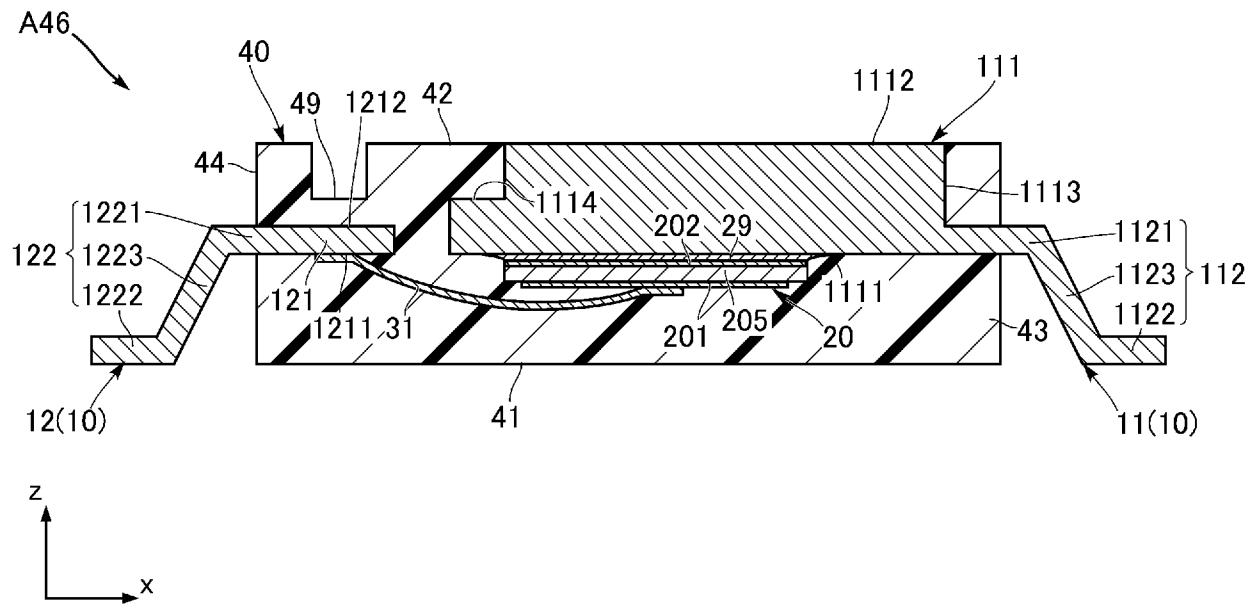
[38]
FIG.38



[39]
FIG.39



[40]
FIG.40



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/043282

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 23/48</i> (2006.01)i; <i>H01L 23/28</i> (2006.01)i; <i>H01L 23/29</i> (2006.01)i FI: H01L23/48 P; H01L23/48 G; H01L23/36 A; H01L23/28 A		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L23/48; H01L23/28; H01L23/29		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2020-136331 A (NISSAN ARC LTD.) 31 August 2020 (2020-08-31) paragraphs [0012]-[0071], fig. 1-13	1-4, 9-11, 13-17 5-8, 12
Y A	WO 2020/050325 A1 (MITSUBISHI ELECTRIC CORP.) 12 March 2020 (2020-03-12) paragraphs [0012]-[0111], fig. 1-19	1-4, 9-11, 13-17 5-8, 12
Y A	JP 2009-130044 A (DENSO CORP.) 11 June 2009 (2009-06-11) paragraphs [0022]-[0047], fig. 1, 2	4 5-8, 12
Y A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 42678/1991 (Laid-open No. 134857/1992) (NSK LTD.) 15 December 1992 (1992-12-15), paragraphs [0007]-[0010], fig. 1-3	4 5-8, 12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 16 January 2023		Date of mailing of the international search report 07 February 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2022/043282

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2020-136331 A	31 August 2020	(Family: none)	
WO 2020/050325 A1	12 March 2020	US 2021/0327777 A1 paragraphs [0040]-[0139], fig. 1-19 CN 112655087 A	
JP 2009-130044 A	11 June 2009	(Family: none)	
JP 4-134857 U1	15 December 1992	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/48(2006.01)i; H01L 23/28(2006.01)i; H01L 23/29(2006.01)i FI: H01L23/48 P; H01L23/48 G; H01L23/36 A; H01L23/28 A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/48; H01L23/28; H01L23/29 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2020-136331 A (株式会社日産アーク) 31.08.2020 (2020-08-31) 段落[0012]-[0071], 図1-13	1-4, 9-11, 13-17 5-8, 12
Y A	WO 2020/050325 A1 (三菱電機株式会社) 12.03.2020 (2020-03-12) 段落[0012]-[0111], 図1-19	1-4, 9-11, 13-17 5-8, 12
Y A	JP 2009-130044 A (株式会社デンソー) 11.06.2009 (2009-06-11) 段落[0022]-[0047], 図1-2	4 5-8, 12
Y A	日本国実用新案登録出願3-42678号(日本国実用新案登録出願公開4-134857号)の願書 に添付した明細書及び図面の内容を撮影したマイクロフィルム (日本電気株式会社) 15.12.1992 (1992-12-15) 段落[0007]-[0010], 図1-3	4 5-8, 12
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 16.01.2023	国際調査報告の発送日 07.02.2023	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 平林 雅行 5F 6310 電話番号 03-3581-1101 内線 3516	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/043282

引用文献	公表日	パテントファミリー文献	公表日
JP 2020-136331 A	31.08.2020	(ファミリーなし)	
WO 2020/050325 A1	12.03.2020	US 2021/0327777 A1 段落[0040]-[0139], 図1-19 CN 112655087 A	
JP 2009-130044 A	11.06.2009	(ファミリーなし)	
JP 4-134857 U1	15.12.1992	(ファミリーなし)	