

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 5 月 13 日 (13.05.2004)

PCT

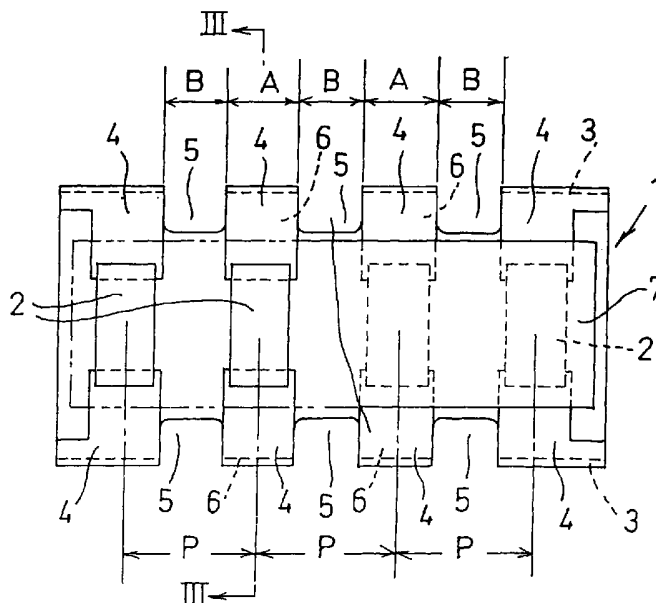
(10) 国際公開番号
WO 2004/040591 A1

- (51) 国際特許分類⁷: H01C 1/14, 1/16, 13/02 (72) 発明者; および
(21) 国際出願番号: PCT/JP2003/013749 (75) 発明者/出願人 (米国についてのみ): 栗山 尚大
(22) 国際出願日: 2003 年 10 月 28 日 (28.10.2003) (KURIYAMA, Takahiro) [JP/JP]; 〒615-8585 京都府 京
都市 右京区 西院溝崎町 2 1 番地 ローム株式会社 内
Kyoto (JP).
(25) 国際出願の言語: 日本語 (74) 代理人: 石井 暁夫, 外 (ISHII, Akeo et al.); 〒530-0041
(26) 国際公開の言語: 日本語 大阪府 大阪市北区 天神橋 2 丁目 北 1 番 21 号 八千代ビ
ル東館 Osaka (JP).
(30) 優先権データ:
特願 2002-317591 2002 年 10 月 31 日 (31.10.2002) JP (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,
特願 2003-318684 2003 年 9 月 10 日 (10.09.2003) JP BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,
DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR,
(71) 出願人 (米国を除く全ての指定国について): ローム HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都 LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI,
府 京都市 右京区 西院溝崎町 2 1 番地 Kyoto (JP). NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

/ 続葉有 /

(54) Title: FIXED NETWORK RESISTOR

(54) 発明の名称: 固定ネットワーク抵抗器



(57) Abstract: A fixed network resistor comprising a plurality of resistor films formed on the upper surface of an insulating substrate, and terminal electrodes for respective resistor films formed, at a specified pitch, on the longitudinal side face of the insulating substrate along the longitudinal side face, wherein a recess is provided between respective terminal electrodes. Occurrence rate of a solder bridge between the terminal electrodes when solder mounting is performed and occurrence rate of a chip at the terminal electrode forming part between the recesses in the longitudinal side face are lowered by setting the widthwise dimension of the recess along the longitudinal side face in the range of 0.44-0.48 times or 0.525-0.625 times the specified pitch.

(57) 要約: 絶縁基板の上面に抵抗膜の複数個を並べて形成し、前記絶縁基板の長手側面に、前記各抵抗膜に対する端子電極を長手側面に沿って所定の間隔ピッチで形成するとともに、各端子電極の間に凹み部を設

/ 続葉有 /

WO 2004/040591 A1



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM,
AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

けて成る固定ネットワーク抵抗器において、前記凹み部における長手側面に沿った幅寸法を、前記間隔ピッチの
0.44~0.48倍にするか、或いは、0.525~0.625倍にすることにより、半田付け実装のときに前
記各端子電極間に半田ブリッジが発生する率、及び、前記長手側面のうち前記各凹み部の間における端子電極形成
部に欠けが発生する率を低くする。

明 細 書

固定ネットワーク抵抗器

[発明の属する技術分野]

本発明は、長方形にした一つの絶縁基板の上面に、少なくとも三つ以上の抵抗膜を並べて形成する一方、前記絶縁基板の長手側面に、前記各抵抗膜の各々に対する半田接続用の端子電極を形成して成る表面実装用固定ネットワーク抵抗器に関するものである。

[従来技術]

従来、この種の固定ネットワーク抵抗器のうち、例えば、四つの抵抗膜を備えて成る四連式の固定ネットワーク抵抗器においては、図12～図14に示すように、平面視において長さ寸法Lで幅寸法Wの長方形にした絶縁基板1'の上面に四つの抵抗膜2'を、当該絶縁基板1'の長手方向に並べて形成する一方、前記絶縁基板1'における左右両長手側面3'に、前記各抵抗膜2'の各々の両端に対する端子電極4'を形成することにより、プリント基板等に対して、この各端子電極4'の半田付けにて表面実装するという構成にしている。

これに加えて、従来は、前記絶縁基板1'における両長手側面3'のうち前記各端子電極4'間の部分に凹み部5'を設けることにより、前記両長手側面3'に対して各端子電極4'を形成するときにおいて、この各端子電極4'の相互間を、前記各凹み部5'にて確実に分断するように構成している（例えば、特公昭6-18123号公報等を参照）。なお、前記絶縁基板1'の上面には、ガラス等によるカバーコート7'が、前記各抵抗膜2'を覆うように形成されている。

ところで、前記した構成の固定ネットワーク抵抗器においては、

(a)．この固定ネットワーク抵抗器を、プリント基板等に対して半田付けにて実装するときにおいて、前記各抵抗膜2'の両端に対する各端子電極4'のうち相隣接する相互間に、半田ブリッジが発生することの率が低く。

(b)．前記絶縁基板1'における両長手側面3'に対して各端子電極4'を、

導電性ペーストの塗布及び乾燥又は焼成にて形成するときにおいて、各端子電極 4' のうち相隣接する相互間に、導電性ペーストの前記凹み部 5' 内での繋がりが発生することの率が低く。

(c)．前記絶縁基板 1' の長手側面 3' のうち前記各凹み部 5' 間における端子電極形成部 6' に、欠け又は折れが発生することの率が低く。

(d)．前記絶縁基板 1' が、前記各凹み部 5' の部分から割れることの発生率が低く。なるように構成にすることが必要である。

これに対し、従来の固定ネットワーク抵抗器においては、前記各端子電極 4' における絶縁基板 1' の長手側面 3' に沿った間隔ピッチを P とした場合に、前記長手側面 3' のうち前記各凹み部 5' の間で前記各端子電極 4' を形成する部分 6' (以下、端子電極形成部と称する) における幅寸法 A' を、 $A' = \text{約 } 0.6 \times P$ にする一方、前記各凹み部 5' における絶縁基板 1' の長手方向 3' に沿った幅寸法 B' を、 $B' = \text{約 } 0.4 \times P$ にし、更に、前記各凹み部 5' における長手方向 3' からの深さ寸法 C' を、前記端子電極形成部 6' における幅寸法 A' と略等しくするという構成にしている。

このような構成であるために、以下に述べるような問題があった。

すなわち、前記凹み部 5' における幅寸法 B' は、前記各端子電極 4' の間隔ピッチ P が 0.5 mm に規格されているサイズの固定ネットワーク抵抗器において、 $B' = 0.4 \times 0.5 = \text{約 } 0.2 \text{ mm}$ になるというように、小さいから、この固定ネットワークチップ抵抗器を、プリント基板等に対して半田付けにて表面実装するときにおいて、前記各端子電極 4' のうち凹み部 5' を挟んで隣接する端子電極 4' の間に、半田が糸状に延びた状態で繋がるというように半田ブリッジが発生するおそれ大きい。

特に、前記各端子電極 4' の間隔ピッチ P が 0.4 mm に規格されているサイズの固定ネットワーク抵抗器において、前記凹み部 5' における幅寸法 B' は、 $B' = 0.4 \times 0.4 = \text{約 } 0.16 \text{ mm}$ になるというように、更に小さくなるから、半田付け実装に際して、各端子電極 4' のうち相隣接する相互間に半田ブリッジが発生する率は著しく高くなるのである。

これに加えて、前記間隔ピッチ P が 0.4 mm に規格されているサイズの固定

ネットワーク抵抗器においては、その各凹み部 5' における深さ寸法 C' も、 $C' = 0.24 \text{ mm}$ にもなり、前記間隔ピッチ P が 0.4 mm サイズでは絶縁基板 1' における幅寸法 W が 0.6 mm であることから、前記深さ寸法 C' の絶縁基板 1' における幅寸法 W に対する割合が大きくなるから、絶縁基板 1' が、前記凹み部 5' の箇所において割れることが多発するのであり、しかも、前記凹み部 5' における深さ寸法 C' が深くなることで、この各凹み部 5' の間に位置している前記端子電極形成部 6' における突出長さ寸法が大きくなるから、この端子電極形成部 6' の部分に、欠け又は折れが多発することになる。

一方、前記凹み部 5' における深さ寸法 C' を浅くすることは、この各凹み部 5' の間に位置している端子電極形成部 6' に、これに導電性ペーストを塗布することで端子電極 4' を形成するときにおいて、導電性ペーストが前記凹み部 5' 内に垂れ込んで、互いに繋がることが多発することになる。

本発明は、これらの問題を解消した固定ネットワーク抵抗器を提供することを技術的課題とするものである。

[発明の開示]

本発明における第 1 の局面は、平面視で長方形にした絶縁基板の上面に、少なくとも三つの抵抗膜が絶縁基板の長手方向に適宜間隔ピッチで形成される一方、前記絶縁基板における長手側面に、前記各抵抗膜に対する端子電極が形成されるとともに、この端子電極間の部分に凹み部が設けられており、更に、前記各端子電極の前記長手側面に沿った間隔ピッチが 0.5 mm 以上である固定ネットワーク抵抗器において、前記各凹み部における前記長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの $0.44 \sim 0.48$ 倍に設定する一方、前記凹み部間の端子電極形成部における前記長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの $0.56 \sim 0.52$ 倍に設定することを特徴としている。

固定ネットワーク抵抗器の半田付けに際して、各端子電極のうち凹み部を挟んで相隣接する端子電極の相互間に半田ブリッジ発生することを無くするには、この各端子電極間の凹み部における幅寸法を、絶縁基板における端子電極形成部における幅寸法よりも大きくすれば良い。

しかし、各端子電極における間隔ピッチを大きくしない状態のもとで、凹み部における幅寸法を、端子電極形成部における幅寸法よりも大きくすれば、前記端子電極形成部における幅寸法が狭くなり、この端子電極形成部の強度が低下し、この部分に、欠け又は割れ等の欠損が発生することになる。

そこで、本発明者は、前記各端子電極における間隔ピッチを一定に保った状態で、前記端子電極形成部における幅寸法と、前記凹み部における幅寸法との関係について実験したところ、前記各凹み部における幅寸法を、前記間隔ピッチの $0.44 \sim 0.48$ 倍に設定する一方、前記各凹み部間の端子電極形成部における幅寸法を、前記間隔ピッチの $0.56 \sim 0.52$ 倍に設定するのが好ましいことが判った。

すなわち、各凹み部間の端子電極形成部における幅寸法と、各凹み部における幅寸法とを、前記したような寸法関係に構成することにより、前記各抵抗膜における間隔ピッチを大きく、ひいては、絶縁基板を大型にすることのない状態のもとで、前記端子電極形成部に欠け又は割れ等の欠損が発生するのを確実に防止することができるものでありながら、半田付けに際して、前記凹み溝を挟む両側の端子電極の間に、半田ブリッジが発生することを大幅に低減できるという効果を奏する。

本発明の第2の局面は、平面視で長方形にした絶縁基板の上面に、少なくとも三つの抵抗膜が絶縁基板の長手方向に適宜間隔ピッチで形成される一方、前記絶縁基板における長手側面に、前記各抵抗膜に対する端子電極が形成されるとともに、この端子電極間の部分に凹み部が設けられており、更に、前記各端子電極の前記長手側面に沿った間隔ピッチが 0.4 mm 以下である固定ネットワーク抵抗器において、前記凹み部における前記絶縁基板の長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの $0.525 \sim 0.625$ 倍に、前記絶縁基板における長手側面のうち前記各凹み部間の端子電極形成部における幅寸法を、前記各端子電極における間隔ピッチの $0.475 \sim 0.375$ 倍に設定することを特徴としている。

このように構成することにより、前記各端子電極における間隔ピッチが 0.4 mm である場合には、前記凹み部における前記絶縁基板の長手側面に沿った幅寸

法は、 $0.21 \sim 0.25$ mmに、前記絶縁基板における長手側面のうち前記各凹み部間の端子電極形成部における幅寸法は、 $0.19 \sim 0.15$ mmになるから、詳しくは以下の実施の形態において説明するように、前記したように固定ネットワーク抵抗器に要求される（a），（b）及び（c）の条件を同時に充足できる効果を有する。

また、この第2の局面においては、前記したように、前記凹み部における前記絶縁基板の長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの $0.525 \sim 0.625$ 倍に、前記絶縁基板における長手側面のうち前記各凹み部間の端子電極形成部における幅寸法を、前記各端子電極における間隔ピッチの $0.475 \sim 0.375$ 倍にすることに加えて、前記凹み部における前記絶縁基板の長手側面からの深さ寸法を、前記端子電極形成部における幅寸法の $0.512 \sim 0.645$ 倍に設定することにより、前記凹み部における前記絶縁基板の長手側面からの深さ寸法は、 $0.077 \sim 0.12$ mmになるから、前記（a），（b），（c）の条件に加えて、（d）の条件をも同時に充足できる効果を有する。

[図面の簡単な説明]

図1は、本発明の第1実施の形態を示す斜視図である。

図2は、前記第1実施の形態を示す平面図である。

図3は、図2のIII-III 視拡大断面図である。

図4は、前記第1実施の形態に使用する絶縁基板を示す斜視図である。

図5は、本発明の第2実施の形態を示す斜視図である。

図6は、前記第2実施の形態に使用する絶縁基板を示す斜視図である。

図7は、本発明の第3実施の形態を示す斜視図である。

図8は、本発明の第4実施の形態に使用する絶縁基板を示す斜視図である。

図9は、本発明の第5実施の形態を示す平面図である。

図10は、図9のX-X 視拡大断面図である。

図11は、前記第5実施の形態に使用する絶縁基板を示す斜視図である。

図12は、従来の固定ネットワーク抵抗器を示す斜視図である。

図13は、前記従来の固定ネットワーク抵抗器の平面図である。

図 1 4 は、前記従来の固定ネットワーク抵抗器における絶縁基板を示す斜視図である。

[発明を実施するための最良の形態]

以下、本発明の実施の形態を図面について説明する。

図 1 ～図 4 は、第 1 実施の形態を示す。

この図において、符号 1 は、平面視で、長さ寸法 L を 2.0 mm 、幅寸法 W を 1.0 mm の長方形にしたセラミック製の絶縁基板を示し、この絶縁基板 1 の上面には、四つの抵抗膜 2 が、絶縁基板 1 の長手方向に並べて形成されている。

前記絶縁基板 1 における左右両側の長手側面 3 には、前記各抵抗膜 2 の両端に電氣的に接続する端子電極 4 が、前記長手側面 3 に沿って $P = 0.5\text{ mm}$ の間隔ピッチで形成されている。また、前記絶縁基板 1 における左右両長手側面 3 のうち前記各端子電極 4 間の部分には、凹み部 5 が設けられている。

なお、前記各端子電極 4 は、絶縁基板 1 における下面にも延びており、また、前記絶縁基板 1 の上面には、ガラス等によるカバーコート 7 が、前記各抵抗膜 2 を覆うように形成されている。

そして、前記各凹み部 5 における前記長手側面 3 に沿った幅寸法 B を、 $B = 0.46 \times P = 0.23\text{ mm}$ に構成する一方、この各凹み部 5 間において前記端子電極 4 を形成する部分 6、つまり、各端子電極形成部 6 における前記長手側面 3 に沿った幅寸法 A を、 $A = 0.54 \times P = 0.27\text{ mm}$ に構成する。

本発明者の実験によると、前記した構成にすることにより、前記各端子電極形成部 6 に、欠け又は割れ等の欠損が発生することを、従来の構成の場合によりも大幅に低減できる一方、プリント基板等に対して半田付けにて実装するときにおいて、前記各端子電極 4 のうち凹み部 5 を挟んで隣接する端子電極 4 の間に、半田ブリッジが発生することを、従来の構成の場合によりも大幅に低減できるのであった。

また、本発明者の実験によると、前記各凹み部 5 における幅寸法 B は、 $B = (0.48 \sim 0.44) \times P$ に設定する一方、前記各端子電極形成部 6 における幅寸法 A は、 $A = (0.52 \sim 0.56) \times P$ に設定することが好ましかった。

すなわち、前記各端子電極形成部 6 における幅寸法 A が $0.56 \times P = 0.2$

8 mmを越え、前記凹み部 5 における幅寸法 B が $0.44 \times P = 0.22$ mm 未満である場合には、前記凹み部 5 を挟んで隣接する端子電極 4 の間に半田ブリッジが発生する頻度が高くなるのであり、また、前記各端子電極形成部 6 における幅寸法 A が $0.52 \times P = 0.26$ mm 未満で、前記凹み部 5 における幅寸法 B が $0.48 \times P = 0.24$ mm を越える場合には、前記各端子電極形成部 6 に欠け又は割れ等の欠損が発生する頻度が高くなるのであった。

次に、図 5 及び図 6 は、第 2 実施の形態を示す。

この第 2 実施の形態は、平面視で長方形にした一つの絶縁基板 11 に、三つの抵抗膜 12 を並べて形成する一方、前記絶縁基板 11 における左右両長手側面 13 に、前記各抵抗膜 12 の両端に対する端子電極 14 を、前記長手側面 3 に沿って $P = 0.5$ mm の間隔ピッチで形成するとともに、この各端子電極 14 の間に凹み部 15 を設け、更に、前記絶縁基板 11 の上面に、カバーコート 17 を形成して成る三連式の固定ネットワーク抵抗器にした場合である。

この場合においても、前記各凹み部 15 間の端子電極形成部 16 における長手側面 13 に沿った幅寸法 A を、 $A = (0.52 \sim 0.56) \times P$ に設定する一方、前記各凹み部 15 における長手側面 13 に沿った幅寸法 B を、 $B = (0.48 \sim 0.44) \times P$ に設定することにより、前記と同様に、前記各端子電極形成部 16 に、欠け又は割れ等の欠損が発生することを確実に低減できる一方、プリント基板等に対して半田付けにて実装するときにおいて、前記凹み部 15 を挟んで隣接する端子電極 14 の間に、半田ブリッジが発生することを確実に低減できる。

そして、図 7 は、第 3 実施の形態を示す。

この第 3 実施の形態は、各端子電極における間隔ピッチ P を、0.5 mm にしたサイズの固定ネットワーク抵抗器において、絶縁基板 21 における左右両長手側面 23, 23' のうち一方の長手側面 23 に、絶縁基板 21 の上面に並べて形成した四つの抵抗膜 22 の一端の各々に対する個別の端子電極 24 を、前記間隔ピッチ $P = 0.5$ mm で形成するとともに、この各個別端子電極 24 の間に凹み部 25 を設ける一方、前記絶縁基板 21 における左右両長手側面 23, 23' のうち他方の長手側面 23' に、前記四つの抵抗膜 22 の他端に対して導体パター

ン 2 8 を介して電氣的に接続した少なくとも一つの共通端子電極 2 4' を各々形成し、更に、前記絶縁基板 2 1 の上面に、カバーコート 2 7 を形成して成るものである。

この場合においても、前記第 1 実施の形態と同様に、前記絶縁基板 2 1 の一方の長手側面 2 3 における各凹み部 2 5 間の端子電極形成部 2 6 における幅寸法 A を、 $A = (0.52 \sim 0.56) \times P$ に設定する一方、前記各凹み部 2 5 における幅寸法 B を、 $B = (0.48 \sim 0.44) \times P$ に設定することにより、前記と同様に、前記各端子電極形成部 2 6 に、欠け又は割れ等の欠損が発生することを確実に低減できる一方、プリント基板等に対して半田付けにて実装するときにおいて、前記凹み部 2 5 を挟んで隣接する端子電極 2 4 の間に、半田ブリッジが発生することを確実に低減できる。

なお、この第 3 実施の形態において、絶縁基板 2 1 における他方の長手側面 2 3' には、ダミーの端子電極 2 4'' と、これに対する凹み部 2 5' とが、一方の長手側面 1 3 における個別の端子電極 2 4 及び凹み部 2 5 と同じ形態にして設けられている。

また、本発明は、前記各実施の形態のように、一つの絶縁基板に抵抗膜を三つ又は四つ設けた三連又は四連式の固定ネットワーク抵抗器に限らず、五つ以上の抵抗膜を設けた多連式の固定ネットワーク抵抗器にも適用できることはいうまでもない。

図 8 は、本発明における第 4 実施の形態を示す。

この第 4 実施の形態は、長さ寸法 L を 3.8 mm に幅寸法 W を 1.6 mm にした絶縁基板 3 1 における長手側面 3 3 に、当該絶縁基板 3 1 の上面に形成した各抵抗膜 3 2 の両端に対する端子電極を形成するための端子電極形成部 3 6 を、長手側面 3 3 に沿って $P = 0.5 \text{ mm}$ の間隔ピッチで設けるとともに、この各端子電極形成部 3 6 の間に、凹み部 3 5 を設けて成る多連式の固定ネットワーク抵抗器の場合である。

この場合においても、前記と同様に、前記絶縁基板 3 1 の長手側面 3 3 に設けた各凹み部 3 5 間の端子電極形成部 3 6 における幅寸法 A を、 $A = (0.52 \sim 0.56) \times P$ に設定する一方、前記各凹み部 3 5 における幅寸法 B を、 $B =$

0.48 ~ 0.44) × P に設定することにより、前記と同様に、前記各端子電極形成部 36 に、欠け又は割れ等の欠損が発生することを確実に低減できる一方、プリント基板等に対して半田付けにて実装するときにおいて、前記凹み部 35 を挟んで隣接する端子電極の間に、半田ブリッジが発生することを確実に低減できるのである。

そして、図 9 ~ 図 11 は、本発明の第 5 実施の形態を示す。

この実施の形態は、各端子電極の相互間における間隔ピッチ P を、0.4 mm にした四連式の固定ネットワーク抵抗器に適用した場合である。

この図において、符号 41 は、平面視で、長さ寸法 L を 1.39 mm、幅寸法 W を 0.6 mm の長方形にしたセラミック製の絶縁基板を示し、この絶縁基板 41 の上面には、四つの抵抗膜 42 が、絶縁基板 41 の長手方向に並べて形成されている。

前記絶縁基板 41 における左右両側の長手側面 43 には、前記各抵抗膜 42 の両端に電氣的に接続する端子電極 44 が、前記絶縁基板 41 における長手方向に沿って P = 0.4 mm の間隔ピッチで形成されている。

また、前記絶縁基板 41 における左右両長手側面 43 のうち前記各端子電極 44 間の部分には、前記長手側面 43 に沿って幅寸法 B で、前記長手側面 43 から適宜深さ寸法 C にした凹み部 45 が設けられている。換言すると、前記両長手側面 43 のうち各凹み部 45 間の部分には、長手側面 43 に沿って幅寸法 A の端子電極形成部 46 が設けられ、前記端子電極 44 の一部がこの端子電極形成部 46 に形成されている。

なお、前記各端子電極 44 は、絶縁基板 41 における下面にも延びており、また、前記絶縁基板 41 の上面には、ガラス等によるカバーコート 47 が、前記各抵抗膜 42 の全体を覆うように形成されている。

前記絶縁基板 41 における左右両長手側面 43 のうち前記各凹み部 45 間の各端子電極形成部 46 における幅寸法 A を、0.19 ~ 0.15 mm にするというように、 $A = P \times (0.475 \sim 0.375)$ にする一方、前記各凹み部 45 における幅寸法 B を、0.21 ~ 0.25 mm にするというように、 $B = P \times (0.525 \sim 0.625)$ にする。

更に、前記各凹み部 4 5 における長手側面 4 3 からの深さ寸法 C を、 $0.077 \sim 0.12 \text{ mm}$ にするというように、前記端子電極形成部 4 6 における幅寸法 A の $0.512 \sim 0.645$ 倍、つまり、 $C = A \times (0.512 \sim 0.645)$ にする。

ところで、本発明者の実験によると、プリント基板等に対して半田付けにて実装するときにおいて、前記各端子電極 4 4 のうち凹み部 4 5 を挟んで隣接する端子電極 4 4 の間に半田ブリッジが発生する率は、前記各凹み部 4 5 における幅寸法 B が 0.20 mm である場合を境として、前記幅寸法 B を 0.20 mm 以上にした場合に、前記幅寸法 B を 0.20 mm 未満にした場合の約 10 分の 1 以下に低減できるのであった。

また、本発明者の実験によると、前記各端子電極形成部 4 6 に端子電極 4 4 を導電性ペーストの塗布にて形成するときにおいて、前記導電性ペーストが前記凹み部 4 5 内に垂れ込んで互いに繋がることが発生する率は、前記各凹み部 4 5 における深さ寸法 C が約 0.077 mm である場合を境として、前記深さ寸法 C を 0.077 mm 以上にした場合に、前記幅寸法 C を 0.077 mm 未満にした場合の約 10 分の 1 以下に低減できるのであった。

これらことから、前記各凹み部 4 5 における幅寸法 B は、前記した寸法に若干の安全性を見んで、 0.21 mm 以上、つまり、 $B = P \times 0.525$ 以上に設定することが好ましく、また、前記各凹み部 4 5 における深さ寸法 C は、前記した寸法に若干の安全性を見込んで、 0.077 mm 以上、つまり、 $C = A \times 0.512$ 以上に設定することが好ましいという結論を得た。

しかし、前記各端子電極 4 4 の間に半田ブリッジが発生する率は、前記凹み部 4 5 における幅寸法 B を大きくすることで低減できるものの、前記幅寸法 B を大きくすると、前記端子電極形成部 4 6 における幅寸法 A は、逆に、小さくなり、また、前記各端子電極 4 4 間に導電性ペーストの繋がりが発生する率は、前記凹み部 4 5 における深さ寸法 C を大きくすることで低減できるものの、前記深さ寸法 C を大きくすると、前記端子電極形成部 4 6 における長さ寸法が増大するというように、前記端子電極形成部 4 6 が細長い形状になるから、この端子電極形成部 4 6 に欠け又は折れが発生する率が高くなるばかり、前記凹み部 4 5 における

深さ寸法Cを大きくすることで、絶縁基板41が、当該絶縁基板41のうちその両側の前記凹み部45の部分において割れることが発生する率が高くなる。

そこで、本発明者は、前記端子電極形成部46における幅寸法Aと、前記凹み部45における深さ寸法Cとの関係について実験を行った。

その結果、前記端子電極形成部46における幅寸法Aを、 0.15 mm 以上、つまり、 $A = P \times 0.375$ 以上に設定する一方、前記凹み部45における深さ寸法Cを、 0.12 mm 以下、つまり、 $C = A \times 0.645$ 以下に設定することにより、前記端子電極形成部46に欠け又は折れが発生する率と、前記絶縁基板41が凹み部45の部分において割れることが発生する率との両方を、同時に大幅に低減できるのであった。

請求の範囲

1. 平面視で長方形にした絶縁基板の上面に、少なくとも三つの抵抗膜が絶縁基板の長手方向に適宜間隔ピッチで形成される一方、前記絶縁基板における長手側面に、前記各抵抗膜に対する端子電極が形成されるとともに、この端子電極間の部分に凹み部が設けられており、更に、前記各端子電極の前記長手側面に沿った間隔ピッチが0.5mm以上である固定ネットワーク抵抗器において、

前記各凹み部における前記長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの0.44～0.48倍に設定する一方、前記凹み部間の端子電極形成部における前記長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの0.56～0.52倍に設定することを特徴とする固定ネットワーク抵抗器。

2. 前記絶縁基板における左右両長手側面に、前記端子電極、凹み部及び端子電極形成部を備えていることを特徴とする前記請求の範囲1に記載した固定ネットワーク抵抗器。

3. 前記絶縁基板における左右両長手側面のうち少なくとも一方における長手側面に、前記端子電極、凹み部及び端子電極形成部を備えていることを特徴とする前記請求の範囲1に記載した固定ネットワーク抵抗器。

4. 前記各端子電極における間隔ピッチが、0.5mm又は略0.5mmであることを特徴とする前記請求の範囲1～3のいずれかに記載した固定ネットワーク抵抗器。

5. 前記絶縁基板における長さ寸法Lが略2.0mmで、幅寸法Wが略1.0mmであることを特徴とする前記請求の範囲1～3のいずれかに記載した固定ネットワーク抵抗器。

6. 前記絶縁基板における長さ寸法Lが略3.8mmで、幅寸法Wが略1.6mmであることを特徴とする前記請求の範囲1～3のいずれかに記載した固定ネットワーク抵抗器。

7. 平面視で長方形にした絶縁基板の上面に、少なくとも三つの抵抗膜が絶縁基板の長手方向に適宜間隔ピッチで形成される一方、前記絶縁基板における長手側

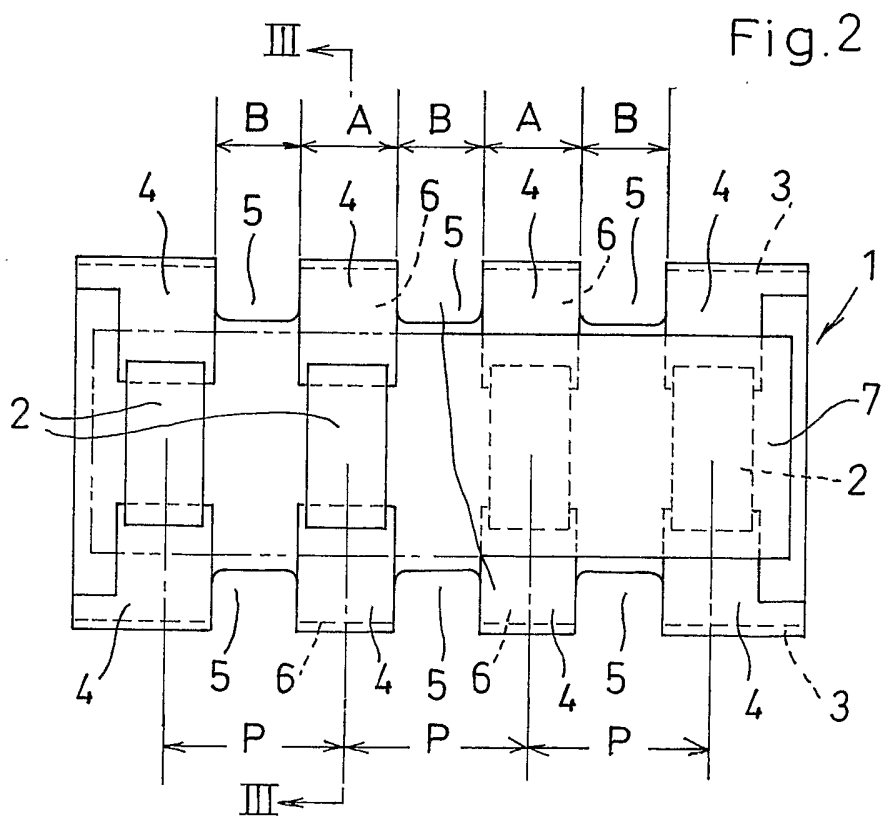
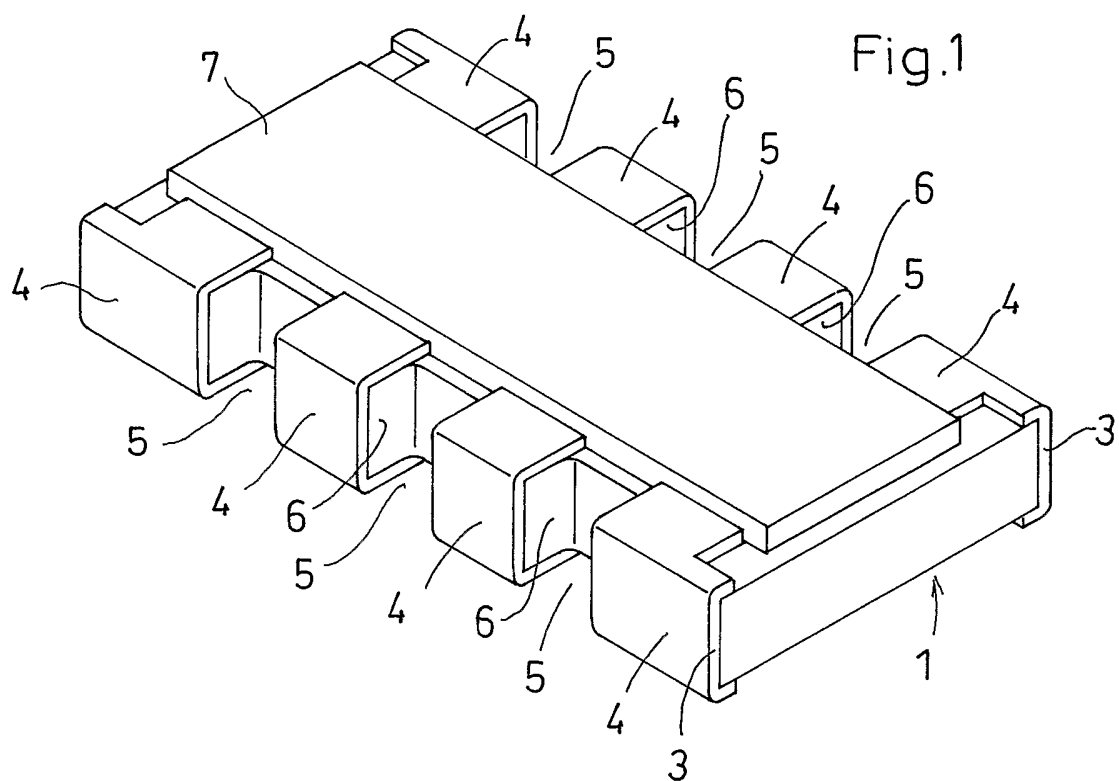
面に、前記各抵抗膜に対する端子電極が形成されるとともに、この端子電極間の部分に凹み部が設けられており、更に、前記各端子電極の前記長手側面に沿った間隔ピッチが 0.4 mm 以下である固定ネットワーク抵抗器において、

前記凹み部における前記絶縁基板の長手側面に沿った幅寸法を、前記各端子電極における間隔ピッチの 0.525 ～ 0.625 倍に、前記絶縁基板における長手側面のうち前記各凹み部間の端子電極形成部における幅寸法を、前記各端子電極における間隔ピッチの 0.475 ～ 0.375 倍に設定することを特徴とする固定ネットワーク抵抗器。

8. 前記凹み部における前記絶縁基板の長手側面からの深さ寸法を、前記端子電極形成部における幅寸法の 0.512 ～ 0.645 倍に設定することを特徴とする前記請求の範囲 7 に記載した固定ネットワーク抵抗器。

9. 前記凹み部における前記絶縁基板の長手側面に沿った幅寸法を、0.21 ～ 0.25 mm にし、前記絶縁基板における長手側面のうち前記各凹み部間の端子電極形成部における幅寸法を、0.19 ～ 0.15 mm にしたことを特徴とする前記請求の範囲 7 に記載した固定ネットワーク抵抗器。

10. 前記凹み部における前記絶縁基板の長手側面からの深さ寸法を、0.077 ～ 0.12 mm にすることを特徴とする前記請求の範囲 8 に記載した固定ネットワーク抵抗器。



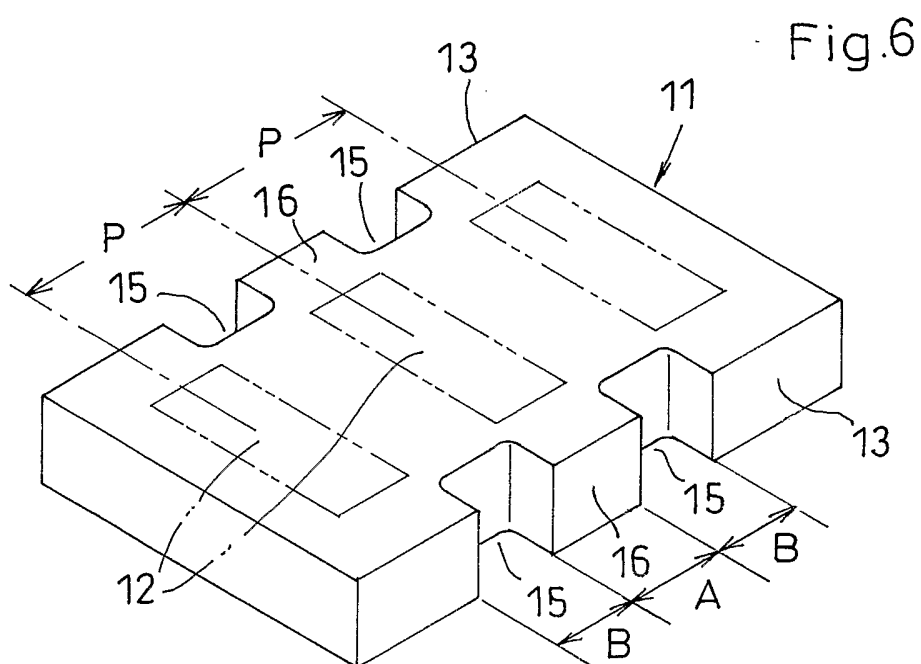
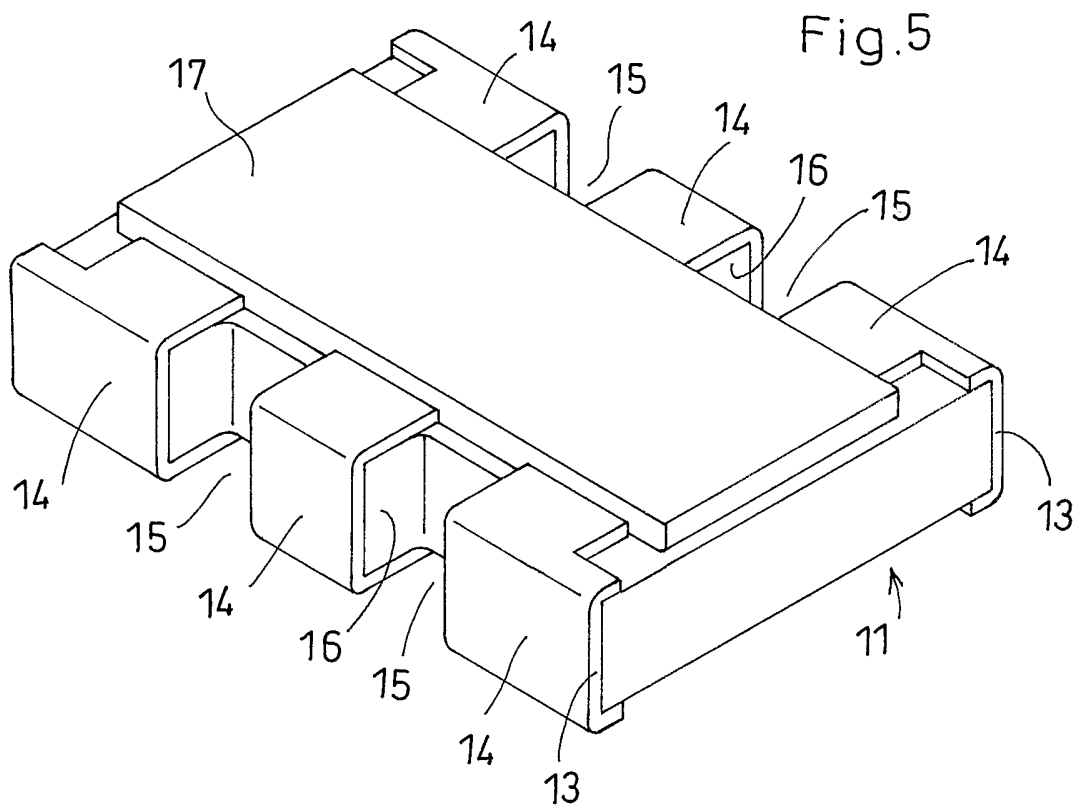
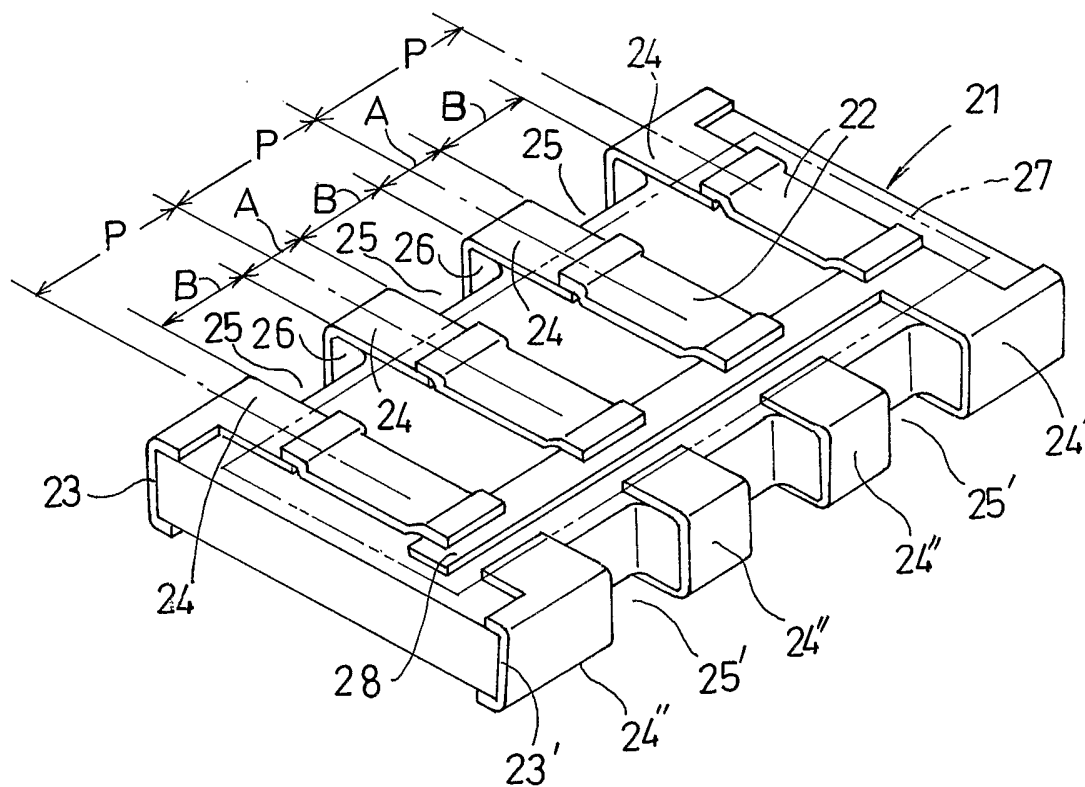


Fig.7



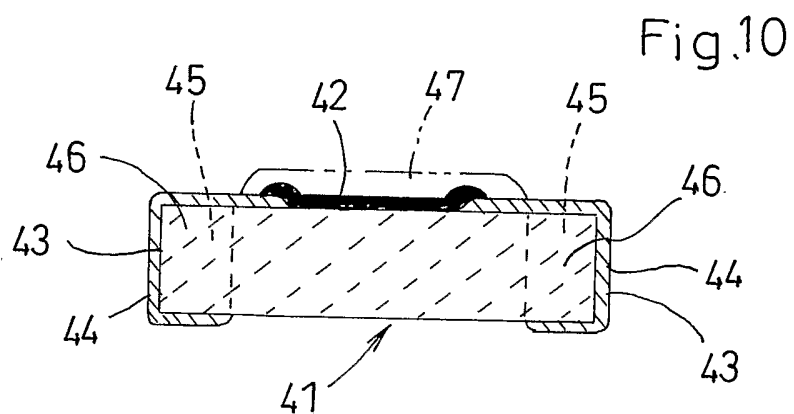
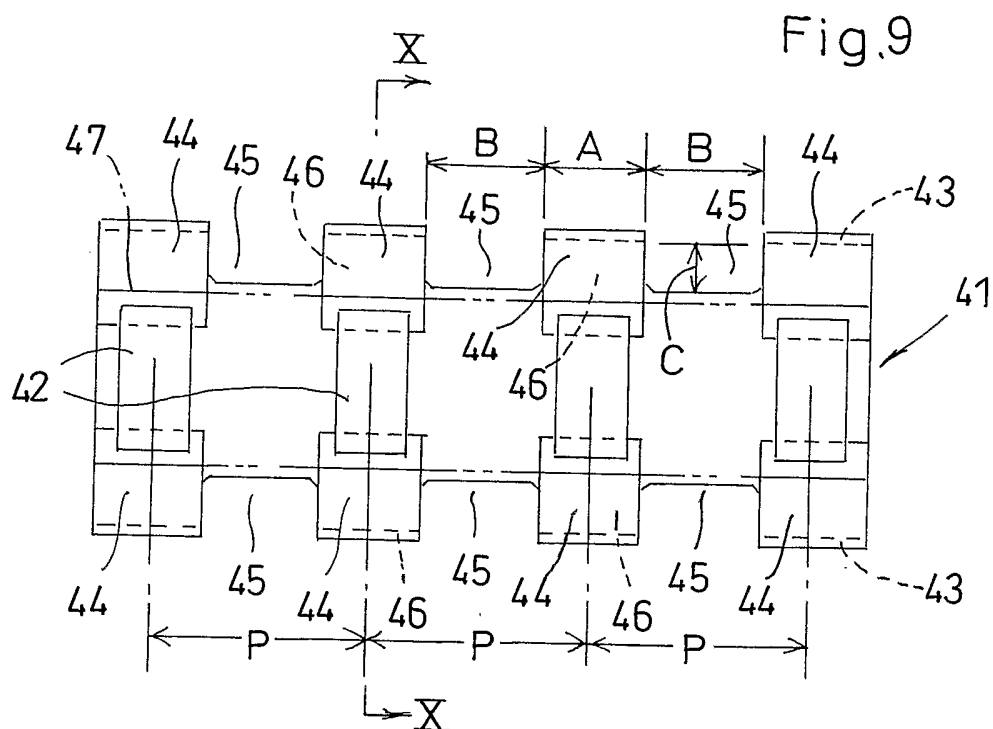
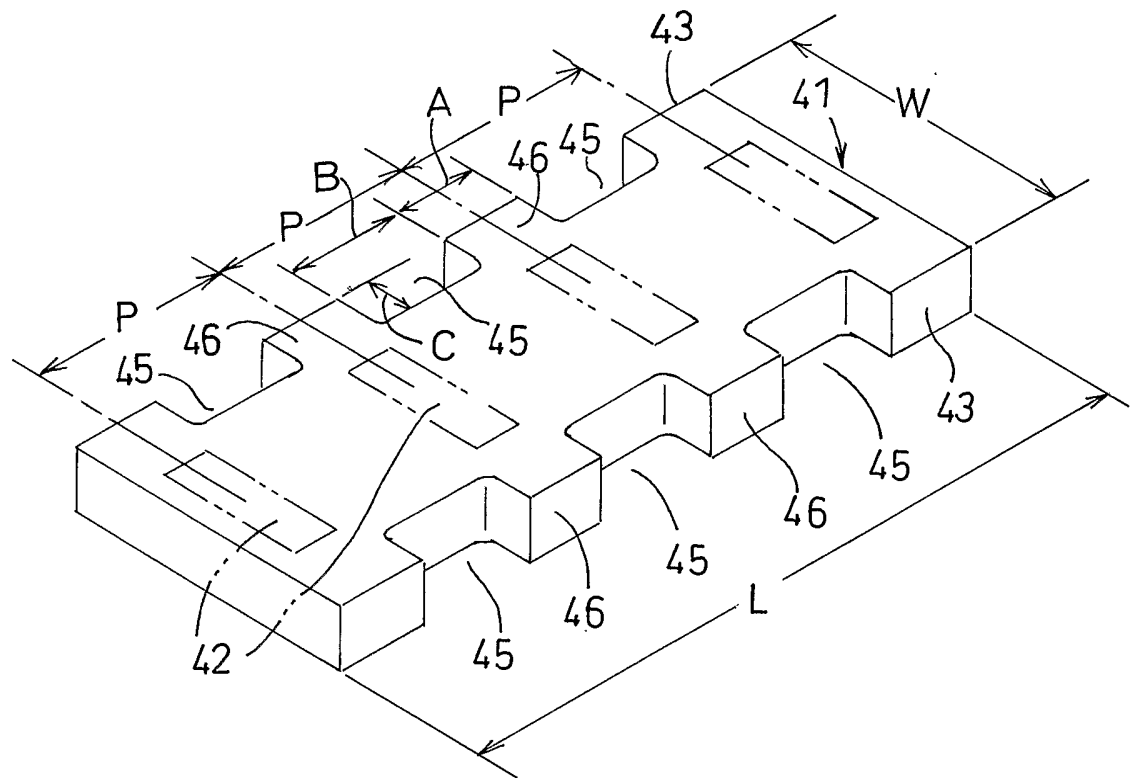
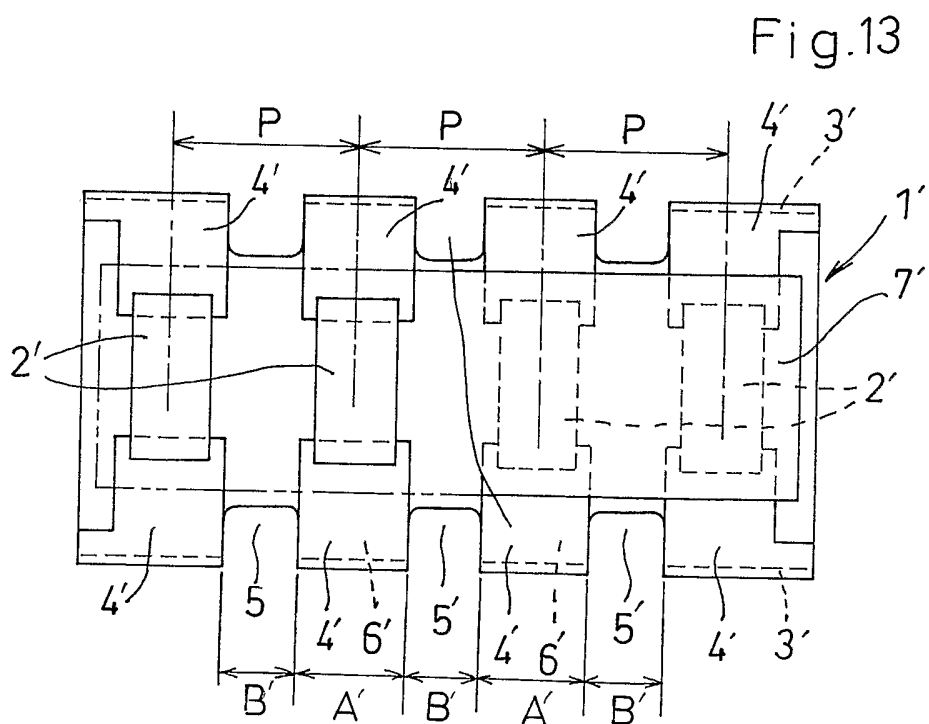
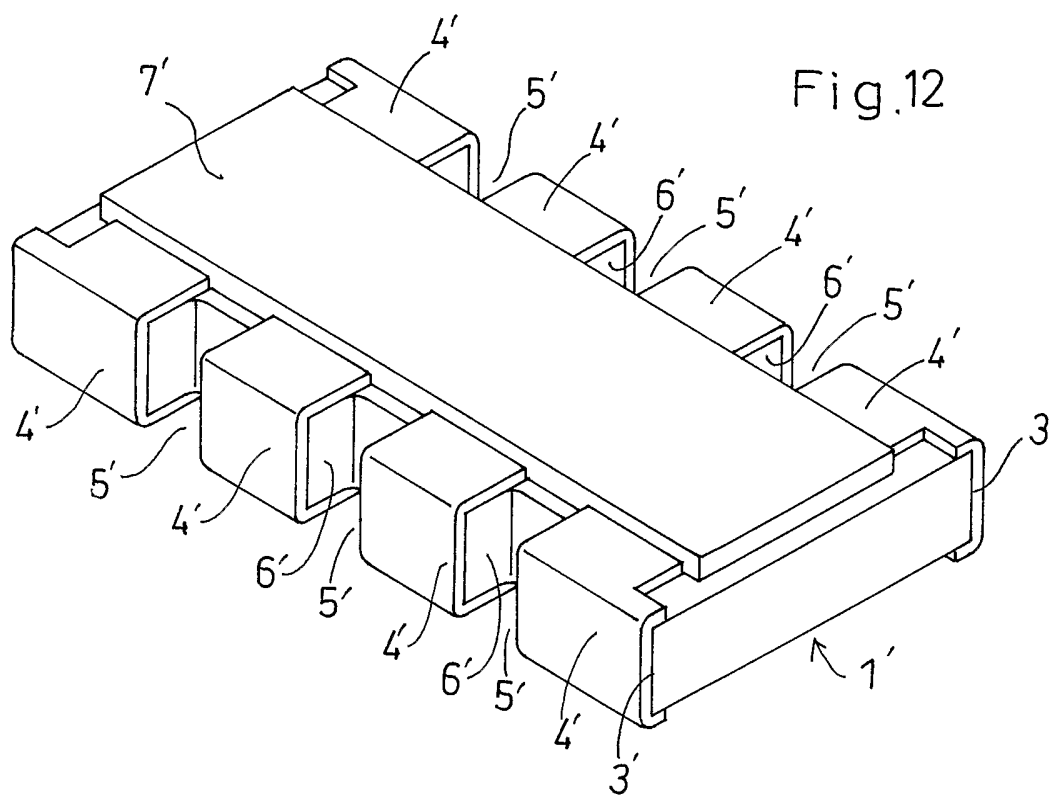


Fig.11





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13749

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01C1/14, H01C1/16, H01C13/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01C1/14, H01C1/16, H01C13/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2001-143913 A. (Matsushita Electric Industrial Co., Ltd.), 25 May, 2001 (25.05.01), Full text; all drawings (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
06 January, 2004 (06.01.04)

Date of mailing of the international search report
20 January, 2004 (20.01.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01C 1/14, H01C 1/16, H01C13/02

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01C 1/14, H01C 1/16, H01C13/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2001-143913 A (松下電器産業株式会社) 2001.05.25, 全文、全図 (ファミリーなし)	1-10

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

06.01.04

国際調査報告の発送日

20.1.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

重田 尚郎

印

5R

9298

電話番号 03-3581-1101 内線 3565