

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月8日(08.02.2024)



(10) 国際公開番号

WO 2024/029438 A1

(51) 国際特許分類:

H01L 29/786 (2006.01) H01L 21/203 (2006.01)
H01L 21/20 (2006.01) H01L 21/336 (2006.01)

(21) 国際出願番号: PCT/JP2023/027497

(22) 国際出願日: 2023年7月27日(27.07.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2022-122912 2022年8月1日(01.08.2022) JP

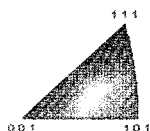
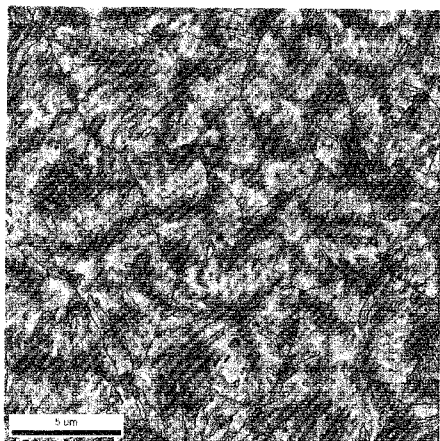
(71) 出願人: 株式会社ジャパンディスプレイ
(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
出光興産株式会社 (IDEMITSU KOSAN CO.,

LTD.) [JP/JP]; 〒1008321 東京都千代田区大手町一丁目2番1号 Tokyo (JP).

(72) 発明者: 渡壁 創 (WATAKABE Hajime); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
津吹 将志(TSUBUKU Masashi); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 佐々木 俊成 (SASAKI Toshinari); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 田丸 尊也(TAMARU Takaya); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 川嶋 絵美(KAWASHIMA Emi); 〒1008321 東京都千代田区大手町一丁目2番1号 出光興産株式会社内 Tokyo (JP). 霍間 勇輝(TSURUMA Yuki); 〒1008321 東京都千代田

(54) Title: OXIDE SEMICONDUCTOR FILM, THIN-FILM TRANSISTOR, AND ELECTRONIC DEVICE

(54) 発明の名称: 酸化物半導体膜、薄膜トランジスタ、および電子機器



(57) Abstract: This oxide semiconductor film is provided on a substrate and includes a plurality of crystal grains. The oxide semiconductor film includes indium (In), and a first metal element selected from the group consisting of aluminum (Al), gallium (Ga), yttrium (Y), scandium (Sc), and lanthanide elements. The plurality of crystal grains include a crystal grain boundary that is defined when the crystal orientation difference of two adjacent measurement points, as obtained by an electron backscatter diffraction (EBSD) method, exceeds 5° , and the average KAM value as calculated by the EBSD method is 1.0° or greater. The average value of change in the crystal grain boundary orientation as calculated by the EBSD method may be 40° or less.

(57) 要約: 酸化物半導体膜は、基板の上に設けられた、複数の結晶粒を含む酸化物半導体膜であって、酸化物半導体膜は、インジウム (In) と、アルミニウム (Al)、ガリウム (Ga)、イットリウム (Y)、スカンジウム (Sc)、およびランタノイド系元素からなる群から選択される第1の金属元素と、を含み、複数の結晶粒は、EBSD (電子線後方散乱回折) 法によって取得される隣接する2つの測定点の結晶方位差が 5° を超えるときに定義される結晶粒界を含み、EBSD法によって算出されるKAM値の平均値が、 1.0° 以上である。EBSD法によって算出される結晶粒界方位変化の平均値が、 40° 以下であってもよい。

区大手町一丁目2番1号 出光興産株式会社
内 Tokyo (JP). 佐々木 大地 (SASAKI Daichi);
〒1008321 東京都千代田区大手町一丁目2番
1号 出光興産株式会社内 Tokyo (JP).

(74) 代理人: 弁理士法人高橋・林アンドパートナ
ーズ (TAKAHASHI, HAYASHI AND PARTNER
PATENT ATTORNEYS, INC.); 〒1440052 東京
都大田区蒲田5-24-2 損保ジャパ
ン蒲田ビル9階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

酸化物半導体膜、薄膜トランジスタ、および電子機器

技術分野

[0001] 本発明の一実施形態は、多結晶構造を有する酸化物半導体（P o l y - O S）膜に関する。また、本発明の一実施形態は、P o l y - O S膜を含む薄膜トランジスタに関する。また、本発明の一実施形態は、薄膜トランジスタを含む電子機器に関する。

背景技術

[0002] 近年、アモルファスシリコン、低温ポリシリコン、および単結晶シリコンなどを用いたシリコン半導体膜に替わり、酸化物半導体膜をチャネルとして用いる薄膜トランジスタの開発が進められている（例えば、特許文献1～特許文献6参照）。このような酸化物半導体膜を含む薄膜トランジスタは、アモルファスシリコン膜を含む薄膜トランジスタと同様に、単純な構造かつ低温プロセスで形成することができる。また、酸化物半導体膜を含む薄膜トランジスタは、アモルファスシリコン膜を含む薄膜トランジスタよりも高い電界効果移動度を有することが知られている。

先行技術文献

特許文献

- [0003] 特許文献1：特開2021-141338号公報
特許文献2：特開2014-099601号公報
特許文献3：特開2021-153196号公報
特許文献4：特開2018-006730号公報
特許文献5：特開2016-184771号公報
特許文献6：特開2021-108405号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、従来の酸化物半導体膜を含む薄膜トランジスタの電界効果移動度は、結晶性を有する酸化物半導体膜を用いた場合であってもそれ程大きくはない。そのため、薄膜トランジスタに用いられる酸化物半導体膜の結晶構造を改良し、薄膜トランジスタの電界効果移動度の向上が望まれていた。

[0005] 本発明の一実施形態は、上記問題に鑑み、新規結晶構造を有する酸化物半導体膜を提供することを目的の一つとする。また、本発明の一実施形態は、新規結晶構造を有する酸化物半導体膜を含む薄膜トランジスタを提供することを目的の一つとする。また、本発明の一実施形態は、薄膜トランジスタを含む電子機器に関する。

課題を解決するための手段

[0006] 本発明の一実施形態に係る酸化物半導体膜は、基板の上に設けられた、複数の結晶粒を含む酸化物半導体膜であって、酸化物半導体膜は、インジウム（I n）と、アルミニウム（A l）、ガリウム（G a）、イットリウム（Y）、スカンジウム（S c）、およびランタノイド系元素からなる群から選択される第1の金属元素と、を含み、複数の結晶粒は、EBSD（電子線後方散乱回折）法によって取得される隣接する2つの測定点の結晶方位差が 5° を超えるとときに定義される結晶粒界を含み、EBSD法によって算出されるKAM値の平均値が、 1.0° 以上である。

[0007] 本発明の一実施形態に係る薄膜トランジスタは、チャネルとして上記酸化物半導体膜を含む。

[0008] 本発明の一実施形態に係る電子機器は、上記薄膜トランジスタを含む。

図面の簡単な説明

[0009] [図1] EBSD法を用いた結晶方位解析により取得される本発明の一実施形態に係る酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図2] 本発明の一実施形態に係る薄膜トランジスタの構成を示す模式的な断面図である。

[図3]本発明の一実施形態に係る薄膜トランジスタの構成を示す模式的な平面図である。

[図4]本発明の一実施形態に係る薄膜トランジスタの製造方法を示すフローチャートである。

[図5]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図6]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図7]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図8]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図9]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図10]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図11]本発明の一実施形態に係る薄膜トランジスタの製造方法を示す模式的な断面図である。

[図12]本発明の一実施形態に係る電子機器を示す模式図である。

[図13]E B S D法を用いた結晶方位解析により取得される実施例1の酸化物半導体膜の膜面に対して法線方向（ND方向）のI P Fマップである。

[図14]E B S D法を用いた結晶方位解析により取得される実施例2-1の酸化物半導体膜の膜面に対して法線方向（ND方向）のI P Fマップである。

[図15]E B S D法を用いた結晶方位解析により取得される実施例2-2の酸化物半導体膜の膜面に対して法線方向（ND方向）のI P Fマップである。

[図16]E B S D法を用いた結晶方位解析により取得される実施例3-1の酸化物半導体膜の膜面に対して法線方向（ND方向）のI P Fマップである。

[図17]E B S D法を用いた結晶方位解析により取得される実施例3-2の酸

化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図18]EBSD法を用いた結晶方位解析により取得される実施例3-3の酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図19]EBSD法を用いた結晶方位解析により取得される実施例4-1の酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図20]EBSD法を用いた結晶方位解析により取得される実施例4-2の酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図21]EBSD法を用いた結晶方位解析により取得される実施例5-1の酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図22]EBSD法を用いた結晶方位解析により取得される実施例5-2の酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図23]実施例1の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図24]実施例2-1の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図25]実施例2-2の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図26]実施例3-1の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図27]実施例3-2の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図28]実施例3-3の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図29]実施例4-1の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図30]実施例4-2の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図31]実施例5-1の酸化物半導体膜における全隣接点方位変化の分布図、

KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図32]実施例5-2の酸化物半導体膜における全隣接点方位変化の分布図、

KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

[図33]EBSD法を用いた結晶方位解析により取得される比較例の酸化物半導体膜の膜面に対して法線方向（ND方向）のIPFマップである。

[図34]比較例の酸化物半導体膜における全隣接点方位変化の分布図、KAM値の分布図、および結晶粒界方位変化の分布図を表すグラフである。

発明を実施するための形態

[0010] 以下に、本発明の各実施形態について、図面を参照しつつ説明する。以下の開示はあくまで一例にすぎない。当業者が、発明の主旨を保ちつつ、実施形態の構成を適宜変更することによって容易に想到し得る構成は、当然に本発明の範囲に含有される。図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合がある。しかし、図示された形状はあくまで一例であって、本発明の解釈を限定するものではない。本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0011] 本明細書において、基板から酸化物半導体層に向かう方向を上または上方という。逆に、酸化物半導体層から基板に向かう方向を下または下方という。このように、説明の便宜上、上方または下方という語句を用いて説明するが、例えば、基板と酸化物半導体層との上下関係が図示と逆になるように配置されてもよい。以下の説明で、例えば基板上の酸化物半導体層という表現は、上記のように基板と酸化物半導体層との上下関係を説明しているに過ぎず、基板と酸化物半導体層との間に他の部材が配置されていてもよい。上方または下方は、複数の層が積層された構造における積層順を意味するものであり、薄膜トランジスタの上方の画素電極と表現する場合、平面視において、薄膜トランジスタと画素電極とが重ならない位置関係であってもよい。一方、薄膜トランジスタの鉛直上方の画素電極と表現する場合は、平面視において、薄膜トランジスタと画素電極とが重なる位置関係を意味する。

[0012] 本明細書において、「膜」という用語と、「層」という用語とは、場合により、互いに入れ替えることができる。

[0013] 「表示装置」とは、電気光学層を用いて映像を表示する構造体を指す。例えば、表示装置という用語は、電気光学層を含む表示パネルを指す場合もあり、または表示セルに対して他の光学部材（例えば、偏光部材、バックライト、タッチパネル等）を装着した構造体を指す場合もある。「電気光学層」には、技術的な矛盾が生じない限り、液晶層、エレクトロルミネセンス（EL）層、エレクトロクロミック（EC）層、電気泳動層が含まれ得る。したがって、後述する実施形態について、表示装置として、液晶層を含む液晶表示装置、および有機EL層を含む有機EL表示装置を例示して説明するが、本実施形態における構造は、上述した他の電気光学層を含む表示装置へ適用することができる。

[0014] 本明細書において「 α はA、BまたはCを含む」、「 α はA、BおよびCのいずれかを含む」、「 α はA、BおよびCからなる群から選択される一つを含む」、といった表現は、特に明示が無い限り、 α がA～Cの複数の組み合わせを含む場合を排除しない。さらに、これらの表現は、 α が他の要素を含む場合も排除しない。

[0015] なお、以下の各実施形態は、技術的な矛盾を生じない限り、互いに組み合わせることができる。

[0016] <第1実施形態>

図1を参照して、本発明の一実施形態に係る酸化物半導体膜について説明する。

[0017] [1. 酸化物半導体膜の組成]

本実施形態に係る酸化物半導体膜は、インジウム（In）と、インジウムを除く、少なくとも1つ以上の金属元素（M）と、を含む。酸化物半導体膜の組成比は、インジウムおよび少なくとも1つ以上の金属元素の原子比が式（1）を満たすことが好ましい。換言すると、酸化物半導体膜に占める全金属元素に対するインジウムの比率は、50%以上であることが好ましい。イ

ンジウムの比率を高くすることにより、結晶性を有する酸化物半導体膜を形成することができる。また、酸化物半導体膜の結晶構造は、ビックスバイト型構造を有することが好ましい。インジウムの比率を高くすることにより、ビックスバイト型構造を有する酸化物半導体膜を形成することができる。

[0018] [数1]

$$0.01 < \frac{[M]}{[In] + [M]} < 0.5 \quad \dots (1)$$

[0019] 少なくとも1つ以上の金属元素は、例えば、アルミニウム（Al）、ガリウム（Ga）、イットリウム（Y）、スカンジウム（Sc）、およびランタノイド系元素からなる群から選択される1つまたは複数の元素であることが好ましい。

[0020] 少なくとも1つ以上の金属元素に含まれる第1の金属元素は、ガリウムであることが好ましい。ガリウムは、インジウムと同じ第13族元素に属するため、ガリウムは、酸化物半導体膜の結晶性を阻害しない。すなわち、酸化物半導体膜が第1の金属元素としてガリウムを含んでいても、ビックスバイト型構造を有する酸化物半導体膜を形成することができる。

[0021] 第1の金属元素がガリウムである場合、酸化物半導体膜は、アルミニウム、イットリウム、スカンジウム、およびランタノイド系元素からなる群から選択される第2の金属元素（M2）を含んでいてもよい。この場合、酸化物半導体膜の組成比において、インジウム、ガリウム、および第2の金属元素の原子比が、式（2）、式（3）、および式（4）を満たすことが好ましい。第2の金属元素の比率はインジウムまたはガリウムの比率に比べると低い。ため、第2の金属元素は、酸化物半導体膜の結晶性を阻害しない。

[0022] [数2]

$$0.7 \leq \frac{[In]}{[In] + [Ga] + [M2]} \leq 0.98 \quad \dots (2)$$

[0023] [数3]

$$0.01 \leq \frac{[\text{Ga}]}{[\text{In}] + [\text{Ga}] + [\text{M2}]} < 0.2 \quad \dots (3)$$

[0024] [数4]

$$0.01 \leq \frac{[\text{M2}]}{[\text{In}] + [\text{Ga}] + [\text{M2}]} < 0.1 \quad \dots (4)$$

[0025] 酸化物半導体膜の詳細な製造方法は後述する薄膜トランジスタの製造方法と併せて説明するが、酸化物半導体膜は、スパッタリング法を用いて形成することができる。スパッタリングによって形成される酸化物半導体膜の組成は、スパッタリングターゲットの組成に依存する。上述した組成を有するスパッタリングターゲットでは、スパッタリングによって金属元素の組成ずれのない酸化物半導体膜を形成することができる。そのため、酸化物半導体膜の金属元素（例えば、インジウムまたはガリウムなど）の組成が、スパッタリングターゲットの金属元素の組成と同様であるとしてもよい。例えば、酸化物半導体膜の金属元素の組成は、スパッタリングターゲットの金属元素の組成に基づき特定することができる。なお、酸化物半導体膜に含まれる酸素は、スパッタリングのプロセス条件などにより変化するため、この限りではない。

[0026] また、酸化物半導体膜の金属元素の組成は、蛍光X線分析または電子プローブマイクロアナライザ（Electron Probe Micro Analyzer：EPMA）分析などを用いて特定することもできる。さらに、酸化物半導体膜は、多結晶構造を有するため、X線回折（X-ray Diffraction：XRD）法を用いて、酸化物半導体膜の組成を特定してもよい。具体的には、XRD法から取得された酸化物半導体膜の結晶構造および格子定数に基づき、酸化物半導体膜の金属元素の組成を特定する

ことができる。

[0027] [2. 酸化物半導体膜の結晶構造]

本実施形態に係る酸化物半導体膜は、複数の結晶粒を含む多結晶構造を有する。詳細は後述するが、Poly-OS (Poly-crystalline Oxide Semiconductor) 技術を用いることにより、従来と異なる新規な多結晶構造を有する酸化物半導体膜を形成することができる。そのため、以下では、従来の多結晶構造を有する酸化物半導体膜と区別するため、本実施形態に係る多結晶構造を有する酸化物半導体膜をPoly-OS膜という場合がある。

[0028] Poly-OS膜に含まれる結晶粒は、複数の結晶子からなっているもよい。結晶子径は特に限定されないが、好ましくは1nm以上であり、より好ましくは10nm以上であり、さらに好ましくは10nm以上である。結晶子径は、電子線回折法またはXRD法などを用いて取得することができる。

[0029] Poly-OS膜の結晶構造は特に限定されないが、好ましくはビックスバイト型構造である。Poly-OS膜の結晶構造は、XRD法または電子線回折法を用いて特定することができる。式(1)に示すように、酸化物半導体膜のインジウムの比率を高くすることにより、ビックスバイト型構造を有するPoly-OS膜を形成することができる。また、ガリウムは、インジウムと同じ第13族元素に属するため、ガリウムは、Poly-OS膜がビックスバイト型構造を有することを妨げない。

[0030] なお、Poly-OS膜では、複数の結晶粒が1種類の結晶構造を有していてもよく、複数の種類の結晶構造を有していてもよい。Poly-OS膜が複数の種類の結晶構造を有する場合、複数の種類の結晶構造の1つはビックスバイト型構造であることが好ましい。

[0031] Poly-OS膜の結晶構造は、従来の多結晶構造を有する酸化物半導体膜の結晶構造と異なる。具体的には、本発明者らは、Poly-OS膜に含まれる結晶粒が、従来の酸化物半導体膜に含まれる結晶粒と異なる特徴があることを見出した。このようなPoly-OS膜の特徴は、電子線後方散乱

回折 (Electron Backscatter Diffraction : EBSD) 法を用いて測定することができる。そこで、以下、EBSD 法による酸化物半導体膜の測定について説明する。

[0032] [2-1. EBSD法]

EBSD法とは、被測定対象物に電子線を照射し、被測定対象物が有する結晶構造の各結晶面で生じた電子線後方散乱回折を解析し、被測定対象物の測定領域における結晶構造を測定する分析方法である。EBSD法は、走査電子顕微鏡 (Scanning Electron Microscope : SEM) または透過型電子顕微鏡 (Transmission Electron Microscope : TEM) に装着されたEBSD検出器から取得されたデータを解析することにより、測定領域における酸化物半導体膜の結晶粒または結晶方位などの情報を取得することができる。

[0033] [2-2. IPFマップ]

IPF (Inverse Pole Figure) マップは、所定の指標に従って基板の表面 (または基板上に形成された酸化物半導体膜の表面) の法線方向に対する結晶方位が区分された像である。一般的には、カラーキーに従って、基板の表面の法線方向に対する結晶方位が色分けされる。EBSD法を用いた測定では、結晶方位の情報を取得することができるため、取得された結晶方位の情報に基づき、IPFマップを作成することができる。

[0034] [2-3. 結晶粒]

結晶粒は、結晶粒界によって囲まれる結晶領域である。EBSD法では、結晶方位に関する情報が得られるため、結晶方位に基づいて結晶粒界を定義することができる。一般的に、隣接する2つの測定点における結晶方位差が 5° を超えると、2つの測定点の間に結晶粒界が存在すると定義される。そのため、Poly-O膜においても、上記定義を適用する。

[0035] [2-4. 結晶粒径]

結晶粒径は、結晶粒の大きさを示す値である。EBSD法では、結晶粒の面積 S を算出することができるため、面積 S に相当する円の直径を結晶粒径

dとして定義する。

[0036] [2-5. 平均結晶粒径]

平均結晶粒径は、複数の結晶粒の結晶粒径の平均値である。P o l y - O S膜は複数の結晶粒を含むため、平均結晶粒径を用いて、P o l y - O S膜を評価することができる。平均結晶粒径 d_{AVE} は、式(2)で算出される。ここで、 A_j はj番目の結晶粒の面積比(E B S D測定領域全体(測定領域)の面積に対する結晶粒の面積の比)であり、 d_j はj番目の結晶粒の結晶粒径であり、Nは結晶粒の個数である。式(2)に示すように、平均結晶粒径 d_{AVE} は、結晶粒の面積によって重み付けされた測定領域内における面積平均である。平均結晶粒径 d_{AVE} が大きいと、酸化物半導体膜には、結晶粒径の大きい結晶粒が多く存在しているといえることができる。

[0037] [数5]

$$d_{AVE} = \sum_{j=1}^N A_j * d_j \quad \cdots (5)$$

[0038] P o l y - O S膜に含まれる複数の結晶粒の平均結晶粒径は、例えば、0.1 μm 以上であり、好ましくは0.3 μm 以上であり、さらに好ましくは0.5 μm 以上である。

[0039] [2-6. KAM値]

KAM (K e r n e l A v e r a g e M i s o r i e n t a t i o n) 値は、結晶粒内における1つの測定点とその測定点に隣接する全ての測定点との間の結晶方位差の平均値である。KAM値は、結晶粒内における隣接する2つの測定点に基づき算出される値である。そのため、結晶粒界を間に挟んで隣接する2つの測定点の間の結晶方位差は、KAM値の算出から除外される。

[0040] KAM値は、結晶粒内の結晶方位の変化を表す値である。上述したように、結晶方位差が5°を超えると結晶粒界とみなされるため、KAM値の範囲

は、 0° 以上 5° 以下である。KAM値が大きいと、結晶粒内における局所的な結晶方位の変化が大きく、歪みの大きな結晶粒であることを意味する。

- [0041] KAM値の分布図に基づき、KAM値の平均値を算出することができる。KAM値の平均値は、Poly-O S膜に含まれる結晶粒の性質の1つを表す値である、KAM値の平均値が大きいと、Poly-O S膜は、結晶方位の変化が大きく、歪みの大きな結晶を多く含むことを意味する。Poly-O S膜において、KAM値の平均値は、 0.8° 以上であり、好ましくは 1.0° 以上であり、さらに好ましくは 1.2° 以上である。

[0042] [2-7. 結晶粒界方位変化]

結晶粒界方位変化は、結晶粒界を間に挟んで隣接する2つの測定点の間の結晶方位差である。すなわち、結晶粒界方位変化は、KAM値の算出において除外された結晶方位差に相当する。

- [0043] 結晶粒界方位変化は、結晶粒界における結晶方位の変化を表す値である。上述したように、結晶粒界では、結晶方位差が 5° を超えるため、結晶粒界方位変化は 5° を超える範囲である。結晶粒界方位変化が大きいと、結晶粒界において隣接する2つの結晶粒の結晶方位の変化が大きく、結晶粒界において隣接する2つの結晶粒の結晶方位の一致度が低いことを意味する。換言すると、結晶粒界方位変化が大きいと、格子の整合性が低く、欠陥の多い結晶粒界が存在することを意味する。逆に、結晶粒界方位変化が小さいと、結晶粒界における格子の整合性が高く、欠陥の少ない結晶粒界が存在することを意味する。ここで、格子の整合性とは、2つの結晶粒において格子定数および結晶方位の一致度と定義する。

- [0044] 結晶粒界方位変化の分布図に基づき、結晶粒界方位変化の平均値を算出することができる。結晶粒界方位変化の平均値は、Poly-O S膜に含まれる結晶粒の性質の1つを表す値である。結晶粒界方位変化の平均値が小さいと、Poly-O S膜は、格子の整合性が高く、欠陥の少ない結晶粒界を多く含むことを意味する。Poly-O S膜において、結晶粒界方位変化の平均値は、 40° 以下であり、好ましくは 39° 以下であり、さらに好ましく

は 38° 以下である。

[0045] [2-8. EBSD法による酸化物半導体膜の結晶方位解析]

上述したように、EBSD法を用いると、酸化物半導体膜の結晶構造、特に酸化物半導体膜に含まれる結晶粒の結晶方位に関する情報を取得することができる。そこで、図1を参照して、EBSD法による本実施形態に係る酸化物半導体膜、すなわち、Poly-Os膜の結晶方位解析について説明する。

[0046] 図1は、EBSD法を用いた結晶方位解析により取得される本発明の一実施形態に係る酸化物半導体膜の膜面に対して法線方向（ND方向）の結晶方位を表すIPFマップである。なお、図1に示すPoly-Os膜のIPFマップは、一実施例であり、Poly-Os膜のさらなる実施例は後述する。また、EBSD法の条件の詳細は、後述の実施例で説明するため、ここでは説明を省略する。

[0047] 図1に示すIPFマップでは、Poly-Os膜における膜面に対して法線方向（ND方向）における各測定点の結晶方位が、図1に示された指標に従って区分されるとともに、結晶粒界が黒色の線で示されている。すなわち、結晶方位 $\langle 001 \rangle$ 、結晶方位 $\langle 101 \rangle$ 、および結晶方位 $\langle 111 \rangle$ を基準として、ND方向における各測定点の結晶方位が区分されている。また、図1では、隣接する2つの測定点の結晶方位差が 5° を超えると、隣接する2つの測定点の間に結晶粒界が存在するものとして、黒色の線が引かれている。

[0048] ここで、結晶方位 $\langle 001 \rangle$ は、 $[001]$ 並びにこれに等価な $[100]$ および $[010]$ を表す。また、結晶方位 $\langle 101 \rangle$ は、 $[101]$ 並びにこれに等価な $[110]$ および $[011]$ を表す。また、結晶方位 $\langle 111 \rangle$ は、 $[111]$ を表す。さらに、各方位においては、「1」が「-1」であってもよく、各方位と等価な軸とみなされる。

[0049] なお、結晶方位には、 $\langle 001 \rangle$ 、 $\langle 101 \rangle$ 、および $\langle 111 \rangle$ 以外にも、 $\langle h k 0 \rangle$ （ $h \neq k$ 、 h および k は自然数）、 $\langle h h l \rangle$ （ $h \neq l$ 、 h

および l は自然数)、および $\langle h k l \rangle$ ($h \neq k \neq l$ 、 h 、 k 、および l は自然数)などがある。

[0050] 図1によれば、Poly-OS膜は、黒色の線によって囲まれた複数の結晶粒を含む。1つの結晶粒中に複数の結晶方位を確認することができる。すなわち、Poly-OS膜に含まれる結晶粒は、結晶粒内で結晶方位が変化している。例えば、結晶粒の中心近傍では、結晶方位 $\langle 001 \rangle$ および結晶方位 $\langle 111 \rangle$ が測定され、結晶粒の中心近傍から結晶粒界に向かって、結晶方位 $\langle 101 \rangle$ に変化している。また、結晶粒界近傍では、同じ結晶方位を確認することができ、結晶粒界において、膜面に垂直方向の結晶方位のずれが極めて小さい。これは、Poly-OS膜の結晶粒界では、格子の整合性が高く、欠陥が少ないことを意味している。結晶粒界を間に挟んで格子の整合性が高い状態としては、膜面に対して法線方向の結晶方位が、例えば、結晶方位 $\langle 101 \rangle$ または結晶方位 $\langle 111 \rangle$ である。すなわち、結晶粒界を挟んで隣接する2つの測定点の各々の膜面に対して法線方向の結晶方位は、結晶方位 $\langle 101 \rangle$ から 15° 以下であり、好ましくは結晶方位 $\langle 101 \rangle$ から 10° 以下である。あるいは、結晶粒界を挟んで隣接する2つの測定点の各々の膜面に対して法線方向の結晶方位は、結晶方位 $\langle 111 \rangle$ から 15° 以下、好ましくは結晶方位 $\langle 111 \rangle$ から 10° 以下である。

[0051] また、結晶粒界を挟んで隣接する2つの測定点の結晶方位差が 15° 以下であるときも、結晶粒界を間に挟んで格子の整合性が高い状態といえる。Poly-OS膜では、隣接する2つの測定点における結晶方位差が 5° を超えると、2つの測定点の間を結晶粒界として定義しているが、隣接する2つの測定点の結晶方位差が 15° 以下となる領域が多く含まれている。そのため、Poly-OS膜の結晶方位変化の分布図において、結晶方位差のピークが 15° 以下に現れる場合がある。

[0052] Poly-OS膜に含まれる結晶粒は、結晶粒内で結晶方位が大きく変化する。また、Poly-OS膜では、結晶粒界において格子の整合性が高くなる様に、隣接する結晶粒の内部で結晶方位の変化が起こる。これらの特徴

を数値化すると、P o l y - O S 膜の K A M 値の平均値は 0.8° 以上であり、結晶粒界方位変化の平均値は 40° 以下である。このような P o l y - O S 膜の特徴は、従来の酸化物半導体膜の特徴と全く異なる。このように、本発明者らは、試行錯誤の結果、新規な結晶構造を有する P o l y - O S 膜を見出すに至った。

[0053] 以上説明したように、本発明の一実施形態に係る酸化物半導体膜、すなわち、P o l y - O S 膜は、新規な結晶構造を有する。P o l y - O S 膜は、結晶粒界において、格子の整合性が高く、欠陥が少ないため、粒界散乱が抑制され、バルク移動度が向上する。したがって、チャネルとして P o l y - O S 膜を含む薄膜トランジスタでは、粒界散乱が抑制され、電界効果移動度が向上する。

[0054] <第2実施形態>

図2～図11を参照して、本発明の一実施形態に係る薄膜トランジスタ10について説明する。薄膜トランジスタ10は、例えば、表示装置、マイクロプロセッサ (Micro-Processing Unit: MPU) などの集積回路 (Integrated Circuit: IC)、またはメモリ回路などに用いることができる。

[0055] [1. 薄膜トランジスタ10の構成]

図2および図3を参照して、本発明の一実施形態に係る薄膜トランジスタ10の構成について説明する。図2は、本発明の一実施形態に係る薄膜トランジスタ10の構成を示す模式的な断面図である。図3は、本発明の一実施形態に係る薄膜トランジスタの構成を示す模式的な平面図である。具体的には、図2は、図3のA-A'線に沿って切断された断面図である。

[0056] 図2に示すように、薄膜トランジスタ10は、基板100、遮光層105、第1の絶縁層110、第2の絶縁層120、酸化物半導体層140、ゲート絶縁層150、ゲート電極160、第3の絶縁層170、第4の絶縁層180、ソース電極201、およびドレイン電極203を含む。遮光層105は、基板100の上に設けられている。第1の絶縁層110は、遮光層10

5の上面および端面を覆い、基板100の上に設けられている。第2の絶縁層120は、第1の絶縁層110の上に設けられている。酸化物半導体層140は、第2の絶縁層120の上に設けられている。ゲート絶縁層150は、酸化物半導体層140の上面および端面を覆い、第2の絶縁層120の上に設けられている。ゲート電極160は、酸化物半導体層140と重畳し、ゲート絶縁層150の上に設けられている。第3の絶縁層170は、ゲート電極160の上面および端面を覆い、ゲート絶縁層150の上に設けられている。第4の絶縁層180は、第3の絶縁層170の上に設けられている。ゲート絶縁層150、第3の絶縁層170、および第4の絶縁層180には、酸化物半導体層140の上面の一部が露出される開口171および173が設けられている。ソース電極201は、第4の絶縁層180の上および開口171の内部に設けられ、酸化物半導体層140と接している。同様に、ドレイン電極203は、第4の絶縁層180の上および開口173の内部に設けられ、酸化物半導体層140と接している。なお、以下では、ソース電極201およびドレイン電極203を特に区別しない場合、これらを併せてソース・ドレイン電極200という場合がある。

[0057] 酸化物半導体層140は、ゲート電極160を基準として、ソース領域S、ドレイン領域D、およびチャネル領域CHに区分される。すなわち、酸化物半導体層140は、ゲート電極160と重畳するチャネル領域CH、ならびにゲート電極160と重畳しないソース領域Sおよびドレイン領域Dを含む。酸化物半導体層140の膜厚方向において、チャネル領域CHの端部は、ゲート電極160の端部と一致している。チャネル領域CHは、半導体の性質を有する。ソース領域Sおよびドレイン領域Dの各々は、導体の性質を有する。そのため、ソース領域Sおよびドレイン領域Dの電気伝導度は、チャネル領域CHの電気伝導度よりも大きい。ソース電極201およびドレイン電極203は、それぞれ、ソース領域Sおよびドレイン領域Dと接しており、酸化物半導体層140と電氣的に接続されている。また、酸化物半導体層140は、単層構造であってもよく、積層構造であってもよい。

[0058] 図3に示すように、遮光層105およびゲート電極160の各々は、D1方向に一定の幅を有し、D1方向に直交するD2方向に延在している。D1方向において、遮光層105の幅は、ゲート電極160の幅よりも大きい。チャネル領域CHは、遮光層105と完全に重畳している。薄膜トランジスタ10において、D1方向は、酸化物半導体層140を介して、ソース電極201からドレイン電極203へ電流が流れる方向に対応する。そのため、チャネル領域CHのD1方向の長さがチャネル長Lであり、チャネル領域CHのD2方向の幅がチャネル幅Wである。

[0059] 基板100は、薄膜トランジスタ10を構成する各層を支持することができる。基板100として、例えば、ガラス基板、石英基板、またはサファイア基板などの透光性を有する剛性基板を用いることができる。また、基板として、シリコン基板などの透光性を有しない剛性基板を用いることもできる。また、基板として、ポリイミド樹脂基板、アクリル樹脂基板、シロキサン樹脂基板、またはフッ素樹脂基板などの透光性を有する可撓性基板を用いることができる。基板100の耐熱性を向上させるために、上記の樹脂基板に不純物を導入してもよい。なお、上述した剛性基板または可撓性基板の上に酸化シリコン膜または窒化シリコン膜が成膜された基板を、基板100として用いることもできる。

[0060] 遮光層105は、外光を反射または吸収することができる。上述したように、遮光層105は、酸化物半導体層140のチャネル領域CHよりも大きい面積を有して設けられているため、チャネル領域CHに入射する外光を遮光することができる。遮光層105として、例えば、アルミニウム（Al）、銅（Cu）、チタン（Ti）、モリブデン（Mo）、もしくはタングステン（W）、またはこれらの合金もしくはこれらの化合物などを用いることができる。また、遮光層105として、導電性が不要である場合には、必ずしも金属を含まなくてもよい。例えば、遮光層105として、黒色樹脂でなるブラックマトリクスを用いることもできる。また、遮光層105は、単層構造であってもよく、積層構造であってもよい。例えば、遮光層105は、赤

色カラーフィルタ、緑色カラーフィルタ、および青色カラーフィルタの積層構造であってもよい。

[0061] 第1の絶縁層110、第2の絶縁層120、第3の絶縁層170、および第4の絶縁層180は、酸化物半導体層140へ不純物が拡散されることを防止することができる。具体的には、第1の絶縁層110および第2の絶縁層120は、基板100に含まれる不純物の拡散を防止し、第3の絶縁層170および第4の絶縁層180は、外部から侵入する不純物（例えば、水など）の拡散を防止することができる。第1の絶縁層110、第2の絶縁層120、第3の絶縁層170、および第4の絶縁層180の各々として、例えば、酸化シリコン（ SiO_x ）、酸化窒化シリコン（ SiO_xN_y ）、窒化シリコン（ SiN_x ）、窒化酸化シリコン（ SiN_xO_y ）、酸化アルミニウム（ AlO_x ）、酸化窒化アルミニウム（ AlO_xN_y ）、窒化酸化アルミニウム（ AlN_xO_y ）、窒化アルミニウム（ AlN_x ）などが用いられる。ここで、酸化窒化シリコン（ SiO_xN_y ）および酸化窒化アルミニウム（ AlO_xN_y ）は、それぞれ、酸素（O）よりも少ない比率（ $x > y$ ）の窒素（N）を含有するシリコン化合物およびアルミニウム化合物である。また、窒化酸化シリコン（ SiN_xO_y ）および窒化酸化アルミニウム（ AlN_xO_y ）は、窒素よりも少ない比率（ $x > y$ ）の酸素を含有するシリコン化合物およびアルミニウム化合物である。また、第1の絶縁層110、第2の絶縁層120、第3の絶縁層170、および第4の絶縁層180は、それぞれ単層構造であってもよく、積層構造であってもよい。

[0062] また、第1の絶縁層110、第2の絶縁層120、第3の絶縁層170、および第4の絶縁層180の各々は、平坦化する機能を備えていてもよく、熱処理によって酸素を放出する機能を備えていてもよい。例えば、第2の絶縁層120が熱処理によって酸素を放出する機能を備える場合、薄膜トランジスタ10の製造工程において行われる熱処理によって、第2の絶縁層120から酸素が放出され、酸化物半導体層140に放出された酸素を供給することができる。

- [0063] ゲート電極 160、ソース電極 201、およびドレイン電極 203は、導電性を有する。ゲート電極 160、ソース電極 201、およびドレイン電極 203の各々として、例えば、銅 (Cu)、アルミニウム (Al)、チタン (Ti)、クロム (Cr)、コバルト (Co)、ニッケル (Ni)、モリブデン (Mo)、ハフニウム (Hf)、タンタル (Ta)、タングステン (W)、もしくはビスマス (Bi)、またはこれらの合金もしくはこれらの化合物を用いることができる。ゲート電極 160、ソース電極 201、およびドレイン電極 203の各々は、単層構造であってもよく、積層構造であってもよい。
- [0064] ゲート絶縁層 150は、絶縁性を有する酸化物を含む。具体的には、ゲート絶縁層 150として、酸化シリコン (SiO_x)、酸化窒化シリコン (SiO_xN_y)、酸化アルミニウム (AlO_x)、または酸化窒化アルミニウム (AlO_xN_y) などが用いられる。ゲート絶縁層 150は、化学量論比に近い組成を有することが好ましい。また、ゲート絶縁層 150は、欠陥が少ないことが好ましい。例えば、ゲート絶縁層 150として、電子スピン共鳴法 (ESR) で評価したときに欠陥が観測されない酸化物が用いられてもよい。
- [0065] 酸化物半導体層 140として、第1実施形態で説明した PoIy-Os 膜を用いることができる。
- [0066] 以上、薄膜トランジスタ 10の構成について説明したが、上述した薄膜トランジスタ 10は、いわゆるトップゲート型トランジスタである。薄膜トランジスタ 10は様々な変形が可能である。例えば、遮光層 105が導電性を有する場合、薄膜トランジスタ 10は、遮光層 105がゲート電極として機能し、第1の絶縁層 110および第2の絶縁層 120がゲート絶縁層として機能する構成であってもよい。この場合、薄膜トランジスタ 10は、いわゆるデュアルゲート型トランジスタである。また、遮光層 105が導電性を有する場合、遮光層 105はフローティング電極であってもよく、ソース電極 201と接続されていてもよい。さらに、薄膜トランジスタ 10は、遮光層 105を主なゲート電極として機能させる、いわゆるボトムゲート型トラン

ジスタであってもよい。

[0067] [2. 薄膜トランジスタ10の製造方法]

図4～図11を参照して、本発明の一実施形態に係る薄膜トランジスタ10の製造方法について説明する。図4は、本発明の一実施形態に係る薄膜トランジスタ10の製造方法を示すフローチャートである。図5～図11は、本発明の一実施形態に係る薄膜トランジスタ10の製造方法を示す模式的な断面図である。

[0068] 図4に示すように、薄膜トランジスタ10の製造方法は、ステップS1010～ステップS1110を含む。以下、ステップS1010～ステップS1110を順に説明するが、薄膜トランジスタ10の製造方法は、ステップの順序が入れ替わる場合がある。また、薄膜トランジスタ10の製造方法は、さらなるステップが含まれていてもよい。

[0069] ステップS1010では、基板100の上に所定のパターンを有する遮光層105が形成される。遮光層105のパターニングは、フォトリソグラフィ法を用いて行われる。また、遮光層105の上に、第1の絶縁層110および第2の絶縁層120が形成される（図5参照）。第1の絶縁層110および第2の絶縁層120は、CVD法を用いて成膜される。例えば、第1の絶縁層110および第2の絶縁層120として、それぞれ、窒化シリコンおよび酸化シリコンが成膜される。第1の絶縁層110として窒化シリコンが用いられる場合、第1の絶縁層110は、基板100側から酸化物半導体層140に拡散される不純物をブロックすることができる。第2の絶縁層120として酸化シリコンが用いられる場合、第2の絶縁層120は、熱処理によって酸素を放出することができる。

[0070] ステップS1020では、第2の絶縁層120の上に酸化物半導体膜145が成膜される（図6参照）。酸化物半導体膜145は、スパッタリング法によって成膜される。酸化物半導体膜145の厚さは、例えば、10nm以上100nm以下、好ましくは15nm以上70nm以下、さらに好ましくは15nm以上40nm以下である。

[0071] ステップS 1 0 2 0における酸化物半導体膜 1 4 5はアモルファスである。P o l y - O S技術において、酸化物半導体層 1 4 0が基板面内で均一な多結晶構造を有するためには、成膜後かつ熱処理前の酸化物半導体膜 1 4 5がアモルファスであることが好ましい。そのため、酸化物半導体膜 1 4 5の成膜条件は、成膜直後の酸化物半導体層 1 4 0ができるだけ結晶化しない条件であることが好ましい。スパッタリング法によって酸化物半導体膜 1 4 5が成膜される場合、被成膜対象物（基板 1 0 0および基板 1 0 0上に形成された層）の温度を 1 0 0℃以下、好ましくは 8 0℃以下、さらに好ましくは 5 0℃以下に制御しながら酸化物半導体膜 1 4 5が成膜される。また、酸素分圧の低い条件の下で酸化物半導体膜 1 4 5が成膜される。酸素分圧は、2%以上 2 0%以下であり、好ましくは 3%以上 1 5%以下であり、さらに好ましくは 3%以上 1 0%未満である。

[0072] ステップS 1 0 3 0では、酸化物半導体膜 1 4 5のパターニングが行われる（図 7 参照）。酸化物半導体膜 1 4 5のパターニングは、フォトリソグラフィ法を用いて行われる。酸化物半導体膜 1 4 5のエッチングとして、ウェットエッチングが用いられてもよく、ドライエッチングが用いられてもよい。ウェットエッチングでは、酸性のエッチャントを用いてエッチングを行うことができる。エッチャントとして、例えば、シュウ酸、P A N、硫酸、過酸化水素水、またはフッ酸を用いることができる。

[0073] ステップS 1 0 4 0では、酸化物半導体膜 1 4 5に対して熱処理が行われる。以下、ステップS 1 0 4 0で行われる熱処理を「O Sアニール」という。O Sアニールでは、酸化物半導体膜 1 4 5が、所定の到達温度で所定の時間保持される。所定の到達温度は、3 0 0℃以上 5 0 0℃以下であり、好ましくは 3 5 0℃以上 4 5 0℃以下である。また、到達温度での保持時間は、1 5分以上 1 2 0分以下であり、好ましくは 3 0分以上 6 0分以下である。O Sアニールにより、酸化物半導体膜 1 4 5が結晶化され、多結晶構造を有する酸化物半導体層 1 4 0（すなわち、P o l y - O S膜を含む酸化物半導体層 1 4 0）が形成される。

- [0074] ステップS 1 0 5 0では、酸化物半導体層 1 4 0の上にゲート絶縁層 1 5 0が成膜される（図8参照）。ゲート絶縁層 1 5 0は、CVD法を用いて成膜される。例えば、ゲート絶縁層 1 5 0として、酸化シリコンが成膜される。ゲート絶縁層 1 5 0の欠陥を低減するため、350℃以上の成膜温度でゲート絶縁層 1 5 0を成膜してもよい。ゲート絶縁層 1 5 0の厚さは、50nm以上300nm以下、好ましくは60nm以上200nm以下、さらに好ましくは70nm以上150nm以下である。ゲート絶縁層 1 5 0を成膜した後、ゲート絶縁層 1 5 0の一部に酸素を導入する処理が行われてもよい。
- [0075] ステップS 1 0 6 0では、酸化物半導体層 1 4 0に対して熱処理が行われる。以下、ステップS 1 0 6 0で行われる熱処理を「酸化アニール」という。酸化物半導体層 1 4 0の上にゲート絶縁層 1 5 0が形成されると、酸化物半導体層 1 4 0の上面および側面には多くの酸素欠陥が生成される。酸化アニールが行われると、第2の絶縁層 1 2 0およびゲート絶縁層 1 5 0から酸化物半導体層 1 4 0に酸素が供給され、酸素欠陥が修復される。
- [0076] ステップS 1 0 7 0では、ゲート絶縁層 1 5 0の上に所定のパターンを有するゲート電極 1 6 0が形成される（図9参照）。ゲート電極 1 6 0は、スパッタリング法または原子層堆積法によって成膜され、ゲート電極 1 6 0のパターニングは、フォトリソグラフィ法を用いて行われる。
- [0077] ステップS 1 0 8 0では、酸化物半導体層 1 4 0中にソース領域Sおよびドレイン領域Dが形成される（図9参照）。ソース領域Sおよびドレイン領域Dは、イオン注入によって形成される。具体的には、ゲート電極 1 6 0をマスクとして、ゲート絶縁層 1 5 0を介して酸化物半導体層 1 4 0に不純物が注入される。注入される不純物として、例えば、アルゴン（Ar）、リン（P）、またはホウ素（B）などが用いられる。ゲート電極 1 6 0と重畳しないソース領域Sおよびドレイン領域Dでは、イオン注入によって酸素欠陥が生成され、生成された酸素欠陥に水素がトラップされる。これにより、ソース領域Sおよびドレイン領域Dの抵抗が低下する。一方、ゲート電極 1 6

Oと重畳するチャネル領域では、不純物が注入されないため、酸素欠損が生成されず、チャネル領域CHの抵抗は低下しない。

[0078] なお、薄膜トランジスタ10では、ゲート絶縁層150を介して酸化物半導体層140に不純物が注入されるため、ゲート絶縁層150にもアルゴン(Ar)、リン(P)、またはホウ素(B)などの不純物が含まれていてもよい。

[0079] ステップS1090では、ゲート絶縁層150およびゲート電極160の上に第3の絶縁層170および第4の絶縁層180が形成される(図10参照)。第3の絶縁層170および第4の絶縁層180は、CVD法を用いて成膜される。例えば、第3の絶縁層170および第4の絶縁層180として、それぞれ、酸化シリコンおよび窒化シリコンが成膜される。第3の絶縁層170の厚さは、50nm以上500nm以下である。第4の絶縁層180の厚さも、50nm以上500nm以下である。

[0080] ステップS1100では、ゲート絶縁層150、第3の絶縁層170、および第4の絶縁層180に開口171および173が形成される(図11参照)。開口171および173の形成により、酸化物半導体層140のソース領域Sおよびドレイン領域Dが露出される。

[0081] ステップS1110では、ソース電極201が、第4の絶縁層180の上および開口171の内部に形成され、ドレイン電極203が、第4の絶縁層180の上および開口173の内部に形成される。ソース電極201およびドレイン電極203は、同一層として形成される。具体的には、ソース電極201およびドレイン電極203は、成膜された1つの導電膜をパターンニングして形成される。以上のステップにより、図2に示す薄膜トランジスタ10が製造される。

[0082] 以上、薄膜トランジスタ10の製造方法について説明したが、薄膜トランジスタ10の製造方法はこれに限られない。

[0083] 本実施形態に係る薄膜トランジスタ10では、酸化物半導体層140が新規な結晶構造を有するPoly-Os膜を含む。Poly-Os膜は、格子

の整合性が高く、欠陥の少ない結晶粒界を多く含むため、粒界散乱が抑制される。そのため、薄膜トランジスタ 10 の電界効果移動度が向上する。

[0084] <第 3 実施形態>

図 12 を参照して、本発明の一実施形態に係る電子機器について説明する。

[0085] 図 12 は、本発明の一実施形態に係る電子機器 1000 を示す模式図である。具体的には、図 12 には、電子機器 1000 の一例であるスマートフォンが示されている。電子機器 1000 は、側面が湾曲した表示装置 1100 を含む。表示装置 1100 は、画像を表示するための複数の画素を含み、複数の画素は、画素回路および駆動回路などによって制御される。画素回路および駆動回路には、第 2 実施形態で説明した薄膜トランジスタ 10 が含まれる。薄膜トランジスタ 10 は、高い電界効果移動度を有するため、画素回路および駆動回路の応答性を向上し、結果として、電子機器 1000 の性能を向上させることができる。

[0086] なお、本実施形態に係る電子機器 1000 は、スマートフォンに限られない。電子機器 1000 には、例えば、時計、タブレット、ノートパソコン、カーナビゲーションシステム、またはテレビなどの表示装置を有する電子機器も含まれる。また、第 1 実施形態で説明した薄膜トランジスタ 10 は、表示装置の有無に依らず、あらゆる電子機器に適用することができる。

実施例

[0087] 作製したサンプルに基づき、Poly-Os 膜について、さらに詳細に説明する。

[0088] [1. サンプルの作製]

以下で説明するサンプルは、スパッタリングプロセスおよび Os アニールプロセスを用いて、基板上に酸化物半導体膜を作製した。なお、スパッタリングプロセスにおいては、実施例および比較例ともに、焼結体中に、インジウム (In) と、第 1 の金属元素 (M1) としてガリウム (Ga) とを含み、焼結体中に含まれる全ての金属元素に対するインジウムが原子比率で 70

%であるスパッタリングターゲットを用いた。いずれのサンプルにおいても、OSアニールプロセス後の酸化物半導体膜の化学組成は、スパッタリングターゲットの化学組成と同様であった。なお、実施例の焼結体に含まれる第1の金属元素(M1)は、ガリウム(Ga)に限定されず、アルミニウム(Al)、イットリウム(Y)、スカンジウム(Sc)、およびランタノイド系元素でも同様な効果を発揮する。

[0089] [実施例1]

下地膜としてSiO_xが成膜されたガラス基板上に、スパッタリングプロセスにより酸化物半導体膜を30nm成膜した。成膜時の酸素分圧は5%であり、成膜中の基板温度が100℃以下となるように基板温度を制御した。その後、成膜された酸化物半導体膜を、大気雰囲気の下でOSアニールプロセスを行った。アニールプロセスでは、到達温度を350℃～450℃の間で制御し、到達温度で60分保持した。

[0090] [実施例2]

ガラス基板上に、下地膜として、酸化シリコン膜上に酸化アルミニウム膜が成膜された積層膜(AlO_x/SiO_x)を形成した。下地膜が形成されたガラス基板上に、スパッタリングプロセスにより酸化物半導体膜を30nm成膜した。成膜時の酸素分圧は5%であり、成膜中の基板温度が100℃以下となるように基板温度を制御した。その後、成膜された酸化物半導体膜を、大気雰囲気の下でOSアニールプロセスを行った。アニールプロセスでは、到達温度を350℃～450℃の間で制御し、到達温度で60分保持した(「実施例2-1」および「実施例2-2」)。

[0091] [実施例3]

ガラス基板上に、下地膜として、酸化シリコン膜上に酸化アルミニウム膜が成膜された積層膜(AlO_x/SiO_x)を形成した。下地膜が形成されたガラス基板上に、スパッタリングプロセスにより酸化物半導体膜を30nm(「実施例3-1」)、25nm(「実施例3-2」)、または20nm(「実施例3-3」)成膜した。成膜時の酸素分圧は3%であり、成膜中の基

板温度が100℃以下となるように基板温度を制御した。その後、成膜された酸化物半導体膜を、大気雰囲気の下でOSアニールプロセスを行った。アニールプロセスでは、到達温度を350℃～450℃の間で制御し、到達温度で60分保持した。

[0092] [実施例4]

ガラス基板上に、下地膜として、酸化シリコン膜上に酸化アルミニウム膜が成膜された積層膜 ($\text{AlO}_x/\text{SiO}_x$) を形成した。下地膜が形成されたガラス基板上に、スパッタリングプロセスにより酸化物半導体膜を15nm成膜した。成膜時の酸素分圧は3%であり、成膜中の基板温度が100℃以下となるように基板温度を制御した。その後、成膜された酸化物半導体膜を、大気雰囲気の下でOSアニールプロセスを行った。アニールプロセスでは、到達温度を350℃～450℃の間で制御し、到達温度で60分保持した（「実施例4-1」および「実施例4-2」）。

[0093] [実施例5]

ガラス基板上に、下地膜として、酸化シリコン膜上に酸化アルミニウム膜が成膜された積層膜 ($\text{AlO}_x/\text{SiO}_x$) を形成した。なお、酸化アルミニウム膜の成膜前に、酸化シリコン膜に対してウェットプロセスによる表面処理を行った。また、酸化アルミニウム膜の成膜後に、酸化アルミニウム膜に対してプラズマを用いた表面処理を行い（「実施例5-1」）、または行わなかった（「実施例5-2」）。下地膜が形成されたガラス基板上に、スパッタリングプロセスにより酸化物半導体膜を15nm成膜した。成膜時の酸素分圧は3%であり、成膜中の基板温度が100℃以下となるように基板温度を制御した。その後、成膜された酸化物半導体膜を、大気雰囲気の下でOSアニールプロセスを行った。アニールプロセスでは、到達温度を350℃～450℃の間で制御し、到達温度で60分保持した。

[0094] [比較例]

石英基板上に、スパッタリングプロセスにより酸化物半導体膜を50nm成膜した。成膜時の酸素分圧は10%であり、成膜中の基板温度の制御は行

わなかった。その後、成膜された酸化物半導体膜を、大気雰囲気の下でOSアニールプロセスを行った。アニールプロセスでは、到達温度を350℃～450℃の間で制御し、到達温度で60分保持した。

[0095] 作製した各サンプルのプロセス条件の違いをまとめると、表1のとおりである。

[0096] [表1]

サンプル名	膜厚	酸素分圧	下地膜	SiO _x の 表面処理	AlO _x の 表面処理
実施例1	30nm	5%	SiO _x	なし	なし
実施例2-1	30nm	5%	AlO _x /SiO _x	なし	なし
実施例2-2	30nm	5%	AlO _x /SiO _x	なし	なし
実施例3-1	30nm	3%	AlO _x /SiO _x	なし	なし
実施例3-2	25nm	3%	AlO _x /SiO _x	なし	なし
実施例3-3	20nm	3%	AlO _x /SiO _x	なし	なし
実施例4-1	15nm	3%	AlO _x /SiO _x	なし	なし
実施例4-2	15nm	3%	AlO _x /SiO _x	なし	なし
実施例5-1	15nm	3%	AlO _x /SiO _x	あり	あり
実施例5-2	15nm	3%	AlO _x /SiO _x	あり	なし
比較例	50nm	10%	なし	なし	なし

[0097] [2. XRD法による結晶構造解析]

XRD法を用いて、作製した各サンプルの酸化物半導体膜の結晶構造解析を行った。いずれの酸化物半導体膜も結晶性を有し、結晶構造はビックスバイト型構造であった。

[0098] [3. EBSD法による結晶方位解析]

EBSD法を用いて、作製した各サンプルの酸化物半導体膜の結晶方位解析を行った。EBSD法の測定条件は、表2のとおりである。また、結晶方位の解析は、(株)TSLソリューションズ製OIM-Analysis (ver. 7.1)を用いた。結晶構造の方位付けには、ICSD (Inor

ganic Crystal Structure Database : 化学情報協会) の 14388 のピックスバイト型構造の結晶構造ファイルを用いた。測定・解析の結果、C I 値 0.6 以上となった場合に得られたパターンが十分に鮮明であり、ピックスバイト型構造として結晶方位が同定されたと判断した。

[0099] [表2]

装置	日本電子（株）製熱電界放射型走査電子顕微鏡（TFE-SEM） JSM-6500F
加速電圧	10 kV
照射電流	15 nA
試料傾斜	70°
測定領域	20 μm × 20 μm
測定間隔	80 nm / step

[0100] 実施例 1、実施例 2-1、実施例 2-2、実施例 3-1、実施例 3-2、実施例 3-3、実施例 4-1、実施例 4-2、実施例 5-1、実施例 5-2、および比較例の酸化物半導体膜の膜面に対して法線方向（ND 方向）の I/P F マップを、それぞれ、図 13～図 22 および図 33 に示す。いずれの I/P F マップにおいても、隣接する 2 つの測定点における結晶方位差が 5° を超えるときに結晶粒界が存在するものとして、結晶粒界が黒色の線で示されている。また、図 13～図 22 および図 33 では、基板の表面（または酸化物半導体膜の表面）の法線方向における各測定点の結晶方位が指標に従って区分されている。具体的には、結晶方位 <001>、結晶方位 <101>、および結晶方位 <111> を基準として、基板の表面の法線方向における各測定点の結晶方位が区分されている。

[0101] 図 13～図 22 および図 33 に示すように、いずれの酸化物半導体膜も、上記定義に従って結晶粒界で区画された複数の結晶粒を含む。図 13～図 2

2では、結晶粒内で複数の結晶方位を確認することができる。そのため、実施例の酸化物半導体膜は、結晶粒内で結晶方位が変化するPolys膜である。特に、図16～図22に示す実施例の酸化物半導体膜では、1つの結晶粒内に結晶方位<001>、結晶方位<101>、および結晶方位<111>が含まれていることを確認することができる。すなわち、図16～図22に示す実施例の酸化物半導体膜の少なくとも1つの結晶粒には、結晶方位<001>、結晶方位<101>、および結晶方位<111>が含まれ、結晶粒内で結晶方位が大きく変化していることがわかる。一方、図33に示す比較例の酸化物半導体膜では、結晶粒内で複数の結晶方位を確認することができない。そのため、比較例の酸化物半導体膜は、結晶粒内で結晶方位が変化しない従来の酸化物半導体膜である。このように、実施例の酸化物半導体膜と比較例の酸化物半導体膜とは、同じビックスバイト型の結晶構造を有するが、実施例の酸化物半導体膜と比較例の酸化物半導体膜とでは、それぞれに含まれる結晶粒の結晶方位の特徴が大きく異なっている。

[0102] 続いて、隣接する2つの測定点の結晶方位差に基づく解析について説明する。

[0103] 実施例1、実施例2-1、実施例2-2、実施例3-1、実施例3-2、実施例3-3、実施例4-1、実施例4-2、実施例5-1、実施例5-2、および比較例の酸化物半導体膜の結晶方位差の分布を表すグラフを、それぞれ、図23～図32および図34に示す。図23～図32および図34の各々には、全隣接点方位変化の分布図（各図中の「(A)」）、KAM値の分布図（各図中の「(B)」）、および結晶粒界方位変化の分布図（各図中の「(C)」）の3つのグラフが示されている。全隣接点方位変化の分布図には、隣接する2つの測定点の全ての結晶方位差が示されている。

[0104] 図23～図32によれば、結晶粒界方位変化の分布図において10°近傍のピークが大きくなると、KAM値の分布図のピークが5°近傍にシフトする。図25～図30の結晶粒界方位変化の分布図では、10°近傍のピークを含む2つのピークを確認することができる。また、図31の結晶粒界方位

変化の分布図では、 10° 近傍にのみピークが見られる。一方、図34に示すように、比較例では、 10° 近傍にピークは見られない。

[0105] また、図23～図32によれば、KAM値の分布図において、 3° 以上のKAM値が明確に存在する。また、図25～図32によれば、 5° 近傍にもKAM値が存在している。一方、図34のKAM値の分布図では、 3° 以上のKAM値はほとんど見られない。

[0106] ここで、KAM値の平均値に対する結晶粒界方位変化の平均値の割合を、結晶粒界パラメータ P_{GB} として定義する（（結晶粒界パラメータ P_{GB} ）＝（結晶粒界方位変化の平均値）／（KAM値の平均値））。結晶粒界パラメータ P_{GB} は、結晶粒内における結晶方位の変化量に対して、結晶粒界における結晶方位の変化量の割合を表すパラメータである。結晶粒界パラメータ P_{GB} が大きい場合、結晶粒内における局所的な結晶方位の変化が小さく、結晶粒界を挟んで隣接する2つの測定点の結晶方位差が大きいことを意味する。逆に、結晶粒界パラメータ P_{GB} が小さく1に近づくほど、結晶粒内における局所的な結晶方位が大きく変化する、結晶粒界を挟んで隣接する2つの測定点の格子の整合性が高いことを意味する。換言すると、結晶粒界パラメータ P_{GB} が小さく1に近づくほど、酸化物半導体膜は、格子の整合性が高く、欠陥の少ない結晶粒界を多く含む。

[0107] 実施例および比較例の酸化物半導体膜の各々のKAM値の平均値、結晶粒界方位変化の平均値、および結晶粒界パラメータ P_{GB} を、表3に示す。

[0108]

[表3]

サンプル名	KAM値 の平均値	結晶粒界方位変化 の平均値	結晶粒界パラメータ P_{GB}
実施例1	1. 39°	37. 5°	27. 0
実施例2-1	1. 42°	36. 0°	25. 3
実施例2-2	1. 65°	36. 6°	22. 1
実施例3-1	2. 07°	34. 4°	16. 6
実施例3-2	2. 40°	31. 7°	13. 1
実施例3-3	2. 84°	29. 8°	10. 5
実施例4-1	3. 26°	22. 6°	6. 93
実施例4-2	3. 25°	23. 4°	7. 18
実施例5-1	3. 36°	21. 1°	6. 28
実施例5-2	3. 26°	22. 8°	6. 98
比較例	0. 589°	40. 4°	68. 7

[0109] 表3に示すように、実施例のいずれの酸化物半導体膜において、KAM値の平均値は1. 0°以上であった。一方、比較例の酸化物半導体膜のKAM値の平均値は、1. 0°未満であった。この結果からわかるように、従来の酸化物半導体膜では、結晶粒内の結晶方位がほとんど変化しないのに対し、 $Poly-Os$ 膜では、結晶粒内の結晶方位が大きく変化する。

[0110] また、表3に示すように、実施例のいずれの酸化物半導体膜において、結晶粒界方位変化の平均値は40°以下であった。一方、比較例の酸化物半導体膜の結晶粒界方位変化の平均値は、40°超であった。さらに、実施例のいずれの酸化物半導体膜において、結晶粒界パラメータ P_{GB} は30以下であった。一方、比較例の酸化物半導体膜の結晶粒界方位変化の平均値は、30を大きく超えた。この結果からわかるように、従来の酸化物半導体膜では、結晶粒界において隣接する2つの結晶粒間の格子の整合性が低い。そのため、従来の酸化物半導体膜では、結晶粒界において欠陥が多く存在する。それ

に対し、P o l y - O S 膜では、結晶粒界において格子の整合性が高くなるように、隣接する2つの結晶粒内の結晶方位が変化する。結果的に、P o l y - O S 膜では、結晶粒界における格子の整合性が高く、欠陥が少ない状態になる。

[0111] [4. 電気特性]

第2実施形態で説明した製造方法を用いて、上述した各実施例の酸化物半導体膜を含む薄膜トランジスタを作製し、電気特性を測定した。電気特性から算出された電界効果移動度を表4に示す。

[0112] [表4]

サンプル名	電界効果移動度
実施例1	20.7 cm ² /V s
実施例2-1	33.5 cm ² /V s
実施例2-2	33.9 cm ² /V s
実施例3-1	35.0 cm ² /V s
実施例3-2	35.9 cm ² /V s
実施例3-3	37.2 cm ² /V s
実施例4-1	36.2 cm ² /V s
実施例4-2	38.7 cm ² /V s
実施例5-1	39.1 cm ² /V s
実施例5-2	41.3 cm ² /V s

[0113] 表4に示すように、いずれの薄膜トランジスタにおいても、20 cm²/V sを超える電界効果移動度が得られた。この結果からわかるように、薄膜トランジスタのチャネルとしてP o l y - O S 膜を用いると、電界効果移動度が向上することがわかった。

[0114] 本発明の実施形態として上述した各実施形態は、相互に矛盾しない限りに

において、適宜組み合わせて実施することができる。また、各実施形態を基にして、当業者が適宜構成要素の追加、削除、もしくは設計変更を行ったもの、または工程の追加、省略、もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

[0115] 上述した各実施形態の態様によりもたらされる作用効果とは異なる他の作用効果であっても、本明細書の記載から明らかなもの、または当業者において容易に予測し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

[0116] 10：薄膜トランジスタ、 100：基板、 105：遮光層、 110：第1の絶縁層、 120：第2の絶縁層、 140：酸化物半導体層、 145：酸化物半導体膜、 150：ゲート絶縁層、 160：ゲート電極、 170：第3の絶縁層、 171：開口、 173：開口、 180：第4の絶縁層、 200：ソース・ドレイン電極、 201：ソース電極、 203：ドレイン電極、 1000：電子機器、 1100：表示装置

請求の範囲

- [請求項1] 基板の上に設けられた、複数の結晶粒を含む酸化物半導体膜であって、
- 前記酸化物半導体膜は、
- インジウム（I n）と、
- アルミニウム（A l）、ガリウム（G a）、イットリウム（Y）、スカンジウム（S c）、およびランタノイド系元素からなる群から選択される第1の金属元素と、を含み、
- 前記複数の結晶粒は、E B S D（電子線後方散乱回折）法によって取得される隣接する2つの測定点の結晶方位差が 5° を超える結晶粒界を含み、
- 前記E B S D法によって算出されるK A M値の平均値が、 1.0° 以上である、酸化物半導体膜。
- [請求項2] 前記E B S D法によって算出される結晶粒界方位変化の平均値が、 4.0° 以下である、請求項1に記載の酸化物半導体膜。
- [請求項3] 前記K A M値の平均値に対する前記E B S D法によって算出される結晶粒界方位変化の平均値の割合（結晶粒界方位変化の平均値／K A M値の平均値）は、30以下である、請求項1に記載の酸化物半導体膜。
- [請求項4] 前記E B S D法によって算出される結晶粒界方位変化の分布図は、結晶方位差 1.5° 以下においてピークを有する、請求項1に記載の酸化物半導体膜。
- [請求項5] 前記複数の結晶粒は、前記結晶粒界を挟んで隣接する第1の結晶粒および第2の結晶粒を含み、
- 前記第1の結晶粒は、前記結晶粒界を挟んで隣接する2つの測定点の第1の測定点を含み、
- 前記第2の結晶粒は、前記結晶粒界を挟んで隣接する前記2つの測定点の第2の測定点を含み、

前記第 1 の測定点および前記第 2 の測定点の各々の前記酸化物半導体膜の膜面に対して法線方向の結晶方位は、結晶方位 $\langle 1\ 0\ 1 \rangle$ から 15° 以下である、請求項 1 に記載の酸化物半導体膜。

[請求項6] 前記複数の結晶粒は、前記結晶粒界を挟んで隣接する第 1 の結晶粒および第 2 の結晶粒を含み、

前記第 1 の結晶粒は、前記結晶粒界を挟んで隣接する 2 つの測定点の第 1 の測定点を含み、

前記第 2 の結晶粒は、前記結晶粒界を挟んで隣接する前記 2 つの測定点の第 2 の測定点を含み、

前記第 1 の測定点および前記第 2 の測定点の各々の前記酸化物半導体膜の膜面に対して法線方向の結晶方位は、結晶方位 $\langle 1\ 1\ 1 \rangle$ から 15° 以下である、請求項 1 に記載の酸化物半導体膜。

[請求項7] 前記複数の結晶粒のうちの少なくとも 1 つは、結晶粒の中心近傍から前記結晶粒界に向かって、前記酸化物半導体膜の膜面に対して法線方向の結晶方位が、結晶方位 $\langle 1\ 1\ 1 \rangle$ から結晶方位 $\langle 1\ 0\ 1 \rangle$ に変化する、請求項 1 に記載の酸化物半導体膜。

[請求項8] 前記複数の結晶粒のうちの少なくとも 1 つは、結晶粒の中心近傍から前記結晶粒界に向かって、前記酸化物半導体膜の膜面に対して法線方向の結晶方位が、結晶方位 $\langle 0\ 0\ 1 \rangle$ から結晶方位 $\langle 1\ 0\ 1 \rangle$ に変化する、請求項 1 に記載の酸化物半導体膜。

[請求項9] 前記酸化物半導体膜は、前記インジウムを除く、前記第 1 の金属元素を含む少なくとも 1 つ以上の金属元素を含み、

前記インジウムおよび前記少なくとも 1 つ以上の金属元素に対する前記インジウムの比率は、50%以上である、請求項 1 に記載の酸化物半導体膜。

[請求項10] 前記第 1 の金属元素は、前記ガリウムであり、
前記少なくとも 1 つ以上の金属元素に含まれる第 2 の金属元素 (M2) は、前記アルミニウム、前記イットリウムと、前記スカンジウム

、および前記ランタノイド系元素からなる群から選択される１つの金属元素であり、

前記インジウム、前記ガリウム、および前記第２の金属元素の原子比が、式（１）、式（２）、および式（３）を満たす、請求項１に記載の酸化物半導体膜。

[数１]

$$0.7 \leq \frac{[\text{In}]}{[\text{In}] + [\text{Ga}] + [\text{M2}]} \leq 0.98 \quad \dots (1)$$

[数２]

$$0.01 \leq \frac{[\text{Ga}]}{[\text{In}] + [\text{Ga}] + [\text{M2}]} < 0.2 \quad \dots (2)$$

[数３]

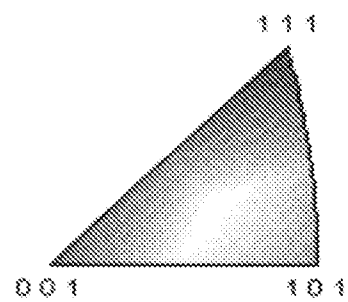
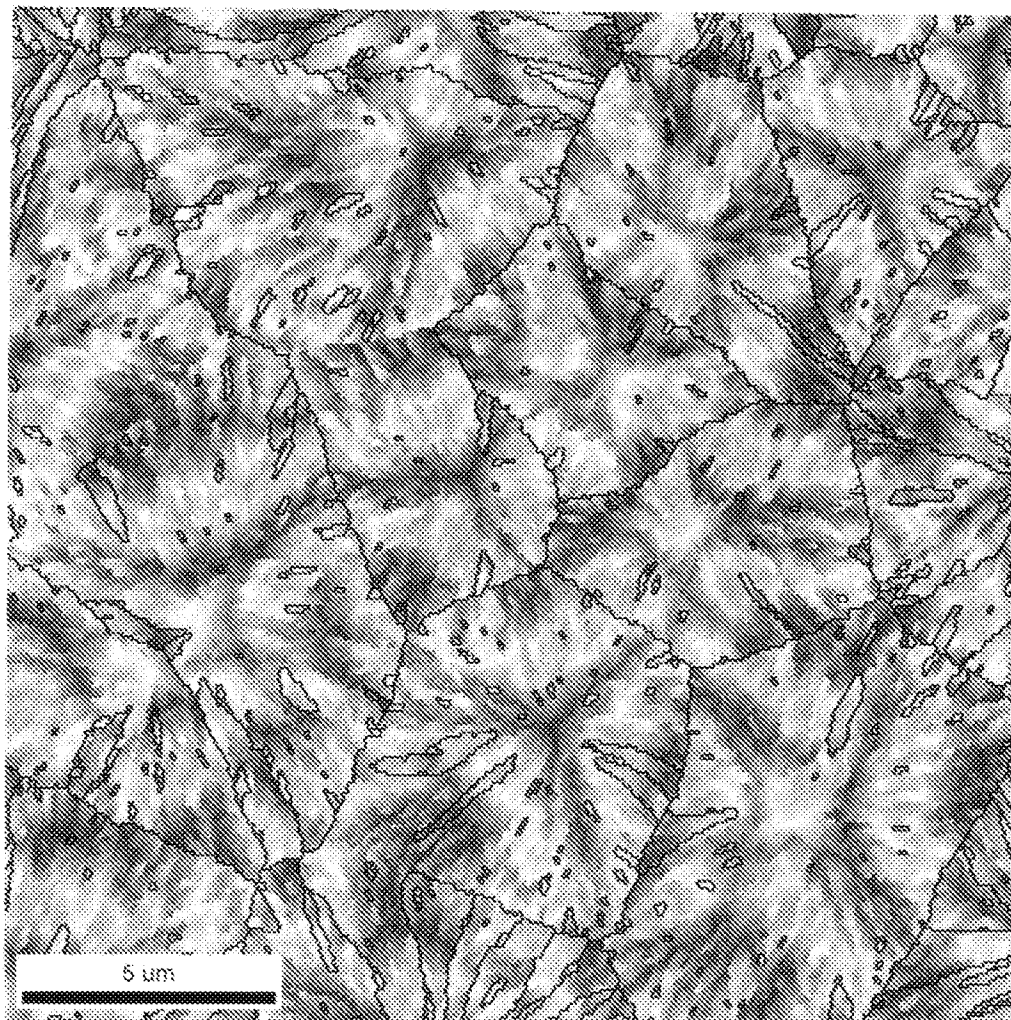
$$0.01 \leq \frac{[\text{M2}]}{[\text{In}] + [\text{Ga}] + [\text{M2}]} < 0.1 \quad \dots (3)$$

[請求項１１] 前記酸化物半導体膜の結晶構造は、ビックスバイト型構造である、請求項１に記載の酸化物半導体膜。

[請求項１２] チャネルとして請求項１乃至請求項１１のいずれか一項に記載の酸化物半導体膜を含む、薄膜トランジスタ。

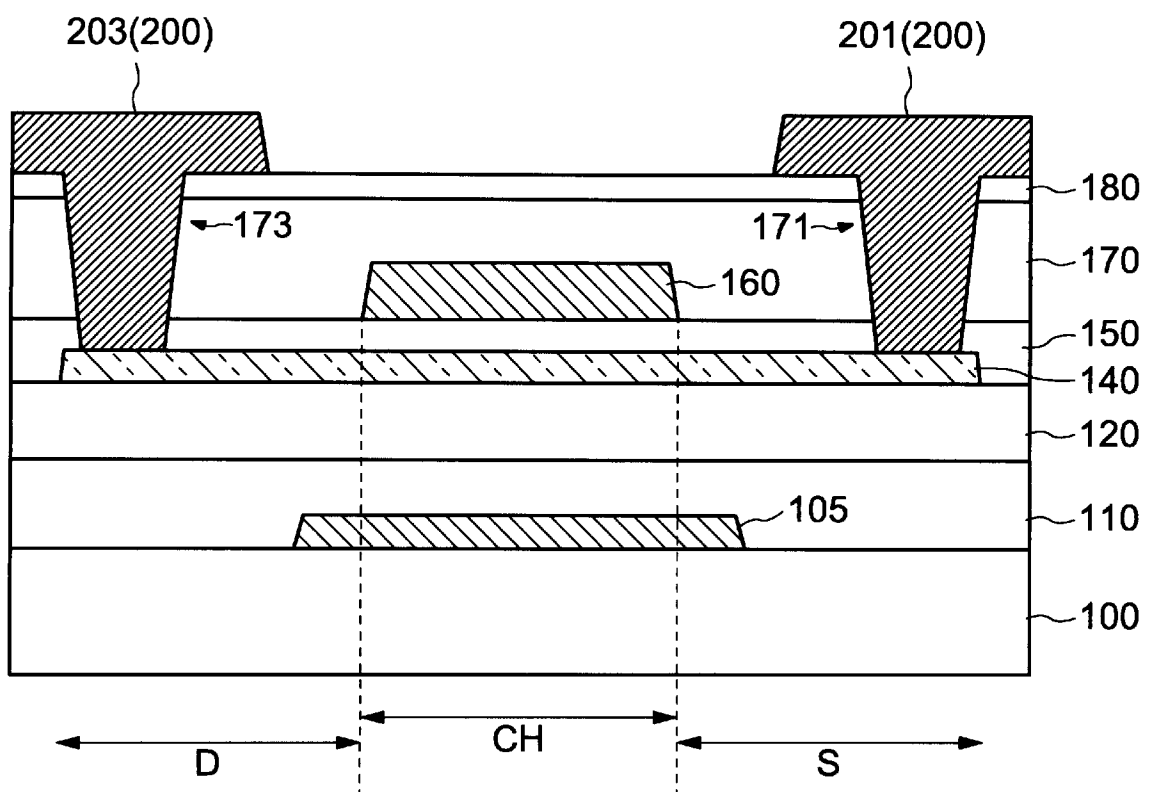
[請求項１３] 請求項１２に記載の薄膜トランジスタを含む、電子機器。

[図1]

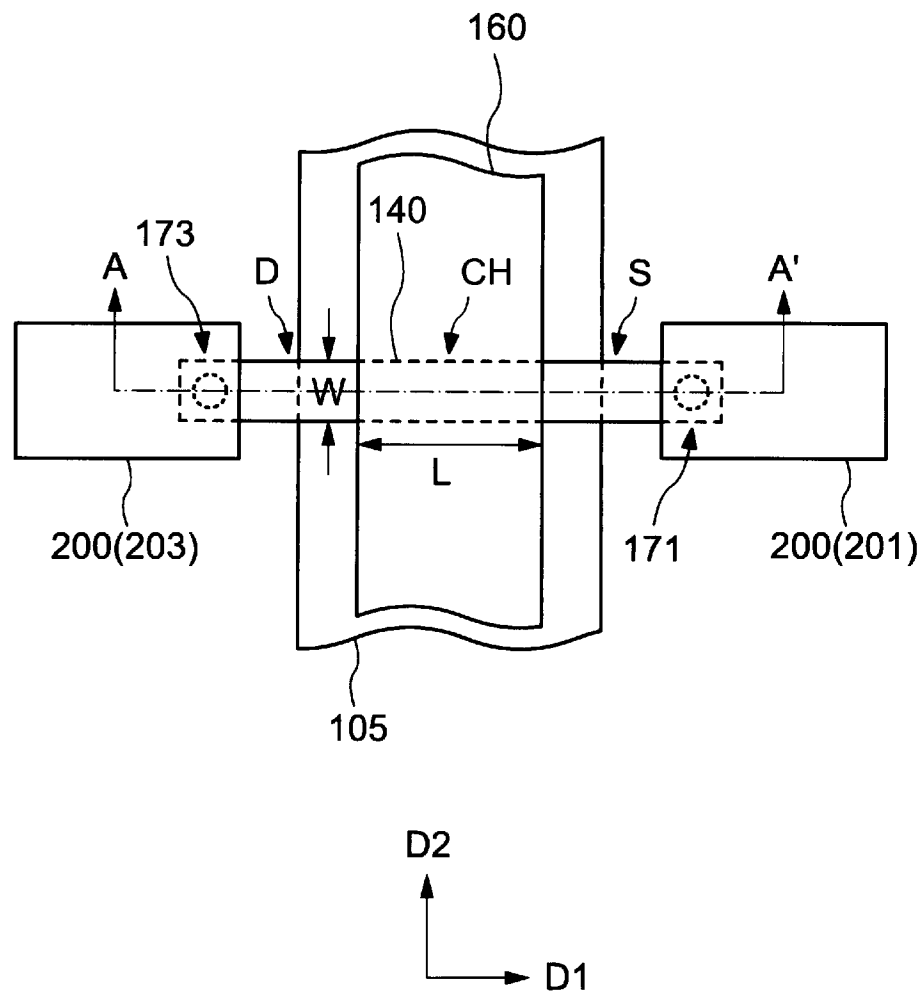


[図2]

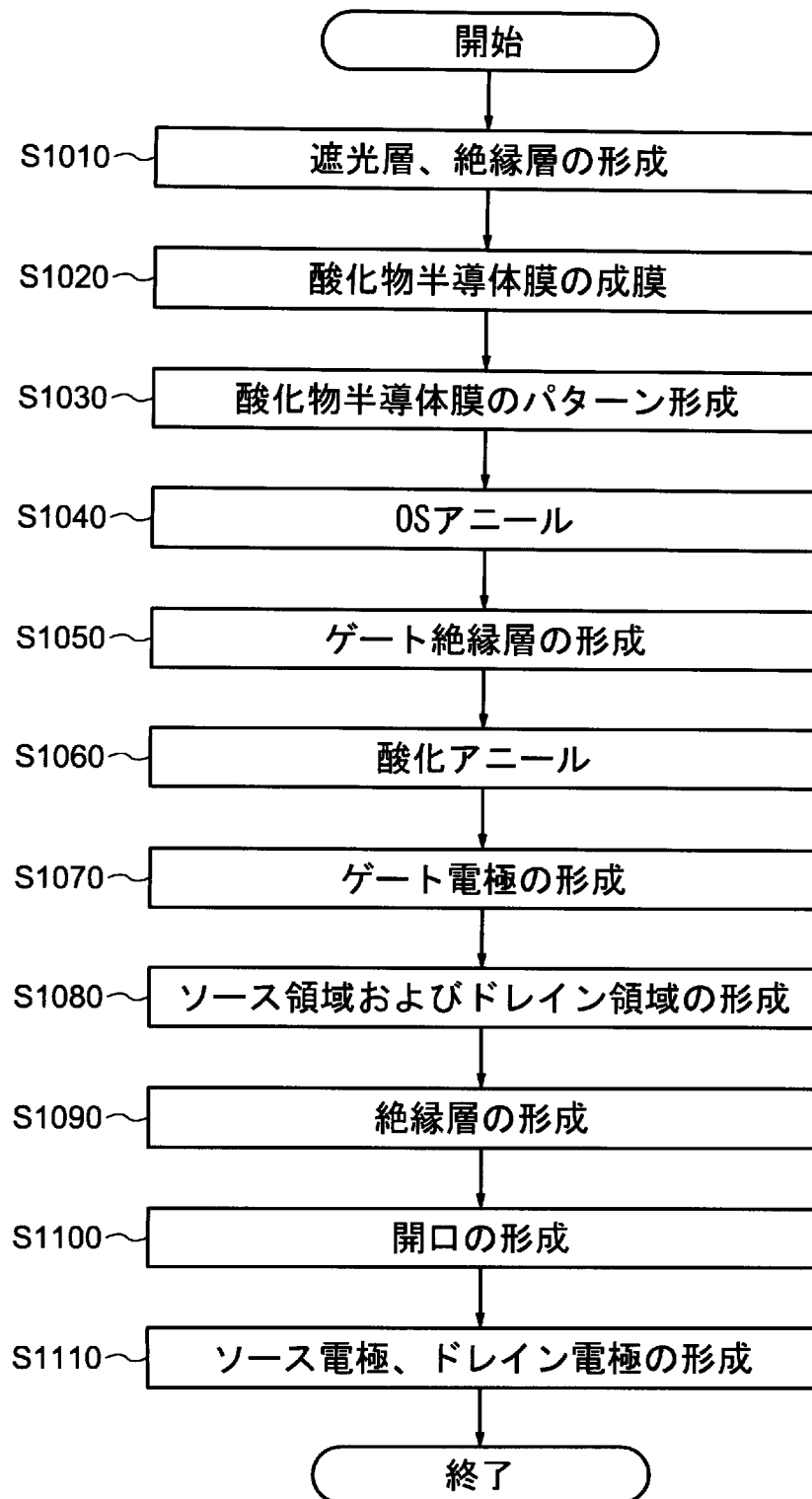
10



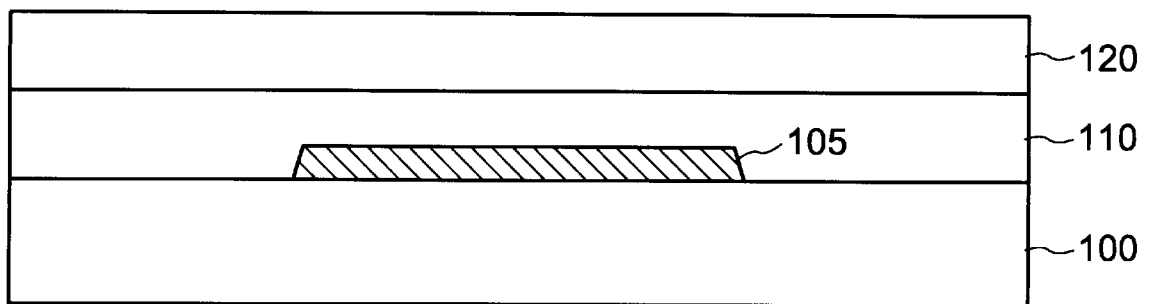
[図3]

10

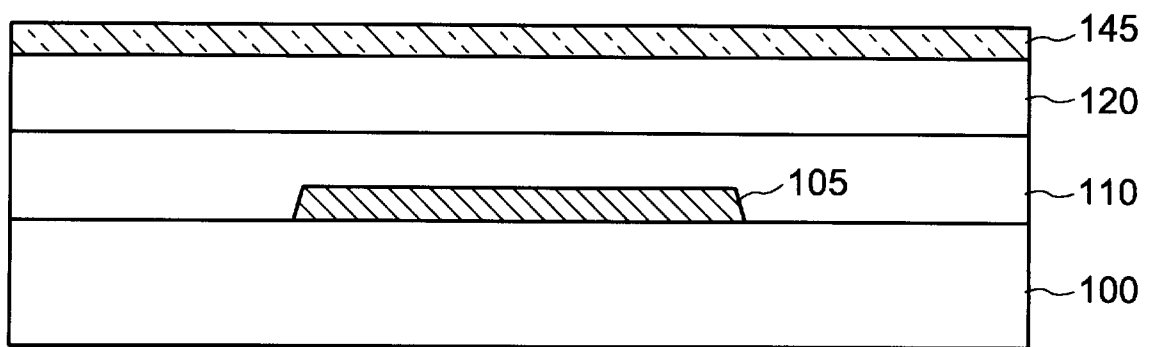
[図4]



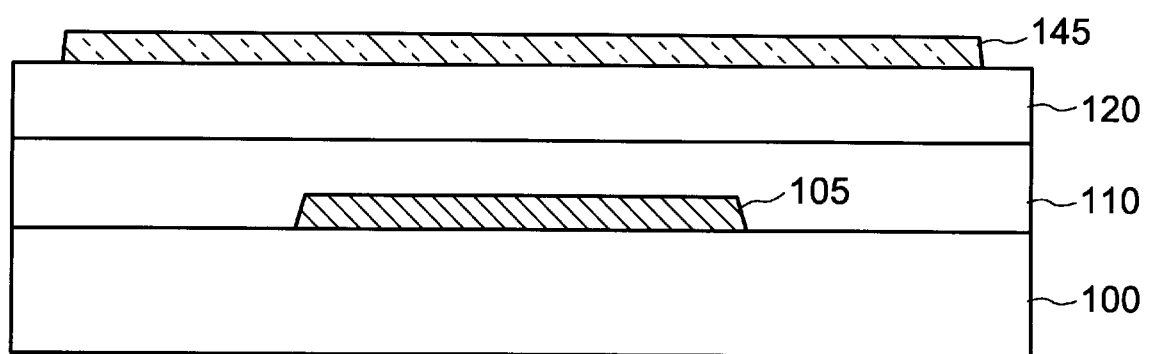
[図5]



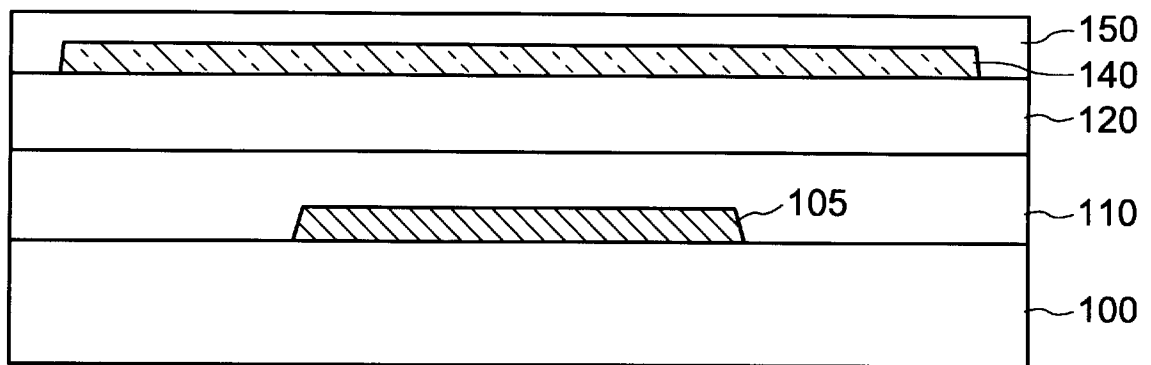
[図6]



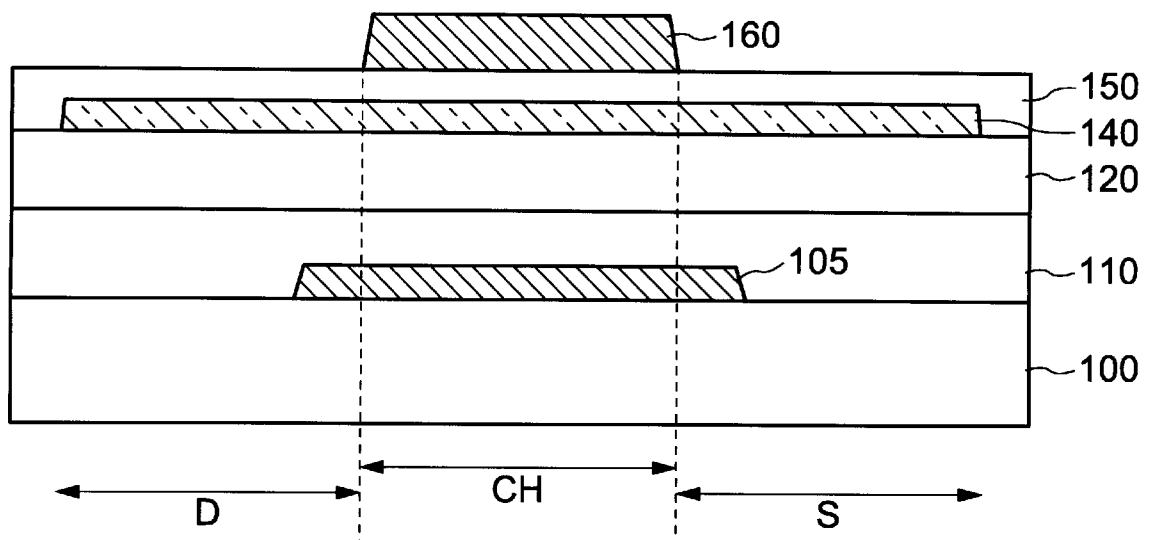
[図7]



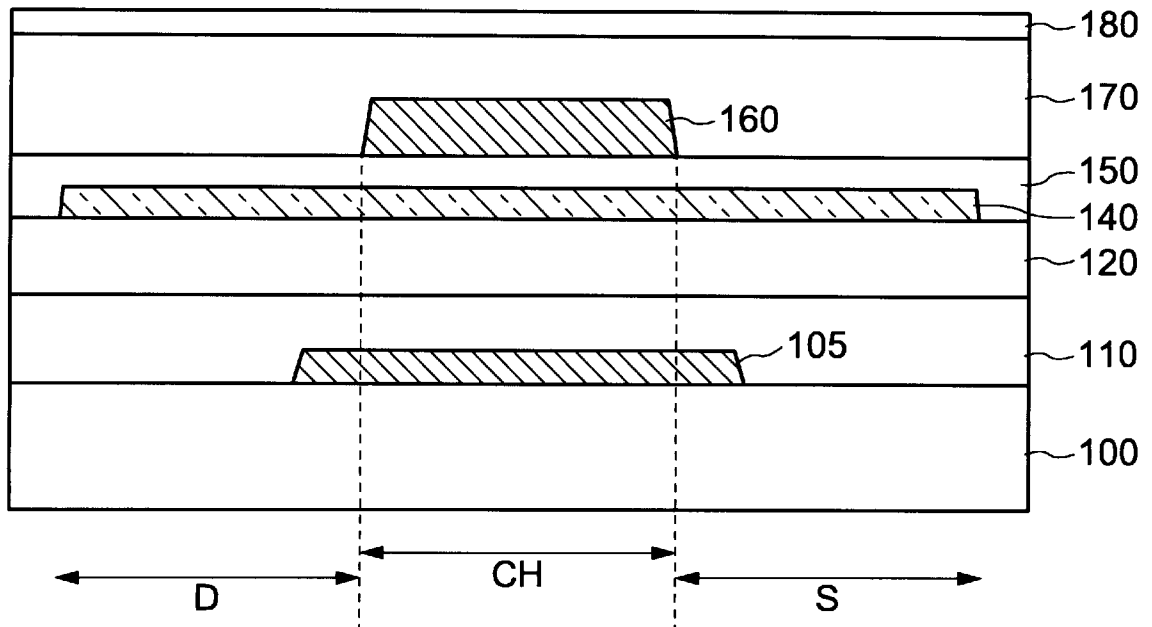
[図8]



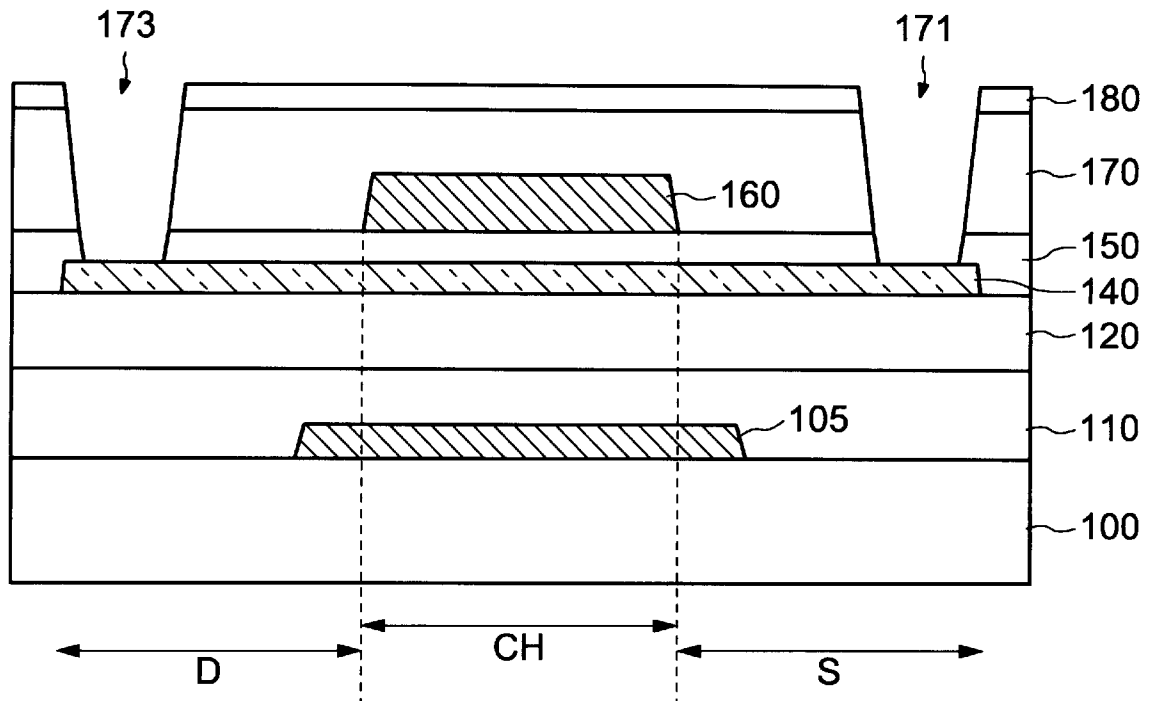
[図9]



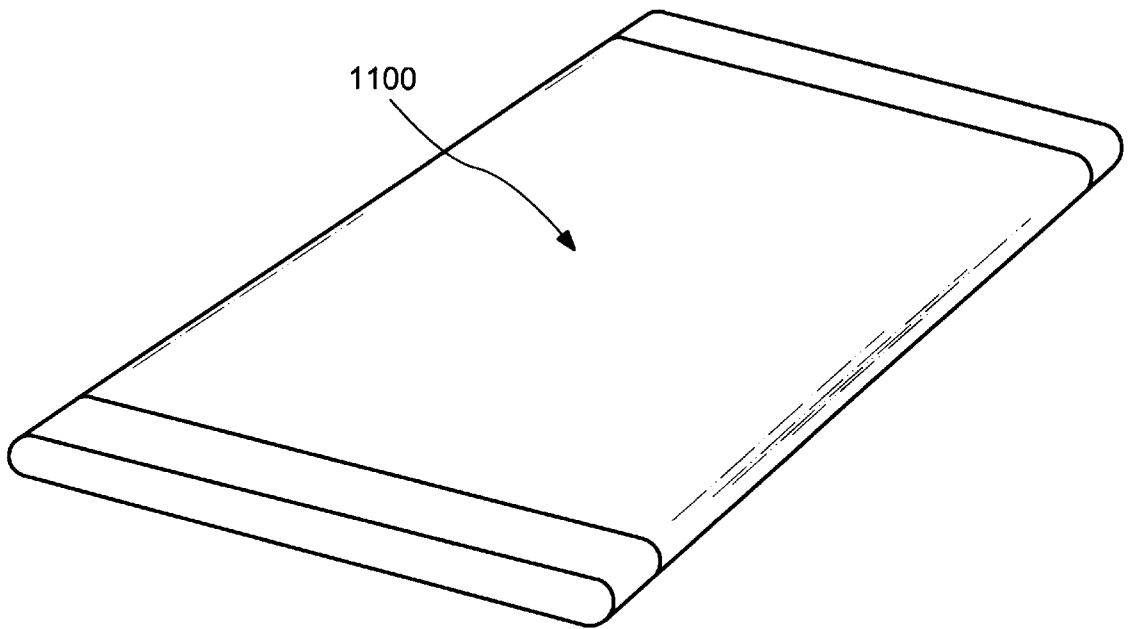
[図10]



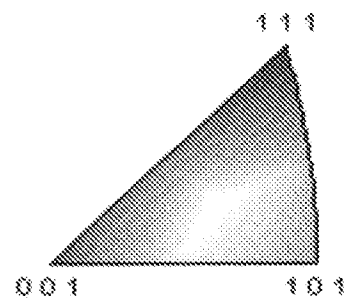
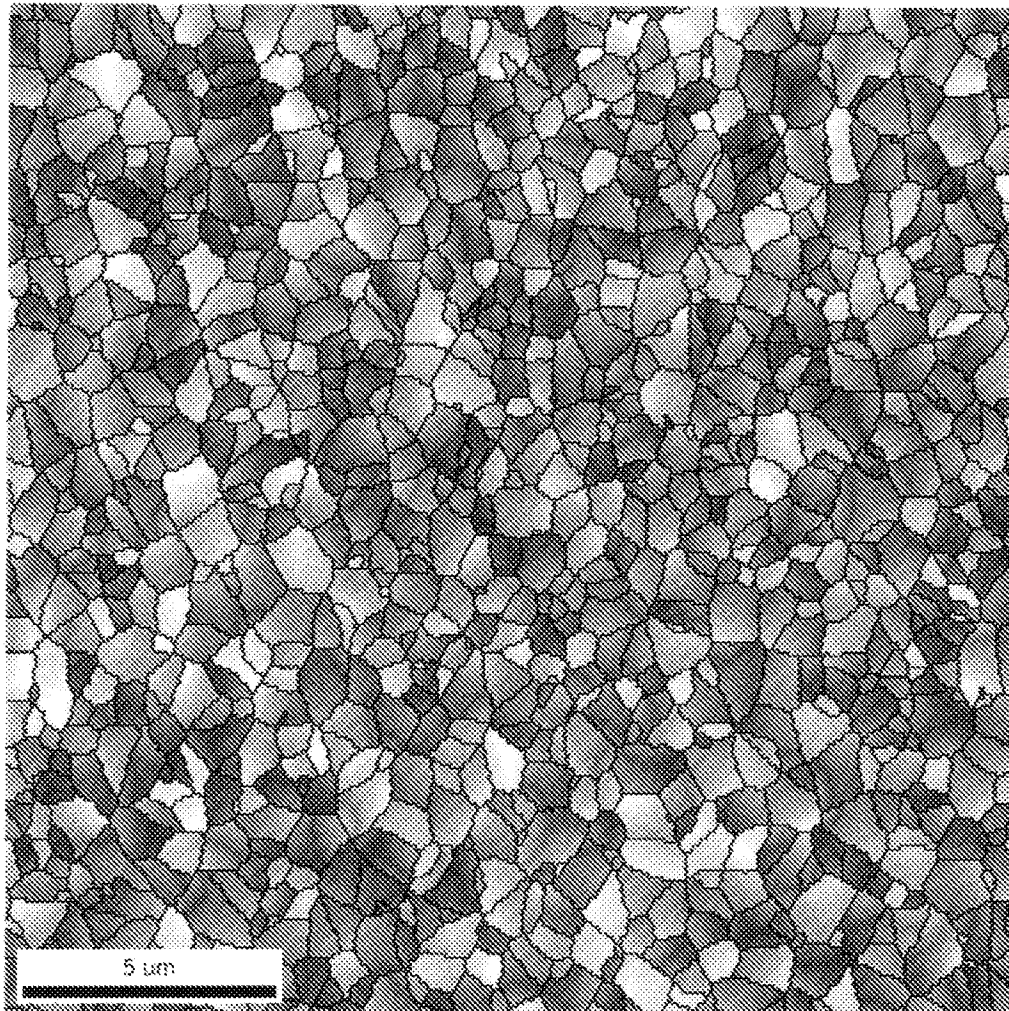
[図11]



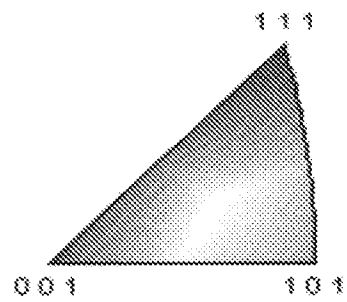
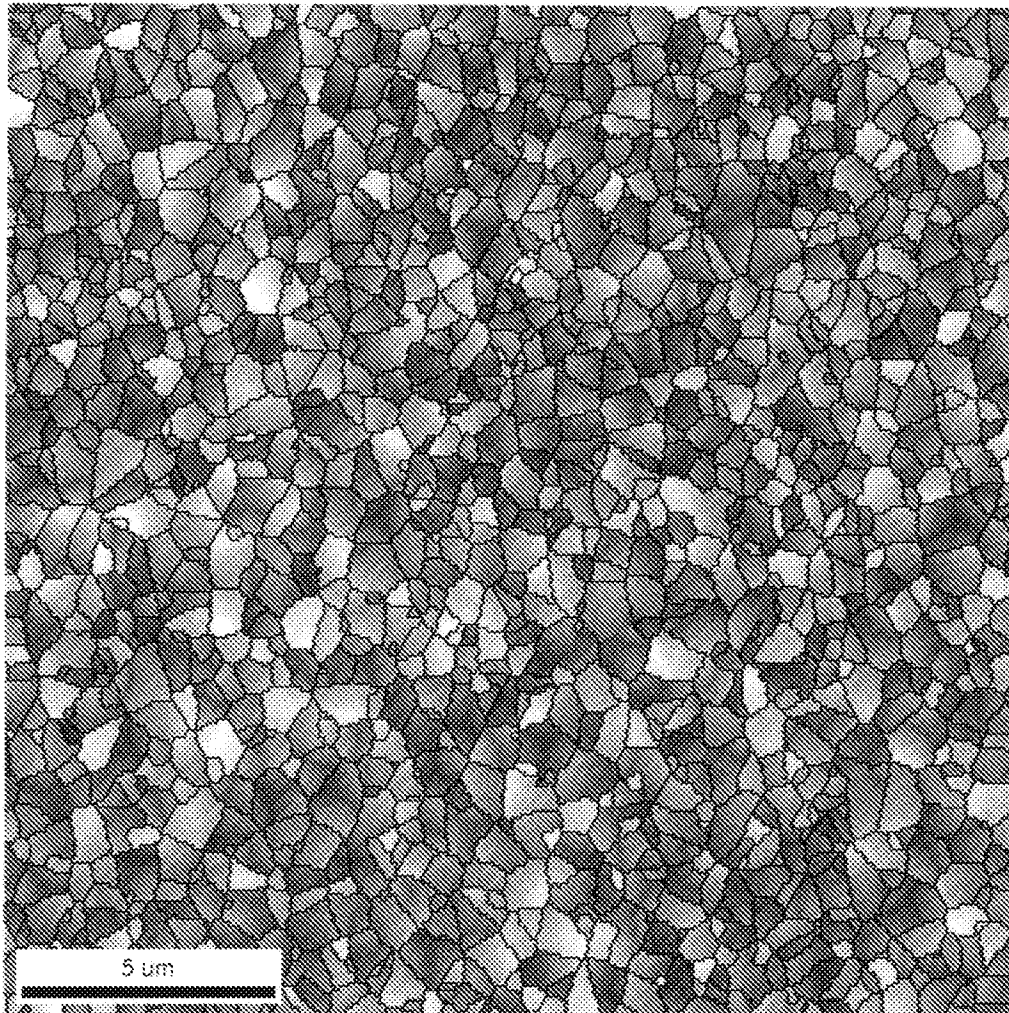
[図12]

1000

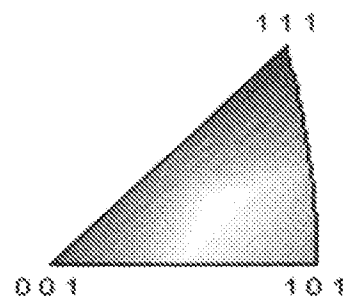
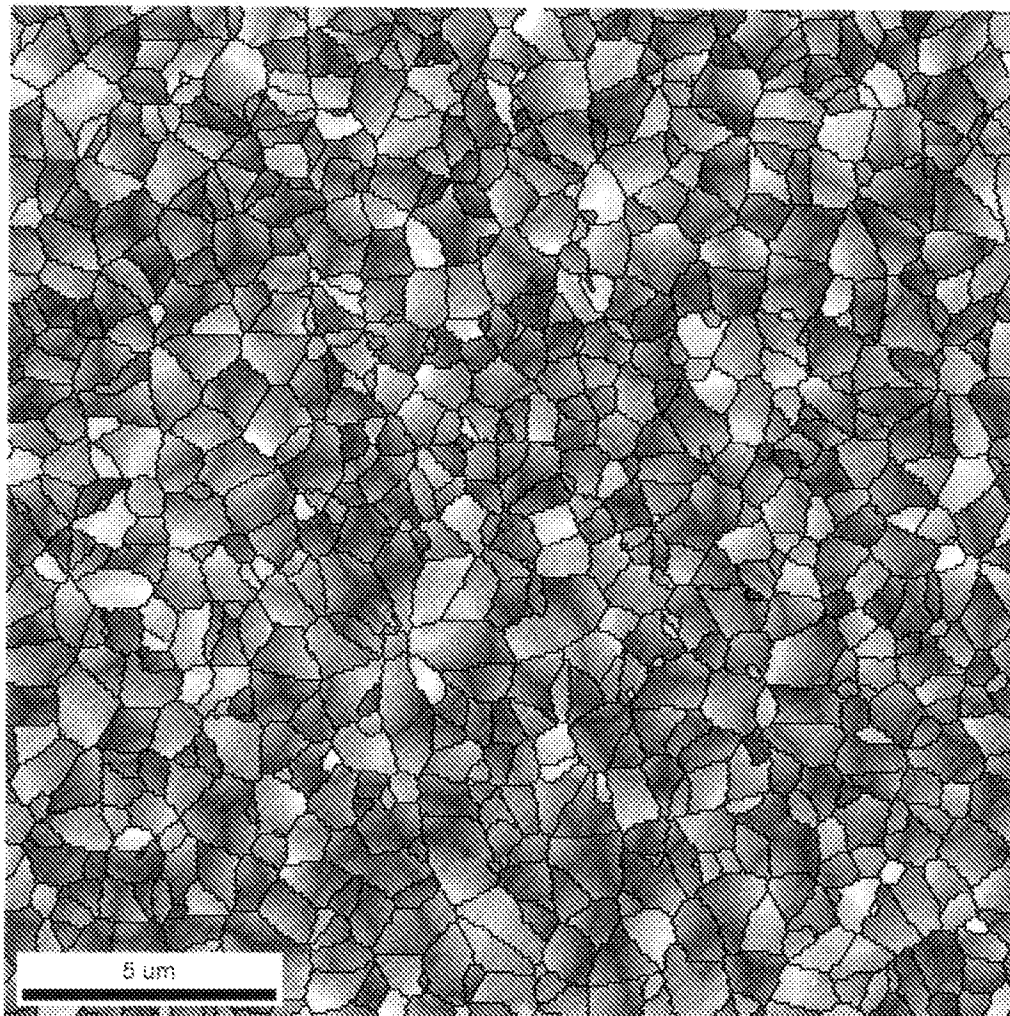
[図13]



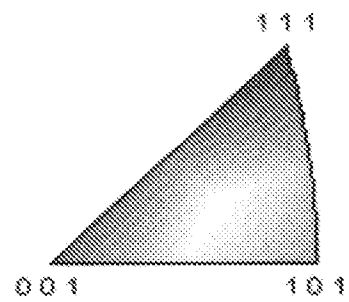
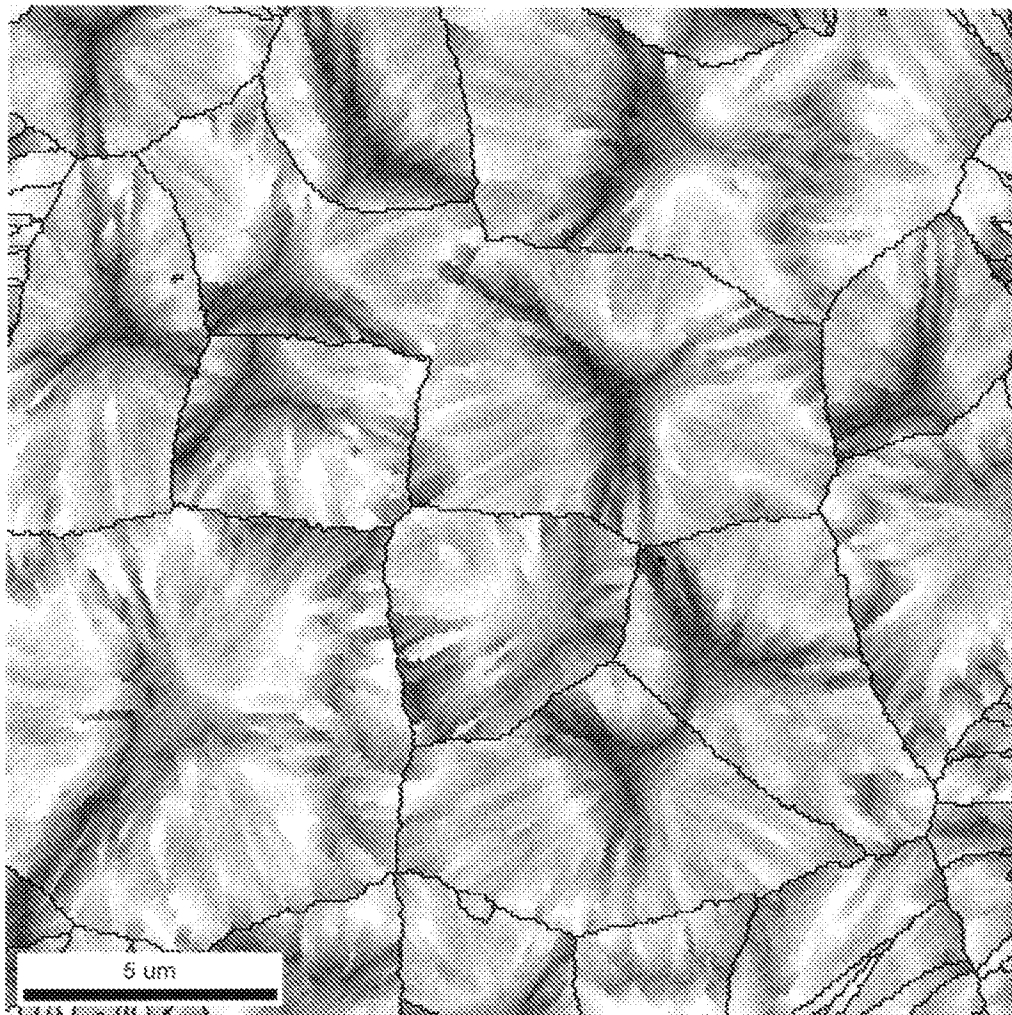
[図14]



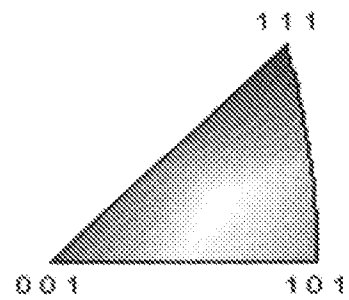
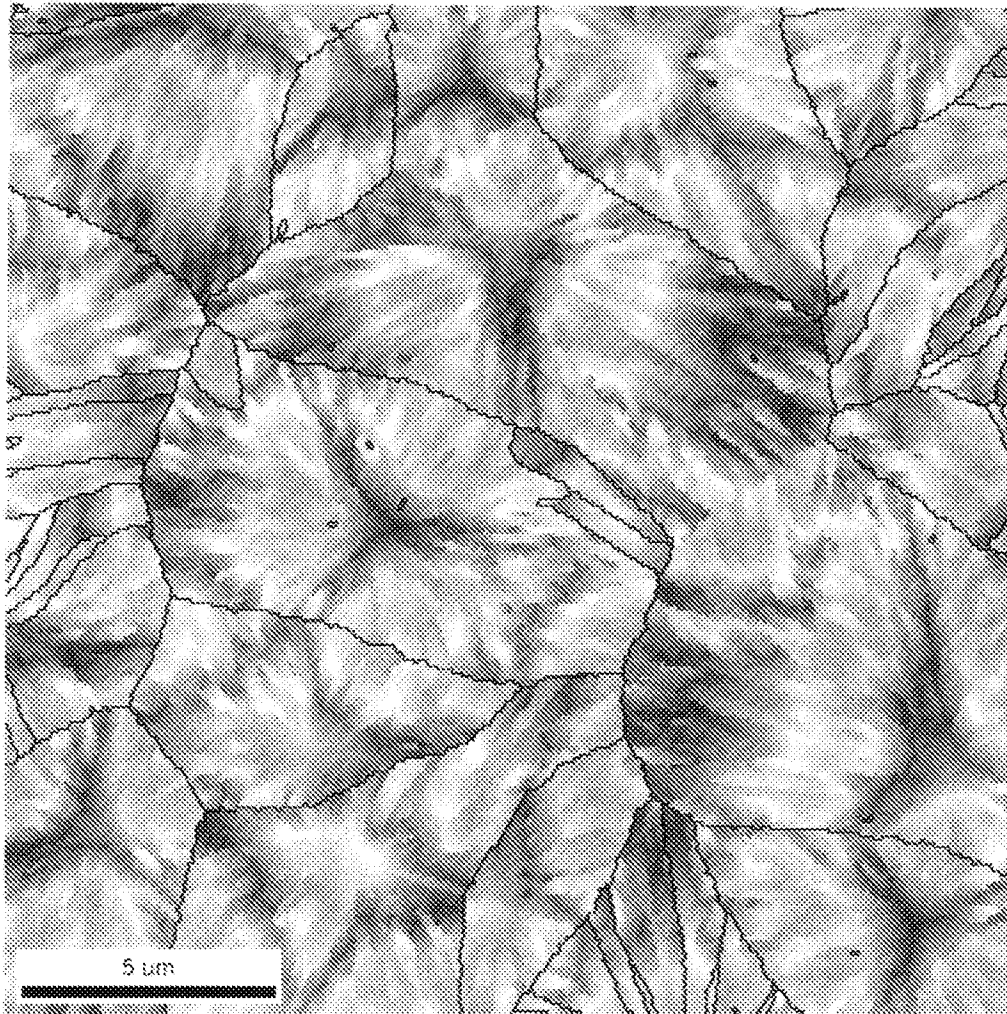
[図15]



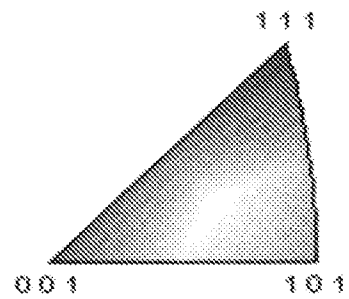
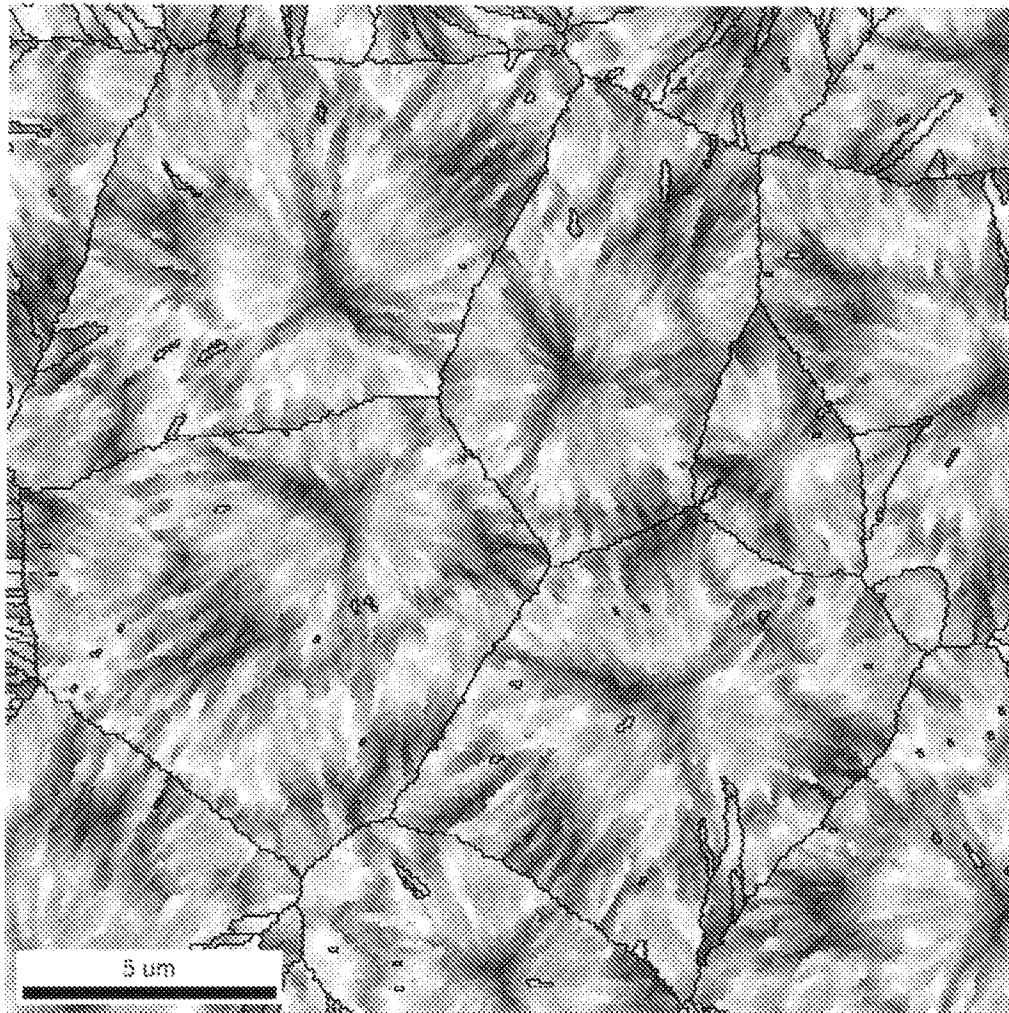
[図16]



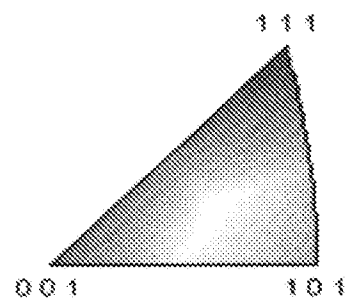
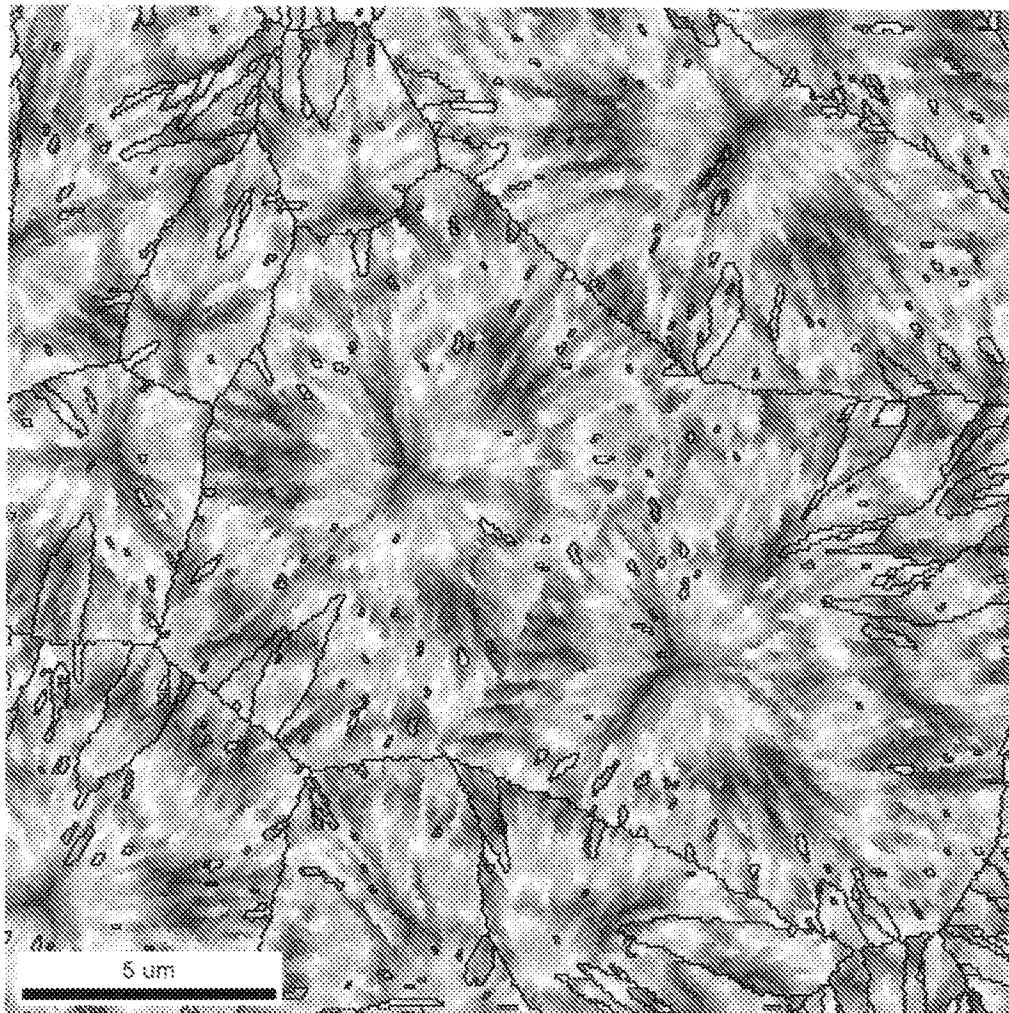
[図17]



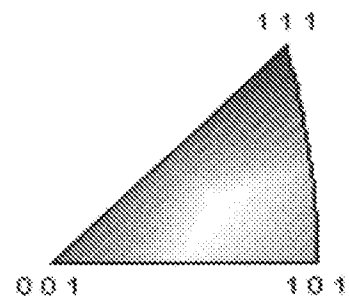
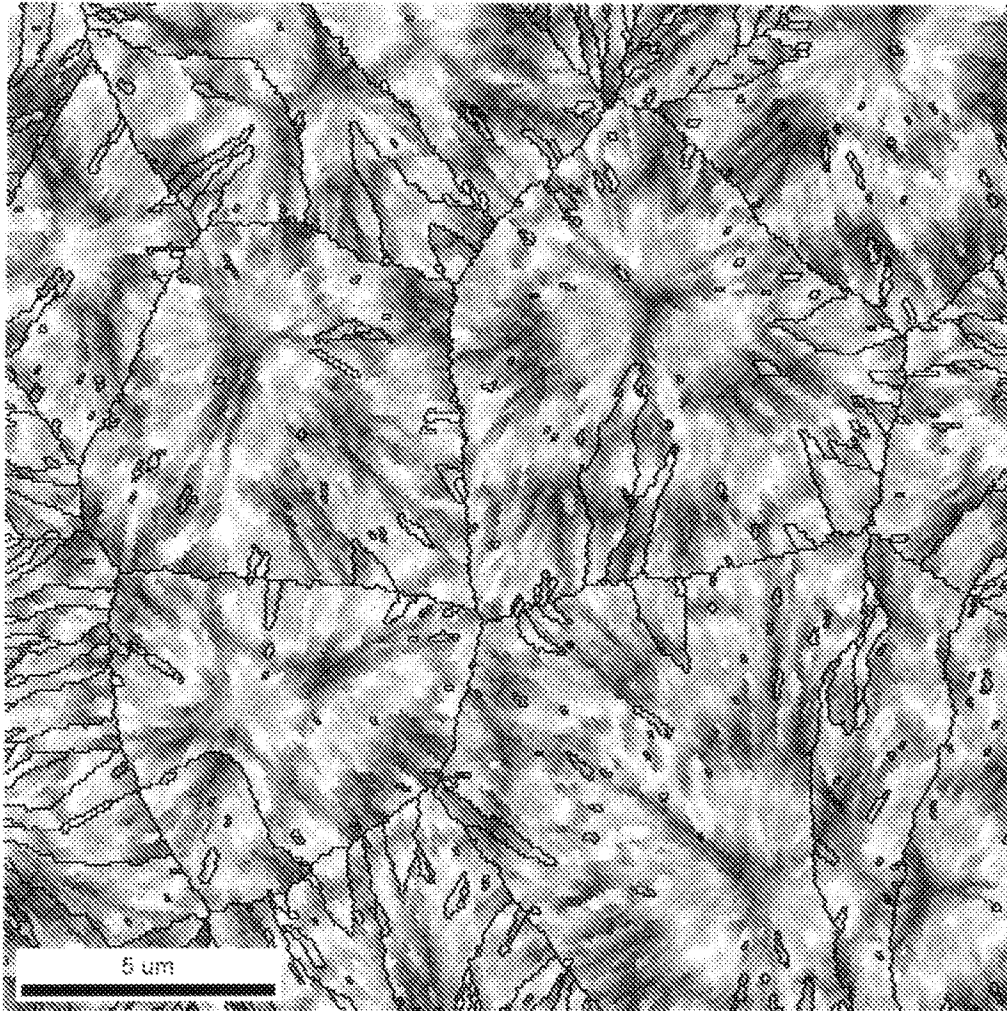
[図18]



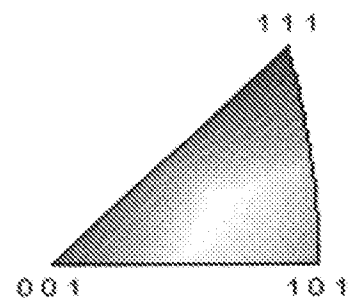
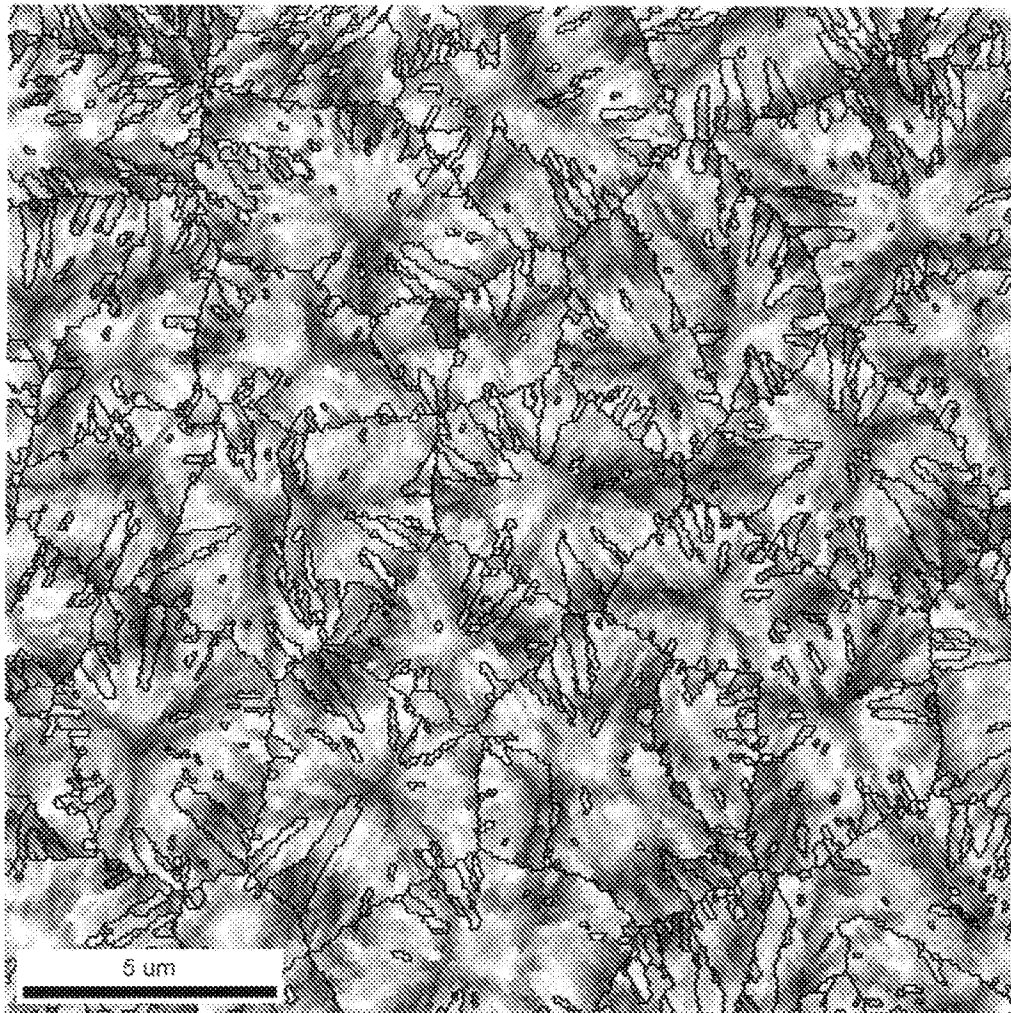
[図19]



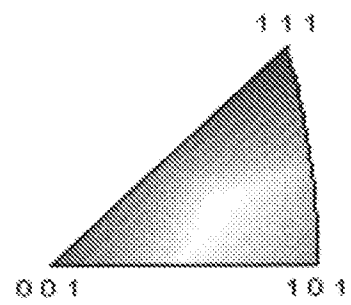
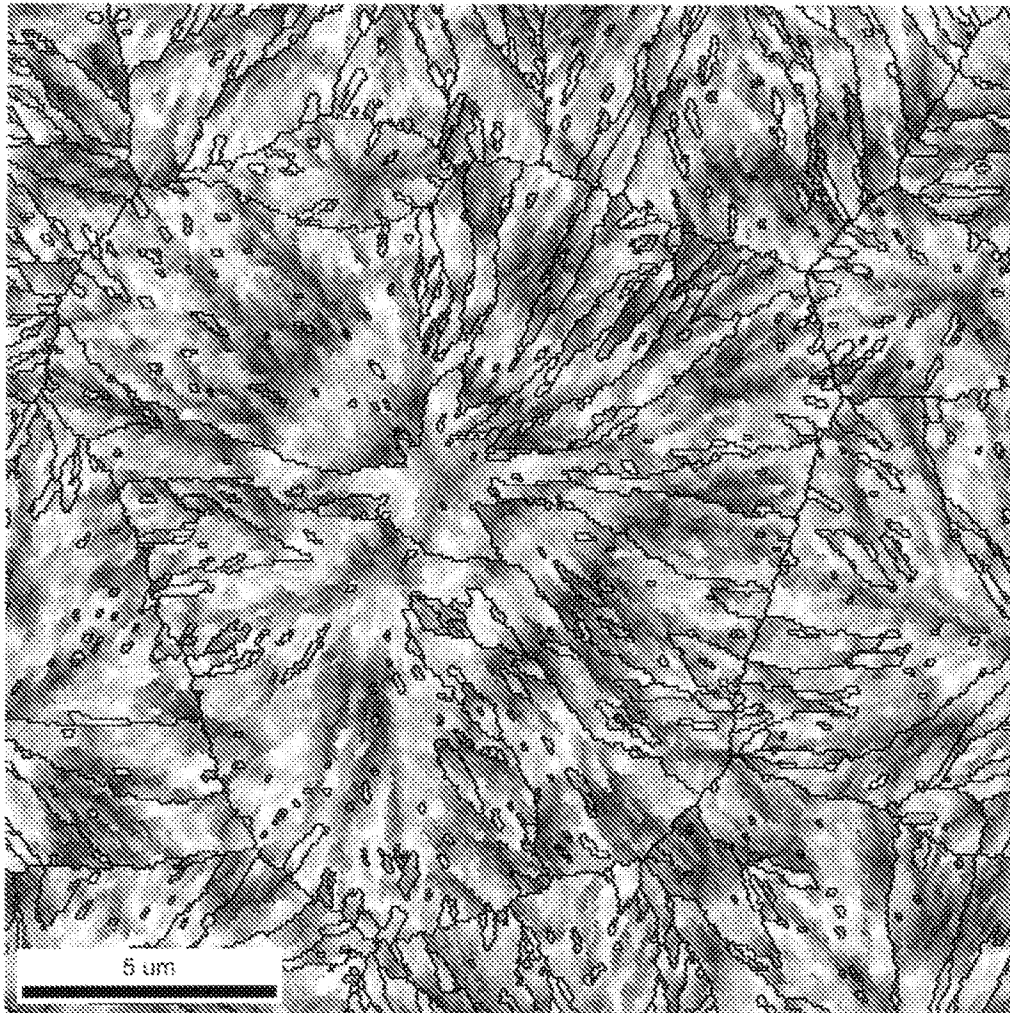
[図20]



[図21]

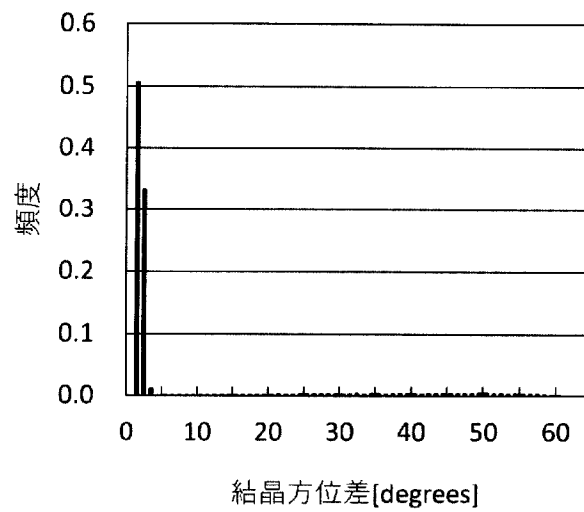


[図22]

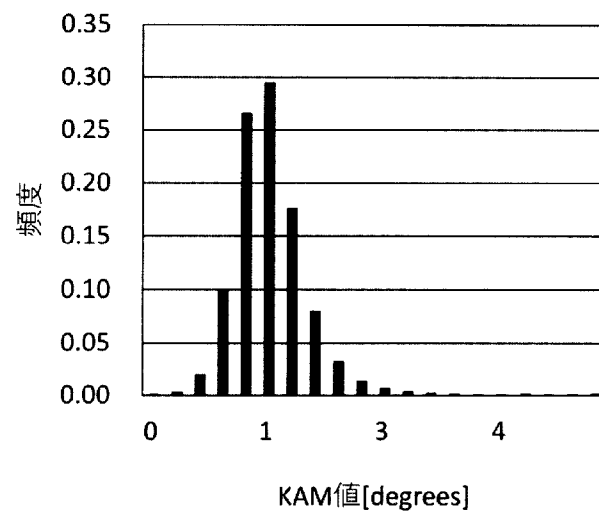


[図23]

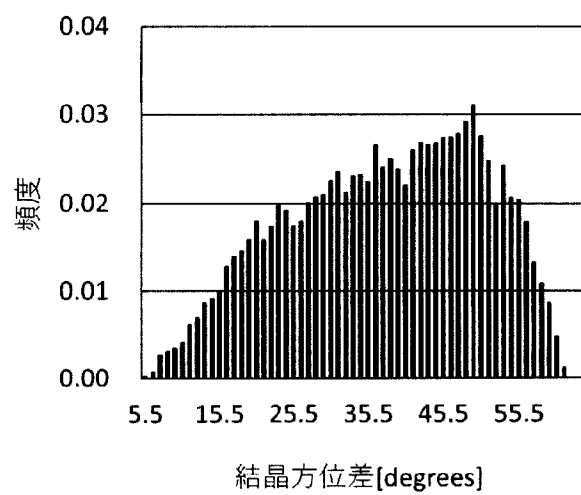
(A)



(B)

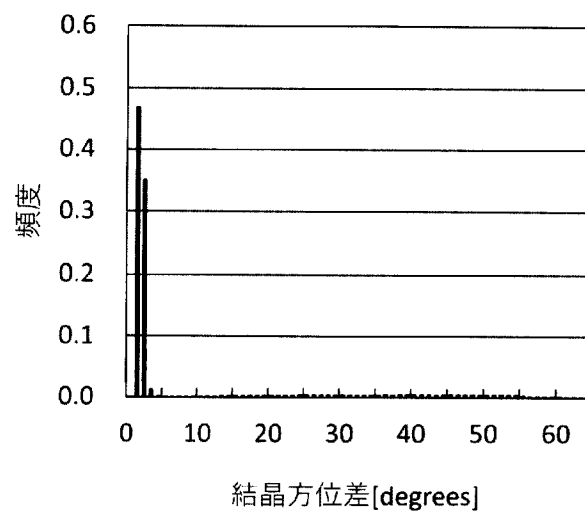


(C)

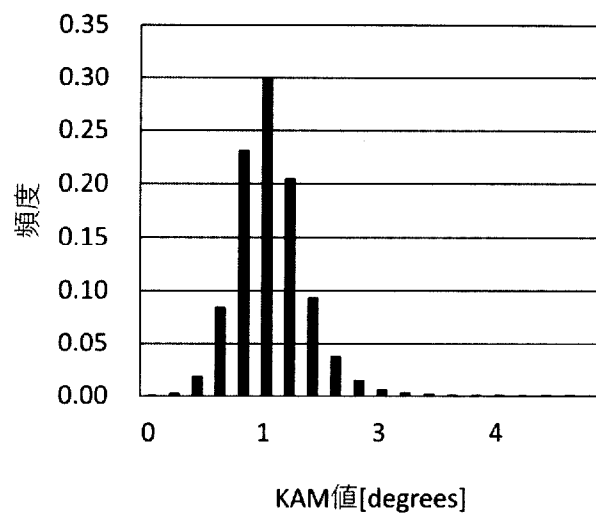


[図24]

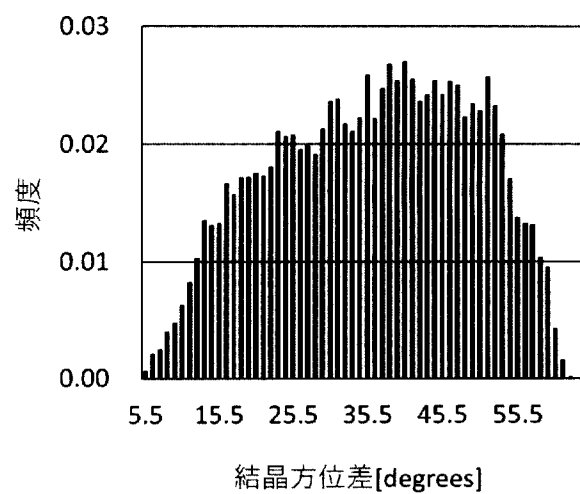
(A)



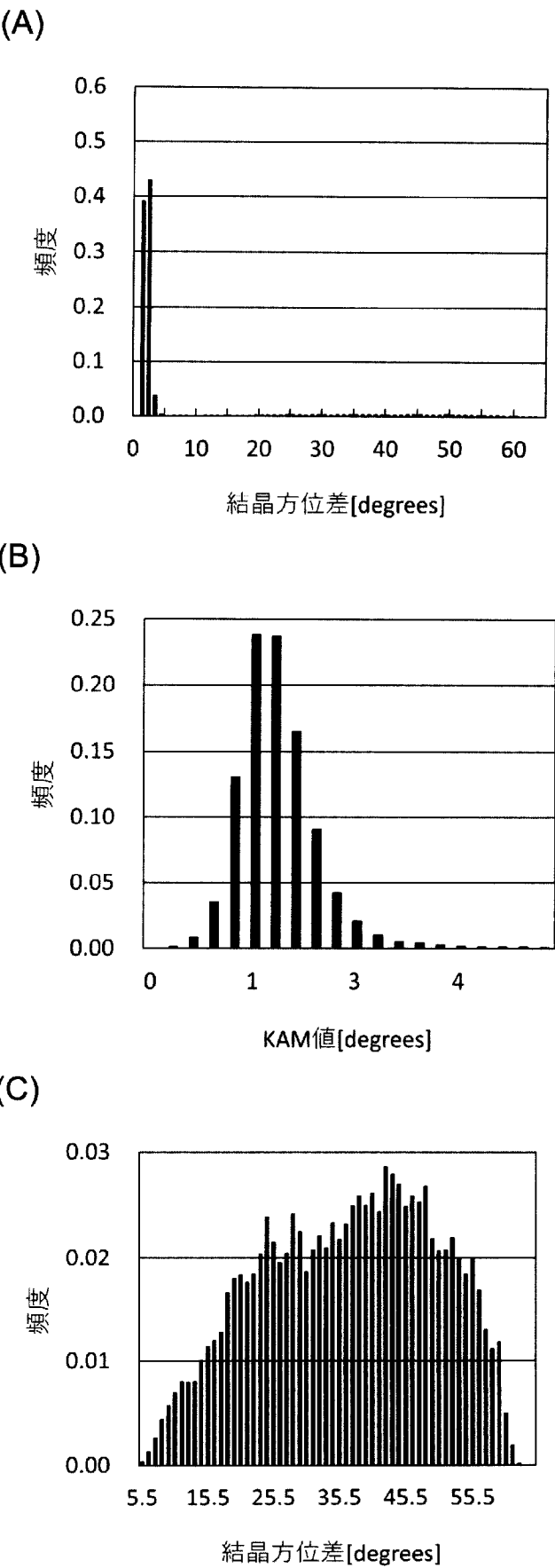
(B)



(C)

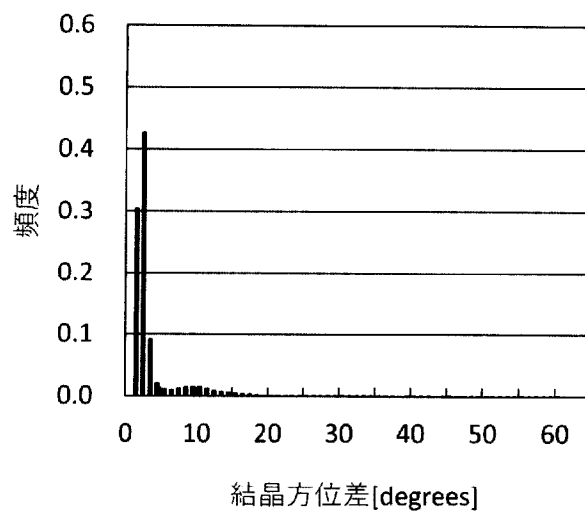


[図25]

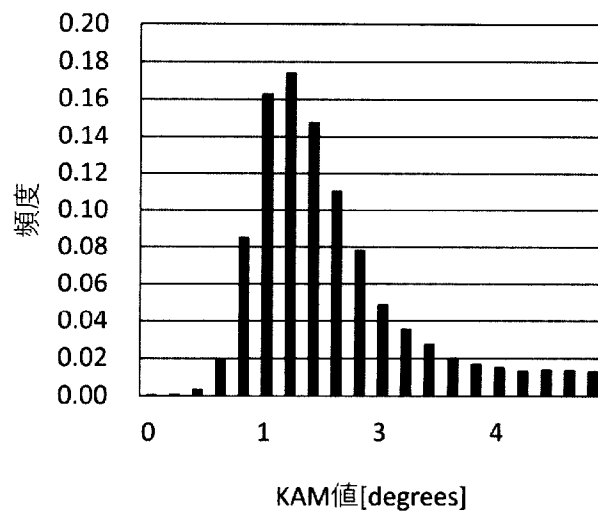


[図26]

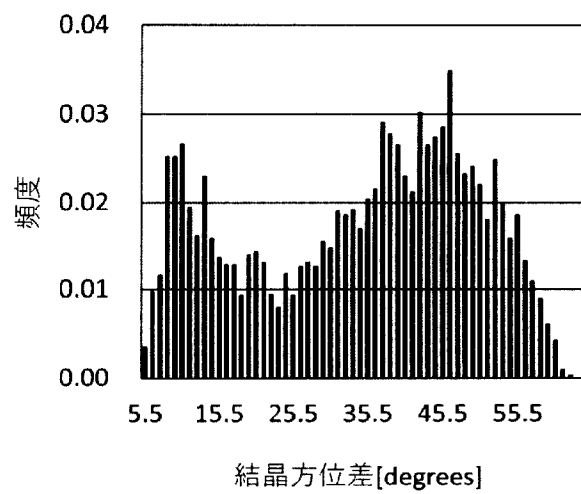
(A)



(B)

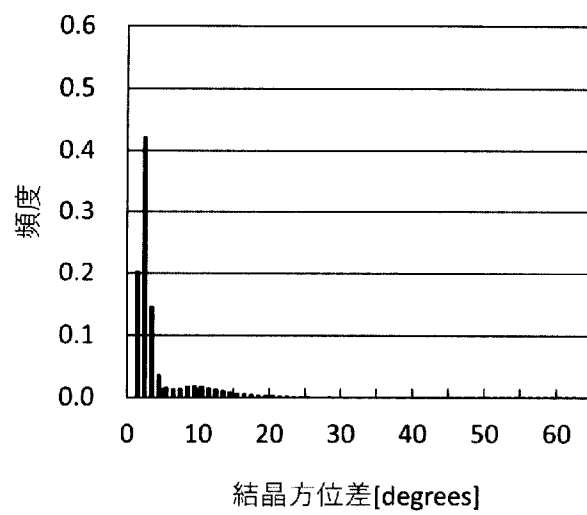


(C)

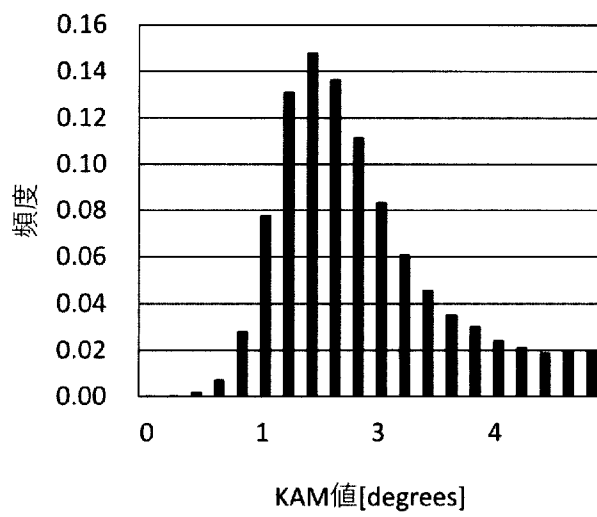


[図27]

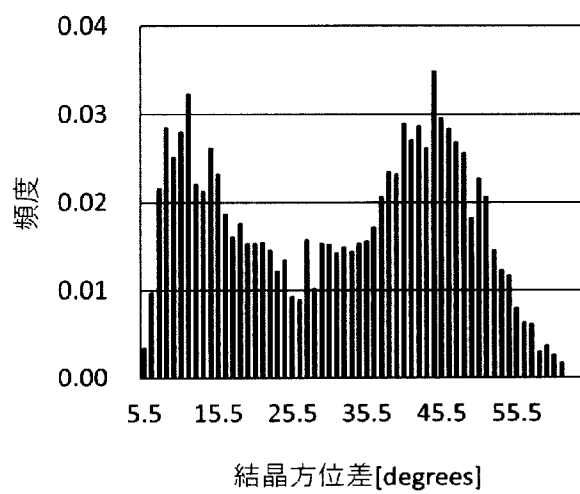
(A)



(B)

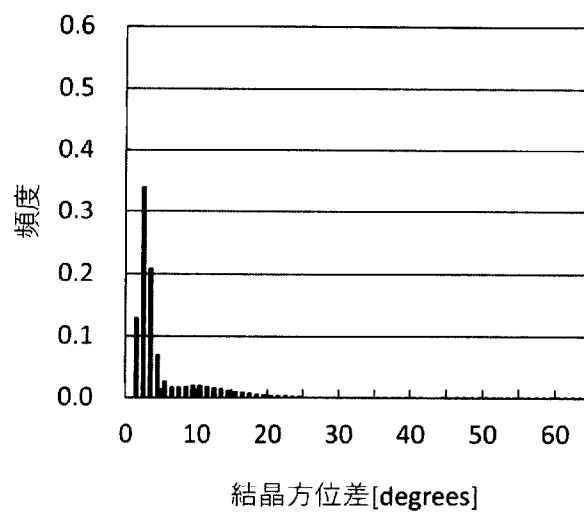


(C)

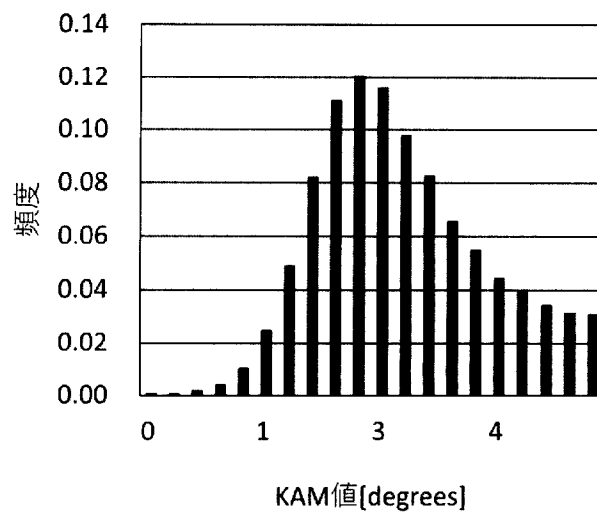


[図28]

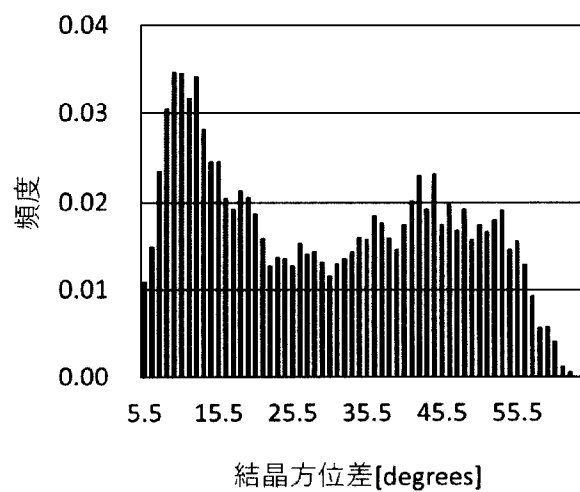
(A)



(B)

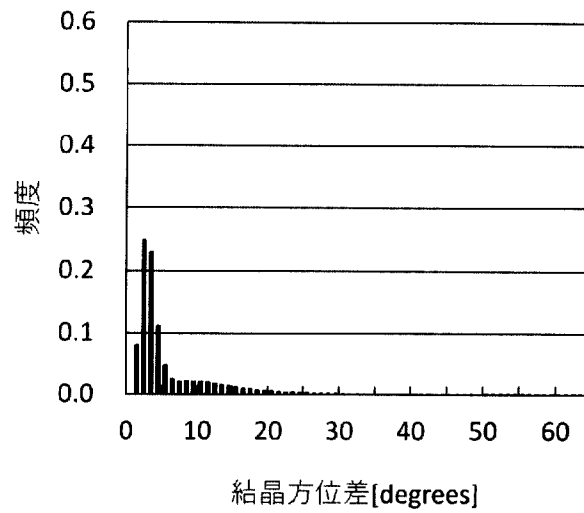


(C)

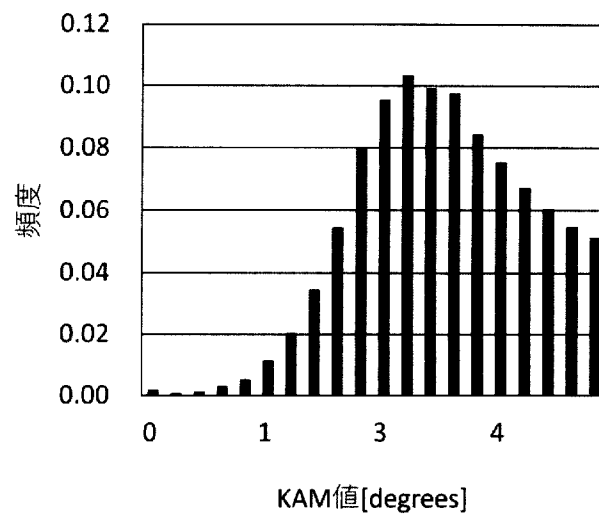


[図29]

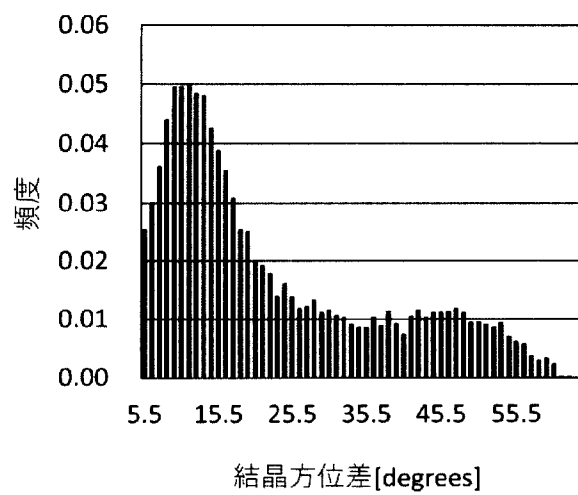
(A)



(B)

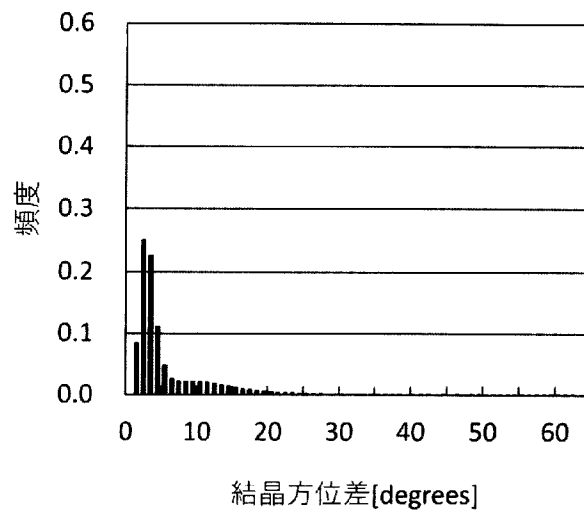


(C)

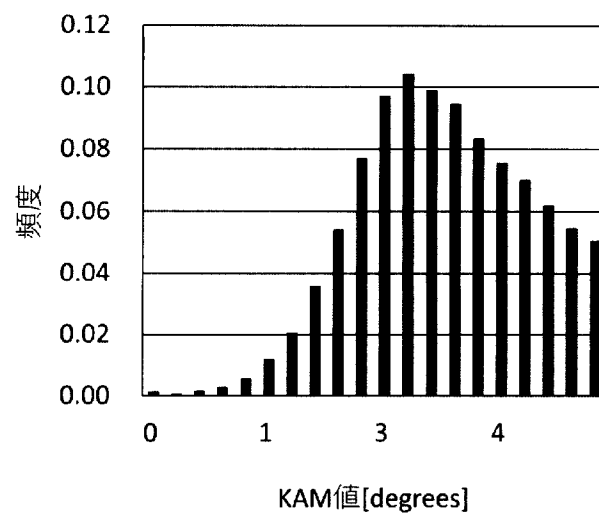


[図30]

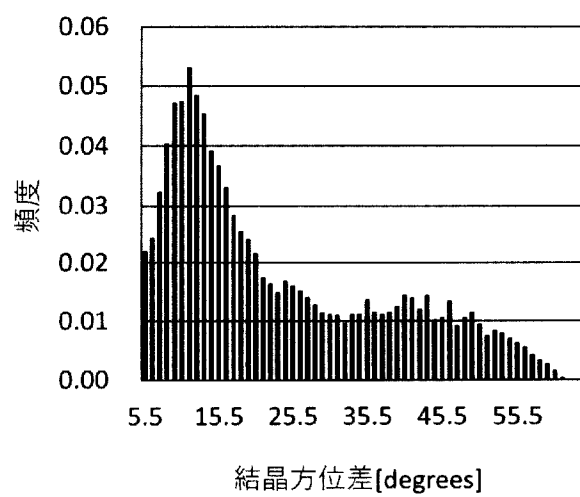
(A)



(B)

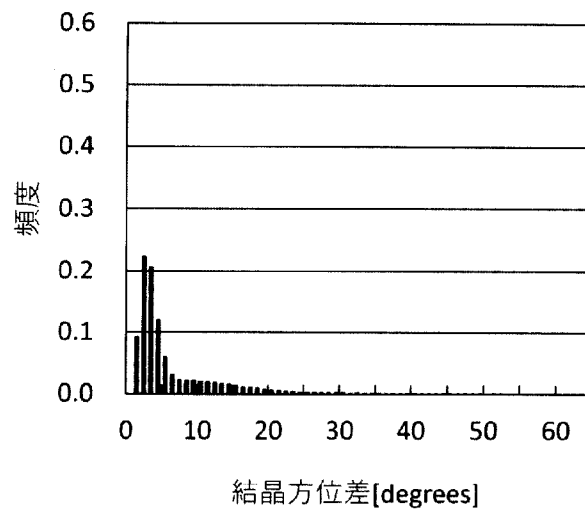


(C)

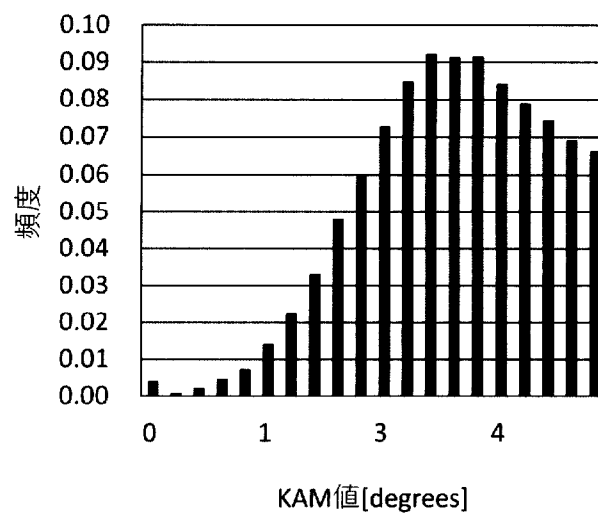


[図31]

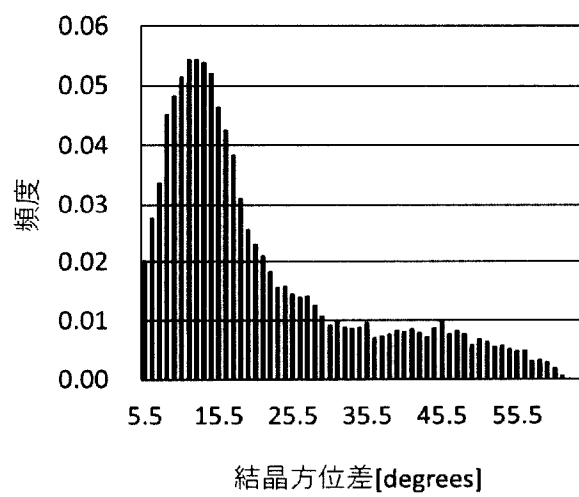
(A)



(B)

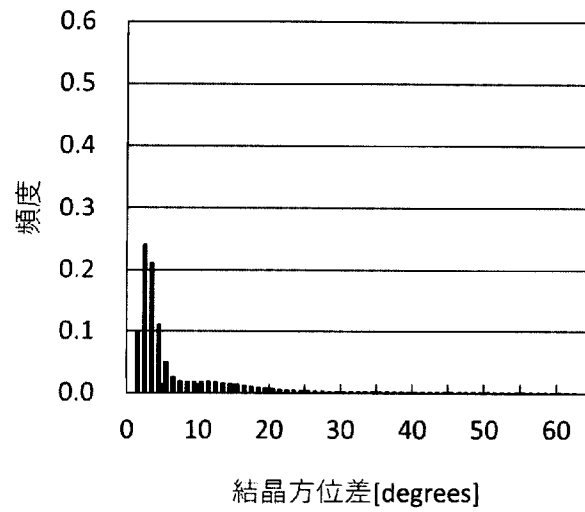


(C)

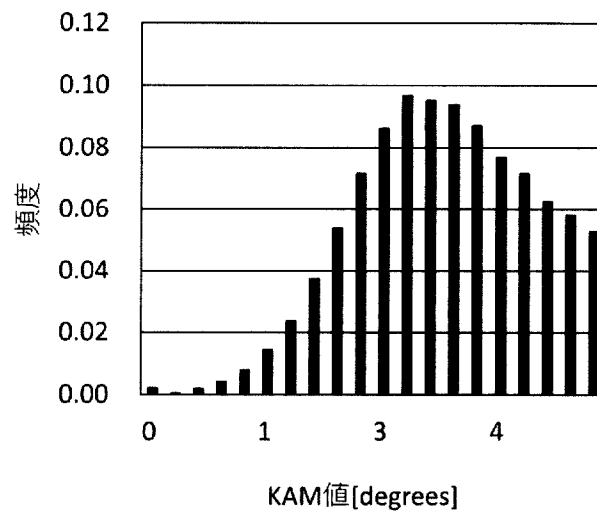


[図32]

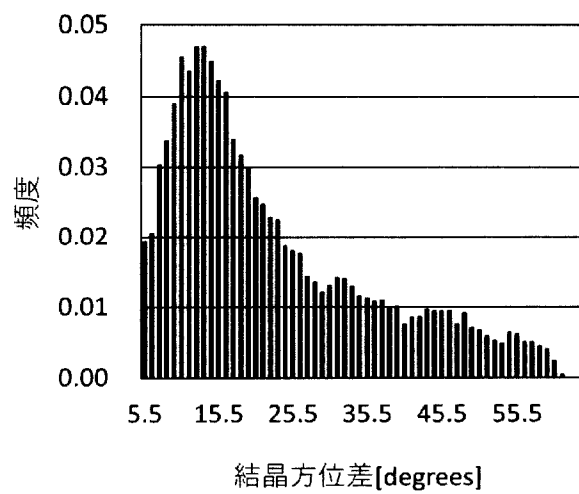
(A)



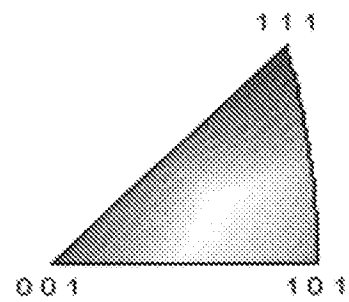
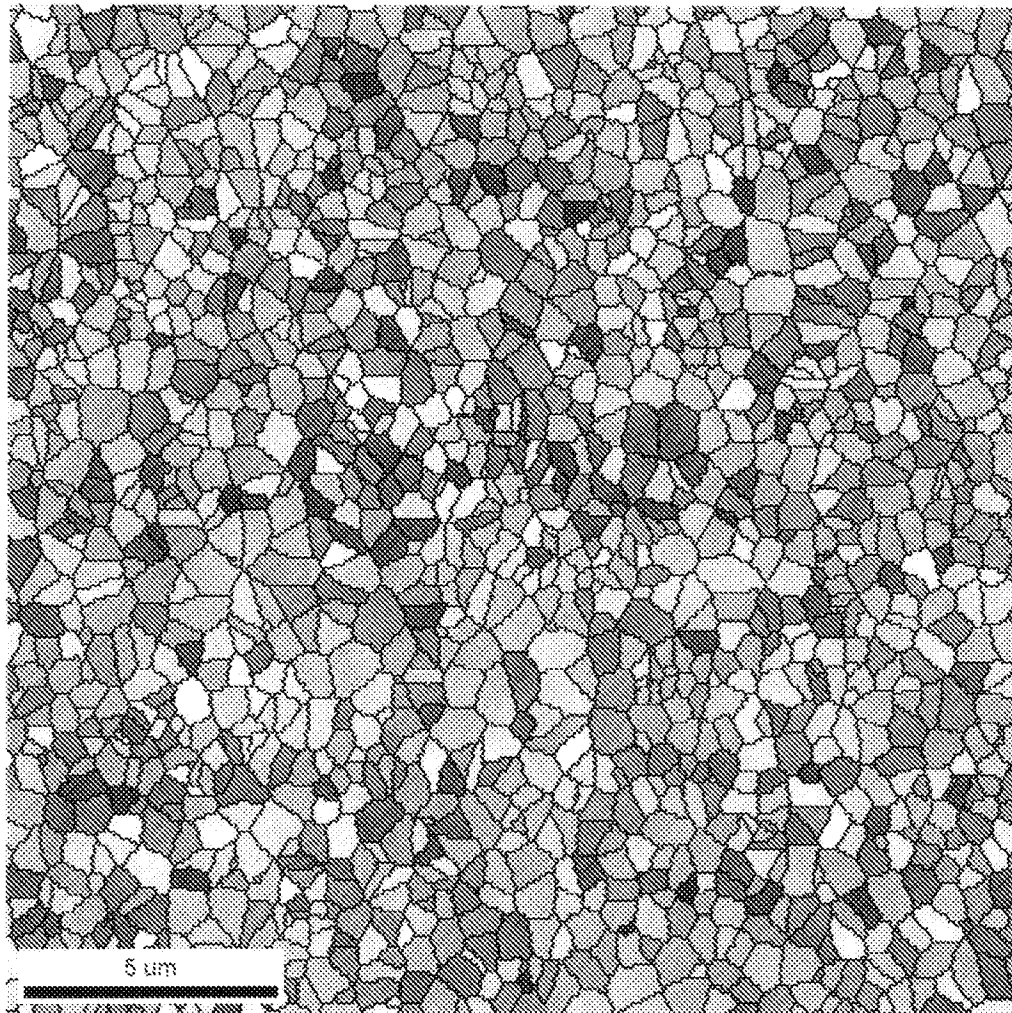
(B)



(C)

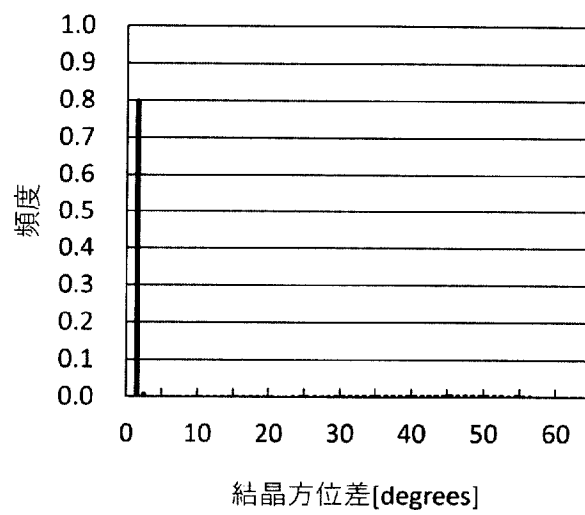


[図33]

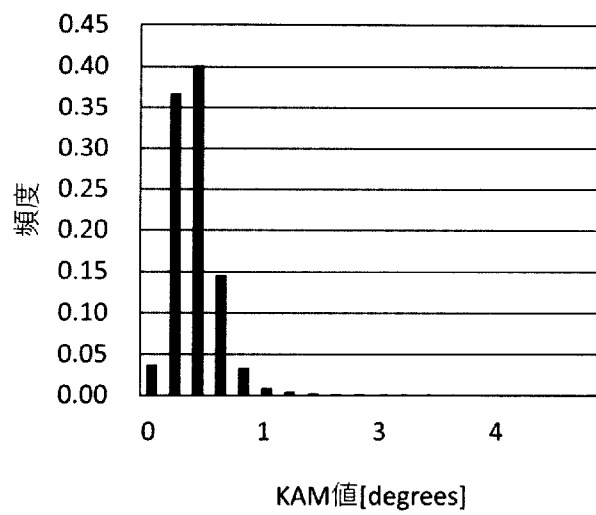


[図34]

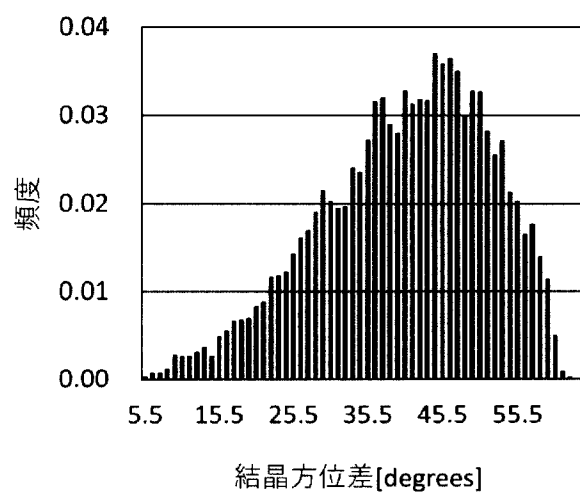
(A)



(B)



(C)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/027497

A. CLASSIFICATION OF SUBJECT MATTER**H01L 29/786**(2006.01)i; **H01L 21/20**(2006.01)i; **H01L 21/203**(2006.01)i; **H01L 21/336**(2006.01)i

FI: H01L29/78 618Z; H01L29/78 618B; H01L29/78 620; H01L29/78 627G; H01L21/20; H01L21/203 S

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786; H01L21/20; H01L21/203; H01L21/336

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2012-253315 A (IDEMITSU KOSAN CO LTD) 20 December 2012 (2012-12-20) paragraphs [0011]-[0097]	1-13
A	WO 2018/143073 A1 (IDEMITSU KOSAN CO LTD) 09 August 2018 (2018-08-09)	1-13

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

21 September 2023

Date of mailing of the international search report

03 October 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/027497

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2012-253315	A	20 December 2012	US	8785927	B2	
				column 4, line 21 to column 17, line 31			
				EP	2660868	A1	
				KR	10-2012-0124504	A	
				CN	103038889	A	
WO	2018/143073	A1	09 August 2018	TW	201834257	A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/786(2006.01)i; H01L 21/20(2006.01)i; H01L 21/203(2006.01)i; H01L 21/336(2006.01)i FI: H01L29/78 618Z; H01L29/78 618B; H01L29/78 620; H01L29/78 627G; H01L21/20; H01L21/203 S										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H01L29/786; H01L21/20; H01L21/203; H01L21/336										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2023年									
日本国実用新案登録公報	1996 - 2023年									
日本国登録実用新案公報	1994 - 2023年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2012-253315 A（出光興産株式会社）20.12.2012（2012 - 12 - 20） 段落[0011]-[0097]	1-13								
A	WO 2018/143073 A1（出光興産株式会社）09.08.2018（2018 - 08 - 09）	1-13								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
<table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
国際調査を完了した日 21.09.2023	国際調査報告の発送日 03.10.2023									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 石塚 健太郎 5F 4815 電話番号 03-3581-1101 内線 3516									

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/027497

引用文献			公表日	パテントファミリー文献			公表日
JP	2012-253315	A	20.12.2012	US	8785927	B2	
				第4欄第21行-第17欄第31行			
				EP	2660868	A1	
				KR	10-2012-0124504	A	
				CN	103038889	A	
WO	2018/143073	A1	09.08.2018	TW	201834257	A	