

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 3 月 8 日 (08.03.2018)



(10) 国际公布号
WO 2018/040768 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2017/093354

(22) 国际申请日: 2017 年 7 月 18 日 (18.07.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610802114.7 2016年9月5日 (05.09.2016) CN

(71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号, Beijing
100015 (CN)。鄂尔多斯市源盛光电有限责任
公司 (ORDOS YUANSHEG OPTOELECTRONICS
CO., LTD.) [CN/CN]; 中国内蒙古自治区鄂

尔多斯市东胜区装备制造基地, Inner
Mongolia 017020 (CN)。

(72) 发明人: 王继国(WANG, Jiguo); 中国北京市经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。
李付强(LI, Fuqiang); 中国北京市经济技术开发
区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 中科专利商标代理有限责任
公司 (CHINA SCIENCE PATENT & TRADEMARK
AGENT LTD.); 中国北京市海淀区西三环北路
87 号 4-1105 室, Beijing 100089 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) Title: SHIFT REGISTER UNIT AND GATE SCAN CIRCUIT

(54) 发明名称: 移位寄存器单元、栅极扫描电路

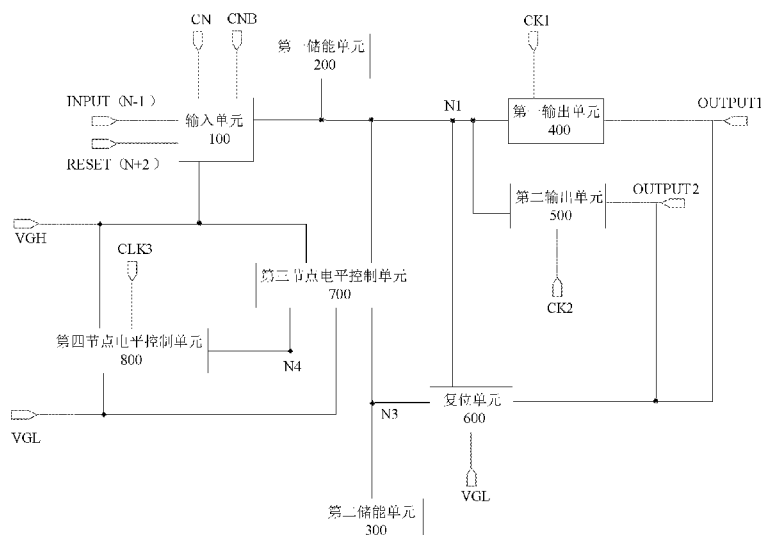


图 1

100 Input unit
200 First energy storage unit
300 Second energy storage unit
400 First output unit
500 Second output unit
600 Reset unit
700 Third node level control unit
800 Fourth node level control unit

(57) Abstract: Provided are a shift register unit and a gate scan circuit (GOA). In the shift register unit, when a first scan pulse input terminal (INPUT) is at a first level, a voltage of a first node (N1) is pulled up by a first DC voltage terminal (CN) to realize forward scanning; when a second scan pulse input terminal (RESET) is at the first level, the voltage of the first node (N1) is pulled up by a second DC voltage terminal (CNB) to realize reverse scanning, such that the shift register can support bidirectional scanning of a gate line. In addition,

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

each stage of the shift register unit further has two scan pulse output terminals (OUTPUT1, OUTPUT2). In a subsequent period when the first scan pulse output terminal (OUTPUT1) outputs a gate driving signal to the N_{th} pixel unit, the second scan pulse output terminal (OUTPUT2) can output a gate voltage to the $(N+1)_{th}$ row of pixel units, such that shift registers at a same stage control two rows of pixels to be turned on.

(57) 摘要: 一种移位寄存器单元和栅极扫描电路 (GOA)。该移位寄存器单元中, 在第一扫描脉冲输入端 (INPUT) 为第一电平时, 通过第一直流电压端 (CN) 拉高第一节点 (N1) 的电压, 实现正向扫描; 在第二扫描脉冲输入端 (RESET) 为第一电平时, 通过第二直流电压端 (CNB) 拉高第一节点 (N1) 的电压, 实现反向扫描, 从而使得移位寄存器能够支持对栅线的双向扫描。此外, 每一级移位寄存器单元还具有两个扫描脉冲输出端 (OUTPUT1、OUTPUT2), 在第一扫描脉冲输出端 (OUTPUT1) 向第N级像素单元输出栅极驱动信号的下一个时间阶段, 第二扫描脉冲输出端 (OUTPUT2) 可以向第N+1行像素单元输出栅极电压, 从而可以由同一级移位寄存器控制两行像素的开启。

移位寄存器单元、栅极扫描电路

本申请要求于 2016 年 9 月 5 日提交的、申请号为 201610802114.7 的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明实施例涉及显示技术领域，尤其是涉及一种移位寄存器单元和一种栅极扫描电路。

背景技术

GOA (Gate Driver On Array, 栅极驱动电路集成到阵列基板上) 是一种实现显示装置窄边化的重要手段。集成到阵列基板上的栅极驱动电路由多级的移位寄存器单元组成，每一级移位寄存器单元依次移位输出一个扫描脉冲到各行像素单元中的薄膜晶体管的栅极上，使得对应的薄膜晶体管导通，从而实现对各行像素单元的驱动过程。

对于每一级移位寄存器单元来说，其本级输出的扫描脉冲 $output(n)$ 作为下一级移位寄存器单元的输入 $input(n+1)$ ，为下一级移位寄存器单元提供初始电压，也就是说传统栅极驱动电路实现了从 $G(1)$ 到 $G(N)$ 方向的正向扫描。

然而，在实际应用过程中，正向扫描可能会使得前几级的移位寄存器单元中的器件损耗，降低显示面板的使用寿命。此外，栅极驱动电路在对栅线进行扫描时可依次点亮 TFT 面板中每一行液晶单元的显示点，且每次只有一行液晶单元的显示点亮，直到 TFT 面板中最后一行液晶单元的显示点被点亮，再重新从 TFT 面板中第一行液晶单元的显示点开始重复执行。这种显示方式灵活性差，无法满足各种显示需求。

发明内容

为此，本发明实施例提供了一种移位寄存器单元和一种栅极扫描电路。

根据本发明实施例的第一方面，提供了一种移位寄存器单元，包括：

输入单元，连接第一直流电压端、第二直流电压端、第三直流电压端、第一扫描脉冲输入端、第二扫描脉冲输入端和第一节点；用于在第一扫描脉冲输入端为第一电平时，将第一节点与第一直流电压端导通；在第二扫描脉冲输入端为第一电平时，将第一节点与第二直流电压端导通；

第一储能单元，连接第一节点，用于在第一节点悬浮时，维持第一节点的电荷量；

第二储能单元，连接第三节点，用于在第三节点悬浮时，维持第三节点的电荷量；

第一输出单元，连接第一节点、第一时钟信号端和第一扫描脉冲输出端，用于在第一节点为第一电平时，将第一扫描脉冲输出端与第一时钟信号端导通；

第二输出单元，连接第一节点、第二时钟信号端和第二扫描脉冲输出端，用于在第一节点为第一电平时，将第二扫描脉冲输出端与第二时钟信号端导通；

复位单元，连接第一节点、第三节点、第四直流电压端、第一扫描脉冲输出端、第二扫描脉冲输出端；用于在第三节点为第一电平时，将第一节点、第一扫描脉冲输出端、第二扫描脉冲输出端与第四直流电压端导通；

第三节点电平控制单元，连接第三直流电压端、第四直流电压端、第一节点、第三节点、第四节点；用于在第四节点为第一电平时，将第三节点与第三直流电压端导通，在第一节点为第一电平时，将第三节点与第四直流电压端导通；

第四节点电平控制单元，连接第一直流电压端、第二直流电压端、第三时钟信号端、第四节点；用于在第一直流电压端为第一电平时，将第四节点与第三时钟信号端导通；在第二直流电压端为第一电平时，将第四节点与第三时钟信号端导通。

例如，移位寄存器单元还包括：

重置单元，连接第三节点、重置使能控制端、第三直流电压端、第四直流电压端、第一扫描脉冲输出端和第二扫描脉冲输出端；用于在重置使能控制端为第一电平时，将第三节点与第四直流电压端导通，将第一扫描脉冲输出端和第二扫描脉冲输出端与第三直流电压端导通。

例如，所述重置单元包括第一晶体管、第二晶体管和第三晶体管；

所述第一晶体管的栅极连接重置使能控制端，源极和漏极中的一个连接第四直流电压端，另一个连接第三节点；

所述第二晶体管的栅极连接重置使能控制端，源极和漏极中的一个连接第三直流电压端，另一个连接第一扫描脉冲输出端；

所述第三晶体管的栅极连接重置使能控制端，源极和漏极中的一个连接第三直流电压端，另一个连接第二扫描脉冲输出端。

例如，所述输入单元包括第四晶体管、第五晶体管和传输单元；所述第四晶体管的栅极连接第一扫描脉冲输入端、源极和漏极中的一个连接第一直流电压端，另一个连接第一节点；

所述第五晶体管的栅极连接第二扫描脉冲输入端、源极和漏极中的一个连接第一直流

电压端，另一个连接第一节点；

所述传输单元包括：第六晶体管，所述第六晶体管的栅极连接第三直流电压端、源极和漏极中的一个连接第二节点，另一个连接第一节点。

例如，第一储能单元包括第一电容，所述第一电容的一端连接第一节点，另一端连接第四直流电压端；和/或第二储能单元，包括第二电容，所述第二电容的一端连接第三节点，另一端连接第四直流电压端。

例如，所述第一输出单元包括第七晶体管；所述第七晶体管的栅极连接第一节点，源极和漏极中的一个连接第一扫描脉冲输出端，另一个连接第一时钟信号端；和/或，

所述第二输出单元包括第八晶体管；所述第八晶体管的栅极连接第一节点，源极和漏极中的一个连接第二扫描脉冲输出端，另一个连接第二时钟信号端。

例如，所述复位单元包括：

第九晶体管、第十晶体管和第十一晶体管；

所述第九晶体管的栅极连接第三节点，源极和漏极中的一个连接第一节点，另一个连接第四直流电压端；

所述第十晶体管的栅极连接第三节点，源极和漏极中的一个连接第一扫描脉冲输出端，另一个连接第四直流电压端；

所述第十一晶体管的栅极连接第三节点，源极和漏极中的一个连接第二扫描脉冲输出端，另一个连接第四直流电压端。

例如，所述第三节点电平控制单元，包括：第十四晶体管和第十五晶体管；其中，

第十四晶体管的栅极连接第四节点，源极和漏极中的一个连接第三直流电压端，另一个连接第三节点；

第十五晶体管的栅极连接第一节点，源极和漏极中的一个连接第四直流电压端，另一个连接第三节点。

例如，所述第四节点电平控制单元，包括：第十二晶体管和第十三晶体管；其中，

第十二晶体管的栅极连接第一直流电压端，源极和漏极中的一个连接第三时钟信号端，另一个连接第四节点；

第十三晶体管的栅极连接第二直流电压端，源极和漏极中的一个连接第三时钟信号端，另一个连接第四节点。

例如，所述第一电平为高电平。

根据本发明实施例的第二方面，提供了一种栅极驱动电路，包括多个级联的移位寄存

器单元和多条时钟信号线；所述移位寄存器单元为如上述所述的移位寄存器单元；

相邻两级的移位寄存器单元中，上一级移位寄存器单元的第二扫描脉冲输出端连接下一级移位寄存器单元的第一扫描脉冲输入端；下一级移位寄存器单元的第一扫描脉冲输出端连接上一级移位寄存器单元的第二扫描脉冲输入端；奇数级移位寄存器单元的第一时钟信号端连接第一时钟信号线，第二时钟信号端连接第二时钟信号线，第三时钟信号端连接第三时钟信号线；偶数级移位寄存器单元的第一时钟信号端连接第三时钟信号线，第二时钟信号端连接第四时钟信号线，第三时钟信号端连接第一时钟信号线。

根据本发明实施例，在第一扫描脉冲输入端 INPUT 为第一电平时，将第一节点 N1 与第一直流电压端 CN 导通，通过第一直流电压端 CN 拉高第一节点 N1 的电压，实现正向扫描；在第二扫描脉冲输入端 RESET 为第一电平时，将第一节点 N1 与第二直流电压端 CNB 导通，通过第二直流电压端 CNB 拉高第一节点 N1 的电压，实现反向扫描，从而使得本发明提供的移位寄存器能够支持对栅线的双向扫描。此外，每一级移位寄存器单元还具有两个扫描脉冲输出端，在第 N 级移位寄存器单元的第一扫描脉冲输出端 OUTPUT1 向第 N 级像素单元输出栅极驱动信号使得第 N 行像素单元开启之后的下一个时间阶段，第 N 级移位寄存器单元的第二扫描脉冲输出端 OUTPUT1 可以向第 N+1 行像素单元输出栅极电压，从而可以通过一级移位寄存器单元控制两行像素的开启，有效提高显示的灵活性，使得包含该移位寄存器的栅极驱动电路驱动的显示面板能够满足各种显示需求。

附图说明

通过参考附图会更加清楚的理解本发明的特征信息和优点，附图是示意性的而不应理解为对本发明实施例进行任何限制，在附图中：

图1示出了根据本发明实施例的一种移位寄存器单元单元的结构示意图；

图2示出了根据本发明实施例的栅极驱动电路的结构示意图；

图3示出了包含图1中移位寄存器单元的栅极驱动电路的驱动方法中部分信号和节点的电位图；

图4示出了根据本发明实施例的又一种移位寄存器单元单元的结构示意图；以及

图 5A 和图 5B 分别示出了图 1 中一种移位寄存器单元的电路示意图。

具体实施方式

为了能够更清楚地理解本发明的上述目的、特征和优点，下面结合附图和具体实施方

式对本发明进行进一步的详细描述。需要说明的是，在不冲突的情况下，本申请的实施例及实施例中的特征可以相互组合。

在下面的描述中阐述了很多具体细节以便于充分理解本发明，但是，本发明还可以采用其他不同于在此描述的其他方式来实施，因此，本发明的保护范围并不受下面公开的具体实施例的限制。

图1示出了根据本发明实施例的一种移位寄存器单元单元的结构示意图。参见图1，根据本发明实施例的移位寄存器单元可以包括：输入单元100，连接第一直流电压端CN、第二直流电压端CNB、第三直流电压端VGH、第一扫描脉冲输入端INPUT、第二扫描脉冲输入端RESET和第一节点N1；用于在第一扫描脉冲输入端INPUT为第一电平时，将第一节点N1与第一直流电压端CN导通；在第二扫描脉冲输入端RESET为第一电平时，将第一节点N1与第二直流电压端CNB导通。移位寄存器单元还可以包括第一储能单元200，连接第一节点N1，用于在第一节点N1悬浮时，维持第一节点N1的电荷量；第二储能单元300，连接第三节点N3，用于在第三节点N3悬浮时，维持第三节点N3的电荷量；第一输出单元400，连接第一节点N1、第一时钟信号端CK1和第一扫描脉冲输出端OUTPUT1，用于在第一节点N1为第一电平时，将第一扫描脉冲输出端OUTPUT1与第一时钟信号端CK1导通；第二输出单元500，连接第一节点N1、第二时钟信号端CK2和第二扫描脉冲输出端OUTPUT2，用于在第一节点N1为第一电平时，将第二扫描脉冲输出端OUTPUT2与第二时钟信号端CK2导通；复位单元600，连接第一节点N1、第三节点N3、第四直流电压端VGL、第一扫描脉冲输出端OUTPUT1、第二扫描脉冲输出端OUTPUT2；用于在第三节点N3为第一电平时，将第一节点N1、第一扫描脉冲输出端OUTPUT1、第二扫描脉冲输出端OUTPUT2与第四直流电压端VGL导通；第三节点电平控制单元700，连接第三直流电压端VGH、第四直流电压端VGL、第一节点N1、第三节点N3、第四节点N4；用于在第四节点N4为第一电平时，将第三节点N3与第三直流电压端导通VGH，在第一节点N1为第一电平时，将第三节点N3与第四直流电压端VGL导通；第四节点电平控制单元800，连接第一直流电压端CN、第二直流电压端CNB、第三时钟信号端CLK3、第四节点N4；用于在第一直流电压端CN为第一电平时，将第四节点N4与第三时钟信号端CLK3导通；在第二直流电压端CNB为第一电平时，将第四节点N4与第三时钟信号端CLK3导通。

包括图1中的移位寄存器单元的栅极驱动电路GOA可以参考图2。栅极驱动电路GOA包括多个级联的移位寄存器单元和多条时钟信号线；移位寄存器单元为第一方面所述的移位寄存器单元；相邻两级的移位寄存器单元中，上一级移位寄存器单元SR(N)的第二扫描脉冲

输出端 $OUTPUT2(N)$ 连接下一级移位寄存器单元 $SR(N+1)$ 的第一扫描脉冲输入端 $INPUT(N+1)$ ；下一级移位寄存器单元 $SR(N+1)$ 的第一扫描脉冲输出端 $OUTPUT2(N+1)$ 连接上一级移位寄存器单元的第二扫描脉冲输入端 $RESET(N)$ ；奇数级移位寄存器单元 $SR(2N+1)$ 的第一时钟信号端 $CK1$ 连接第一时钟信号线 $CLKA$ ，第二时钟信号端 $CK2$ 连接第二时钟信号线 $CLKB$ ，第三时钟信号端 $CK3$ 连接第三时钟信号线 $CLKC$ ；偶数级移位寄存器单元 $SR(2N)$ 的第一时钟信号端 $CK1$ 连接第三时钟信号线 $CLKC$ ，第二时钟信号端 $CK2$ 连接第四时钟信号线 $CLKD$ ，第三时钟信号端 $CK3$ 连接第一时钟信号线 $CLKA$ 。

根据本发明实施例，在第一扫描脉冲输入端 $INPUT$ 为第一电平时，将第一节点 $N1$ 与第一直流电压端 CN 导通，通过第一直流电压端 CN 拉高第一节点 $N1$ 的电压，实现正向扫描；在第二扫描脉冲输入端 $RESET$ 为第一电平时，将第一节点 $N1$ 与第二直流电压端 CNB 导通，通过第二直流电压端 CNB 拉高第一节点 $N1$ 的电压，实现反向扫描，从而使得本发明提供的移位寄存器能够支持对栅线的双向扫描。此外，本发明提供的每一级移位寄存器单元还具有两个扫描脉冲输出端，在第 N 级移位寄存器单元的第一扫描脉冲输出端 $OUTPUT1$ 向第 N 级像素单元输出栅极驱动信号使得第 N 行像素单元开启之后的下一个时间阶段，第 N 级移位寄存器单元的第二扫描脉冲输出端 $OUTPUT1$ 可以向第 $N+1$ 行像素单元输出栅极电压，从而可以通过一级移位寄存器单元控制两行像素的开启，有效提高显示的灵活性，使得包含该移位寄存器的栅极驱动电路驱动的显示面板能够满足各种不同状态的显示需求。

下面结合图3对图2示出的栅极驱动电路的其中一种驱动方法以及其实现其功能的原理进行说明。参见图3，假设这里的第一电平为高电平，则相应的第二电平为低电平。该方法可以具体包括：

在各个移位寄存器单元的第三直流电压端 VGH 输入第一电平直流电压；

在各个移位寄存器单元的第四直流电压端 VGL 输入第二电平直流电压；

在栅极驱动电路进行正向扫描时，在各个移位寄存器单元的第一直流电压端 CN 输入第一电平直流电压，在各个移位寄存器单元的第二直流电压端 CNB 输入第二电平直流电压；

在栅极驱动电路进行反向扫描时，在各个移位寄存器单元的第一直流电压端 CN 输入第二电平直流电压，在各个移位寄存器单元的第二直流电压端 CNB 输入第一电平直流电压；

在第一时钟信号线 $CLKA$ 输入第一时钟信号 $CLKA$ （为了便于描述，将在每一驱动线上输入的时钟信号与该驱动线采用相同的符号表示），在第二时钟信号线 $CLKB$ 输入第二时钟信号 $CLKB$ ；在第三时钟信号线 $CLKC$ 输入第三时钟信号 $CLKC$ ，在第四时钟信号线 $CLKD$ 输

入第四时钟信号CLKD;

在第一级移位寄存器单元SR (1) 的扫描脉冲输入端INPUT输入起始扫描脉冲STV; 所述起始扫描脉冲STV的电平为第一电平;

其中, 第一时钟信号CLKA、第二时钟信号CLKB、第三时钟信号CLKC和第四时钟信号CLKD的时钟周期相同; 其中, 第一时钟信号CLKA、第二时钟信号CLK2、和第三时钟信号CLKB和第四时钟信号CLK4的占空比均为1/4, 并依次相差1/4个周期;

起始扫描脉冲STV的起始时刻与第一时钟信号CLKD中的一个第一电平的起始时刻相同, 结束时刻与该第一电平的结束时刻相同。

当栅极驱动电路进行正向扫描时, 第一直流电压端CN为第一电平, 第二直流电压端CNB为第二电平。

参见图3, 对于第一级移位寄存器单元SR (1), 在第一阶段S1, CLKA、CLKB、CLKC以及CLKD均为第二电平, 起始扫描脉冲STV为第一电平 (起始扫描脉冲STV的信号可以参考图3中的N-1级输出信号, 对于第N级移位寄存器单元SR (n) 来说, 第N-1级移位寄存器单元SR (n-1) 输出的信号就相当于起始信号), 则此时输入单元100将第一节点N1与第一直流电压端CN导通, 第一节点N1被置为第一电平。从而第一输出单元400将第一扫描脉冲输出端OUTPUT1与第一时钟信号端CK1导通, 第二输出单元500将第二扫描脉冲输出端OUTPUT2与第二时钟信号端CK2导通。由于此时第一时钟信号端CK1所连接的第一时钟信号线CLKA和以及第二时钟信号端CK2所连接的第一时钟信号线CLKB均为第二电平, 则第一扫描脉冲输入端OUTPUT1和第二扫描脉冲输出端OUTPUT2均为第二电平; 另外由于第一级移位寄存器单元SR(1) 的第二扫描脉冲输入端RESET连接的第二级移位寄存器单元SR(2) 的第一扫描脉冲输出端OUTPUT1为第二电平, 则此时第一级移位寄存器单元SR (1) 的第二扫描脉冲输入端RESET也为第二电平; 另外, 对于第一级移位寄存器单元SR (1), 由于当前处于正扫阶段, 因此第一直流电压端CN为第一电平, 此时, 第四节点电平控制单元800将第四节点N4与第三时钟信号端CK3导通, 该阶段内, 第三时钟信号线CLKC为第二电平, 因此, 第四节点N4也为第二电平, 第四节点N4在此阶段内不影响第三节点控制单元700; 此时第三节点控制单元700只受到第一节点N1的影响, 由于第一节点N1为第一电平, 则第三节点控制单元700将第三节点N3与第四直流电压端VGL导通, 将第三节点N3置为第二电平; 由于第三节点N3为第二电平, 此时, 复位单元不将第一节点N1、第一扫描脉冲输出端OUTPUT1、第二扫描脉冲输出端与第四直流电压端VGL导通; 在该阶段, 第一储能单元200连接第一节点N1的一端被写入电压。

同样参见图3, 对于第一级移位寄存器单元SR (1), 在第二阶段S2, 第一节点N1在第一储能单元200的支持下继续维持为第一电平; 第一时钟信号端CK1与第一扫描脉冲输出端OUTPUT1继续导通, 第二时钟信号端CK2与第二扫描脉冲输出端OUTPUT2继续导通; 第一时钟信号线CLKA为第一电平, 第二时钟信号线CLKB为第二电平, 相应的第一时钟信号端CK1为第一电平, 第二时钟信号端CK2为第二电平; 从而使得第一扫描脉冲输出端OUTPUT1开始向第一行像素单元G (1) 输出第一电平的扫描脉冲, 第二扫描脉冲输出端OUTPUT2不输出; 另外, 第一级移位寄存器单元SR (1) 中, 第二扫描脉冲输入端RESET继续维持为第二电平, 第三节点N3也维持为第二电平, 第四节点N4也维持为第二电平。

在第二阶段S2, 对于第二级移位寄存器单元SR (2), 且各个端子 (包括两个时钟信号端CK1和CK2、扫描脉冲输入端INPUT和第二扫描脉冲输入端RESET) 与第一级移位寄存器单元SR (1) 在第一阶段S1所被输入的信号的情况一致, 因此第二级移位寄存器单元SR (2) 中各个节点以及扫描脉冲输出端的电位情况与第一级移位寄存器单元SR (1) 在第一阶段S1的电位情况完全一致, 在此不再详细说明。

在第三阶段S3, 对于第一级移位寄存器单元SR (1), 其第二扫描脉冲输入端RESET所连接的二级移位寄存器单元SR (2) 的第一扫描脉冲输出端OUTPUT1 (也即向第3行像素单元输出的信号) 为第二电平。此时, 第一扫描脉冲输入端INPUT也为第二电平, 因此, 第一节点N1与第一直流电压端CN以及第二直流电压端CNB均不导通, 第一节点N1将在第一储能单元200的支持下继续维持第一电平。此时, 第一输出单元400将第一扫描脉冲输出端OUTPUT1与第一时钟信号端CK1导通, 第二输出单元500将第二扫描脉冲输出端OUTPUT2与第二时钟信号端CK2导通; 然而该阶段内第一时钟信号线CLKA为第二电平, 第二时钟信号线CLKB为第一电平, 相应的第一时钟信号端CK1为第二电平, 第二时钟信号端CK2为第一电平。因此, 此时第一扫描脉冲输出端OUTPUT1不输出, 第二扫描脉冲输出端OUTPUT2向第二行像素单元G (2) 输出第一电平的脉冲信号。另外, 对于第一级移位寄存器单元SR (1), 由于在该阶段内第一节点N1为第一电平, 因此第三节点电平控制单元700将第三节点N3与第四直流电压端VGL导通, 第三节点N3将被置为第二电平; 此时, 第四节点N4与第三时钟信号端CK3导通, 该阶段内第三时钟信号线CLKC为第二电平, 相应的第三时钟信号端CK3也为第二电平, 因此第四节点N4也被置为第二电平。

在第三阶段S3, 对于第二级移位寄存器单元SR (2), 且各个端子 (包括两个时钟信号端CK1和CK2、扫描脉冲输入端INPUT和第二扫描脉冲输入端RESET) 与第一级移位寄存器单元SR (1) 在第二阶段S2所被输入的信号的情况一致, 也即通过第二级移位寄存器单元SR

(2) 的第一扫描脉冲输出端OUTPUT1向第三行像素单元G (3) 输出扫描脉冲, 第二级移位寄存器单元SR (2) 的第二扫描脉冲输出端OUTPUT2在该阶段内不输出。第二级移位寄存器单元SR(2) 中其他节点以及扫描脉冲输出端的电位情况与第一级移位寄存器单元SR(1) 在第二阶段S2的电位情况完全一致, 在此不再详细说明。

在第四阶段S4, 对于第一级移位寄存器单元SR (1), 其第二扫描脉冲输入端RESET所连接的二级移位寄存器单元SR (2) 的第一扫描脉冲输出端OUTPUT1 (也即向第3行G (3) 像素单元输出的信号) 为第一电平, 因此, 第二扫描脉冲输入端RESET为第一电平; 此时, 输入单元100将第一节点N1与第二直流电压端CNB导通, 由于此时为正向扫描, 第二直流电压端CNB为第二电平, 因此第一节点N1将被置为第一电平; 则第一时钟信号端CK1与第一扫描脉冲输出端OUTPUT1不导通, 第二时钟信号端CK2与第二扫描脉冲输出端OUTPUT2不导通, 第一扫描脉冲输出端OUTPUT1与第二扫描脉冲输出端OUTPUT2不输出; 另外, 对于第一级移位寄存器单元SR (1), 由于第一直流电压端为高电平, 因此第四节点与第三时钟信号端CK3导通; 在该阶段, 第三时钟信号端CK3连接的第三时钟信号线CLKC为第一电平, 因此第四节点被置为第一电平; 进而第三节点电平控制单元700将第三节点N3与第三直流电压端VGH导通, 第三节点N3被置为第一电平; 因此, 复位单元600将第一节点N1、第一扫描脉冲输出端OUTPUT1、第二扫描脉冲输出端OUTPUT2与第四直流电压端VGL导通, 将第一节点N1、第一扫描脉冲输出端OUTPUT1、第二扫描脉冲输出端OUTPUT2均置为第二电平从而实现复位。

在第四阶段S4, 对于第二级移位寄存器单元SR (2), 且各个端子 (包括两个时钟信号端CK1和CK2、扫描脉冲输入端INPUT和第二扫描脉冲输入端RESET) 与第一级移位寄存器单元SR (1) 在第三阶段S3所被输入的信号的情况一致, 也即通过第二级移位寄存器单元SR (2) 的第二扫描脉冲输出端OUTPUT2向第四行像素单元G (4) 输出扫描脉冲, 第二级移位寄存器单元SR (2) 的第一扫描脉冲输出端OUTPUT1在该阶段内不输出。第二级移位寄存器单元SR(2) 中其他节点以及扫描脉冲输出端的电位情况与第一级移位寄存器单元SR(1) 在第三阶段S3的电位情况完全一致, 在此不再详细说明。

从上述的驱动过程不难看出, 对于相邻两级的移位寄存器单元来说, 后一级移位寄存器单元的各个端子在当前阶段所接收到的信号的状态与上一级移位寄存器单元的各个端子在上一个阶段所接收到的信号的电位状态完全一致, 这样按照上述的描述可以得知, 各级移位寄存器单元会依次输出多个扫描脉冲。

需要说明的是, 上述扫描过程为正向扫描过程, 也即第一扫描脉冲输入端INPUT作为

每一级移位寄存器单元的输入端，第二扫描脉冲输入端RESET作为每一级移位寄存器单元的复位端；不难理解的是，在反扫的过程中这两个端子的功能与正扫的过程正好相反，也即第一扫描脉冲输入端INPUT作为每一级移位寄存器单元的复位端，第二扫描脉冲输入端RESET作为每一级移位寄存器单元的输入端。其余端子的功能原理以及在各个阶段的电位和输出情况与正扫时相同，在此不再详细说明。

还需要说明的是，上述所述的驱动方法仅是图2中提供的栅极驱动电路的一种可能的驱动方法，在实际应用中，相应的驱动方法不限于图3中示出的形式。

在具体实施时，除了图1中示出的移位寄存器单元所示出的基本结构之外，根据本发明实施例的移位寄存器单元还可以包含其他结构。图4示出了根据另一实施例的移位寄存器单元的结构示意图。除了图1中示出的各个单元之外，图4中的根移位寄存器单元还包括重置单元900。

如图4所示，重置单元900连接第三节点N3、重置使能控制端EN、第三直流电压端VGH、第四直流电压端VGL、第一扫描脉冲输出端OUTPUT1和第二扫描脉冲输出端OUTPUT2；用于在重置使能控制端EN为第一电平时，将第三节点N3与第四直流电压端导通VGL，将第一扫描脉冲输出端OUTPUT1和第二扫描脉冲输出端OUTPUT2与第三直流电压端VGH导通。

下面结合对包含图4的栅极驱动电路的一种驱动方法以及其工作原理进行说明。同样假设第一电平为高电平，第二电平为低电平。可以理解的是，包含本实施例提供的移位寄存器单元的栅极驱动电路在进行正向或反向扫描的过程与上一实施例中的过程相同。不同的是，还包括在各个移位寄存器单元的重置使能控制端EN输入重置使能信号EN，重置使能信号EN在栅极驱动电路每一帧扫描过程中保持第二电平，在每一帧扫描结束时变为第一电平。因此，在每一帧扫描结束后，重置使能信号端EN为第一电平，重置单元900将第三节点N3与第四直流电压端导通VGL，使第三节点N3置为第二电平，从而复位单元对各个扫描脉冲输出端没有影响；同时重置单元900将第一扫描脉冲输出端OUTPUT1和第二扫描脉冲输出端OUTPUT2与第三直流电压端VGH导通，将第一扫描脉冲输出端OUTPUT1和第二扫描脉冲输出端OUTPUT2置为第一电平，从而将第一扫描脉冲输出端OUTPUT1和第二扫描脉冲输出端OUTPUT2的信号进行了擦除重置。

根据本发明实施例，由于每一级移位寄存器的重置单元900均连接重置使能控制端EN，因此在每一帧扫描结束之后，在重置使能控制端EN的控制下，所有级的移位寄存器中的第一扫描脉冲输出端OUTPUT1和第二扫描脉冲输出端OUTPUT2都与VGH导通，从而能够一

次将所有的移位寄存器的输出状态进行擦除重置，便于下一帧的扫描。

从上述的描述可以得知，在能够实现对应的功能的前提下，各个功能单元具体如何设计不会影响本发明的保护范围。下面对各个功能单元的一些示例实施方式进行进一步的说明。

参见图5A，输入单元100包括第四晶体管M4、第五晶体管M5和传输单元。第四晶体管M4的栅极连接第一扫描脉冲输入端INPUT、源极和漏极中的一个连接第一直流电压端CN，另一个连接第一节点N1；第五晶体管M5的栅极连接第二扫描脉冲输入端CNB，源极和漏极中的一个连接第一直流电压端CN，另一个连接第一节点N1。此外，输入单元100中的传输单元包括第六晶体管M6。其中，第六晶体管M6的栅极连接第三直流电压端VGH、源极和漏极中的一个连接第二节点N2，另一个连接第一节点N1。

输入单元100的工作原理具体如下：由于传输单元中的第六晶体管M6的栅极连接第三直流电压端VGH，因此第六晶体管M6长期保持导通状态，第六晶体管M6能够避免第一节点漏电，保证第一节点的电荷不流失。当进行正向扫描时，第一直流电压端CN为第一电平，第二扫描脉冲输入端CNB为第二电平。当第一扫描脉冲输入端INPUT为第一电平时，第四晶体管M4导通。此时，第一节点通过第六晶体管M6、第四晶体管M4与第一直流电压端CN导通，从而被置为第一电平，实现了上述的输入单元100的功能。当进行反向扫描时，第一直流电压端CN为第二电平，第二扫描脉冲输入端CNB为第一电平。当第二扫描脉冲输入端RESET为第一电平时，第五晶体管M5导通。此时，第一节点通过第六晶体管M6、第五晶体管M5与第二直流电压端CNB导通，从而被置为第一电平，实现了上述的输入单元100的功能。

在具体实施时，参见图5A，第一输出单元400包括第七晶体管M7。第七晶体管M7的栅极连接第一节点N1，源极和漏极中的一个连接第一扫描脉冲输出端OUTPUT1，另一个连接第一时钟信号端CK1。备选地或附加地，第二输出单元500包括第八晶体管M8。第八晶体管M8的栅极连接第一节点N1，源极和漏极中的一个连接第二扫描脉冲输出端OUTPUT2，另一个连接第二时钟信号端CK2。

第一输出单元400的工作原理具体如下：当第一节点为第一电平时，第七晶体管M7开启，从而将第一扫描脉冲输出端OUTPUT1与第一时钟信号端CK1导通，使得第一扫描脉冲输出端OUTPUT1输出与第一时钟信号端CK1相同波形的扫描脉冲。第二输出单元500的工作原理具体如下：当第一节点为第一电平时，第八晶体管M8开启，从而将第二扫描脉冲输出端OUTPUT2与第二时钟信号端CK2导通，使得第二扫描脉冲输出端OUTPUT2输出与第二时钟

信号端CK2相同波形的扫描脉冲。通过上述方式，实现了第一输出单元400以及第二输出单元500的功能。

在具体实施时，参见图5A，第一储能单元200包括第一电容C1，第一电容C1的一端连接第一节点N1，另一端连接第四直流电压端VGL。备选地或附加地，第二储能单元300包括第二电容C0，第二电容C0的一端连接第三节点N3，另一端连接第四直流电压端VGL。

第一储能单元200与第二储能单元300的功能相同，均用于在第一节点N1或第三节点N3悬浮时为维持第一节点N1或第三节点N3的电荷量，使第一节点N1或第三节点N3维持当前的电平状态。

参见图5A，复位单元600可以包括：第九晶体管M9、第十晶体管M10和第十一晶体管M11。第九晶体管M9的栅极连接第三节点N3，源极和漏极中的一个连接第一节点N1，另一个连接第四直流电压端VGL。第十晶体管M10的栅极连接第三节点N3，源极和漏极中的一个连接第一扫描脉冲输出端OUTPUT1，另一个连接第四直流电压端VGL。第十一晶体管M11的栅极连接第三节点N3，源极和漏极中的一个连接第二扫描脉冲输出端OUTPUT2，另一个连接第四直流电压端VGL。

复位单元600的工作原理具体如下：当第三节点N3为第一电平时，第九晶体管M9、第十晶体管M10和第十一晶体管M11均开启。此时，第一节点N1通过第九晶体管M9与第四直流电压端VGL导通从而被置为第二电平。第一扫描脉冲输出端OUTPUT1通过第十晶体管M10与第四直流电压端VGL导通从而被置为第二电平。第二扫描脉冲输出端OUTPUT2通过第十一晶体管M11与第四直流电压端VGL导通从而被置为第二电平。进而实现对第一节点N1、第一扫描脉冲输出端OUTPUT1以及第二扫描脉冲输出端OUTPUT2复位的功能。

参见图5B，第三节点电平控制单元700包括：第十四晶体管M14和第十五晶体管M15。第十四晶体管M14的栅极连接第四节点N4，源极和漏极中的一个连接第三直流电压端VGH，另一个连接第三节点N3；第十五晶体管M15的栅极连接第一节点N1，源极和漏极中的一个连接第四直流电压端VGL，另一个连接第三节点N3。

第三节点电平控制单元700的工作原理具体如下：在第四节点为第一电平时，第十四晶体管M14开启，第三节点N3通过第十四晶体管M14与第三直流电压端VGH导通从而被置为第一电平。在第一节点为第一电平时，第十五晶体管M15开启，第三节点N3通过第十五晶体管M15与第四直流电压端VGL导通从而被置为第二电平。进而实现了对第三节点N3的电平控制，实现了第三节点电平控制单元700的功能。

在具体实施时，参见图5B，第四节点电平控制单元800包括：第十二晶体管M12和第十

三晶体管M13。第十二晶体管M12的栅极连接第一直流电压端CN，源极和漏极中的一个连接第三时钟信号端CK3，另一个连接第四节点N4。第十三晶体管M13的栅极连接第二直流电压端CNB，源极和漏极中的一个连接第三时钟信号端CK3，另一个连接第四节点N4。

第四节点电平控制单元800的工作原理具体如下：当栅极驱动电路对栅线进行正扫时，第一直流电压端CN为第一电平，第二直流电压端CNB为第二电平，此时，第十二晶体管M12开启，将第四节点N4与第三时钟信号端CK3导通，从而输出与第三时钟信号端CK3的相同的脉冲信号。当栅极驱动电路对栅线进行反扫时，第一直流电压端CN为第二电平，第二直流电压端CNB为第一电平。此时，第十三晶体管M13开启，将第四节点N4与第三时钟信号端CK3导通，输出与第三时钟信号端CK3的相同的脉冲信号，从而实现第四节点电平控制单元800的功能。

参见图5B，重置单元900包括：第一晶体管M1、第二晶体管M2和第三晶体管M3。第一晶体管M1的栅极连接重置使能控制端EN，源极和漏极中的一个连接第四直流电压端VGL，另一个连接第三节点N3。第二晶体管M2的栅极连接重置使能控制端EN，源极和漏极中的一个连接第三直流电压端VGH，另一个连接第一扫描脉冲输出端OUTPUT1。第三晶体管M3的栅极连接重置使能控制端EN，源极和漏极中的一个连接第三直流电压端VGH，另一个连接第二扫描脉冲输出端OUTPUT2。

重置单元800的工作原理具体如下：当重置使能控制端EN为第一电平时，第一晶体管M1、第二晶体管M2和第三晶体管M3均导通，此时，第三节点通过第一晶体管M1与第四直流电压端VGL导通从而被置为第二电平，使得第三节点N3不再影响第一扫描脉冲输出端OUTPUT1以及第二扫描脉冲输出端OUTPUT2的信号状态；第一扫描脉冲输出端OUTPUT1通过第二晶体管M2与第三直流电压端VGH导通从而被置为第一电平，同样地，第二扫描脉冲输出端OUTPUT2通过第三晶体管M3与第三直流电压端VGH导通从而被置为第一电平，从而将第一扫描脉冲输出端OUTPUT1以及第二扫描脉冲输出端OUTPUT2进行重置，为下一帧扫描输出做准备。

在上述示例中，各个单元所包含的晶体管均为导通电平是第一电平的晶体管，这里的第一电平可以为高电平。这样可以通过相同的工艺制作，能够降低制作难度。

在此处所提供的说明书中，说明了大量具体细节。然而，能够理解，本发明的实施例可以在没有这些具体细节的情况下实践。在一些实例中，并未详细示出公知的方法、结构和技术，以便不模糊对本说明书的理解。

应理解，以上实施例仅用以说明本发明的技术方案，而非对其限制；尽管参照前述实

实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

权 利 要 求 书

1、一种移位寄存器单元，其中，包括：

输入单元，连接第一直流电压端、第二直流电压端、第三直流电压端、第一扫描脉冲输入端、第二扫描脉冲输入端和第一节点；用于在第一扫描脉冲输入端为第一电平时，将第一节点与第一直流电压端导通；在第二扫描脉冲输入端为第一电平时，将第一节点与第二直流电压端导通；

第一储能单元，连接第一节点，用于在第一节点悬浮时，维持第一节点的电荷量；

第二储能单元，连接第三节点，用于在第三节点悬浮时，维持第三节点的电荷量；

第一输出单元，连接第一节点、第一时钟信号端和第一扫描脉冲输出端，用于在第一节点为第一电平时，将第一扫描脉冲输出端与第一时钟信号端导通；

第二输出单元，连接第一节点、第二时钟信号端和第二扫描脉冲输出端，用于在第一节点为第一电平时，将第二扫描脉冲输出端与第二时钟信号端导通；

复位单元，连接第一节点、第三节点、第四直流电压端、第一扫描脉冲输出端、第二扫描脉冲输出端；用于在第三节点为第一电平时，将第一节点、第一扫描脉冲输出端、第二扫描脉冲输出端与第四直流电压端导通；

第三节点电平控制单元，连接第三直流电压端、第四直流电压端、第一节点、第三节点、第四节点；用于在第四节点为第一电平时，将第三节点与第三直流电压端导通，在第一节点为第一电平时，将第三节点与第四直流电压端导通；

第四节点电平控制单元，连接第一直流电压端、第二直流电压端、第三时钟信号端、第四节点；用于在第一直流电压端为第一电平时，将第四节点与第三时钟信号端导通；在第二直流电压端为第一电平时，将第四节点与第三时钟信号端导通。

2、根据权利要求1所述的移位寄存器单元，其中，还包括：

重置单元，连接第三节点、重置使能控制端、第三直流电压端、第四直流电压端、第一扫描脉冲输出端和第二扫描脉冲输出端；用于在重置使能控制端为第一电平时，将第三节点与第四直流电压端导通，将第一扫描脉冲输出端和第二扫描脉冲输出端与第三直流电压端导通。

3、根据权利要求2所述的移位寄存器单元，其中，所述重置单元包括第一晶体管、第二晶体管和第三晶体管；

所述第一晶体管的栅极连接重置使能控制端，源极和漏极中的一个连接第四直流电压

端，另一个连接第三节点；

所述第二晶体管的栅极连接重置使能控制端，源极和漏极中的一个连接第三直流电压端，另一个连接第一扫描脉冲输出端；

所述第三晶体管的栅极连接重置使能控制端，源极和漏极中的一个连接第三直流电压端，另一个连接第二扫描脉冲输出端。

4、根据权利要求1-3任一项所述的移位寄存器单元，其中，所述输入单元包括第四晶体管、第五晶体管和传输单元；所述第四晶体管的栅极连接第一扫描脉冲输入端、源极和漏极中的一个连接第一直流电压端，另一个连接第一节点；

所述第五晶体管的栅极连接第二扫描脉冲输入端、源极和漏极中的一个连接第一直流电压端，另一个连接第一节点；

所述传输单元包括：第六晶体管，所述第六晶体管的栅极连接第三直流电压端、源极和漏极中的一个连接第二节点，另一个连接第一节点。

5、根据权利要求1-3任一项所述的移位寄存器单元，其中，第一储能单元包括第一电容，所述第一电容的一端连接第一节点，另一端连接第四直流电压端；和/或

第二储能单元，包括第二电容，所述第二电容的一端连接第三节点，另一端连接第四直流电压端。

6、根据权利要求1-3任一项所述的移位寄存器单元，其中，

所述第一输出单元包括第七晶体管；所述第七晶体管的栅极连接第一节点，源极和漏极中的一个连接第一扫描脉冲输出端，另一个连接第一时钟信号端；和/或，

所述第二输出单元包括第八晶体管；所述第八晶体管的栅极连接第一节点，源极和漏极中的一个连接第二扫描脉冲输出端，另一个连接第二时钟信号端。

7、根据权利要求1-3任一项所述的移位寄存器单元，其中，所述复位单元包括：

第九晶体管、第十晶体管和第十一晶体管；

所述第九晶体管的栅极连接第三节点，源极和漏极中的一个连接第一节点，另一个连接第四直流电压端；

所述第十晶体管的栅极连接第三节点，源极和漏极中的一个连接第一扫描脉冲输出端，另一个连接第四直流电压端；

所述第十一晶体管的栅极连接第三节点，源极和漏极中的一个连接第二扫描脉冲输出端，另一个连接第四直流电压端。

8、根据权利要求1-3任一项所述的移位寄存器单元，其中，所述第三节点电平控制单元，

包括：第十四晶体管和第十五晶体管；其中，

第十四晶体管的栅极连接第四节点，源极和漏极中的一个连接第三直流电压端，另一个连接第三节点；

第十五晶体管的栅极连接第一节点，源极和漏极中的一个连接第四直流电压端，另一个连接第三节点。

9、根据权利要求1所述的移位寄存器单元，其中，所述第四节点电平控制单元，包括：第十二晶体管和第十三晶体管；其中，

第十二晶体管的栅极连接第一直流电压端，源极和漏极中的一个连接第三时钟信号端，另一个连接第四节点；

第十三晶体管的栅极连接第二直流电压端，源极和漏极中的一个连接第三时钟信号端，另一个连接第四节点。

10、根据权利要求1所述的移位寄存器单元，其中，所述第一电平为高电平。

11、一种栅极驱动电路，其中，包括多个级联的移位寄存器单元和多条时钟信号线；所述移位寄存器单元为如权利要求1-10任一项所述的移位寄存器单元；

其中，相邻两级的移位寄存器单元中，上一级移位寄存器单元的第二扫描脉冲输出端连接下一级移位寄存器单元的第一扫描脉冲输入端；下一级移位寄存器单元的第一扫描脉冲输出端连接上一级移位寄存器单元的第二扫描脉冲输入端；奇数级移位寄存器单元的第一时钟信号端连接第一时钟信号线，第二时钟信号端连接第二时钟信号线，第三时钟信号端连接第三时钟信号线；偶数级移位寄存器单元的第一时钟信号端连接第三时钟信号线，第二时钟信号端连接第四时钟信号线，第三时钟信号端连接第一时钟信号线。

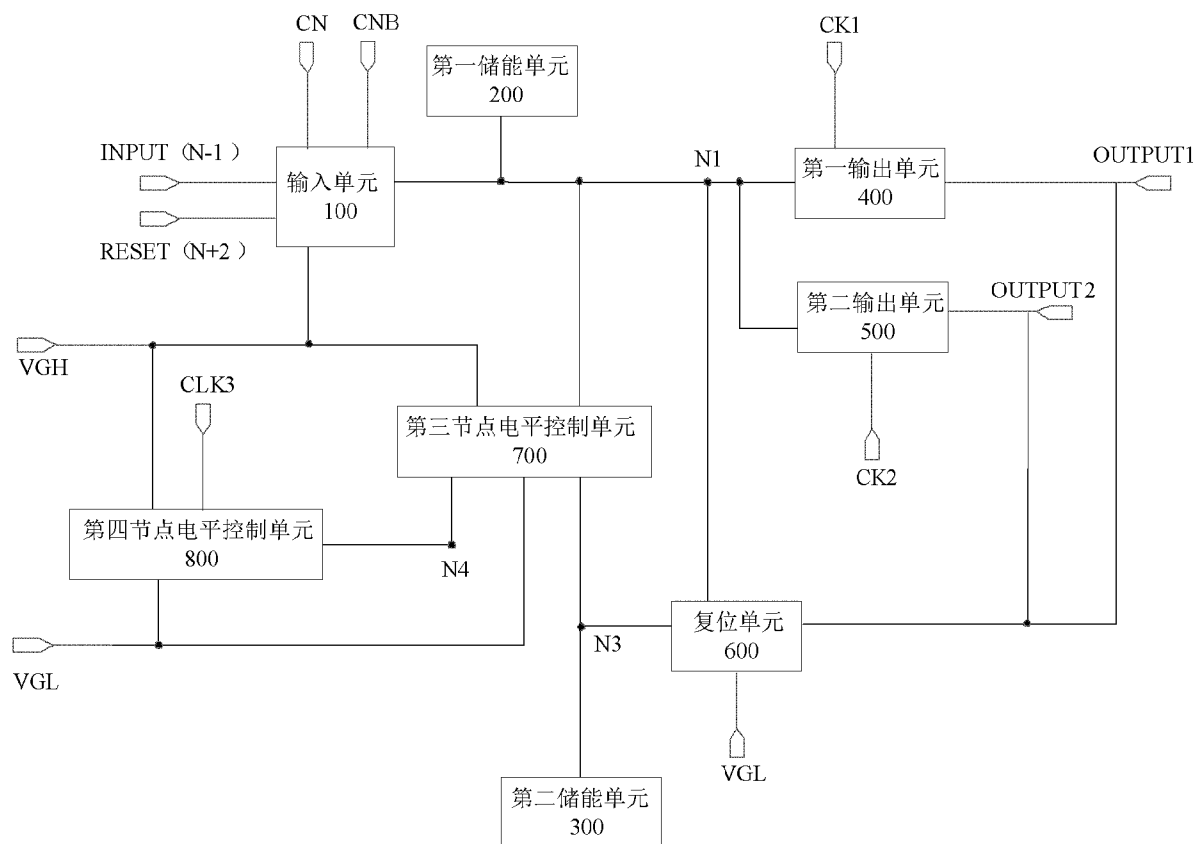


图 1

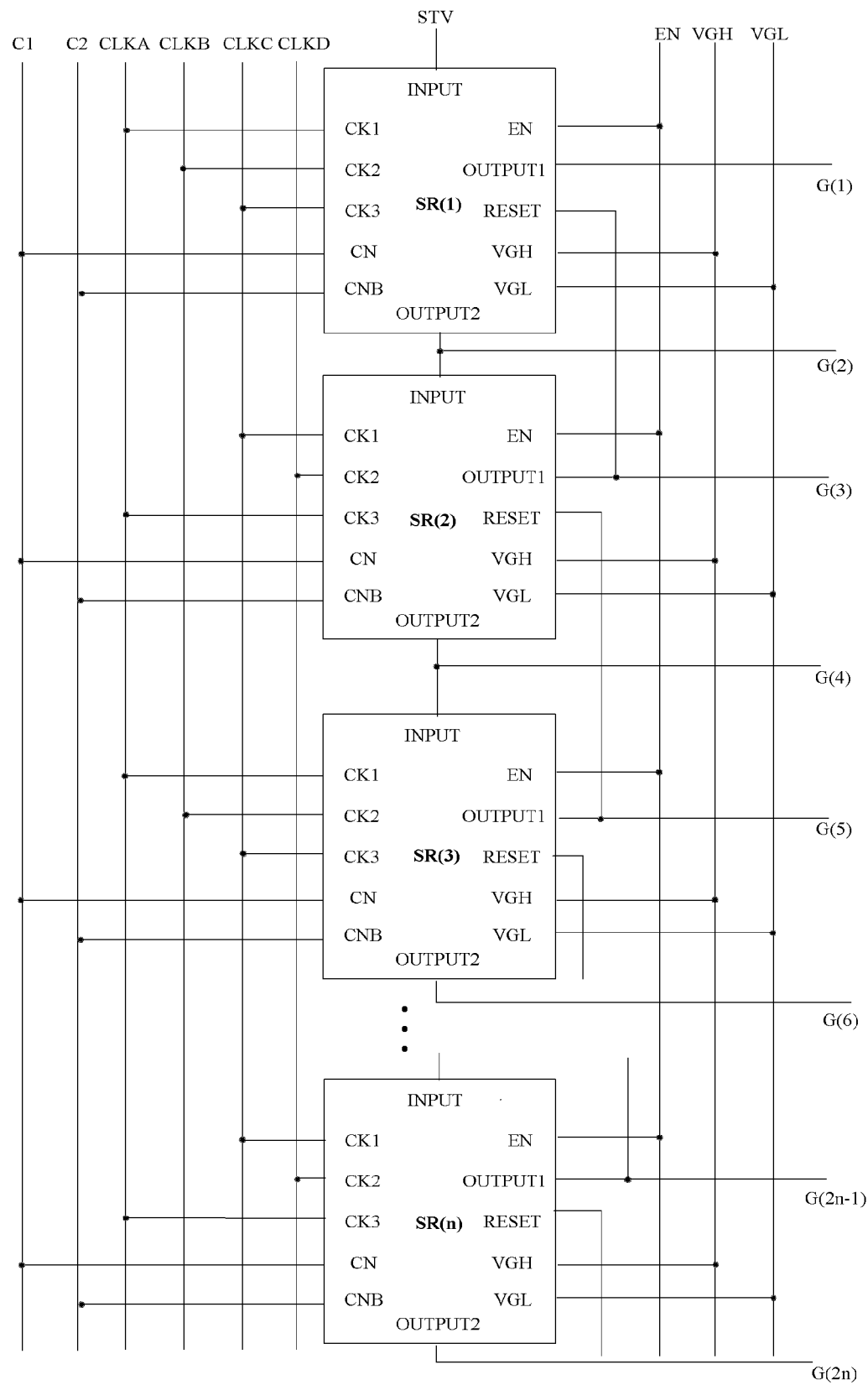


图 2

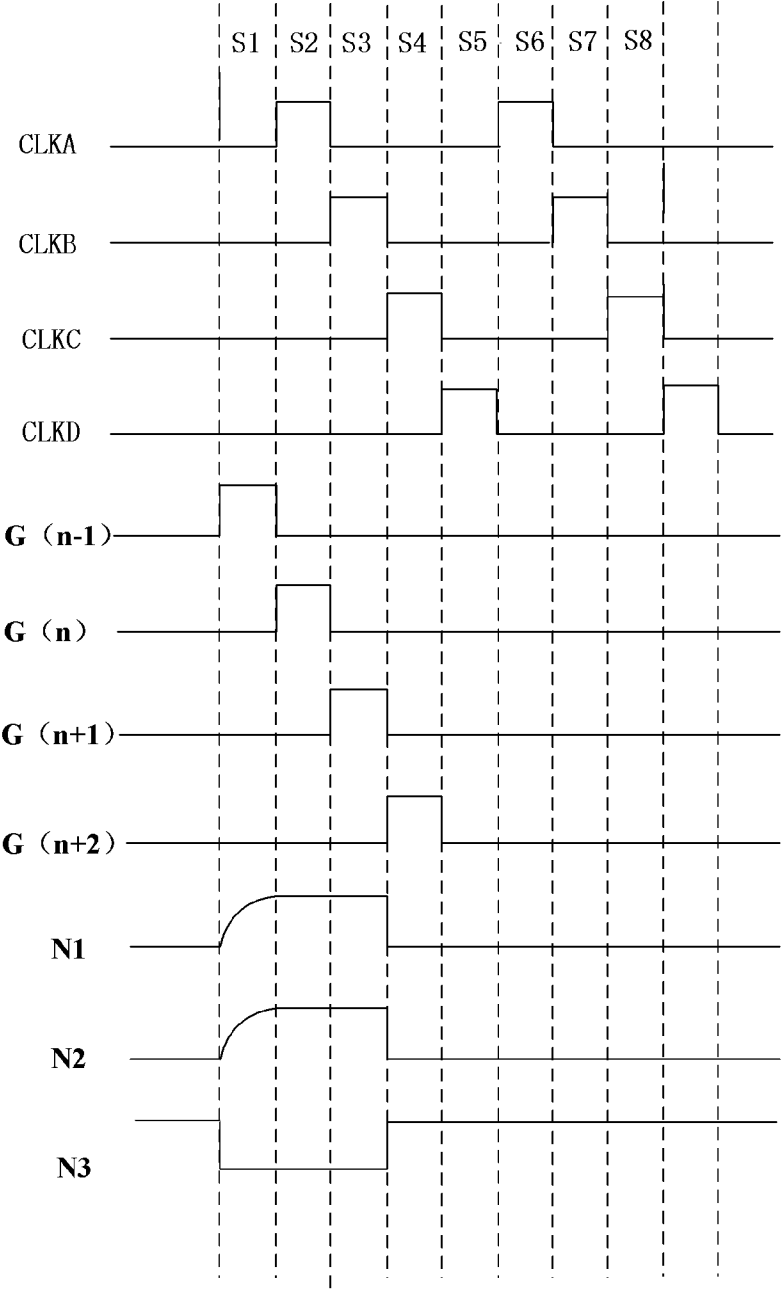


图 3

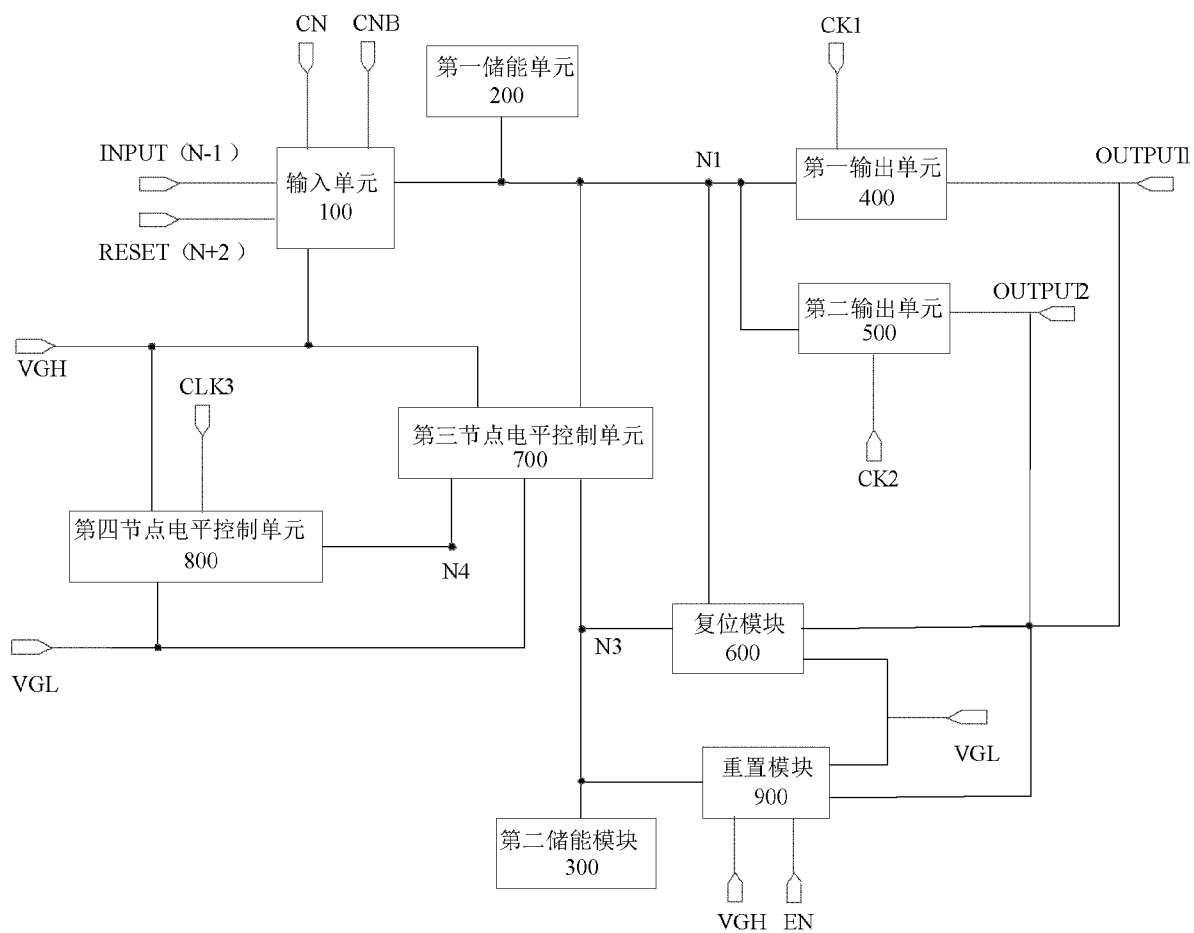


图 4

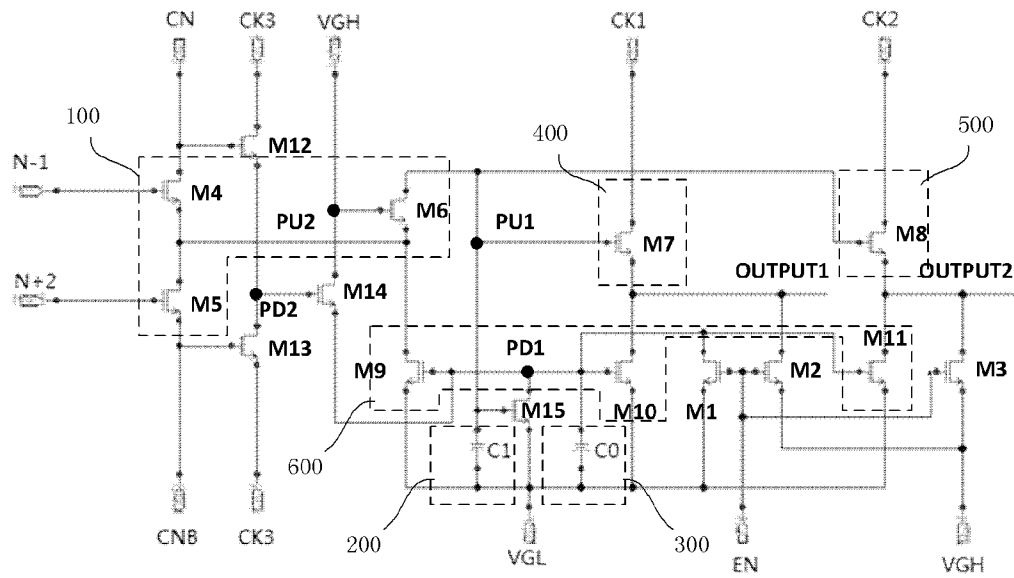


图 5A

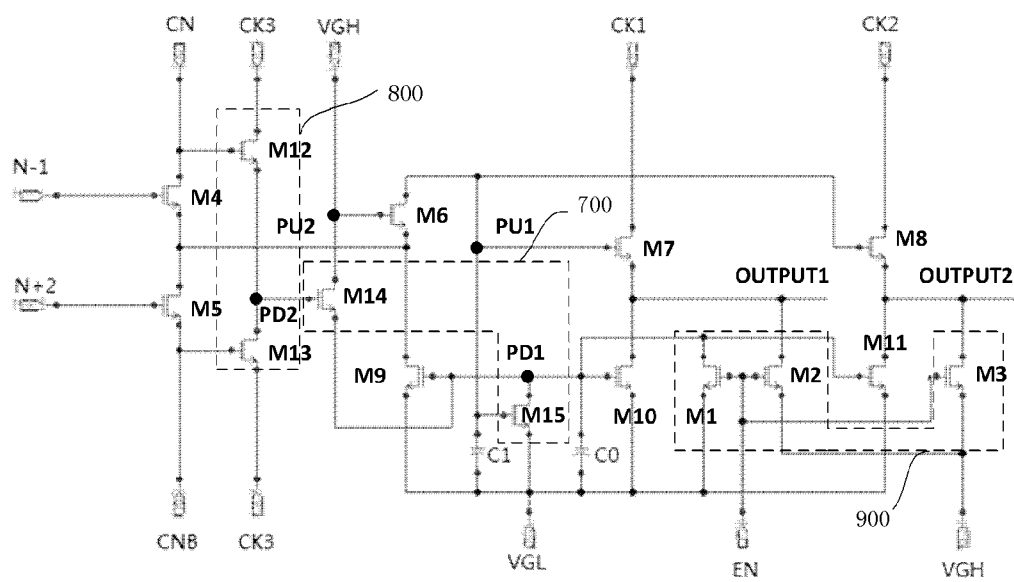


图 5B

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/093354

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 移位寄存, 栅极, 栅线, 扫描, 双向, 正反, 复位, 重置, 储能, 电容, 开关, 晶体管, 输入, 输出, 时钟, scan+, shift+ w register, reset+, capacit+, transist+, switch, input+, output+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 106128403 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 16 November 2016 (16.11.2016), description, paragraphs [0052]-[0102], and figures 1-5b	1-11
Y	CN 105118417 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 02 December 2015 (02.12.2015), description, paragraphs [0126]-[0136], and figure 2a	1, 4-11
Y	CN 205282054 U (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD. et al.), 01 June 2016 (01.06.2016), description, paragraphs [0111]-[0119], and figures 3a and 5	1, 4-11
A	CN 101996684 A (AU OPTRONICS CORP.), 30 March 2011 (30.03.2011), entire document	1-11
A	CN 105118418 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 02 December 2015 (02.12.2015), entire document	1-11
A	CN 105096865 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 25 November 2015 (25.11.2015), entire document	1-11

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
12 September 2017

Date of mailing of the international search report
17 October 2017

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
LI, Wenfei
Telephone No. (86-10) 62414006

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/093354

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 105139816 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 09 December 2015 (09.12.2015), entire document	1-11
A	US 2011044423 A1 (LIN, C.L. et al.), 24 February 2011 (24.02.2011), entire document	1-11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2017/093354

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106128403 A	16 November 2016	None	
CN 105118417 A	02 December 2015	US 2017092172 A1	30 March 2017
CN 205282054 U	01 June 2016	WO 2017118014 A1	13 July 2017
CN 101996684 A	30 March 2011	CN 101996684 B	24 July 2013
CN 105118418 A	02 December 2015	US 2017092212 A1	30 March 2017
CN 105096865 A	25 November 2015	WO 2017020472 A1	09 February 2017
CN 105139816 A	09 December 2015	WO 2017049658 A1	30 March 2017
US 2011044423 A1	24 February 2011	TW 201108245 A	01 March 2011
		TW I421881 B	01 January 2014
		US 8081731 B2	20 December 2011

国际检索报告

国际申请号

PCT/CN2017/093354

A. 主题的分类

G09G 3/36(2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G G11C

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 移位寄存, 栅极, 栅线, 扫描, 双向, 正反, 复位, 重置, 储能, 电容, 开关, 晶体管, 输入, 输出, 时钟, scan+, shift+ w register, reset+, capacit+, transist+, switch, input+, output+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 106128403 A (京东方科技集团股份有限公司 等) 2016年 11月 16日 (2016 - 11 - 16) 说明书第[0052]-[0102]段, 附图1-5b	1-11
Y	CN 105118417 A (京东方科技集团股份有限公司 等) 2015年 12月 2日 (2015 - 12 - 02) 说明书第[0126]-[0136]段, 附图2a	1, 4-11
Y	CN 205282054 U (北京京东方显示技术有限公司 等) 2016年 6月 1日 (2016 - 06 - 01) 说明书第[0111]-[0119]段, 附图3a、5	1, 4-11
A	CN 101996684 A (友达光电股份有限公司) 2011年 3月 30日 (2011 - 03 - 30) 全文	1-11
A	CN 105118418 A (京东方科技集团股份有限公司 等) 2015年 12月 2日 (2015 - 12 - 02) 全文	1-11
A	CN 105096865 A (京东方科技集团股份有限公司 等) 2015年 11月 25日 (2015 - 11 - 25) 全文	1-11

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 9月 12日

国际检索报告邮寄日期

2017年 10月 17日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李文斐

电话号码 (86-10)62414006

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 105139816 A (深圳市华星光电技术有限公司) 2015年 12月 9日 (2015 - 12 - 09) 全文	1-11
A	US 2011044423 A1 (LIN, CHIH-LUNG 等) 2011年 2月 24日 (2011 - 02 - 24) 全文	1-11

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/093354

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106128403	A	2016年 11月 16日	无			
CN	105118417	A	2015年 12月 2日	US	2017092172	A1	2017年 3月 30日
CN	205282054	U	2016年 6月 1日	WO	2017118014	A1	2017年 7月 13日
CN	101996684	A	2011年 3月 30日	CN	101996684	B	2013年 7月 24日
CN	105118418	A	2015年 12月 2日	US	2017092212	A1	2017年 3月 30日
CN	105096865	A	2015年 11月 25日	WO	2017020472	A1	2017年 2月 9日
CN	105139816	A	2015年 12月 9日	WO	2017049658	A1	2017年 3月 30日
US	2011044423	A1	2011年 2月 24日	TW	201108245	A	2011年 3月 1日
				TW	I421881	B	2014年 1月 1日
				US	8081731	B2	2011年 12月 20日

表 PCT/ISA/210 (同族专利附件) (2009年7月)