



(12)发明专利

(10)授权公告号 CN 104221127 B

(45)授权公告日 2017.04.12

(21)申请号 201280062807.7

(22)申请日 2012.12.19

(65)同一申请的已公布的文献号

申请公布号 CN 104221127 A

(43)申请公布日 2014.12.17

(30)优先权数据

61/577,135 2011.12.19 US

(85)PCT国际申请进入国家阶段日

2014.06.18

(86)PCT国际申请的申请数据

PCT/US2012/070639 2012.12.19

(87)PCT国际申请的公布数据

W02013/096459 EN 2013.06.27

(73)专利权人 佳能纳米技术公司

地址 美国得克萨斯州

专利权人 分子制模股份有限公司

(72)发明人 D·J·雷斯尼克 M·N·米勒

F·Y·徐

(74)专利代理机构 上海专利商标事务所有限公

司 31100

代理人 李玲

(51)Int.Cl.

H01L 21/027(2006.01)

(56)对比文件

US 2010248482 A1, 2010.09.30, 说明书第8-114段, 图1-18.

W0 2010065748 A2, 2010.06.10, 说明书第19-99段, 图1-6.

W0 2011107302 A2, 2011.09.09, 说明书第6-103段, 图3-13.

CN 1545645 A, 2004.11.10, 说明书第1页倒数第1、2段.

US 2009079005 A1, 2009.03.26, 说明书第31-34段.

US 2005076322 A1, 2005.04.07, 说明书第8段.

CN 101231473 A, 2008.07.30, 说明书第1页1-3段, 第4页第2段, 图4.

US 2009246706 A1, 2009.10.01, 全文.

CN 101272982 A, 2008.09.24, 全文.

审查员 赵凤瑗

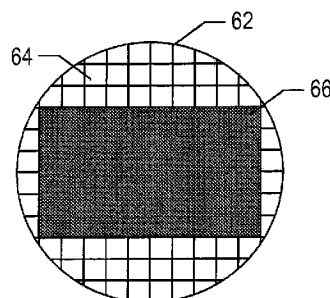
权利要求书1页 说明书7页 附图11页

(54)发明名称

用于压印光刻的无缝大面积主模板的制造

(57)摘要

描述了形成可用于图案化包括例如线栅偏振器(WGP)的大面积光学装置的大面积模板的方法。这些方法提供这种大面积装置的无缝图案化。



1. 一种形成压印光刻模板的方法,包含:

提供基板;

通过在该基板上生成多个图案化的场以在该基板上形成包括期望的长度和宽度的光栅的图案化的层,其中,生成多个图案化的场进一步包括如下步骤:使用具有10nm或更小的场放置精确度的光学扫描仪以及暗掩模通过光刻步骤生成每一个场,其中,所述暗掩模进一步包括一或多个光栅,所述光栅具有比该期望的长度和宽度更大的长度和宽度以补偿光学效应,并且其中,所述多个图案化的场中的一个或多个在x和/或y方向上偏移以补偿光学效应,从而使得相邻的场图案的界面处的任何接缝小于10微米;

将该图案转移至该基板内并移除任何残留的图案化的层以在该基板上形成图案化的特征区域。

2. 根据权利要求1所述的方法,其中所述光学扫描仪是193nm浸没式扫描仪。

3. 根据权利要求1所述的方法,其中该基板进一步包含氧化物层,并且其中在将该图案转移到该基板内之前该图案被首先转移至该氧化物层。

4. 根据权利要求3所述的方法,其中该基板进一步包含位于氧化物层上的防反射涂层。

5. 根据权利要求3所述的方法,其中该基板进一步包含位于氧化物层上的硬掩模。

6. 根据权利要求1所述的方法,进一步包括在基板上提供台面的步骤,其中图案化特征区域位于该台面上。

7. 根据权利要求6所述的方法,进一步包括如下步骤:在图案化的特征区域上形成一保护层;以及蚀刻去除该基板的一部分以形成该台面。

用于压印光刻的无缝大面积主模板的制造

[0001] 相关申请的交叉参考

[0002] 本申请要求2011年12月19日提交的序列号为61/577,135的美国申请为优先权,其整体内容合并于本文以供参考。

背景技术

[0003] 纳米制造包括制造具有100纳米或更小量级特征的很小结构。纳米制造具有相当大影响的一个应用在于集成电路的加工。半导体加工业不断致力于更高的生产良率同时增加基板上每单位面积所形成的电路;因此纳米制造变得日益重要。纳米制造提供较大的工艺控制同时容许持续降低所形成结构的最小特征尺寸。已经采用纳米制造的其它发展领域包括生物技术、光学技术、机械系统、及类似领域。

[0004] 现今使用的一种示例性纳米制造技术通常称之为压印光刻。示例性压印光刻工艺在许多公开中都有详细的描述,诸如美国专利公开2004/0065976、美国专利公开2004/0065252、及美国专利6,936,194,其皆合并于本文以供参考。

[0005] 在上述美国专利公开及专利的每一个之中所公开的压印光刻技术包括在可成形(可聚合)层中形成凹凸图案以及将对应于该凹凸图案的图案转移至下面基板中。该基板可耦合至运动平台以获得一想要的定位以利于图案化工艺。图案化工艺使用与基板隔开的模板以及施加于模板与基板之间的可成形液体。使该可成形液体固化,以形成具有图案的刚性层,该图案和接触可成形液体的模板表面的形状一致。在固化之后,自刚性层分离模板使得模板与基板隔开。基板及固化层随后经历额外的工艺,以将对应于固化层中的图案的凹凸图像转移至基板内。

附图说明

[0006] 可参照附图所示的实施例更特别地描述本发明的实施例,以详细理解本发明的特征及优点。然而需要注意,附图只显示本发明的典型实施例,因此认为其不限制本发明的范围,本发明容许其它同等有效的实施例。

[0007] 图1所示为光刻系统的简化侧视图,其具有与基板隔开的模板及模具。

[0008] 图2所示为图1所示的基板的简化图,其上具有图案化层。

[0009] 图3A至3D所示为在基板上压印大面积无缝图案的示例性方法。

[0010] 图4所示为根据本发明一实施例的用于形成大面积无缝图案的图案化的场。

[0011] 图5所示为从图4的图案化的场形成的一大面积无缝图案。

[0012] 图6A至6D所示为根据本发明的一实施例的用于形成主模板的示例性方法。

[0013] 图7所示为用于压印大面积无缝图案的一示例性暗场掩模。

[0014] 图8所示为用于大面积图案化的相邻的场邻接的示例。

[0015] 图9所示为用于大面积图案化的相邻的场邻接的另一示例。

[0016] 图10所示为用于大面积图案化的相邻的场邻接的又另一示例。

[0017] 图11A至11D所示为根据本发明的一实施例的用于形成主模板的示例性方法及所

产生的打印图案。

[0018] 图12A至12B所示为用于大面积图案化的相邻的场邻接的另一示例。

[0019] 图13A至13E所示为根据本发明的一实施例的用于形成主模板的另一示例性方法。

[0020] 图14A至14E所示为根据本发明的一实施例的用于形成主模板的又另一示例性方法。

具体实施方式

[0021] 参照图示、且特别参照图1,图中所示为用来在基板12上形成凹凸图案的光刻系统10。基板12可耦合至基板卡盘14。如图所示,基板卡盘14为真空卡盘。但是,基板卡盘14可为任何卡盘,包括但不限于真空、销针型、沟槽型、静电型、电磁型、和/或类似物。在美国专利6,873,087中描述了示例性卡盘,其合并于本文以供参考。

[0022] 基板12及基板卡盘14可被平台16进一步支撑。平台16可提供沿着x、y及z轴线的平移和/或旋转运动。平台16、基板12和基板卡盘14也可被定位于一基座(未示出)上。

[0023] 模板18与基板12隔开。模板18可包括具有第一侧和第二侧的体部,其中一侧具有从其延伸朝向基板12的平台20。平台20上具有一图案化表面22。并且,平台20可称为模具20。替代性地,模板18可形成为不具有平台20。

[0024] 模板18和/或模具20可从包括但不限于例如下列材料形成:熔融硅土,石英,硅,有机聚合物,硅氧烷聚合物,硼硅酸盐玻璃,氟碳聚合物,金属,硬化蓝宝石,和/或类似物。如图所示,图案化表面22包含由多个隔开的凹部24和/或凸部26所界定的特征,但本发明的实施例不限于这些结构(例如平面性表面)。图案化表面22可定义用以构成基板12上将形成的图案的基础的任何原始图案。

[0025] 模板18可耦合至卡盘28。卡盘28可构造成但不限于真空、销针型、沟槽型、静电型、电磁型、和/或其它类似的卡盘类型。在美国专利6,873,087中进一步描述了示例性卡盘,其合并于本文以供参考。并且,卡盘28可耦合至压印头30使得卡盘28和/或压印头30可构造为利于模板18的移动。

[0026] 系统10可进一步包含流体配送系统32。流体配送系统32可用来将可成形材料34(例如可聚合材料)沉积于基板12上。可利用诸如滴落配送、旋涂、沾涂、化学气相沉积(CVD)、物理气相沉积(PVD)、薄膜沉积、厚膜沉积、和/或类似物等技术将可成形材料34沉积在基板12上。可根据设计考虑因素在模具22与基板12之间界定想要的容积之前和/或之后,将可成形材料34配置于基板12上。可成形材料34可为可应用在生物领域、太阳能电池业、电池业、和/或需要功能性纳米颗粒的其它产业内的功能性纳米颗粒。例如,可成形材料34可包含如美国专利7,157,036和美国专利公开2005/0187339所述的单体混合物,上述两专利合并于本文以供参考。替代性地,可成形材料34可包括但不限于生物材料(例如PEG),太阳能电池材料(例如N型、P型材料),和/或类似物。

[0027] 参照图1和2,系统10可进一步包含能量源38,耦合成沿着路径42引导能量40。可构造压印头30和平台16以将模板18及基板12叠置定位于路径42。可通过与平台16、压印头30、流体配送系统32、和/或源38通信的处理器54来调节系统10,并可用储存在内存56中的计算机可读程序进行操作。

[0028] 压印头30、平台16、或两者改变模具20与基材12之间的距离以界定位于其间被可

成形材料34所填充的期望的容积。例如,压印头30可施加一力至模板18使得模具20接触可成形材料34。在用可成形材料34填充期望的容积之后,源38产生能量40,例如紫外辐射,造成可成形材料34按照符合基板12的表面44和图案化表面22的形状而产生固化和/或交联,从而界定了在基板12上的图案化层46。图案化层46可包含残留层48和所示为凸部50和凹部52的多个特征,其中凸部50具有厚度 t_1 且残留层具有厚度 t_2 。

[0029] 上述系统及工艺可进一步使用在美国专利6,932,934、美国专利7,077,992、美国专利7,179,396及美国专利7,396,475中涉及的压印光刻工艺及系统中,其各专利以整体内容合并于本文以供参考。

[0030] 在其它应用中,压印光刻工艺及系统可有利地使用于诸如线栅偏振器(WGP)等光学装置的制造。线栅偏振器可使用于在不同产业和市场中所使用的多种不同装置,包括光学装置。一示例是将WGP并入至一液晶显示器(LCD)平板模块中。可施加这些平板模块以制造用于诸如移动装置(诸如电话、平板计算机及笔记本)、计算机监视器、TV及类似物等装置的显示屏幕。

[0031] 至今为止,WGP已局限于诸如投影机等小市场。理由在于WGP难以缩放至很大面积,即高制造成本。通过利用本文所提供的方法生成很大的主模板、然后利用诸如本文描述的压印光刻等进一步技术,可以将WGP技术投入较主流的大面积显示器应用。主掩模及压印光刻的组合能够具有改良显示器效能且降低显示器功率消耗的合乎成本效益的解决方案,由此延长电池寿命。

[0032] 然而,应当了解就如同先前已注意的:本发明并不限于WGP。其它大面积图案可以按所描述的方法被生成,且其可用以形成主模板。例如,大面积点阵列、孔阵列等能够具有对太阳能装置、波长位移等等有用的等离子体行为。

[0033] 之前在制作大面积WGP上的努力已获得部分成功,但已导致在相邻的场的界面处有不希望的中断或接缝。通过使用步进器或扫描仪,可以界定具有恰当的光栅分辨率的主掩模,然后利用步进和重复方法来生成具有更大面积的副本或有效模板。即,多次打印主小场图案以产生较大面积且重复的图案。然而,当两个场彼此相邻放置时会发生中断。商业适合的大面积WGP需要使偏振器不具有观察者可辨识的可见瑕疵。在大面积显示器应用中,眼睛可能对小于微米的图案中断很敏感。例如,WGP是通过在 2×2 阵列的场内重复 $25\text{mm} \times 25\text{mm}$ 图案而形成的。虽然装置在 $25\text{mm} \times 25\text{mm}$ 场内可良好运作,但是这些场并未与分离数十微米的场无缝地对接在一起。然而,对于低至约 $1\mu\text{m}$ 的对接误差,存在中断问题。

[0034] 使用压印光刻的多种应用需要具有必须覆盖大面积($\sim > 30\text{mm} \times 30\text{mm}$)的小维度(小于 200nm)的图案。对于小场(区域),针对使小特征图案化,电子束写入系统可能是可接受的。对于大面积,电子束系统的写入时间太过缓慢。其它光刻系统,诸如接触/近邻对准器、全息投影器,是可覆盖更大的区域但不具有所需要的分辨率的大面板步进器及扫描仪。

[0035] 通过压印光刻工艺制作诸如大面积WGP需要制造具有对应维度的主模板。这些类型的主模板可用于的压印不只是大面积WGP、而且也包括主要仰赖生成必须横越整体大面积呈现恒定效能的平均化装置的其它大面积光学装置。本文提供具有在场之间呈现“无缝”的图案的用于在晶片基板上生成大面积的压印模板的方法。该方法包括使用步进器或扫描仪和/或压印光刻工艺及工具。在特定实施例中,采用光学邻近效应策略及场偏移策略来确保相邻的场“无缝地”打印。利用本文提供的方法,可在步进的场之间以极小接缝或

无缝生成大面积图案。可连同本文提供的方法利用高端光学步进器及扫描仪的平台精确度以 $\sim 10\text{nm}$ 或更小范围内的理想位置来放置场以生成这样的图案。现今的高端光学缩减步进器及扫描仪工具,诸如 193nm 浸没式扫描仪,可解析小到 40nm 的特征并具有小于 10nm 的级精密度。也通过考虑任何图案放大问题,并连同本文提供的方法,可以生成 300mm 晶片上的几乎无缝的大面积图案。

[0036] 参照图3A至3D,图中描绘了根据本发明的一实施例的步骤,以在 300mm 晶片上形成大面积上的无缝图案。图3A描绘了未图案化晶片62。图3B描绘了在晶片62上打印各个步进器或扫描仪场64的开始。图3C描绘了其上全部布置了场64的晶片62。图3D描绘了用 300mm (近似 $11.6''$)晶片产生的最大 $16:9$ 比值的大面积图案166。应当理解:由于终将过渡至 450mm 晶片,即更大面积图案(及所产生的掩模或模板)也可通过这样的工艺界定。

[0037] 在一示例性应用中,为了形成线栅偏振器(WGP),如图4所示,步进器或扫描仪场64a可由一系列的平行线68组成,其可产生线性光栅图案。图案化的场可被无缝地“缝织”在一起,如本文进一步描述的,以生成较大面积光栅66a。应当理解:尽管如今可在 193nm 扫描仪上产生目前的近似 40nm 的最小半间距特征,但这并未界定根据本文方法所形成的图案化特征的极限。例如,可使用间隔件双重图案化,即一种涉及一组沉积和回蚀步骤的技术,可将间距减半至 20nm 。可通过三重或四重间隔件图案化,获得甚至更小的尺寸。对于WGP, 50nm 的半间距就可提供足够的性能。

[0038] 应进一步了解:本文所描述的方法不限于线及空间的图案。例如,扫描仪也可用来生成点或孔图案。此外,对于需要具有变化的长度及宽度的组织化的线分段的图案,可采用相同工艺。一示例中,若对于 $\sim 20\text{nm} \times 50\text{nm}$ 尺寸需要一大面积阵列的矩形,可使用间隔件双重图案化在硬掩模内生成 20nm 半间距线及空间。 50nm 线可随后正交于 20nm 线而被图案化。一旦蚀刻至硬掩模内,随后将形成一系列的 $20\text{nm} \times 50\text{nm}$ 线分段。

[0039] 虽然上文已概括讨论了大面积图案化,以生成例如晶片上的主掩模(或模板),但需要额外的加工步骤。图6A至6D示出了这样一个示例。如示,在硅晶片或基板112上利用任何数量的技术(热氧化、CVD、PECVD、溅射)沉积二氧化硅膜114。光刻胶图案146可形成于氧化物层114上,或替代性地如图6A所示,在防反射AR膜116上形成光刻胶图案146之前,首先于氧化物层114上形成防反射(AR)涂层或膜116,故使AR膜116位于光刻胶与氧化物之间。为了制造主模板,光刻胶图案146首先转移至AR膜116内(如图6B所示),然后至氧化物层114内(如图6C所示),而后停止在硅基板112上。任何留存的光刻胶(及如果存在的留存的AR膜)随后将被剥离以形成最终的图案化掩模或模板128(图6D)。

[0040] 有多种方式可将场缝接在一起,以产生无缝或接近无缝的图案。例如,可以使用扫描仪或步进器的开孔刀片来设定场尺寸。来自刀片的光闪耀可造成图案边缘处的曝光量的变化。一种将其修正的方式是降低位于图案的边缘处的特征的曝光量。

[0041] 第二种缝接图案的方式是使用暗场掩模,诸如图7所描绘的掩模160。掩模160具有诸如铬等不透明材料162,其沉积于各处但界定有线164的区域是例外。位居图案区域外部的不透明材料(例如铬)是为了防止任何杂散光在场的光刻步骤期间落于相邻的场上。

[0042] 线栅偏振器可应用于多种不同市场,包括平板显示器及智能窗。这些科技需要不具有可见瑕疵的大面积偏振器。制造压印偏振器所需要的主模板的最可能方法是并入“步进及重复”策略,其中较小的场偏振器被多次打印以生成较大面积偏振器。在本发明中,采

用光学邻近效应策略及场偏移策略以确保相邻的场“无缝地”打印。

[0043] 虽然现今高端扫描仪及步进器能够以优于10nm的精确度放置相邻的场,位于场边缘的特征的打印在x与y两个方向都会受到曝光系统的物理作用所导致的光学瑕疵影响(尤其是低于300nm的特征尺寸)。图8显示一种试图使具有近似65nm尺寸的经打印光栅线68的相邻的场64b及64c对接的结果。在图8中,尽管事实上场64b及64c已被正确设置,但打印线68未在y方向接合,其间具有间隙 g_1 。在小尺寸处的线的缩短典型地被称为线端缩短。图8也显示了x方向的光学效应问题。可以看出,端线69a所产生的空中影像不同于光栅的内部线68。确切来说,端线69a具有甚至更大的线端缩短效应,比内部线68更短,在其间具有甚至更大的间隙 g_2 。并且,线69a比内部线68更窄。其它光学效应会导致特征呈现尺寸不足或未被完全解析。

[0044] 上述光学效应可通过施加光学邻近修正(OPC)被克服,以修正位于场边界的打印特征的尺寸。光学邻近修正(OPC)是指本领域已知的常用来补偿由于例如衍射光学效应等工艺效应所导致的影像误差的光刻增强技术。特别地,对于诸如线宽窄化和/或线端缩短等不规则,特别容易通过改变用以成像的掩模上的图案来补偿这样的不规则。OPC可通过例如将边缘移动至掩模上所写入的线图案来修正这些误差。可以线特征之间的宽度及间隔为基础通过预先计算的查阅表(称为规则基础式OPC)或利用密实模型动态地仿真最终图案并由此驱动边缘的运动,其典型被破解成段,以找出最佳解(模型基础式OPC),用以驱动此作用。目前,OPC技术主要用于半导体装置,但这样的技术尚未被应用在需要以高保真度一路打印至场的边缘处的特征的情形中。

[0045] 如本文所用的OPC通常将使用在描述需施加至4x缩减掩模的特征修正的情况下,用以修正从4x缩减掩模过渡至掩模、模板或晶片上的成像光刻胶的不完美空中影像。例如,在本发明的一个方面,OPC用来刻意将掩模的线(例如介于5至200nm的范围)加长超过期望的打印长度,用以造成来自相邻的场的打印线“相遇”或甚至重迭。如同已注意的,在WGP的实例中,特征必须被印出到场的边缘处,且应用OPC技术产生更精确的方式以修正位于边界的特征尺寸。例如,以这种方式可以修整边界边缘附近的各线,以确保打印能产生横跨多重场的连续无缝线。

[0046] 在本发明的另一方面,可编程扫描仪或步进器以刻意偏移场的位置,基本上迫使所打印的场重叠。图9所示为场64b及64c刻意在y方向偏移达约80nm的示例。正如可以看出的,已经消除了间隙 g_1/g_2 ,而产生连续光栅线68及69a,并使得在y方向对接的场边界不再明显可见。然而,这种偏移方法仍尚未对产生较窄端线的光学效应作修正。为了进一步修正较窄的端线,场也可在x方向重叠。这在图10中说明。此处所示的修正采用x方向的50nm移位,而产生场64d与64e之间的x重叠。这造成先前较窄的端线69a呈重叠,而产生线69b。虽然所描绘的线69b相对于线68略微地尺寸过大,但是可通过使重叠位移和/或利用OPC技术来改变端特征在x方向的尺寸来进一步调整所产生的宽度,使得确实正确打印线。正如将了解的,可利用OPC技术和场偏移的组合来达成期望的特征宽度的连续、无缝光栅。

[0047] 图11A至11D及12A至12B示出了上述OPC和/或偏移修正的示意图。图11A示出掩模71,其具有相等维度长度 l_1 及宽度 w_1 的线70。由于所讨论的光学效应,掩模71打印具有线端缩短及线窄化的场84a,如图11B所示。确切来说,内部线72及端线74皆缩短至长度 l_2 ,其中端线74进一步窄化至宽度 w_2 。图11C示出掩模73,其具有相同宽度 w_1 但已被加长至长度 l_3 的

内部线76,且其中端线78也被加长至长度 l_3 且进一步加宽至宽度 w_3 。掩模73打印场88a,其中全部的线80具有相同的期望的长度 l_1 及宽度 w_1 。图12A示出以掩模71打印邻接的场84a至84d的结果,由于线缩短效应及端线74宽度相较于内部线72宽度而言更窄而在场之间产生不希望的间隙。相比之下,图12B示出以掩模73打印邻接的场84a至84d的结果,产生所希望的无缝图案化的线80,其各具有所希望的长度及宽度。请注意:也可使用具有所需要的x及y偏移的掩模71经由重叠打印来达成图12B的结果。此外,OPC及重叠的组合可同样达成图12B结果。

[0048] 也应注意:随着特征尺寸的减小,上述光学效应问题变得更严重。在图8至10所示的示例中,打印65nm特征线。注意:65nm在浸没基础式193nm扫描器中相当容易解析。然而,线栅偏振器在较短波长具有最良好性能。具有50nm线宽度的WGP似乎在使用上是一种更好的线尺寸,且对于高端浸没扫描仪而言甚至可以是40nm。然而,在40nm,打印工艺具有相当小的工艺余量,且空中影像的任何不完美均将对于邻接光栅场造成较严重的打印问题,因此进一步使其有助于上述途径。将大面积图案无缝地“缝接”在一起的另一种方式是进行压印光刻,其中进行多重光刻步骤,以一种使相邻的场边缘在任一光刻步骤中未被同时曝露的方式来曝露整体阵列的一部分。这种工艺的示例示于图13A至13E。如图13A所示,基板212设有氧化物层214及硬掩模层216。光刻胶图案化层146a形成于硬掩模216上。如图所示,光刻胶图案层146a包括在图案场 F_1 和 F_3 中的图案化特征250a,而场 F_2 仍然未图案化。在曝光之后, F_1 及 F_3 图案被蚀刻至硬掩模216内(例如,Cr、多晶硅、氮化物、碳、其它金属)且残留的光刻胶146a被剥离(图13B)。随后于硬掩模216上方形成图案化层146b,使层146b包括在图案场 F_2 中的图案化特征250b,而场 F_1 及 F_3 则保持图案化(图13C)。再次曝光之后, F_2 图案也被蚀刻至硬掩模216内且残留的光刻胶被剥离(图13D)。该工艺可进一步重复直到全部场全被布居(亦即图案化至硬掩模216内)为止。随后将图案蚀刻至氧化物层214内以生成大面积图案化掩模228。若对于该“印刷/蚀刻-印刷/蚀刻(LELE)”途径需要对准,零位准组的对准标记可首先被应用至晶片。例如,这种对准标记可放置在有源区域外。另一示例中,其可先被放置在各场中、然后蚀刻至晶片内。随后采用一平面化步骤,以移除任何拓朴结构,由此从对准标记去除任何不想要的图案。

[0049] 可能希望根据本文提供的方法所形成的主掩模具有一平台,使图案留驻在硅的抬升部分上。这种平台可例如根据图14A至14E所示的方法形成。图14A描述了硅基板312及氧化物层314,其中图案化特征350形成在氧化物层314中。形成另一光刻步骤,其中通过光刻胶层345的应用,及可选的施加一硬掩模层,诸如氧化物(未图标),来保护图案特征350,使氧化物层314在图案特征区域外被曝露(图14B)。进行氧化物蚀刻选择性移除位于图案之外的区域(图14C),接着是硅蚀刻,由此形成基板312上的平台360(图14D)。随后剥离残留的光刻胶346以提供具有从平台360延伸的图案特征的模板328。可使用多种化学作用来蚀刻氧化物及硅。对于氧化物,示例包括 CF_4 及 CHF_3 。对于硅,可使用氯和溴化氢。

[0050] 将要理解:利用本文所描述的工艺进行大面积主掩模或模板的制造并不特别限于使用193nm浸没工具。例如,可使用极紫外线光刻(EUV)工具或纳米压印光刻(NIL)工具。此外,诸如扫描束干涉光刻(SBIL)、多重电子束光刻及样板(stencil)基础式扫描电子束光刻等其它方法可应用在根据本文所描述的方法进行的大面积主模板或工作模板的制造中。

[0051] 一旦生产出大面积主掩模,便可获得其它方法以利用压印光刻形成次主或副本

(或工作)模板。例如,硅晶片图案可被转移至玻璃基板。类似地,硅晶片图案可被转移至柔性薄膜。柔性薄膜上的图案变成副本模板,随后将其使用到辊对辊或辊对板系统中。

[0052] 最后,这种转移工艺可进一步并入多重步进和重复压印,以组装非常大面积副本掩模。这可能是当前具有大于 $3\text{m} \times 3\text{m}$ 维度面板的显示器应用中所需要的。

[0053] 鉴于本说明书的描述,各个方面的进一步修改和替换实施例对于本领域技术人员来说是显而易见的。因此,本说明仅作为示例性解释。应当理解:本文所显示及描述的形式被视为实施例的示例。都如本领域技术人员所了解的:本文所说明及描述的组件及材料可另作替代,可反转部分及工艺,且特定特征可被独立地利用。可在不脱离在下述权利要求所限定的精神和范围之内,对本文描述的组件作出改变。

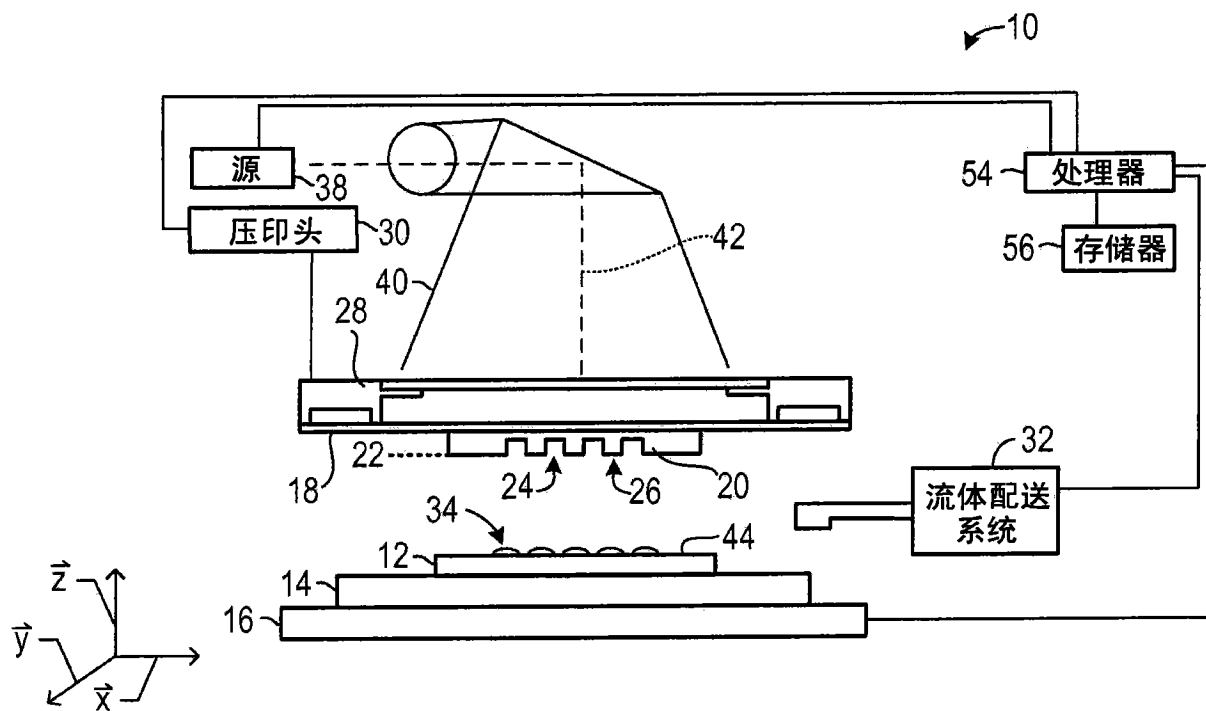


图1

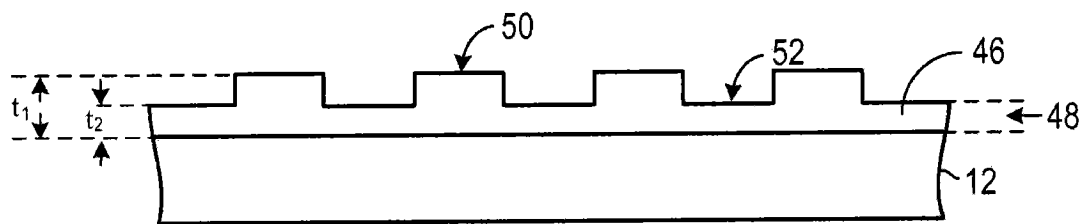


图2

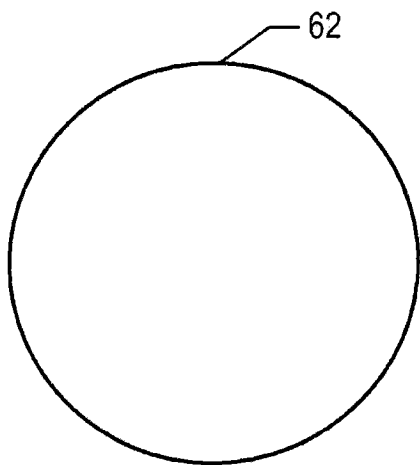


图3A

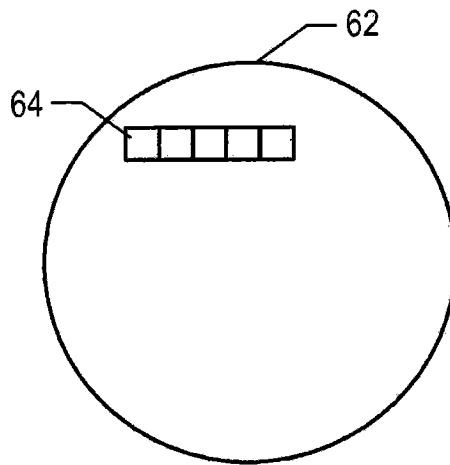


图3B

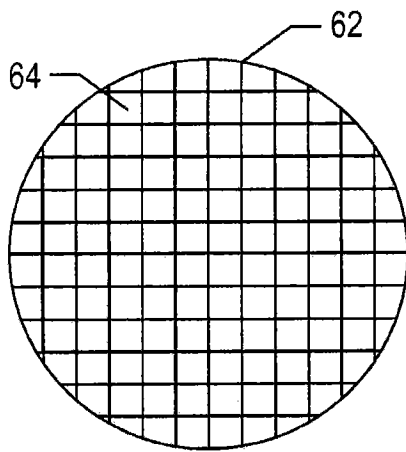


图3C

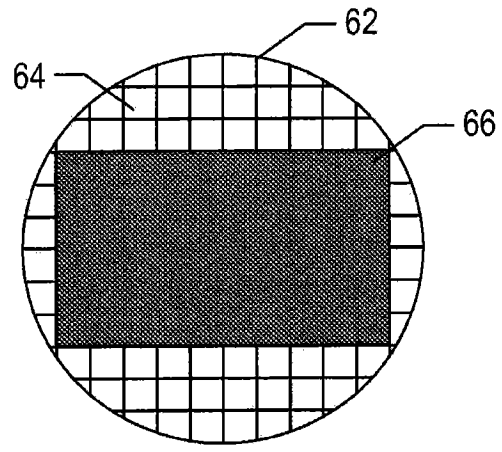


图3D

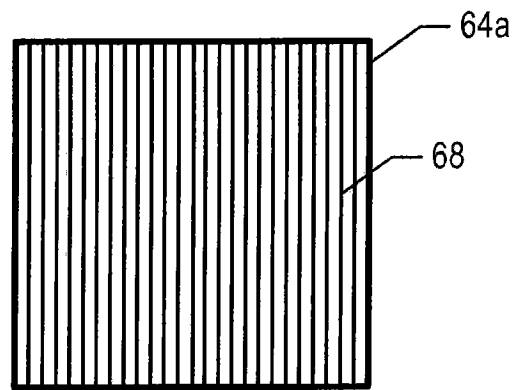


图4

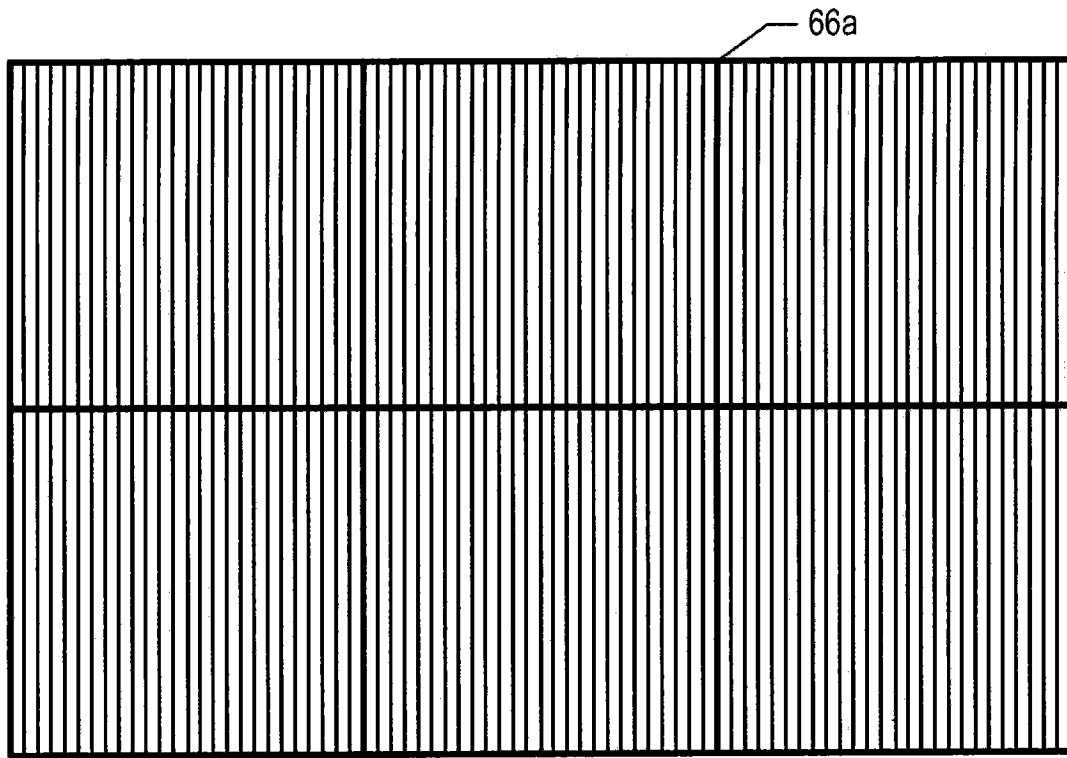


图5

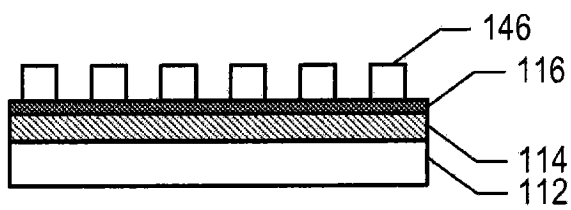


图6A

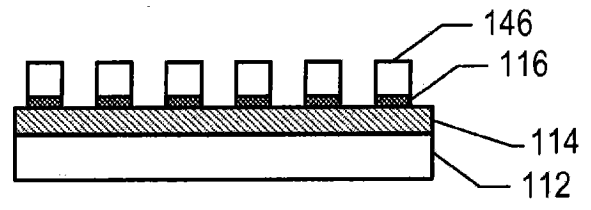


图6B

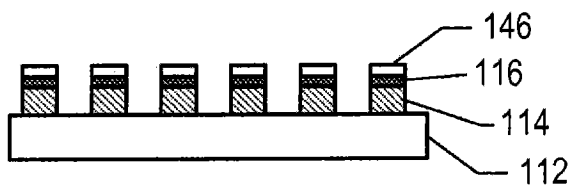


图6C

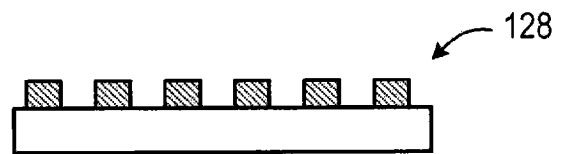


图6D

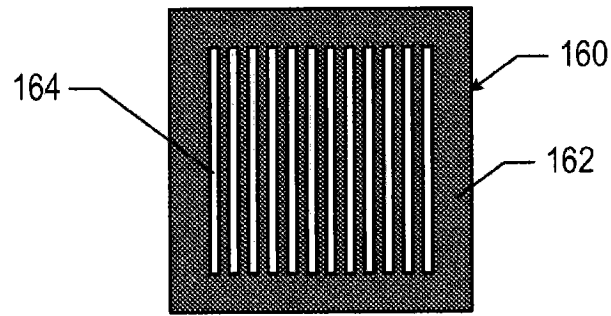


图7

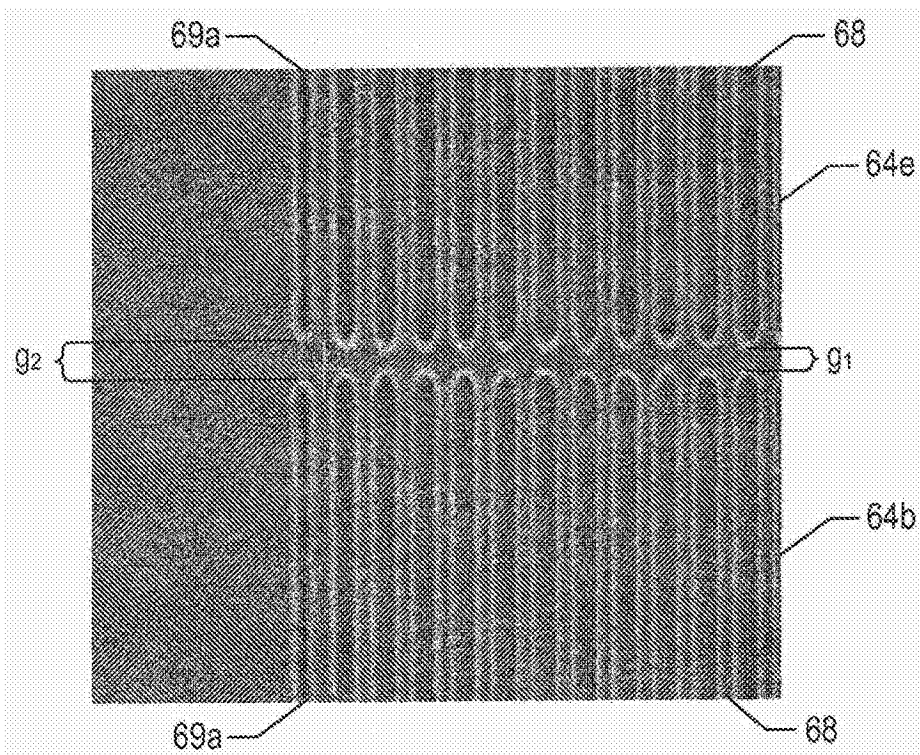


图8

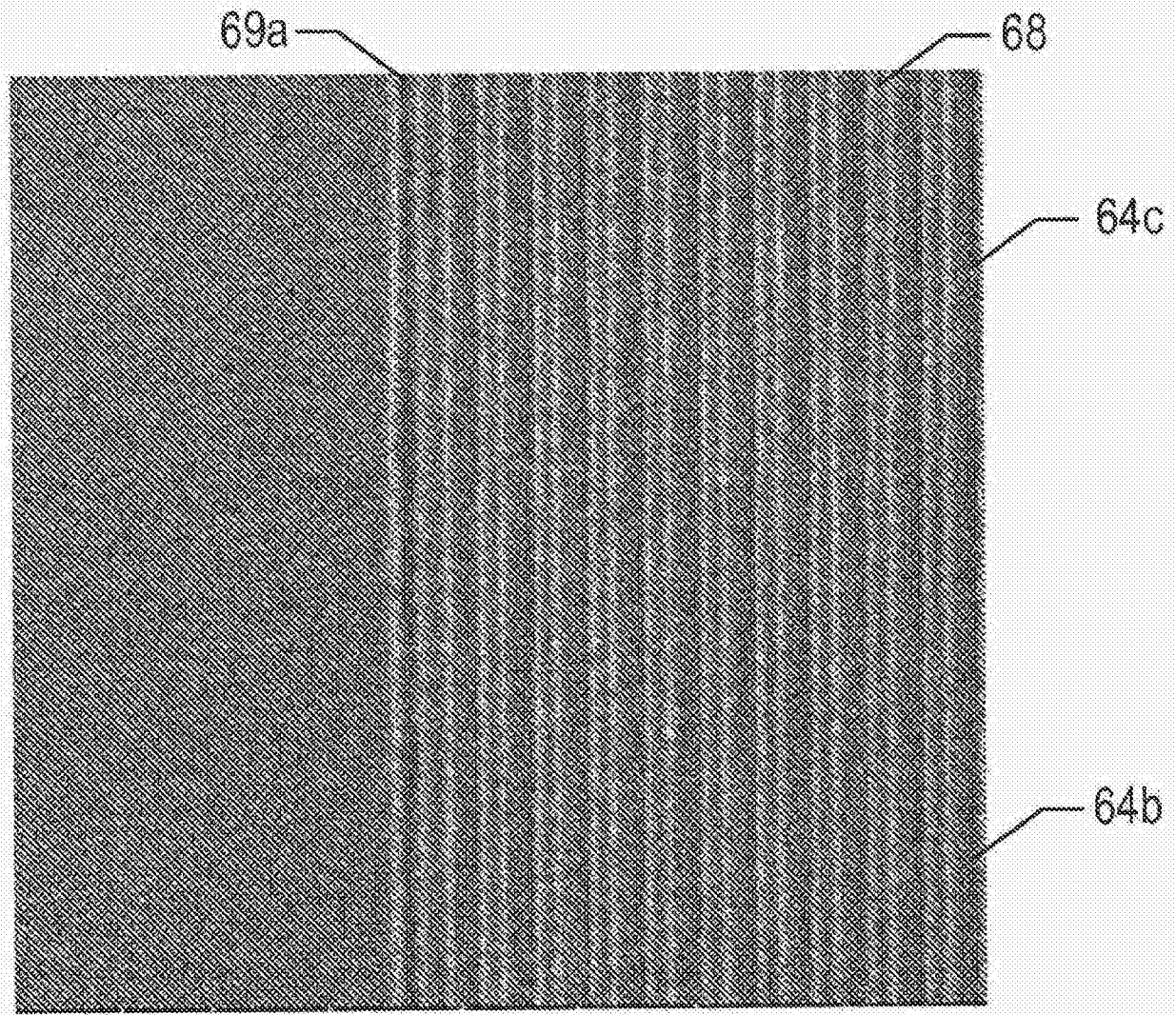


图9

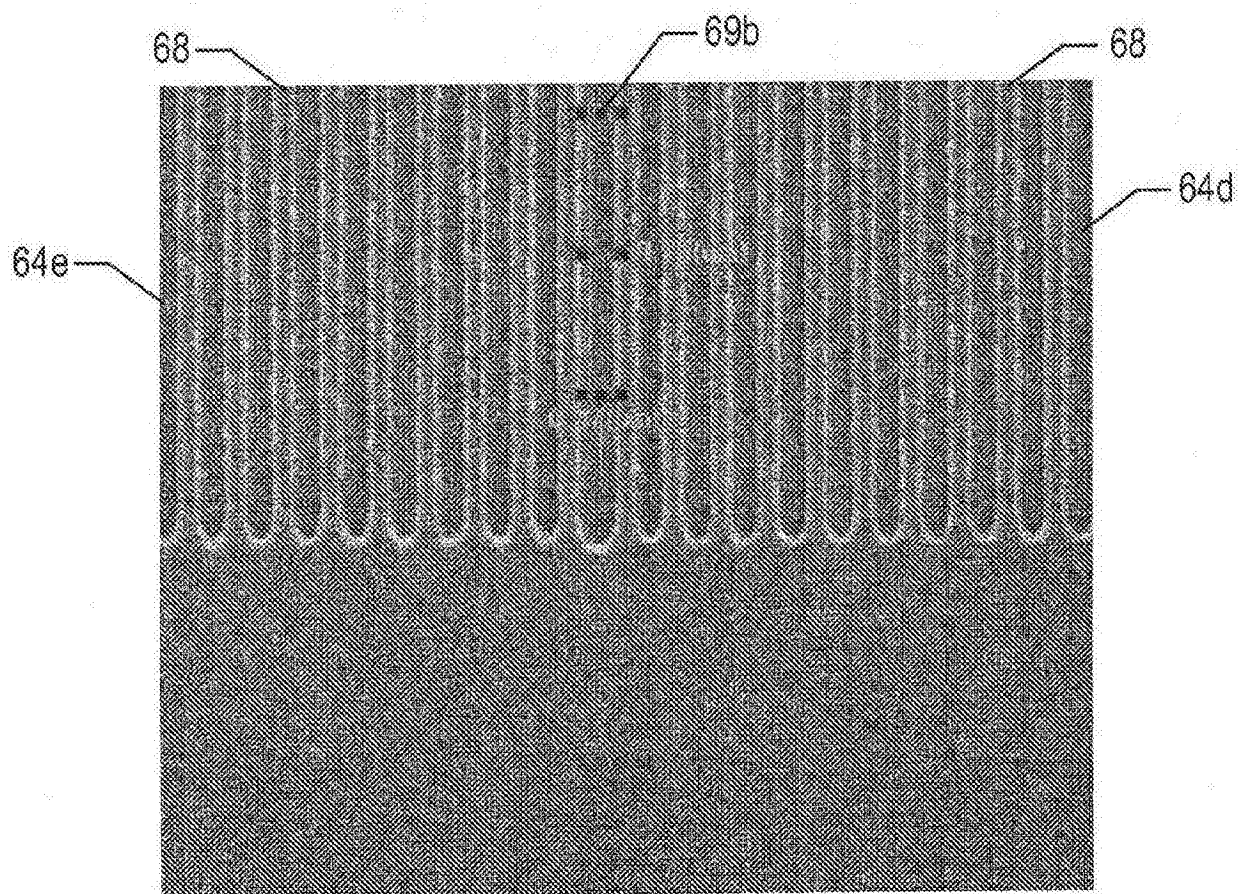


图10

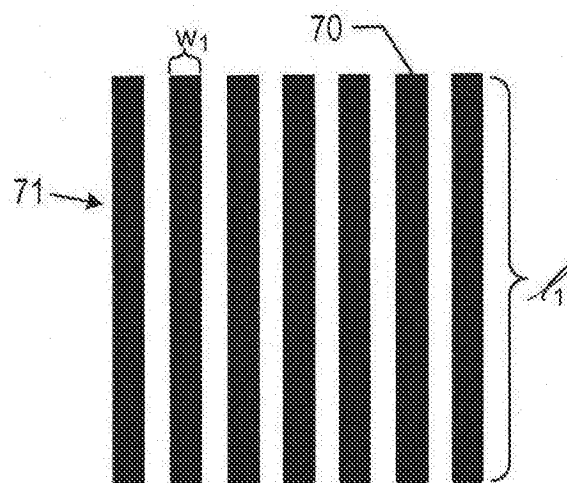


图11A

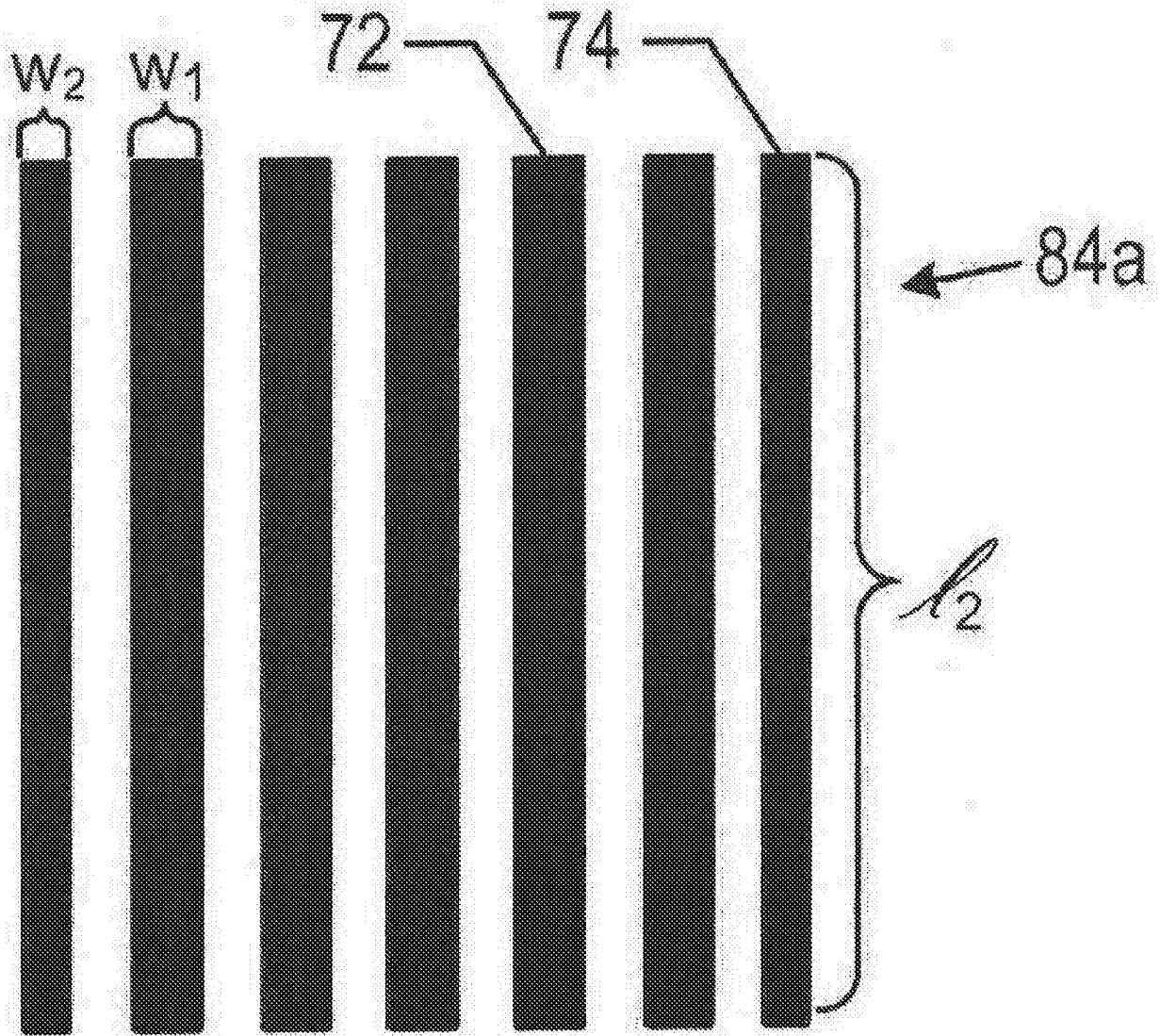


图11B

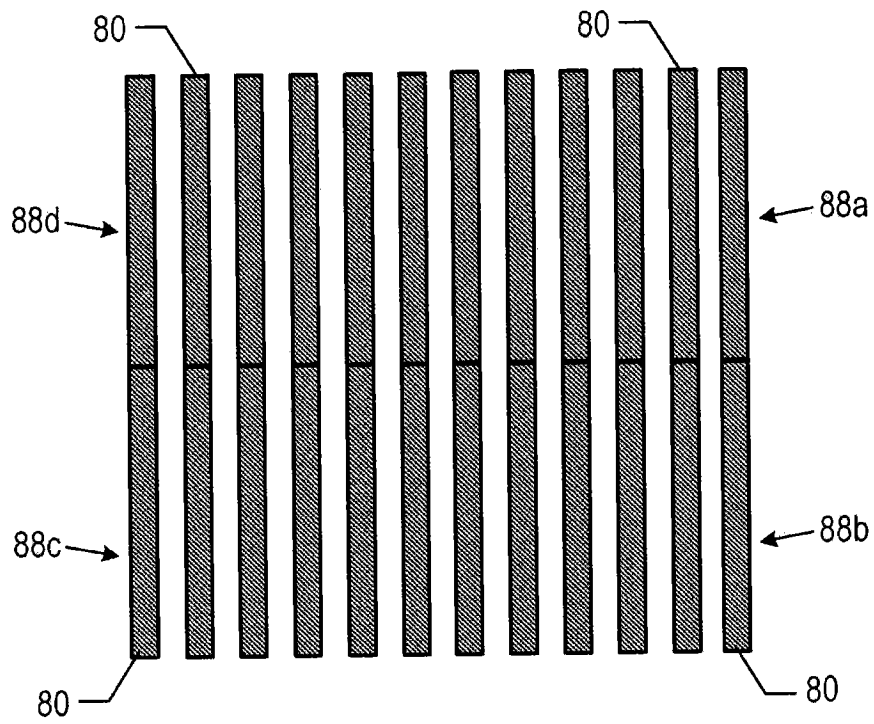


图12B

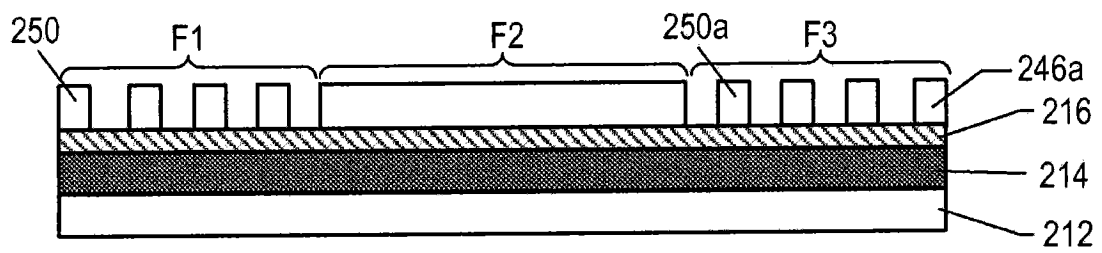


图13A

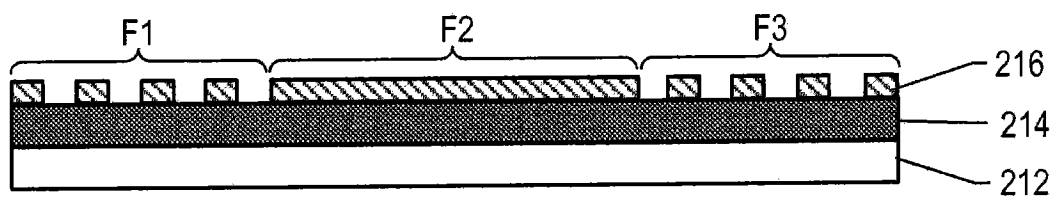


图13B

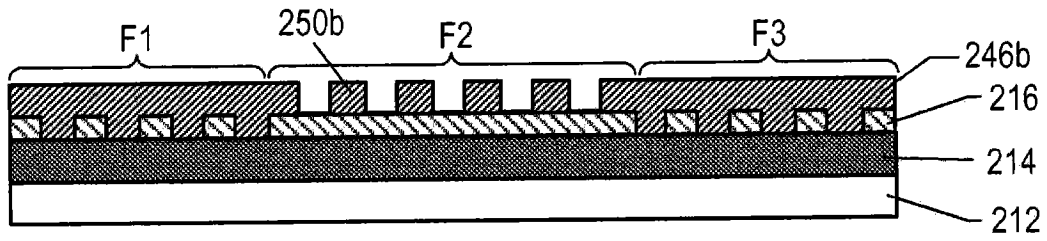


图13C

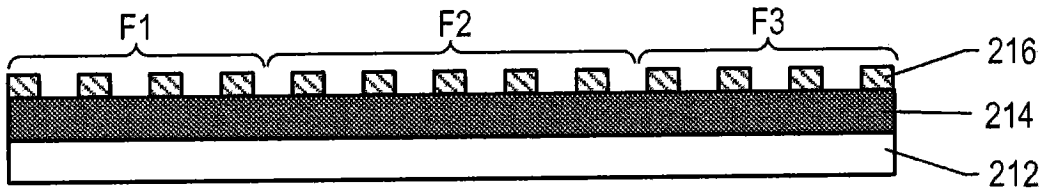


图13D

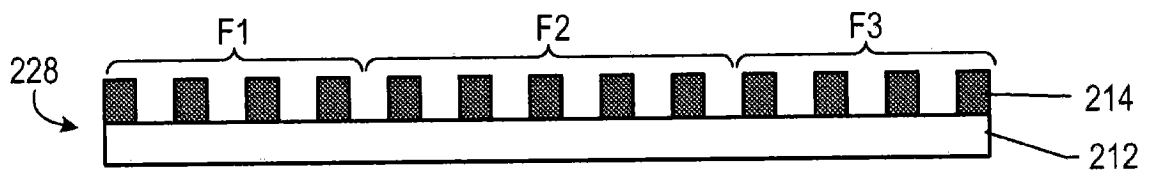


图13E

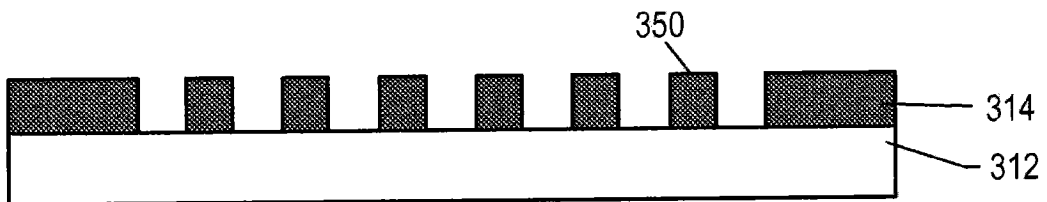


图14A

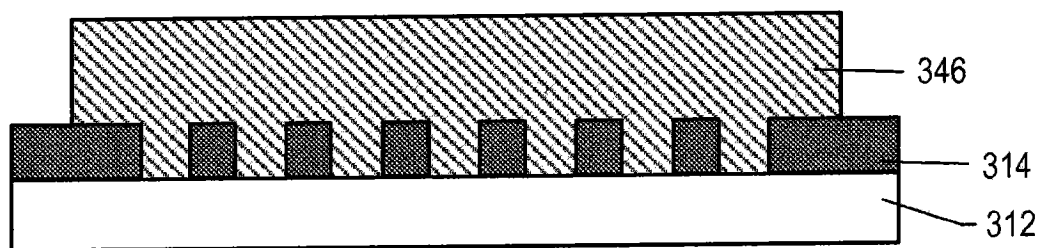


图14B

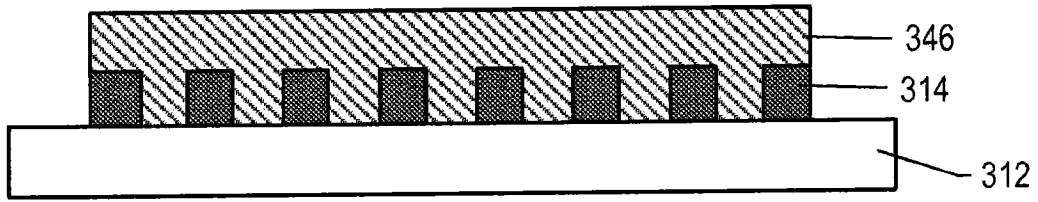


图14C

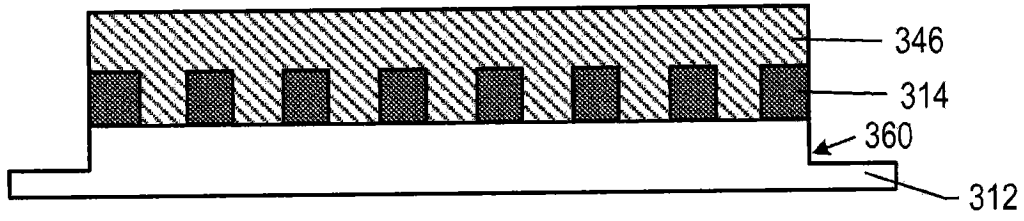


图14D

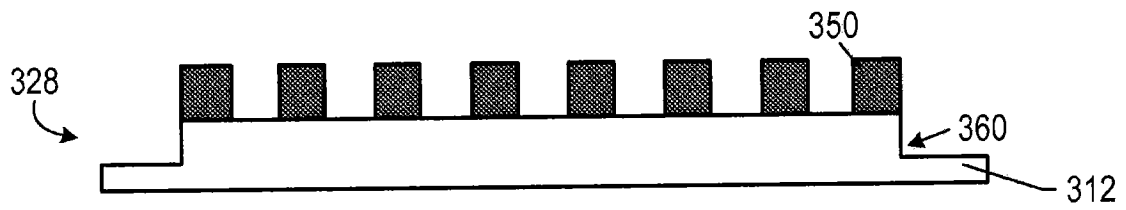


图14E