



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I669034 B

(45)公告日：中華民國 108 (2019) 年 08 月 11 日

(21)申請案號：107116111

(22)申請日：中華民國 107 (2018) 年 05 月 11 日

(51)Int. Cl. : **H05K1/11 (2006.01)****H05K3/18 (2006.01)****H05K3/40 (2006.01)**

(71)申請人：南亞電路板股份有限公司 (中華民國) NAN YA PRINTED CIRCUIT BOARD CORPORATION (TW)

桃園市蘆竹區南崁路 1 段 338 號

(72)發明人：莊俊逸 CHUANG, CHIN YI (TW)；郭旻桓 KUO, MIN HUAN (TW)；羅俊傑 LO, CHUN CHIEN (TW)；游隆麟 YU, LUNG LIN (TW)

(74)代理人：洪澄文；顏錦順

(56)參考文獻：

TW 201741145A

US 5315072

審查人員：陳明德

申請專利範圍項數：11 項 圖式數：2 共 20 頁

(54)名稱

印刷電路板結構及其形成方法

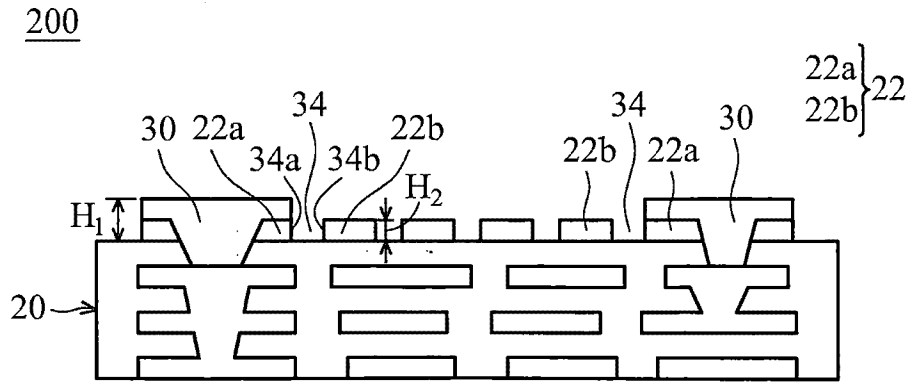
PRINTED CIRCUIT BOARD STRUCTURE AND METHOD OF FORMING THE SAME

(57)摘要

本發明之實施例提供一種印刷電路板結構，包括：印刷電路板，具有導電結構及介電結構；銅箔層，位於印刷電路板上，銅箔層具有第一子銅箔層及第二子銅箔層，其中介電結構及第一子銅箔層具有開口，該開口暴露導電結構；及導電凸塊，位於第一子銅箔層上及開口之中，且與導電結構電性連接；其中第一子銅箔層與第二子銅箔層之間具有凹槽，且第二子銅箔層的頂面暴露出來。

A printed circuit board structure is provided, including: a printed circuit board having a conductive structure and a dielectric structure; a copper foil layer having a first sub-copper foil layer and a second sub-copper foil layer on the printed circuit board, wherein the dielectric structure and the first sub-copper foil layer have an opening, and the opening exposes the conductive structure; and a conductive bump on the first sub-copper foil layer and in the opening, wherein the conductive bump is connected to the conductive structure; wherein a recess is between the first sub-copper foil layer and the second sub-copper foil layer, and a top surface of the second sub-copper foil layer is exposed.

指定代表圖：



符號簡單說明：

20 . . . 印刷電路板

22a . . . 子銅箔層

22b . . . 子銅箔層

30 . . . 銅凸塊

34 . . . 凹槽

34a . . . 側壁

34b . . . 側壁

H<sub>1</sub> . . . 高度

H<sub>2</sub> . . . 高度

第 2F 圖

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 印刷電路板結構及其形成方法

Printed Circuit board structure and method of forming the same

【技術領域】

【0001】 本發明係關於一種印刷電路板結構及其形成方法。

【先前技術】

【0002】 在現今的封裝技術中，高效電子元件常利用焊錫凸塊來達到彼此之間電性和機械連接的目的。舉例來說，積體電路（integrated circuit, IC）晶片通常是利用焊錫凸塊與封裝基板相連接。這種連接技術又稱為覆晶接合（flip-chip, FC），其屬於面積陣列式的接合，故適合應用於高密度的封裝連線製程。

【0003】 在上述製程中，IC晶片的表面配置有電極墊，而封裝基板具有相對應之電性接觸墊，藉由在封裝基板的電性接觸墊上設置焊錫凸塊，以使IC晶片電性連接至封裝基板上。一般而言，封裝基板之電性接觸墊係電鍍而成之鍍銅層，然而，在電鍍時會因電鍍槽的磁力線分布而造成鍍銅層的厚度不均勻，故在鍍銅層上設置焊錫凸塊時會致使焊錫凸塊無法共平面，導致隨後IC晶片與焊錫凸塊接合時，產生未接觸開口（non-contact opening）而接合不良，進而影響IC晶片與封裝基板的電性連接。

【0004】 因此，目前亟需一種新的印刷電路板結構及其形成方法，使作為電性接觸墊之銅層能夠具有均勻的厚度，以使設置於銅層上之焊錫凸塊具有較佳的共平面性，進而提高印刷電路板結構與IC晶片之間的接合性及電性連接。

【發明內容】

【0005】 根據一些實施例，本發明提供一種印刷電路板結構，包括：印刷電路板，具有導電結構及介電結構；銅箔層，位於印刷電路板上，銅箔層具有第一子銅箔層及第二子銅箔層，其中介電結構及第一子銅箔層具有開口，該開口暴露導電結構；及導電凸塊，位於第一子銅箔層上及開口之中，且與導電結構電性連接；其中第一子銅箔層與第二子銅箔層之間具有凹槽，且第二子銅箔層的頂面暴露出來。

【0006】 根據一些實施例，本發明提供一種印刷電路板結構，包括：提供印刷電路板，其具有導電結構及介電結構；形成銅箔層於印刷電路板上，其中介電結構及銅箔層具有第一開口，第一開口暴露導電結構；設置第一光阻層於銅箔層上，並將第一光阻層圖案化以形成第二開口；形成導電凸塊於第一開口及第二開口之中，並與導電結構電性連接；移除第一光阻層；形成圖案化第二光阻層於銅箔層及導電凸塊上；將圖案化第二光阻層作為遮罩對銅箔層進行圖案化，以使該箔層形成第一子銅箔層、第二子銅箔層及凹槽；及移除圖案化第二光阻層，使第二子銅箔層的

頂面暴露出來。

**【圖式簡單說明】**

**【0007】** 以下將配合所附圖式詳述本揭露之實施例，應注意的是，依照工業上的標準實施，以下圖示並未按照比例繪製，事實上，可能任意的放大或縮小元件的尺寸以便清楚表現出本揭露的特徵。而在說明書及圖式中，除了特別說明外，同樣或類似的元件將以類似的符號表示。

第1A-1E圖顯示比較例之印刷電路板結構於不同階段的剖面圖。

第2A-2F圖顯示根據本發明一些實施例之印刷電路板結構於不同階段的剖面圖。

**【實施方式】**

**【0008】** 以下公開許多不同的實施方法或是例子來實行本發明之不同特徵，以下描述具體的元件及其排列的例子以闡述本發明。當然這些僅是例子且不該以此限定本發明的範圍。此外，在不同實施例中可能使用重複的標號或標示，這些重複僅為了簡單清楚地敘述本揭露，不代表所討論的不同實施例及/或結構之間有特定的關係。為簡化及清楚起見，各種特徵可任意繪製成不同尺寸。

**【0009】** 此外，其中可能用到與空間相關的用詞，像是“在…下方”、“下方”、“較低的”、“上方”、“較高的”及類似的用詞，這些關係詞係為了便於描述圖示中一個（些）元件或特徵與另一個（些）元件或特徵之間的關係。這些空間關係詞包括使用中或操作中的裝置之不同

方位，以及圖示中所描述的方位。裝置可能被轉向不同方位（旋轉90度或其他方位），則其中使用的空間相關形容詞也可相同地照著解釋。

**【0010】** 本發明實施例提供一種印刷電路板結構及其形成方法，藉由進行選擇性電鍍製程，使部分的銅箔層暴露出來並作為接觸墊，由於銅箔層具有較佳的銅厚均勻性，使得設置於其上的焊錫凸塊可具有較佳的共平面性，進而提高印刷電路板與IC晶片之間的接合性及電性連接。

**【0011】** 第1A-1E圖係顯示比較例之印刷電路板結構100於不同階段的剖面圖。

**【0012】** 請參照第1A圖，提供印刷電路板10，並於印刷電路板10上形成銅箔層12。請參照第1B圖，移除銅箔層12及印刷電路板10之介電結構的一部分，以形成開口14，開口14暴露印刷電路板10的導電結構。

**【0013】** 接著，請參照第1C圖，藉由電鍍製程將鍍銅層16全面性地形成於銅箔層12上及開口14之中。請參照第1D-1E圖，於鍍銅層16上設置光阻層18，並對光阻層18、鍍銅層16及銅箔層12進行圖案化，以形成子鍍銅層（銅凸塊）16a、子鍍銅層16b、子銅箔層12a及子銅箔層12b。最後，移除光阻層18。如第1E圖所示，子銅箔層12a及子銅箔層12b分別被銅凸塊16a及子鍍銅層16b所覆蓋，且子鍍銅層16b係作為隨後設置焊錫凸塊之接觸墊。

**【0014】** 在上述比較例中，如第1C圖及第1E圖所示，在電鍍製程期間，鍍銅層16係全面性地形成於銅箔層12上及

開口14之中，然而，鍍銅層16因電鍍槽的磁力線分布而產生不均勻的厚度，使得隨後所形成之子鍍銅層16b亦厚度不均勻而具有高低差。因此，於後續製程中，在作為接觸墊之子鍍銅層16b上設置焊錫凸塊時，將造成焊錫凸塊無法共平面，使得IC晶片與焊錫凸塊接合時，產生未接觸開口（non-contact opening）而接合不良，進而影響IC晶片與印刷電路板結構100的電性連接。

【0015】 第2A-2F圖顯示根據本發明一些實施例，印刷電路板結構200於不同階段的剖面圖。

【0016】 請參照第2A圖，提供印刷電路板20，並於印刷電路板20上形成銅箔層22。印刷電路板20包括基板（未繪示）及形成於基板上之線路結構21，且線路結構21包括導電結構21a及介電結構21b。在一些實施例中，基板可為核心板，基板的材料可包括紙質酚醛樹脂（paper phenolic resin）、複合環氧樹脂（composite epoxy resin）、聚亞醯胺樹脂（polyimide resin）、玻璃纖維（glass fiber）或其他習知的核心板材料。在一些實施例中，導電結構21a可為單層或多層，且其材料可包括鎳、金、錫、鉛、銅、鋁、銀、鉻、鎢、上述之組合或上述之合金。導電結構21a的形成方式可包括曝光製程、顯影製程、蝕刻製程、沉積製程、電鍍製程、壓合製程、塗佈製程或上述之組合等。在一些實施例中，介電結構21b的材料可包括環氧樹脂（epoxy resin）、雙馬來醯亞胺-三氮雜苯（bismaleimie triacine, BT）、聚醯亞胺（polyimide, PI）、增層絕緣膜（ajinomoto

build-up film)、聚苯醚 (poly phenylene oxide, PPO)、聚丙烯 (polypropylene, PP)、聚丙烯酸甲酯 (polymethyl methacrylate, PMMA)、聚四氟乙烯 (polytetrafluorethylene, PTFE) 或其他合適的介電材料。介電結構 21b 的形成方法可包括沉積製程、壓合製程、塗佈製程或上述之組合等。在一些實施例中，銅箔層 22 的材料可包括銅、或銅與選自鋅、錫、鈷、鎳、鉻及鉬之至少一種的合金等。銅箔層 22 的形成方法可包括電鍍法、化學電法、濺鍍法、化學蒸鍍法或上述之組合等。

**【0017】** 請參照第 2B 圖，對銅箔層 22 及介電結構 21b 進行圖案化，以移除銅箔層 22 及介電結構 21b 的一部分，並形成開口 24，開口 24 暴露導電結構 21a。接著，請參照第 2C 圖，於銅箔層 22 上設置光阻層 (亦稱為乾膜) 26，並對光阻層 26 進行圖案化，以形成開口 28，開口 28 暴露開口 24 及銅箔層 22 的一部分。在一些實施例中，光阻層 26 可包括一或多種感光材料，舉例而言，光阻層 26 可包括對紫外光 (UV) 輻射、深紫外光 (DUV) 輻射及/或極紫外光 (EUV) 輻射敏感之光阻材料，且可藉由旋轉塗佈製程或其他合適的製程以形成光阻層 26。在一些實施例中，圖案化的方法可包括曝光製程、顯影製程、蝕刻製程、雷射製程或上述之組合等。

**【0018】** 接著，請參照第 2D 圖，藉由電鍍製程於開口 24 及開口 28 中形成銅凸塊 30，使銅凸塊 30 與導電結構 21a 電性連接。如第 2D 圖所示，在一些實施例中，光阻層 26 係直接



接觸銅箔層22，銅凸塊30的側壁鄰接光阻層26的側壁，且銅凸塊30的頂面低於光阻層26的頂面。

【0019】 值得注意的是，由於部分的銅箔層22被光阻層26所覆蓋，故在上述電鍍製程中，可選擇性地使鍍銅層（即銅凸塊30）僅形成在開口24及開口28中，而被光阻層26所遮蔽之銅箔層22，即隨後將形成接觸墊的區域（即金手指區），則不具有任何鍍銅層。

【0020】 請參照第2E圖，將光阻層26移除，之後，於銅箔層22及銅凸塊30上設置光阻層32，並對光阻層32進行圖案化。接著，將圖案化的光阻層32作為遮罩對銅箔層22進行圖案化，以使銅箔層22形成子銅箔層22a、子銅箔層22b及凹槽34。此時，圖案化的光阻層32係直接接觸子銅箔層22b。最後，如第2F圖所示，移除光阻層32，以使子銅箔層22b的頂面暴露出來並作為接觸墊，而子銅箔層22a的頂面則被銅凸塊30所覆蓋。

【0021】 在一些實施例中，可藉由諸如乾蝕刻、濕蝕刻及/或其它蝕刻方法（例如：反應離子蝕刻（reactive ion etching, RIE）、化學機械研磨/平坦化（chemical mechanical polishing/planarization, CMP）等）之任何合適的蝕刻及/或剝離製程來移除光阻層26/32。在一些實施例中，光阻層32可包括一或多種感光材料，舉例而言，光阻層32可包括對紫外光（UV）輻射、深紫外光（DUV）輻射及/或極紫外光（EUV）輻射敏感之光阻材料，且可藉由旋轉塗佈製程或其他合適的製程以形成光阻層32。在一些實施例中，圖

案化的方法可包括曝光製程、顯影製程、蝕刻製程、雷射製程等或上述之組合。

【0022】 如第2F圖所示，凹槽34位於子銅箔層22a與子銅箔層22b之間。在一些實施例中，凹槽34具有側壁34a及側壁34b，側壁34a相對於側壁34a，且側壁34a與側壁34b具有不同的高度。進一步地，側壁34a具有高度 $H_1$ ，側壁34b具有高度 $H_2$ ，且高度 $H_1$ 大於高度 $H_2$ 。在一些實施例中，高度 $H_1$ 與高度 $H_2$ 的差為銅凸塊30在子銅箔層22a上的厚度。在一些實施例中，側壁34a為子銅箔層22a與銅凸塊30之側壁，側壁34b為子銅箔層22b之側壁。

【0023】 值得注意的是，由於在上述製程中，欲形成子銅箔層22b的區域被光阻層26所遮蔽而不具有鍍銅層，故子銅箔層22b的頂面能夠暴露出來並作為接觸墊。再者，由於銅箔層具有較佳的銅厚均勻性，故可避免先前技術中因電鍍槽的磁力線分布而造成鍍銅層厚度不均勻之問題，從而使隨後製程中設置於子銅箔層22b上的錒錫凸塊能夠具有較佳的共平面性，進而提高印刷電路板200與IC晶片之間的接合性及電性連接。

【0024】 綜上所述，本發明實施例提供一種印刷電路板結構及其形成方法，藉由進行選擇性電鍍製程，使部分的銅箔層暴露出來並作為接觸墊，由於銅箔層具有較佳的銅厚均勻性，使得設置於其上的錒錫凸塊可具有較佳的共平面性，進而提高印刷電路板與IC晶片之間的接合性及電性連接。

**【0025】** 前述內文概述了許多實施例的特徵，使本技術領域中具有通常知識者可以更佳的了解本揭露的各個方面。本技術領域中具有通常知識者應該可理解，他們可以很容易的以本揭露為基礎來設計或修飾其它製程及結構，並以此達到相同的目的及/或達到與本揭露介紹的實施例相同的優點。本技術領域中具有通常知識者也應該了解這些相等的結構並不會背離本揭露的發明精神與範圍。本揭露可以作各種改變、置換、修改而不會背離本揭露的發明精神與範圍。

**【符號說明】**

**【0026】**

100 印刷電路板結構

10 印刷電路板

12 銅箔層

12a 子銅箔層

12b 子銅箔層

14 開口

16 鍍銅層

16a 銅凸塊

16b 子鍍銅層

18 光阻層

200 印刷電路板結構

20 印刷電路板

- 21 線路結構
  - 21a 導電結構
  - 21b 介電結構
- 22 銅箔層
  - 22a 子銅箔層
  - 22b 子銅箔層
- 24 開口
- 26 光阻層
- 28 開口
- 30 銅凸塊
- 32 光阻層
- 34 凹槽
  - 34a 側壁
  - 34b 側壁
- H<sub>1</sub> 高度
- H<sub>2</sub> 高度

## 發明摘要

【發明名稱】 印刷電路板結構及其形成方法

Printed circuit board structure and method of forming the same

【中文】

本發明之實施例提供一種印刷電路板結構，包括：印刷電路板，具有導電結構及介電結構；銅箔層，位於印刷電路板上，銅箔層具有第一子銅箔層及第二子銅箔層，其中介電結構及第一子銅箔層具有開口，該開口暴露導電結構；及導電凸塊，位於第一子銅箔層上及開口之中，且與導電結構電性連接；其中第一子銅箔層與第二子銅箔層之間具有凹槽，且第二子銅箔層的頂面暴露出來。

【英文】

A printed circuit board structure is provided, including: a printed circuit board having a conductive structure and a dielectric structure; a copper foil layer having a first sub-copper foil layer and a second sub-copper foil layer on the printed circuit board, wherein the dielectric structure and the first sub-copper foil layer have an opening, and the opening exposes the conductive structure; and a conductive bump on the first sub-copper foil layer and in the opening, wherein the conductive bump is connected to the conductive structure;

wherein a recess is between the first sub-copper foil layer and the second sub-copper foil layer, and a top surface of the second sub-copper foil layer is exposed.

【代表圖】

【本案指定代表圖】：第（ 2F ）圖。

【本代表圖之符號簡單說明】：

20 印刷電路板

22a 子銅箔層

22b 子銅箔層

30 銅凸塊

34 凹槽

34a 側壁

34b 側壁

H<sub>1</sub> 高度

H<sub>2</sub> 高度

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

## 申請專利範圍

1. 一種印刷電路板結構，包括：
  - 一印刷電路板，具有一導電結構及一介電結構；
  - 一銅箔層，位於該印刷電路板上，該銅箔層具有一第一子銅箔層及一第二子銅箔層，其中該介電結構及該第一子銅箔層具有一開口，該開口暴露該導電結構；及
  - 一導電凸塊，位於該第一子銅箔層上及該開口之中，且與該導電結構電性連接；其中該第一子銅箔層與該第二子銅箔層之間具有一凹槽，且該第二子銅箔層的頂面暴露出來。
2. 如申請專利範圍第1項所述之印刷電路板結構，其中該凹槽具有一第一側壁及相對於該第一側壁的一第二側壁，且該第一側壁與該第二側壁具有不同的高度。
3. 如申請專利範圍第2項所述之印刷電路板結構，其中該第一側壁的高度大於該第二側壁的高度，且該第一側壁與該第二側壁的高度差為該導電凸塊在該第一子銅箔層上的厚度。
4. 如申請專利範圍第2項所述之印刷電路板結構，其中該第一側壁係該第一子銅箔層及該導電凸塊之側壁，且該第二側壁係該第二子銅箔層之側壁。
5. 一種印刷電路板結構的形成方法，包括：



提供一印刷電路板，其具有一導電結構及一介電結構；  
形成一銅箔層於該印刷電路板上，  
對該介電結構及該銅箔層進行圖案化，以形成一第一開口，該第一開口暴露該導電結構；  
設置一第一光阻層於該銅箔層上，並將該第一光阻層圖案化以形成一第二開口；  
形成一導電凸塊於該第一開口及該第二開口之中，並與該導電結構電性連接；  
移除該第一光阻層；  
形成一圖案化第二光阻層於該銅箔層及該導電凸塊上；  
將該圖案化第二光阻層作為遮罩對該銅箔層進行圖案化，使該銅箔層形成一第一子銅箔層、一第二子銅箔層及一凹槽；及  
移除該圖案化第二光阻層，使該第二子銅箔層的頂面暴露出來。

6. 如申請專利範圍第5項所述之印刷電路板結構的形成方法，其中該第一子銅箔層的頂面被該導電凸塊所覆蓋。
7. 如申請專利範圍第5項所述之印刷電路板結構的形成方法，其中該第二開口暴露該第一開口及該銅箔層的一部分。
8. 如申請專利範圍第5項所述之印刷電路板結構的形成方法，其中在移除該第一光阻層之前，該第一光阻層係直接

接觸該銅箔層。

9. 如申請專利範圍第5項所述之印刷電路板結構的形成方法，其中在移除該第一光阻層之前，該導電凸塊的側壁鄰接該第一光阻層的側壁。
10. 如申請專利範圍第5項所述之印刷電路板結構的形成方法，其中在移除該第一光阻層之前，該導電凸塊的頂面低於該第一光阻層的頂面。
11. 如申請專利範圍第5項所述之印刷電路板結構的形成方法，其中在移除該圖案化第二光阻層之前，該圖案化第二光阻層係直接接觸該第二子銅箔層。