



(12) 发明专利

(10) 授权公告号 CN 102120561 B

(45) 授权公告日 2012.07.11

(21) 申请号 201010022577.4

CN 1740087 A, 2006.03.01, 全文.

(22) 申请日 2010.01.08

王玉传等. 圆片级气密封装及通孔垂直互连研究.《功能材料与器件学报》. 2006, 第12卷(第6期), 第469-473页.

(73) 专利权人 中芯国际集成电路制造(上海)有限公司

审查员 祁恒

地址 201203 上海市浦东新区张江路18号

(72) 发明人 刘煊杰 郭亮良 陈晓军 傅焕松

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 李丽

(51) Int. Cl.

H01L 21/00 (2006.01)

B81C 1/00 (2006.01)

(56) 对比文件

US 7262134 B2, 2007.08.28, 全文.

WO 2008/155986 A1, 2008.12.24, 全文.

CN 101505967 A, 2009.08.12, 全文.

CN 101120438 A, 2008.02.06, 全文.

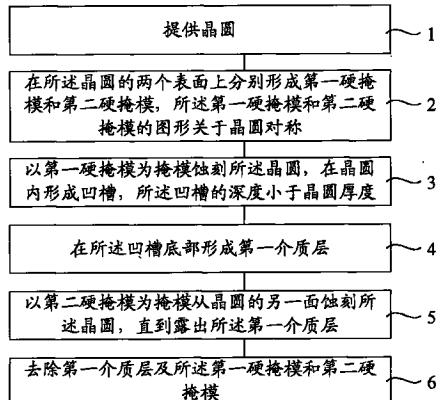
权利要求书 1 页 说明书 5 页 附图 6 页

(54) 发明名称

形成晶圆穿通孔的方法

(57) 摘要

一种形成晶圆穿通孔的方法，所述方法包括：提供晶圆；在所述晶圆的两个相对表面上分别形成第一硬掩模和第二硬掩模，所述第一硬掩模和第二硬掩模的图形关于所述晶圆对称；以第一硬掩模为掩模蚀刻所述晶圆，在所述晶圆内形成凹槽，所述凹槽的深度小于晶圆厚度；在所述凹槽底部形成第一介质层；以第二硬掩模为掩模蚀刻所述晶圆，直到露出所述第一介质层；去除第一介质层及所述第一硬掩模和第二硬掩模。其中第一介质层起到了蚀刻停止层的作用，可以防止离子束穿透硅片穿通孔到达晶圆底部引起溅射，造成底切。



1. 一种形成晶圆穿通孔的方法,其特征在于,所述方法包括:

提供晶圆;

在所述晶圆的两个相对表面上分别形成第一硬掩模和第二硬掩模,所述第一硬掩模和第二硬掩模的图形关于所述晶圆对称;

以第一硬掩模为掩模蚀刻所述晶圆,在所述晶圆内形成凹槽,所述凹槽的深度小于晶圆厚度;

在所述凹槽底部形成第一介质层;

以第二硬掩模为掩模蚀刻所述晶圆,直到露出所述第一介质层;

去除第一介质层及所述第一硬掩模和第二硬掩模。

2. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,在所述晶圆的两个相对表面上分别形成第一硬掩模和第二硬掩模步骤包括:在晶圆的两个相对表面上分别形成第二介质层;图形化所述第二介质层,在所述第二介质层中形成多个第一开口。

3. 如权利要求2所述形成晶圆穿通孔的方法,其特征在于,所述第二介质层的材料为二氧化硅,所述在晶圆的两个相对表面上分别形成第二介质层步骤包括:对晶圆进行热氧化,在晶圆的两个相对表面上分别形成二氧化硅层。

4. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,所述晶圆是双面晶圆。

5. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,所述第一介质层通过等离子体化学气相沉积在凹槽底部形成。

6. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,所述第一介质层的材料为二氧化硅、氮化硅或氮氧化硅。

7. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,所述蚀刻是深反应离子蚀刻。

8. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,通过湿法蚀刻去除所述第一介质层。

9. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,所述凹槽的深度大于晶圆厚度的一半。

10. 如权利要求1所述形成晶圆穿通孔的方法,其特征在于,还包括:在所述凹槽底部形成第一介质层之后,在第一硬掩模表面贴敷胶带;以及在去除第一介质层及所述第一硬掩模和第二硬掩模之前,先去除胶带。

形成晶圆穿通孔的方法

技术领域

[0001] 本发明涉及半导体形成领域,尤其涉及一种形成晶圆穿通孔的方法。

背景技术

[0002] 随着半导体技术的发展,集成电路向着高集成度的方向发展。高集成度的要求使半导体器件的线宽越来越小,线宽的减小对集成电路的形成工艺提出了更高的要求。

[0003] 蚀刻是集成电路形成工艺中最重要的步骤之一,在蚀刻过程中由于蚀刻方法、光刻胶的性质等原因,蚀刻出的图形与理想图形之间会有所偏离。以“孔”的图形为例,参考图1A,示出了理想的孔的图形,理想图形中,孔002的侧壁垂直于衬底001表面。参考图1B和1C,示出了实际蚀刻出的图形,在蚀刻过程中由于对孔侧壁有蚀刻,孔的侧壁并不垂直于衬底001表面,而是形成了一个斜面003(004)。这种在蚀刻过程中产生的斜面003(004)称为底切(undercut),底切使蚀刻出的图形不符合制造工艺要求。

[0004] 在专利号是ZL200410088040的中国专利公开了一种防止在有源区侧壁下方产生底切的方法。参考图2,示出了所述方法形成的半导体器件的剖面图。所述方法包括,提供衬底602;在衬底602上依次形成深埋绝缘层604和外延层;图案化所述外延层,形成多个有源区606,并暴露出位于所述外延层下的深埋绝缘层604;在所述有源区606和暴露出的所述深埋绝缘层604上覆盖第一绝缘层;各向异性蚀刻所述第一绝缘层,在有源区606的侧壁上形成第一绝缘间隙壁610b;之后,在有源区606上形成栅极介电层、栅极,在栅极间的有源区形成源漏区。其中,所述在有源区606侧壁上形成的绝缘间隙壁610b,可以防止后续各种蚀刻步骤对暴露出的深埋绝缘层604产生的横向蚀刻,进而避免在有源区606的侧壁下方形成底切。

[0005] 目前,在晶圆穿通孔工艺中,也发现了底切现象。晶圆穿通孔(throughwafer hole)常用于微电子机械系统(MEMS, Micro-Electro-Mechanical Systems)工艺中,采用深反应离子蚀刻(DRIE, Deep Reactive Ion Etching)形成。晶圆穿通孔是微电子机械系统工艺中最为关键的步骤之一。参考图3,示出了采用现有技术形成的晶圆穿通孔的剖面示意图,可以看出,形成的晶圆穿通孔的底部出现底切101。

发明内容

[0006] 本发明解决的是提供一种形成晶圆穿通孔的方法,防止在形成晶圆穿通孔过程中产生底切。

[0007] 为解决上述问题,本发明提供一种形成晶圆穿通孔的方法,所述方法包括:提供晶圆;在所述晶圆的两个相对表面上分别形成第一硬掩模和第二硬掩模,所述第一硬掩模和第二硬掩模的图形关于所述晶圆对称;以第一硬掩模为掩模蚀刻所述晶圆,在所述晶圆内形成凹槽,所述凹槽的深度小于晶圆厚度;在所述凹槽底部形成第一介质层;以第二硬掩模为掩模蚀刻所述晶圆,直到露出所述第一介质层;去除第一介质层及所述第一硬掩模和第二硬掩模。

[0008] 可选的，在所述晶圆的两个相对表面上分别形成第一硬掩模和第二硬掩模步骤包括：在晶圆的两个相对表面上分别形成第二介质层；图形化所述第二介质层，在所述第二介质层中形成多个第一开口。

[0009] 可选的，所述第二介质层的材料为二氧化硅，所述在晶圆的两个相对表面上分别形成第二介质层步骤包括：对晶圆进行热氧化，在晶圆的两个相对表面上分别形成二氧化硅层。

[0010] 可选的，所述晶圆是双面晶圆。

[0011] 可选的，所述第一介质层通过等离子体化学气相沉积在凹槽底部形成。

[0012] 可选的，所述第一介质层的材料是二氧化硅、氮化硅或氮氧化硅。

[0013] 可选的，所述蚀刻是深反应离子蚀刻。

[0014] 可选的，通过湿法蚀刻去除所述第一介质层。

[0015] 可选的，所述凹槽的深度大于晶圆厚度的一半。

[0016] 可选的，还包括：在所述凹槽底部形成第一介质层之后，在第一硬掩模表面贴敷胶带；以及在去除第一介质层及所述第一硬掩模和第二硬掩模之前，先去除胶带。

[0017] 与现有技术相比，本发明形成硅片穿通孔的方法中，通过从晶圆相对的两面进行蚀刻形成晶圆穿通孔，先从晶圆的一面进行蚀刻形成凹槽，之后在凹槽底部形成第一介质层，之后从晶圆相对的另一面进行蚀刻，此时，所述第一介质层起到了蚀刻停止层（stop layer）的作用，可以防止离子束穿过晶圆穿通孔到达承载晶圆的吸盘（chuck）上引起溅射，造成底切。

附图说明

[0018] 图 1A 是理想的孔的示意图；

[0019] 图 1B 是现有技术一种具有底切的孔的示意图；

[0020] 图 1C 是现有技术另一种具有底切的孔的示意图；

[0021] 图 2 是现有技术中防止在有源区侧壁下方产生底切的方法所形成的半导体器件的剖面示意图；

[0022] 图 3 是现有技术形成的晶圆穿通孔的一种实施例的示意图；

[0023] 图 4 是本发明形成晶圆穿通孔方法第一种实施方式的流程示意图；

[0024] 图 5 至图 10 是本发明形成晶圆穿通孔方法一种实施例示意图；

[0025] 图 11 是本发明形成晶圆穿通孔方法第二种实施方式的流程示意图。

具体实施方式

[0026] 设计人发现通过现有技术形成晶圆穿通孔会出现底切现象，经过研究发现是由于离子束透过晶圆穿通孔打到用于承载晶圆的吸盘上发生溅射，会横向蚀刻晶圆穿通孔的侧壁，在晶圆穿通孔底部产生底切。设计人考虑在形成晶圆穿通孔过程中在晶圆穿通孔中形成蚀刻停止层，所述蚀刻停止层可以避免离子束穿透晶圆穿通孔打到吸盘上，防止产生底切。

[0027] 本发明提供的形成晶圆穿通孔的方法采用两面蚀刻方法（dual-side etch），即分别从晶圆两面进行蚀刻形成晶圆穿通孔。参考图 4，示出了本发明形成晶圆穿通孔方法第一

种实施方式的流程示意图，所述方法包括以下步骤：

[0028] 步骤 1，提供晶圆；

[0029] 步骤 2，在所述晶圆的两个表面上分别形成第一硬掩模和第二硬掩模，所述第一硬掩模和第二硬掩模的图形关于晶圆对称；

[0030] 步骤 3，以第一硬掩模为掩模蚀刻所述晶圆，在晶圆内形成凹槽，所述凹槽的深度小于晶圆厚度；

[0031] 步骤 4，在所述凹槽底部形成第一介质层；

[0032] 步骤 5，以第二硬掩模为掩模蚀刻所述晶圆，直到露出所述第一介质层；

[0033] 步骤 6，去除第一介质层及所述第一硬掩模和第二硬掩模。

[0034] 上述步骤顺序提供了依照本发明实施例的一种方法。其他的例如增加步骤，移除一个或多个步骤，或者以不同顺序排列的一个或多个步骤的实施例不会背离权利要求所限定的范围。在本说明书下文中可以发现本方法和结构更详细和具体的描述。

[0035] 参考图 5 至图 10，示出了依照本发明形成晶圆穿通孔的剖面结构示意图。示意图仅仅是示例，不能用于限定权利要求的范围。本领域技术人员可识别出更多变形，替代和修改。

[0036] 参考图 5，执行步骤 1，提供晶圆 102，所述晶圆 102 可以是双面晶圆，在其两个表面上均可以形成半导体器件。

[0037] 参考图 6，执行步骤 2，在所述晶圆 102 的两个表面上分别形成第一硬掩模 103 和第二硬掩模 104，所述第一硬掩模 103 和第二硬掩模 104 的图形关于晶圆 102 对称。在所述晶圆 102 的两个表面上分别形成第一硬掩模 103 和第二硬掩模 104 包括：先在晶圆 102 的两个表面上形成第二介质层，之后分别图形化两个表面上的第二介质层。

[0038] 所述第二介质层的材料为二氧化硅，在晶圆 102 的两个表面上形成第二介质层包括：通过反应炉对晶圆 102 进行热氧化处理，在晶圆 102 的两个表面上均形成二氧化硅。

[0039] 图形化所述晶圆 102 两个表面上的第二介质层包括：通过涂胶、曝光、显影等的步骤在一个第二介质层上形成图形化的光刻胶，再以所述图形化的光刻胶为掩膜刻蚀该第二介质层，在所述第二介质层上形成多个第一开口，所述第一开口的位置、形状和尺寸与晶圆穿通孔的设计规格值相符合，例如，晶圆穿通孔开口尺寸设计规格值和第一开口的开口尺寸均为 40 μm。所述包括多个第一开口的第二介质层形成第一硬掩模 103。通过同样的方法，在晶圆 102 另一表面上形成第二硬掩模 104，其中，所述第二硬掩模 104 的图形与第一硬掩模 103 的图形关于晶圆 102 对称。

[0040] 参考图 7，执行步骤 3，以第一硬掩模 103 为掩模蚀刻所述晶圆 102，在晶圆 102 内形成凹槽 105，所述凹槽 105 的深度小于晶圆 102 厚度。所述蚀刻采用深反应离子蚀刻法。所述凹槽 105 的深度是几百微米。较佳的，凹槽 105 的深度大于晶圆 102 厚度的一半，例如，若晶圆 102 厚度是 725 μm，凹槽 105 深度为 450 μm ~ 550 μm，这样后续从晶圆 102 另一面蚀刻的深度为 175 μm ~ 275 μm，后续蚀刻深度较小则蚀刻时离子束强度较小，避免大强度离子束引起的溅射。

[0041] 参考图 8，执行步骤 4，在凹槽 105 底部形成第一介质层 106。所述第一介质层 106 的材料是二氧化硅，氮化硅或者氮氧化硅。具体地，通过等离子体化学气相沉积 (PECVD) 向第一硬掩模 103 表面沉积介质材料。由于所述凹槽 105 为高深宽比的凹槽，所以在等离子

体化学气相沉积中,有较少的材料能进入凹槽 105 沉积到凹槽 105 的底部,所以在凹槽 105 底部形成的第一介质层 106 比较薄。若第一介质层厚度太薄,不能起到蚀刻停止层的作用;若第一介质层厚度太厚,则会增加材料成本。根据凹槽的开口尺寸、凹槽的深度、第一介质层材料的不同,第一介质层的厚度有所不同,通常第一介质层 106 的厚度是 20 ~ 60nm。由于凹槽较深不容易测量第一介质层的厚度,可以通过多次实验,获得在不同凹槽 105 的开口尺寸和深度的情况下,第一硬掩模 103 表面的介质层和凹槽 105 底部第一介质层 106 之间厚度的关系,从而通过控制第一硬掩模 103 表面介质层的厚度获得所需的凹槽 105 底部第一介质层 106 厚度。例如,在凹槽 105 的开口尺寸是 40 μm,深度是 500 μm 凹槽 105 的情况下,当第一硬掩模 103 表面介质层厚度是 2.7 μm ~ 2.9 μm 时,在凹槽 105 上形成的第一介质层 106 厚度是 0.04 μm ~ 0.06 μm。

[0042] 参考图 9,执行步骤 5,以第二硬掩模 104 为掩模从晶圆 102 的另一面蚀刻所述晶圆 102,直到露出所述第一介质层 106。所述蚀刻采用深反应离子蚀刻,由于所述深反应离子蚀刻可以采用对于第一介质层 106 和双面晶圆 102 有较好选择性的蚀刻气体,位于凹槽 105 底部的第一介质层 106 不易被蚀刻,所以在蚀刻过程中,第一介质层 106 不易被蚀刻。所述第一介质层 106 起到了蚀刻停止层的作用,可以阻挡离子束透过晶圆穿通孔打到吸盘上产生溅射,进而避免在晶圆穿通孔的侧壁上产生底切。更进一步的,离子束打到位于承载晶圆 102 的吸盘上,会对吸盘造成损伤,而本发明中,第一介质层 106 可以阻挡离子束,保护吸盘。

[0043] 参考图 10,执行步骤 6,去除第一介质层 106 及所述第一硬掩模 103 和第二硬掩模 104。通过湿法蚀刻去除第一介质层 106 及第一硬掩模 103 和第二硬掩模 104,最终形成晶圆穿通孔。

[0044] 设计人还发现在蚀刻双面晶圆过程中会产生硅碎片,所述硅碎片透过晶圆穿通孔会落到吸盘上,损伤吸盘。为此,设计人对上述实施方式进行了优化。

[0045] 参考图 11,示出了本发明形成晶圆穿通孔方法第二种实施方式的流程示意图,所述方法包括以下步骤:

[0046] 步骤 11,提供晶圆;

[0047] 步骤 12,在所述晶圆的两个表面上分别形成第一硬掩模和第二硬掩模,所述第一硬掩模和第二硬掩模的图形关于晶圆对称;

[0048] 步骤 13,以第一硬掩模为掩模蚀刻所述晶圆,在晶圆内形成凹槽,所述凹槽的深度小于晶圆厚度;

[0049] 步骤 14,在所述凹槽底部形成第一介质层;

[0050] 步骤 15,在第一硬掩模表面贴敷胶带;

[0051] 步骤 16,以第二硬掩模为掩模从晶圆的另一面蚀刻所述晶圆,直到露出所述第一介质层;

[0052] 步骤 17,去除胶带,再去除第一介质层及所述第一硬掩模和第二硬掩模。

[0053] 本发明第二实施方式与第一实施方式的区别在于,在第一硬掩模表面贴敷胶带,所述胶带一方面用于固定双面晶圆,另一方面可以接住在蚀刻过程中跌落的硅碎片,防止硅碎片对吸盘造成损伤。

[0054] 现有技术中,胶带贴敷于双面晶圆表面上,由于蚀刻过程会温度升高,硅的导热系

数 ($157\text{W/m}\cdot\text{K}$) 较高, 胶带和高温的双面晶圆之间粘性很强, 这样, 去除胶带比较困难, 并且容易在双面晶圆表面留下胶带残渣。在本发明中, 胶带贴敷于第一硬掩模上, 以二氧化硅材料的第一硬掩模为例, 二氧化硅的导热系数 ($1.4\text{W/m}\cdot\text{K}$) 较低, 这样二氧化硅的表面温度较低, 与胶带之间粘性较弱, 从而便于去除胶带, 可以得到干净的双面晶圆表面。

[0055] 虽然本发明已以较佳实施例披露如上, 但本发明并非限定于此。任何本领域技术人员, 在不脱离本发明的精神和范围内, 均可作各种更动与修改, 因此本发明的保护范围应当以权利要求所限定的范围为准。

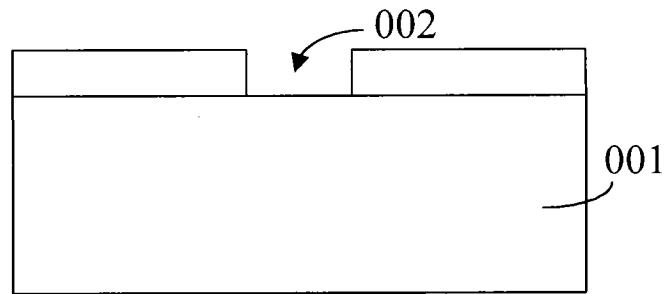


图 1A

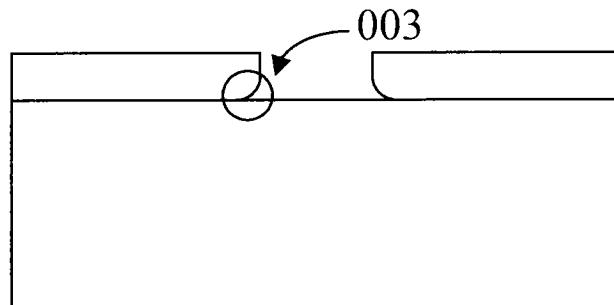


图 1B

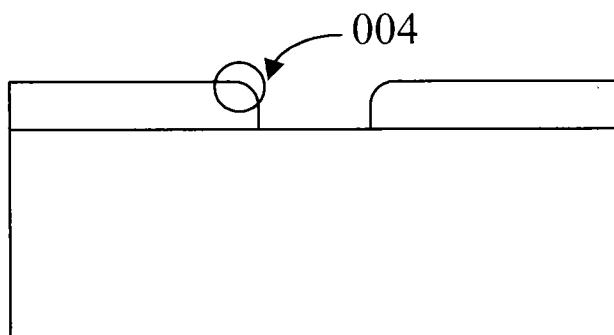


图 1C

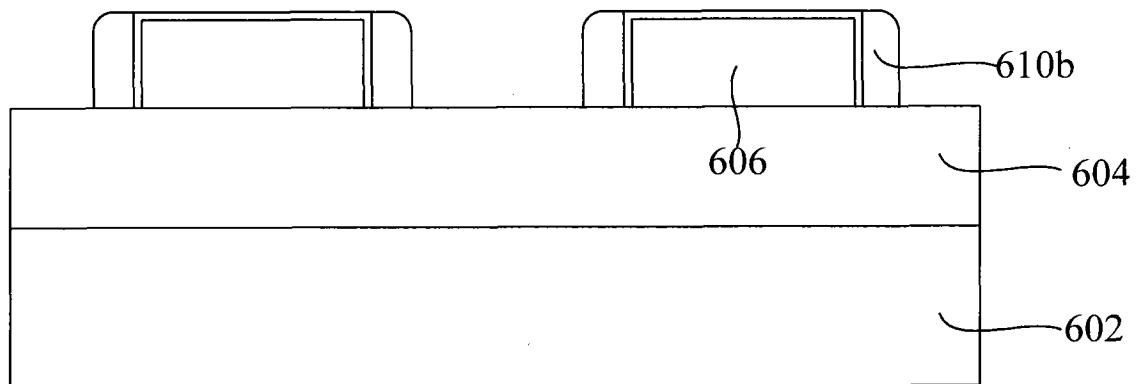


图 2

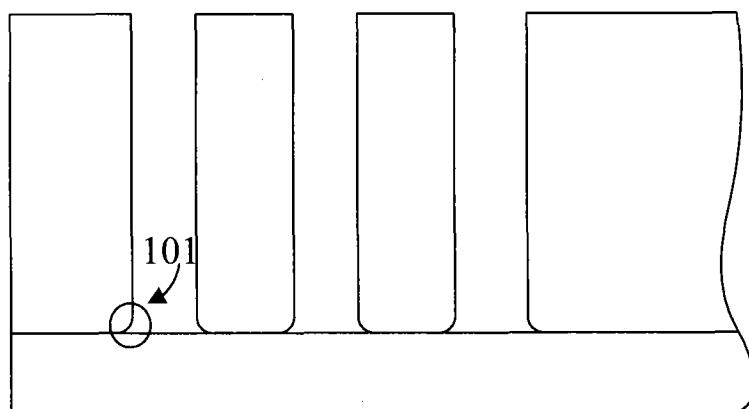


图 3

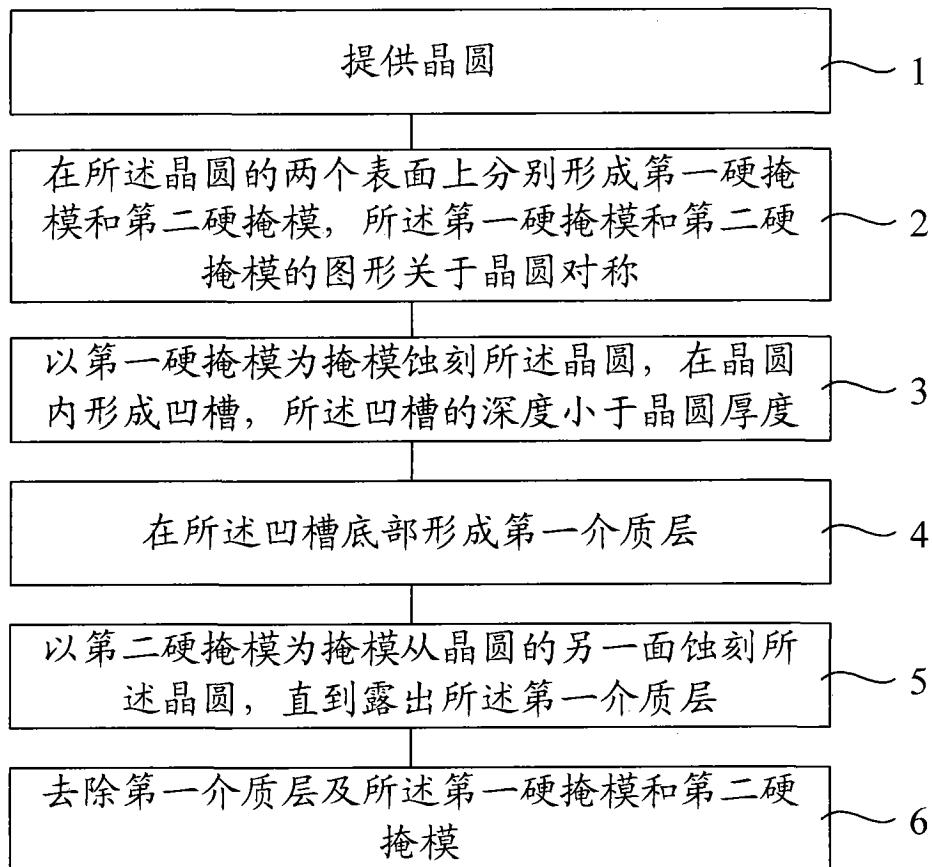


图 4

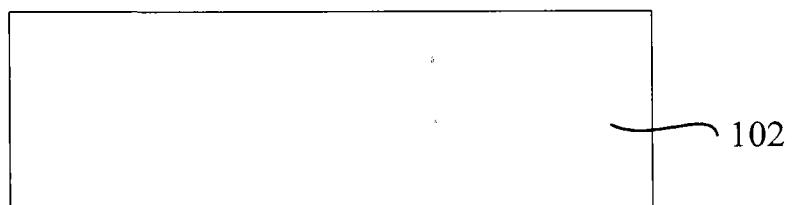


图 5

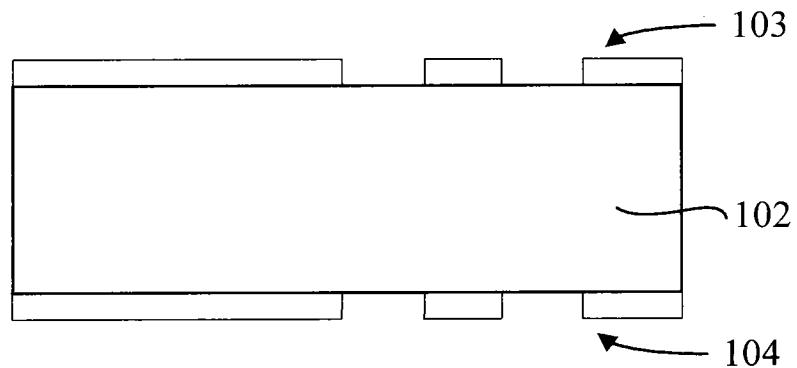


图 6

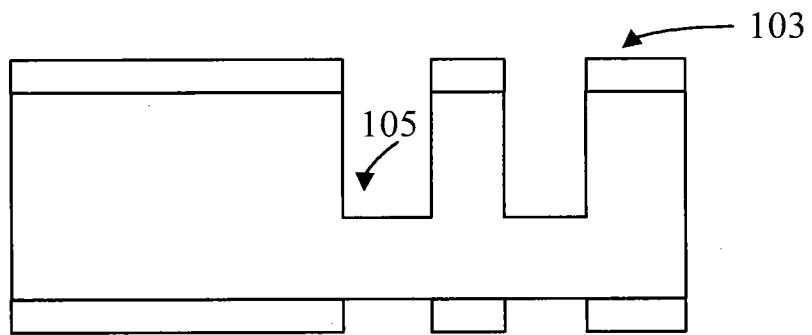


图 7

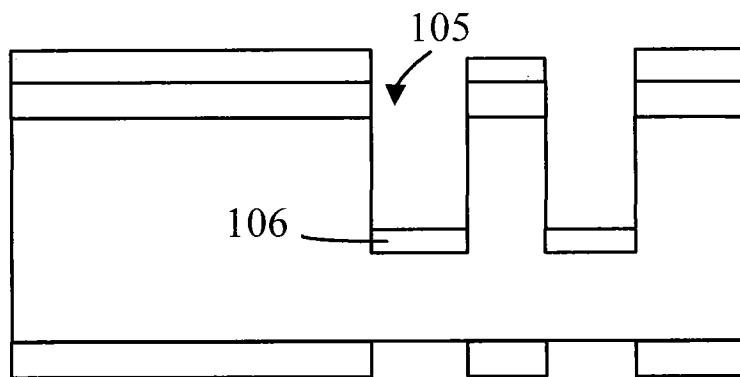


图 8

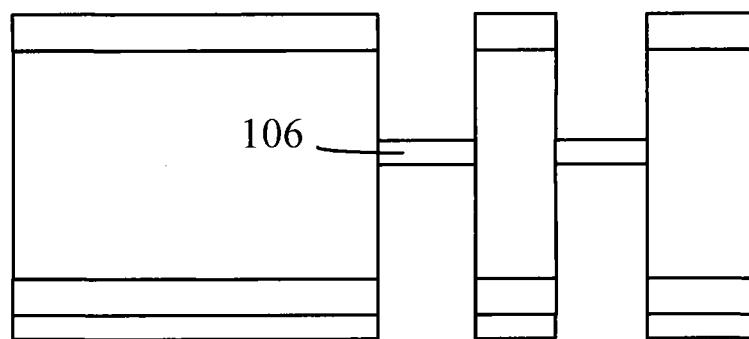


图 9

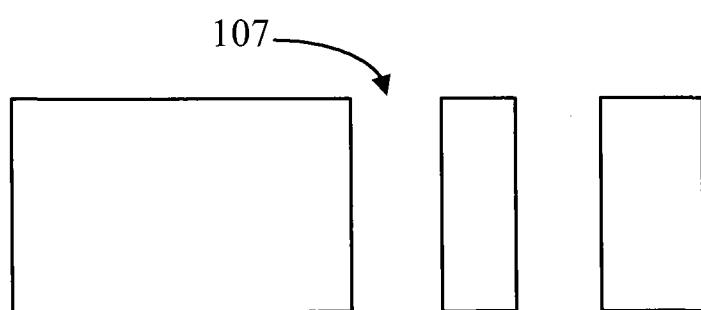


图 10

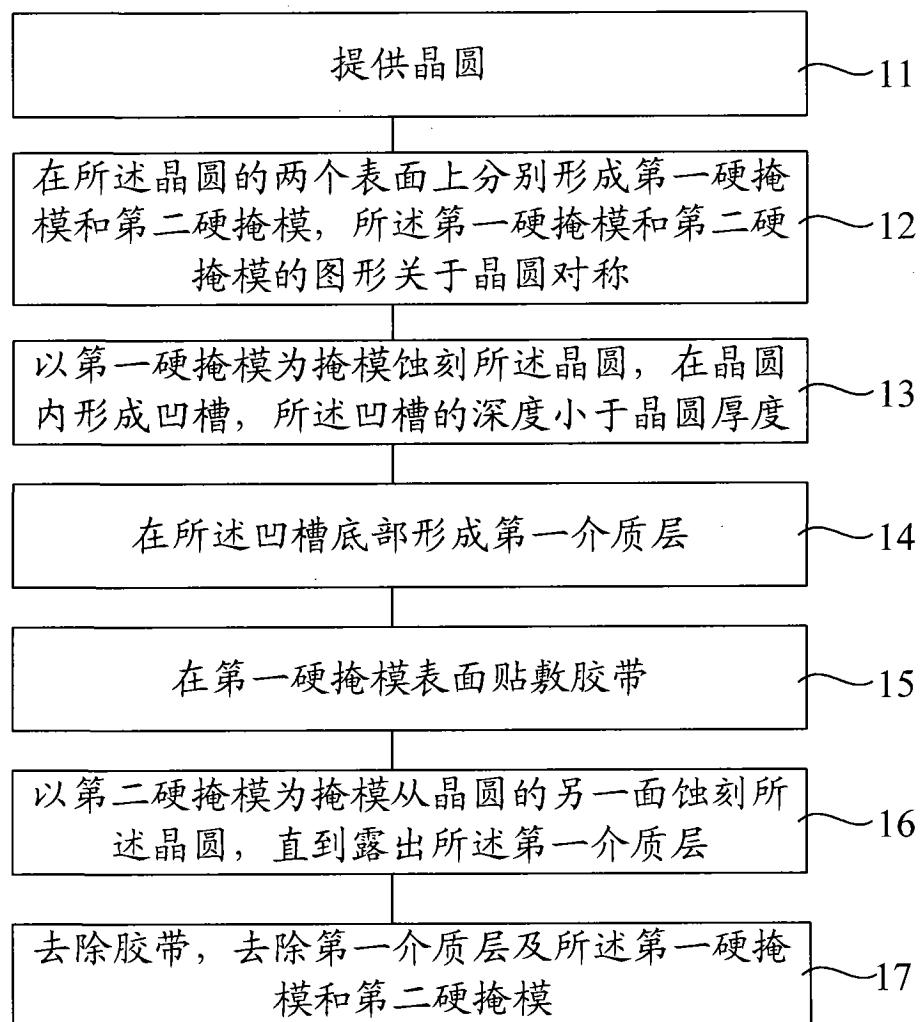


图 11